

## AM335x GPMC 与 FPGA 通信测试—StarterWare

看到不少朋友在使用 AM335x 的过程中，都有遇到过调试 GPMC 与 FPGA 通信的问题。GPMC 与 FPGA 的通信，可以通过同步或异步的方式来实现，主要涉及到的问题点，多数是在如何规划片选信号，如何划分地址区域。（建议参考“AM335x GPMC 模块地址区域划分详解”文章：

<http://blog.csdn.net/swallow71701/article/details/22793191>）

本文中，笔者通过 Starterware 的一个案例，在 StarterKit EVM 板上，进行了相关测试，成功实现用 CS1 作为 FPGA 的片选信号，正常写 FPGA 的过程。抛砖引玉，仅供大家参考、交流。

测试平台：StarterKit 开发板：<http://www.ti.com.cn/tool/cn/tmdssk3358>

测试软件包：StarterWare 02\_00\_00\_07

测试代码：nandReadWrite\_CSn1.c

测试方法：1. 文件重命名替换至 StarterWare\examples\evmAM335x\nand\nandReadWrite.c;  
2. 导入工程并编译：StarterWare\build\armv7a\cgt\_ccs\am335x\evmAM335x\nand;

测试点：选取 StarterKit EVM 板的 GPMC\_CSn1:

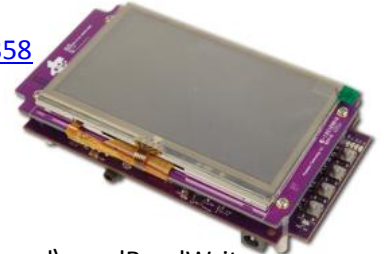
[GPMC_CS0////////GPIO1_29]	GPMC_CS0	VU
'RU1_PRU_R30_12/PR1_PRU1_PRU_R31_12/GPIO1_30]	GPMC_CSn1	U9
'RU1_PRU_R30_13/PR1_PRU1_PRU_R31_13/GPIO1_31]	GPMC_CSn2	V9
_CMD/PR1_MII0_CRS/PR1_MDIO_DATA/EMU4/GPIO2_0]	GPMC_CSn3	T13
[GPMC_WEN//TIMER6////////GPIO2_4]	GPMC_WEn	U6
		T7

测试配置及操作：

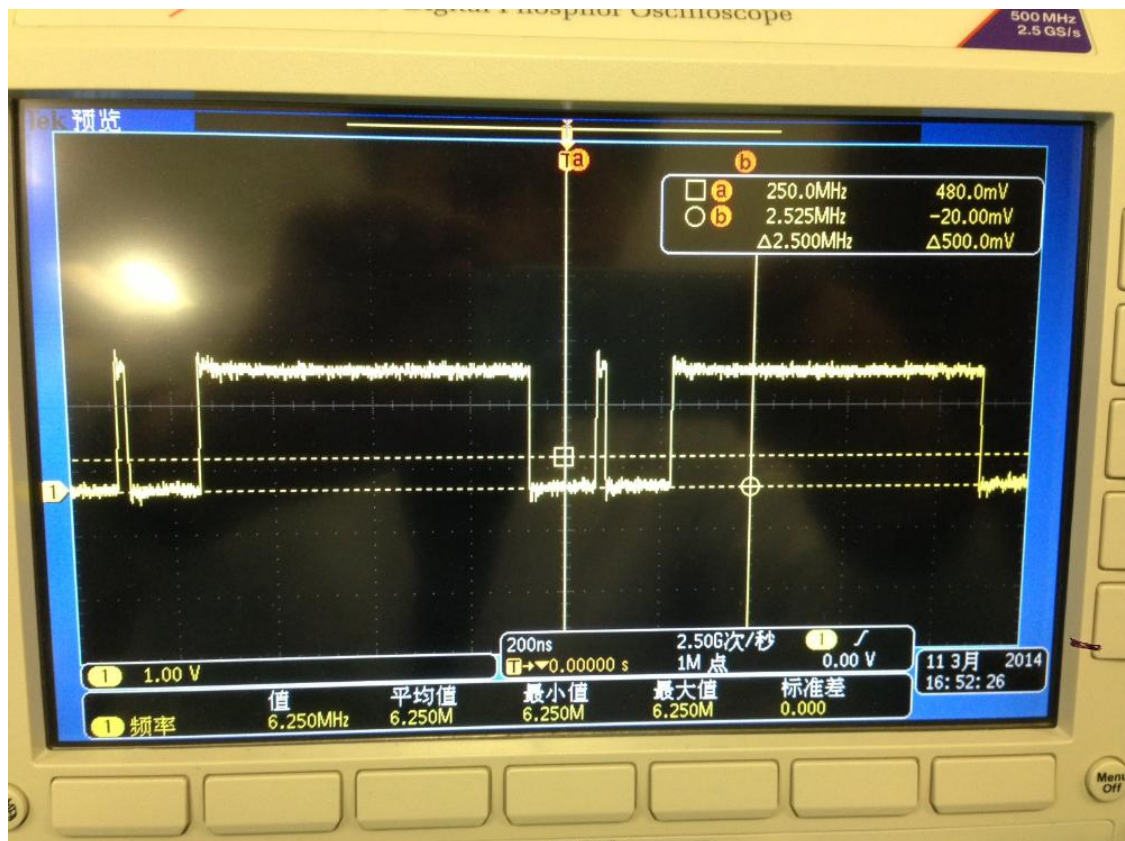
在源文件中可以看到我将 CS0 设置是 0x08000000；CS1 设置为 0x10000000，最后访问的时候，访问 0x10000004，一直循环访问 CS1 的区域，得到的结果如下图：

```
649 //CS0
650 HWREG(0x50000000 + 0x60) = 0x0000F08;
651 //CS1
652 HWREG(0x50000000 + 0x90) = 0x28001200;
653 HWREG(0x50000000 + 0x94) = 0x000f1001;
654 HWREG(0x50000000 + 0x98) = 0x22060411;
655 HWREG(0x50000000 + 0x9C) = 0x0e097018;
656 HWREG(0x50000000 + 0xA0) = 0x000d1010;
657 HWREG(0x50000000 + 0xA4) = 0x09070000;
658 HWREG(0x50000000 + 0xA8) = 0x0000F50;
659
660 while (1)
661 {
662     HWREG(0x10000004)=0xff;
663 }
```

测试结果：



可以看到 CSn1 可以被正常的拉低，说明我们的配置生效了，可以正常使用 CSn1 作为 GPMC 和 FPGA 通信的片选信号。



写在后面：

这个小示例仅仅是为了展示一下对于 GPMC 的配置流程，对于时序的控制以及 GPMC\_CONFIG1~7 的配置，可根据 AM335x 的数据手册 TRM，查看相应的寄存器进行配置，亦可更新到本示例中的代码中做进一步的验证。抛砖引玉，仅作学习交流之用。

另外，再附上一个测试文件“nandReadWrite\_CSn1\_CSn2.c”，与上面类似，不同的是同时这里我也配置了 CSn2，可以通过写不同地址，看到访问 CSn1 和 CSn2 的结果。

附件：



nandReadWrite\_CSn1.c



nandReadWrite\_CSn1\_CSn2.c