

Cortex-M3内核

——TI Stellaris Family 技术应用讲座

■ 讲座主要内容:

- 1) **ARM**与其体系结构概述
- 2) **Cortex-M3**体系结构
- 3) **TI Stellaris family**介绍
- 4) 我们公司的**Cortex-M3**评估套件展示
- 5) 关于培训事项

1.1 Cortex-M3相关公司体系结构

ARM公司概述

ARM微处理器及其发展

- ARM公司概况

ARM (**A**dvanced **RISC** **M**achines) 既是一个公司的名字，也是对一类微处理器的通称，还可以认为是一种技术的名字。

ARM公司1991年成立于英国剑桥，主要出售芯片设计技术的授权。目前，采用ARM技术知识产权 (IP) 核的微处理器（即我们通常所说的ARM微处理器），已遍及工业控制、消费类电子产品、通信系统、无线系统等各类产品市场。基于ARM技术的微处理器，其应用占据了32位RISC处理器75%以上的市场份额。ARM技术正在逐步渗透到我们生活的各个方面。

• ARM微处理器及其发展

ARM微处理器的几个系列：

ARM7系列、ARM9系列、ARM9E系列、ARM10E系列、SecurCore系列、Intel的XScale系列、Cortex系列。

ARM体系结构的发展：

- (1) V1~V3版本；
- (2) V4T版本；
- (3) V5版本；
- (4) V6版本；
- (5) V7版本。

ARM公司为新的ARM V7架构定义了三大分工明确的系列：“A”系列面向尖端的基于虚拟内存的操作系统和用户应用；“R”系列针对实时系统；“M”系列针对微控制器和低成本应用系统。

1.2 Cortex-M3内核体系结构

- Cortex-M3简介
- Cortex-M3内核结构与优势
- Luminary Micro公司Cortex-M3介绍

• Cortex-M3简介

ARM公司于2005年推出了Cortex-M3内核，就在当年ARM公司与其他投资商合伙成立了Luminary（流明诺瑞）公司，由该公司率先设计、生产与销售基于Cortex-M3内核的ARM芯片——Stellaris（群星）系列ARM。

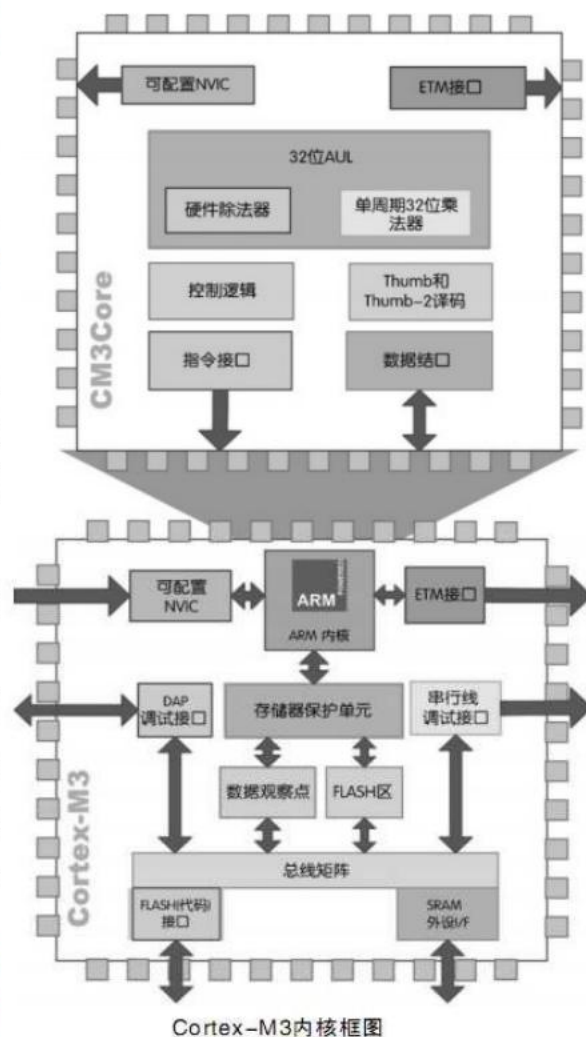
Cortex-M3内核是ARM公司整个Cortex内核系列中的微控制器系列（M）内核，还是其它两个系列分别是应用处理器系列（A）与实时控制处理系列（R），这三个系列又分别简称为A、R、M系列，当然这三个系列的内核分别有各自不同的应用场合。

Cortex-M3内核主要是
和低功耗的场合，并且具
中断响应能力。

Cortex-M3处理器采用纯
使得这个具有32位高性能
16位的代码存储密度。ARM
用最少数门的ARM CPU，
含了必要的外设之后的门数
为小型，成本更加低廉。

Cortex-M3采用了ARM
支预测的3级流水线，中断
期，在末尾连锁的时候只
有1.25DMIPS/MHZ的性能：

北京精仪达盛

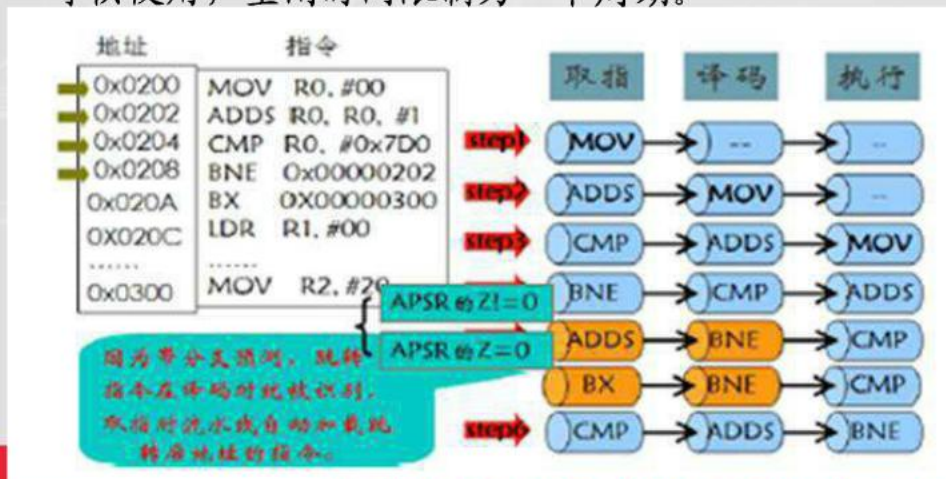


Cortex-M3内核简介一：哈佛架构

Cortex-M3 中央内核基于哈佛架构，指令和数据各使用一条总线（右图中所示）。与 Cortex-M3不同，ARM7 系列处理器使用冯·诺依曼（Von Neumann）架构，指令和数据共用信号总线以及存储器。由于指令和数据可以从存储器中同时读取，所以 Cortex-M3 处理器对多个操作并行执行，加快了应用程序的执行速度。

Cortex-M3内核简介二：分支预测的流水线

内核流水线分3个阶段：**取指、译码和执行**。当遇到分支指令时，译码阶段也包含预测的指令取指，这提高了执行的速度。处理器在译码阶段期间自行对分支目的地指令进行取指。在稍后的执行过程中，处理完分支指令后便知道下一条要执行的指令。如果分支不跳转，那么紧跟着的下一条指令随时可供使用。如果分支跳转，那么在跳转的同时分支指令可供使用，空闲时间限制为一个周期。

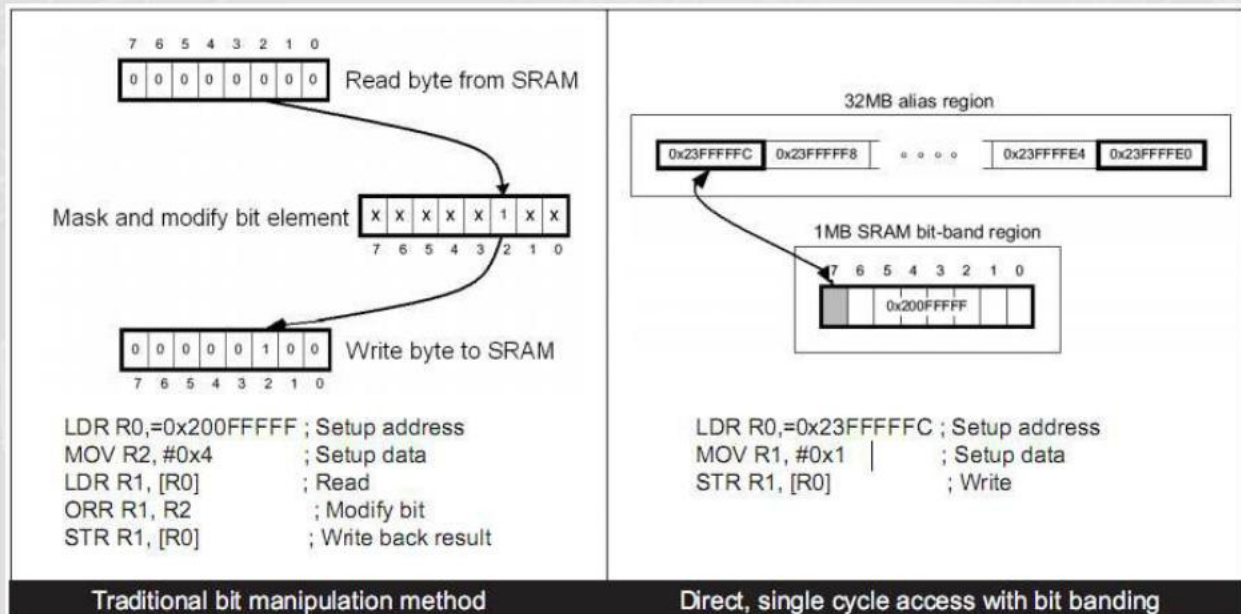


Cortex-M3存储器映射：bit-band技术

Cortex-M3 处理器是一个存储器映射系统，为高达 4GB 的可寻址存储空间提供简单和固定的存储器映射，同时，这些空间为代码（代码空间）、SRAM（存储空间），外部存储器/器件和内部/外部外设提供预定义的专用地址。另外，还有一个特殊区域专门供厂家使用。

借助bit-banding技术，Cortex-M3 处理器可以在简单系统中直接对数据的单个位进行访问。存储器映射包含两个位于SRAM的大小均为1MB的bit-band区域和映射到32MB别名区域的外设空间。在别名区域中，某个地址上的加载/存储操作将直接转化为对被该地址别名的位的操作。对别名区域中的某个地址进行写操作，如果使其最低有效位置位，那么bit-band位为 1，如果使其最低有效位清零，那么bit-band位为零。读别名后的地址将直接返回适当的bit-band位中的值。除此之外，该操作为原子位操作，其他总线活动不能对其中断。

传统的位处理方法和 Cortex-M3 bit-banding 的比较：



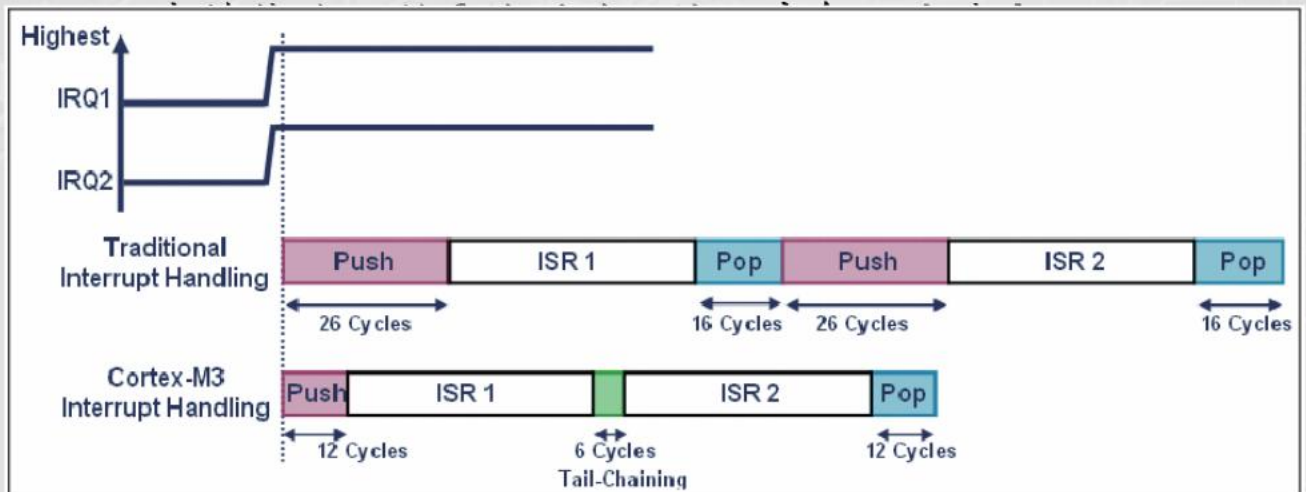
嵌套向量中断控制器（NVIC）：末尾连锁技术

NVIC 是 Cortex-M3 处理器中一个完整的部分，最多可支持 240 个外部中断，每个外部中断最多可具有 256 个可重新动态划分的不同优先级别。它支持优先级别中断源和脉冲中断源。当进入中断时，处理器状态会自动保存在硬盘中，NVIC还支持末尾连锁技术

Cortex-M3 处理器使用一个可以重复定位的向量表，表中包含了将要执行的函数的地址，可供具体的中断处理器使用。中断被接受之后，处理器通过指令总线接口从向量表中获取地址。向量表复位时指向零，编程控制寄存器可以使向量表重新定位。

嵌套向量中断控制器（NVIC）：

可以在硬件中处理堆栈操作，Cortex-M3处理器免去了在传统的 C语言中断服务程序中为了完



▲ 图7 NVIC中的末尾连锁(Tail chaining)技术

Cortex-M3支持的Thumb-2指令：

ARM公司在其Cortex-M3内核中嵌入新的Thumb-2指令集。新的Thumb-2内核技术保留了紧凑代码质量并与现有ARM方案的代码兼容性，提供改进的性能和能量效率。

Thumb-2是一种新型混合指令集，融合了16位和32位指令，用于实现密度和性能的最佳平衡。在不对性能进行折中的情况下，节省许多高集成度系统级设计的总体存储成本。

Cortex-M3支持的Thumb-2指令（[参见PDF资料](#)）

目标：看到一段汇编的代码时，会去查处相关的指令集，读懂代码的意图/作用即可。

Thumb-2指令的优势

- 免去 Thumb和ARM代码的互相切换，对于早期的处理器来说，这种状态切换会降低性能。
- Thumb-2指令集的设计是专门面向C语言的，且包括If/Then结构（预测接下来的四条语句的条件执行）、硬件除法以及本地位域操作。
- Thumb-2指令集允许用户在C代码层面维护和修改应用程序，C代码部分非常易于重用。
- Thumb-2指令集也包含了调用汇编代码的功能：Luminary公司认为没有必要使用任何汇编语言。

Cortex-M3 另一大优势:

Cortex-M3处理器的集成调试功能可以实现快速验证，而无需使用ICE元件。系统可以通过JTAG端口或者两脚串行线（Serial Wire Debug）端口进行观察。

此外，支持多种开发工具：



其中一种解决方案如下：



选择ARM处理器，ARM7还是Cortex-M3

特性	ARM7TDMI-S	Cortex-M3
架构	ARMv4T (冯·诺依曼)	ARMv7-M (哈佛)
ISA 支持	Thumb / ARM	Thumb / Thumb-2
流水线	3 级	3 级+分支预测
中断	FIQ / IRQ	NMI + 1 到 240 个物理中断
中断延迟	24-42 个时钟周期	12 个时钟周期
休眠模式	无	集成
内存保护	无	8 区域内存保护单元
Dhrystone	0.95 DMIPS/MHz (ARM 模式)	1.25 DMIPS/MHz
功耗	0.28mW/MHz	0.19mW/MHz
面积	0.62mm ² (仅内核)	0.86mm ² (内核+外设)*

* 不包含可选系统外设 (MPU和ETM) 或者集成的部件

▲ 表 1-1 ARM7TDMI-S和Cortex-M3比较 (采用100MHz频率和TSMC 0.18G工艺)

决策：

那么，你应该如何做出何种选择呢？

如果**成本**是最主要考虑因素，您应该选择Cortex-M3；如果在低成本的情况下寻求更好的**性能**和**改进功耗**，您应该考虑选用Cortex-M3；特别是如果你的应用是汽车和无线领域，可以采用Cortex-M3，这也正是Cortex-M3的主要定位市场。

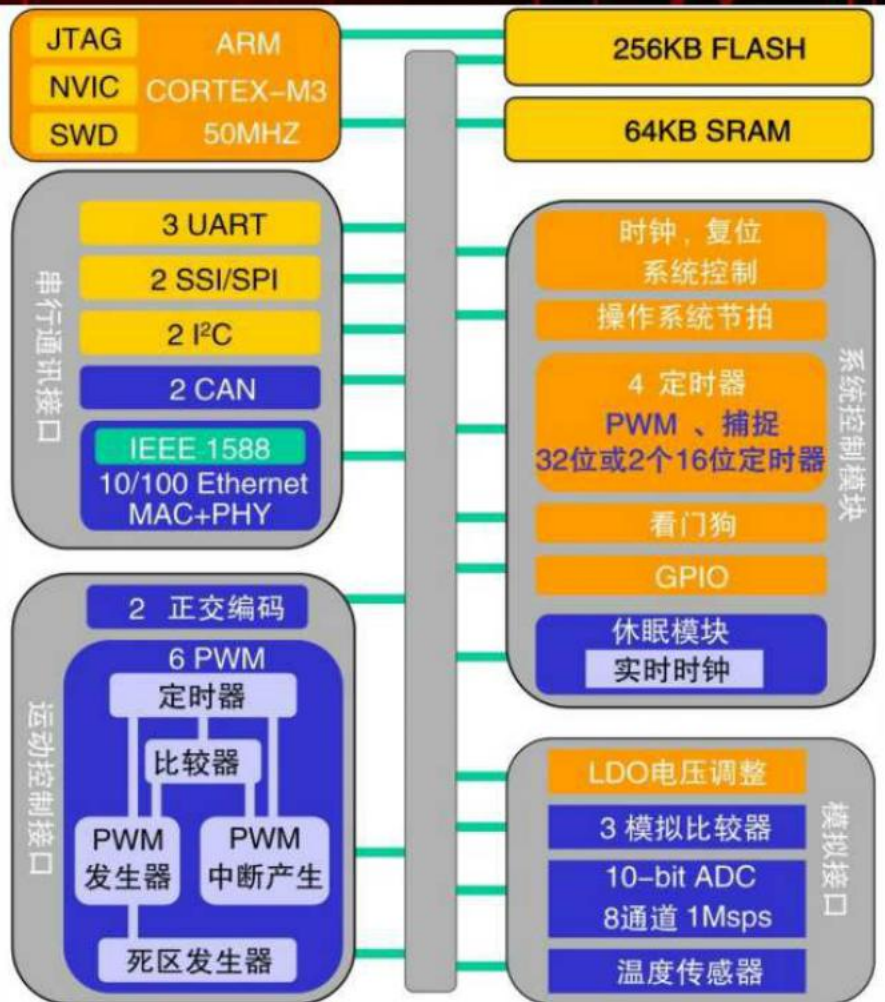
由于Cortex-M3内核中的多种集成元素以及采用Thumb-2指令集，其开发和调试比ARM7TDMI要简单快捷。

TI的Stellaris系列微控制器如今包含了160多种可以向全球供货的MCU，包括售价低至1美元的MCU。这个价格一般只有8bit MCU才能达到。

• Luminary M

Luminary Mi
于ARM Cortex -M
技术的主要合伙人
颗Cortex-M3 处理
的性能。

Luminary Mic
运行在50MHz 频率
和SRAM、一个低压
功能、模拟比较器
定时器、UART、I
旋转运动系统的位
脚，没有功能复用
自动化、工厂自动
刷和无刷DC 马达。



1.3 TI Stellaris family介绍

09年TI收购Luminary Micro, Luminary是首家做ARM Cortex M3内核处理公司。在TI收购之前luminary出产的Stellaris M3已经在业界享有盛誉。

Stellaris M3特点:

- 1、通用的架构
- 2、简易的开发流程
- 3、丰富的模拟外设和通信接口
- 4、丰富的设计资源
- 5、低廉的价格

TI Stellaris系列优势



DIP



LQFP



BGA



TI的Stellaris系列微控制器如今包含了160多种可以向全球供货的MCU，包括售价低至1美元的MCU。这个价格一般只有8bit MCU才能达到。但Stellaris MCU内部拥有一个ARM Cortex-M3处理器。一个售价为\$1.00而具有32bit的丰富指令集的MCU实在是太合算了——不用懂什么高深的数学就能明白。

一个售价\$1.00的
32bit MCU的确是
价廉物美！



TI Stellaris系列优势

单周期Flash存储，速度高达 50MHz！

- 一些竞争对手的ARM7和Cortex-M3有更快的内核速度，但他们的Flash并不是单周期存取；
- 一些竞争对手Flash是单周期存取，但是其内核的最大速度是有限的。

Vendor	MCU Line	Flash Access Time 20MHz CPU	Flash Access Time 25MHz CPU	Flash Access Time 50MHz CPU	Unit of Measure
Texas Instruments	Stellaris	 1	 1	 1	Cycle
ST Micro	STM32	1	2	3	Cycles
Atmel	AVR8	1	n/a	n/a	Cycles

TI Stellaris系列优势

Luminary Micro
可，丰富的外设资
Micro的产品在品
赞同，为TI赢得了

● 客户对TI Stella...



- (1) 国内某著名专业的电视机厂根据Luminary产品的性价比的优势选择了LM3S101用作音频解码。
- (2) 某灯光音像器材厂发挥了Luminary单片机在马达控制中的优势，采用LM3S310的12路PWM控制6路电机。
- (3) 国内某知名工业以太网设备厂家，采用Luminary单片机进行以太网转CAN、232和485的设计，性能卓越，电路简单可靠，单芯片解决方案。

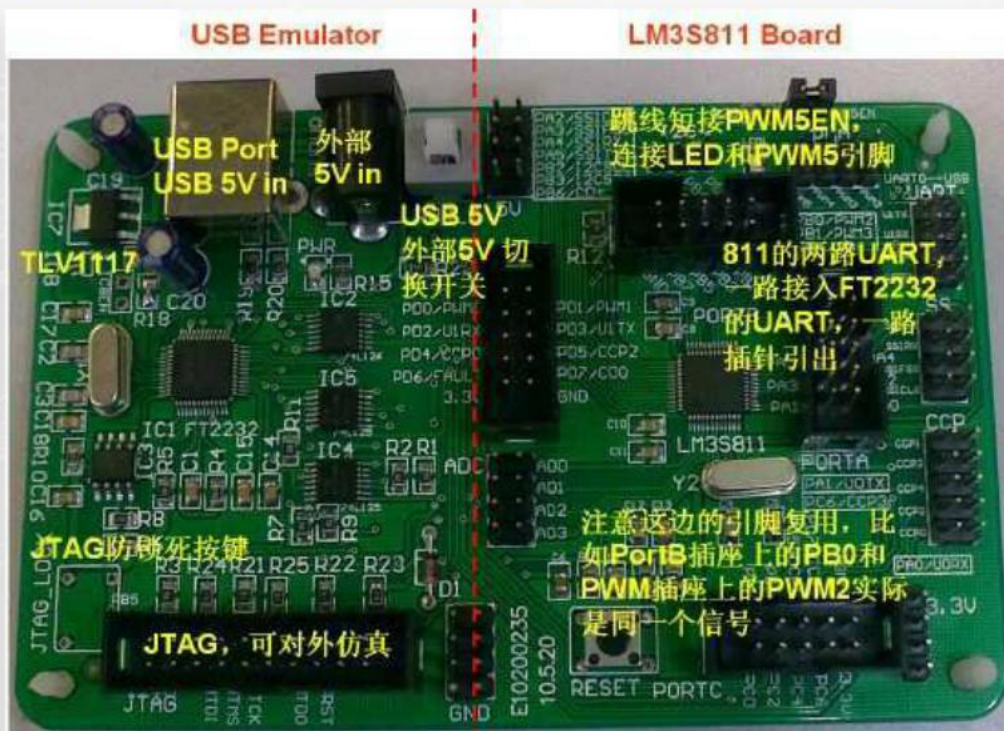
TI Stellaris Family系列

目前TI Stellaris 主要包括四个系列160多种

1. 不含任何板级通信接口的Standstorm (LM3S811)
2. 含有can和internet接口 (LM3S6952)
3. 含usb接口的DustDevil (LM3S3749)
4. 接口齐全的Tempest (LM3S9B92)

TI杯电子竞技赛将选用LM3S811作为电子竞技芯片，为此达盛科技为TI生产了LM3S811和仿真器二合一的竞赛专用板。

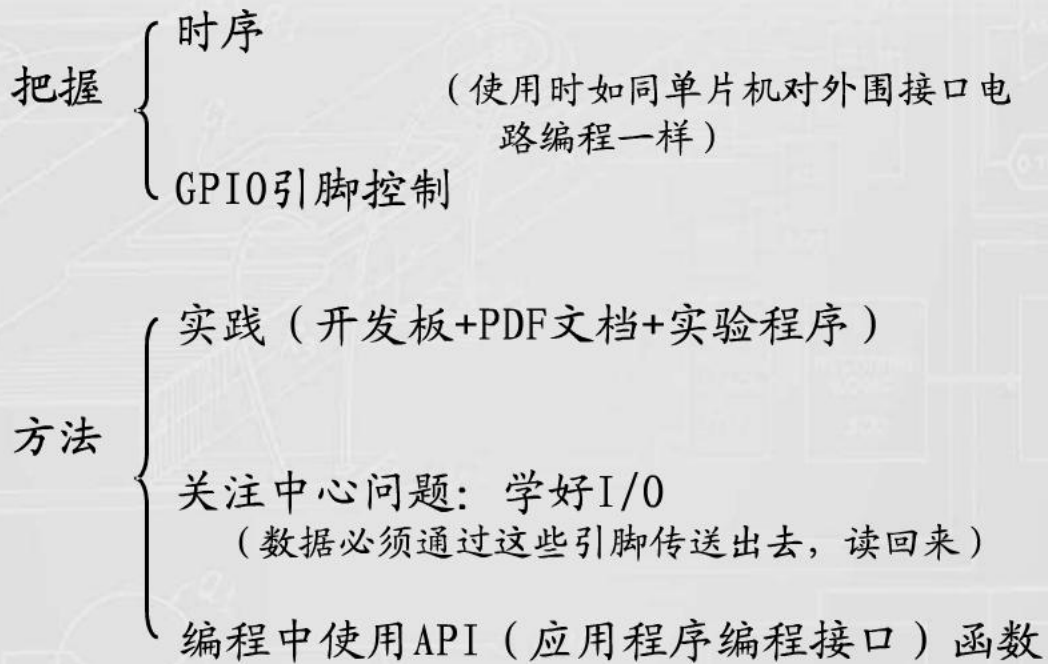
我们为TI生产的LM3S811竞赛开发板



LM3S811开发板

- 1.供电部分：本板卡可以使用usb供电，这样可以仿真供电两不误。也可以外部供电。可以切换电源输入开关
- 2.仿真部分：本板卡自带usb仿真电路，无需外部接入。同时仿真器可对外仿真。
- 3.引脚复用：根据引脚功能进行引脚插针分类，分类模块间存在复用例如：portB插座上的PB0和PWM插座上的PWM2物理短接，是同一信号。
- 4.两路UART:一路引到插针上，另一路既引到插针上也和FT2232的空闲UART模块连接。
- 5.JTAG防锁死按键。

• Cortex-M3学习中把握什么



只要懂C语言就会开发ARM:

C/C++

ASM

寄存器

```
/* 采用底层寄存器操作的示例程序 */
// 寄存器定义 (略)
int main(void)
{
    HWREG(RCGC2) |= 0x01;           // 使能GPIOA端口
    HWREG(GPIOA_DIR) |= 0x08;       // 设置方向和模式
    HWREG(GPIOA_AFSEL) &= ~0x08;
    HWREG(GPIOA_DR2R) |= 0x08;      // 设置驱动强度
    HWREG(GPIOA_DR4R) &= ~0x08;
    HWREG(GPIOA_DR8R) &= ~0x08;
    HWREG(GPIOA_SLR) &= ~0x08;
    HWREG(GPIOA_ODR) &= ~0x08;      // 设置管脚类型
    HWREG(GPIOA_PUR) &= ~0x08;
    HWREG(GPIOA_PDR) &= ~0x08;
    HWREG(GPIOA_DEN) |= 0x08;
    HWREG(GPIOA_DATA + (0x08 << 2)) = 0x00; // 点亮LED
    for (;;) { }
```

```
/* 利用Lumianry驱动库的示例程序 */
// 头文件包含 (略)
#define LED    GPIO_PORTA_BASE,GPIO_PIN_3
Int main (void)
{
    SysCtlPeripheralEnable (SYSCTL_PERIPH_GPIOA); // 使能GPIOA端口
    GPIOPinTypeGPIOOutput (LED);                  // 设置LED为输出
    GPIOPinWrite (LED, 0 << 3);                    // 点亮LED
    for (;;) { }
```

能出众
y官方
准)的
用户完
掌握底
列的单

方式，
发应用
性强。
和安全

echshine®

1.4 我们公司的Cortex-M3评估套件展示

- 微型打印机电子制作套件
- 射频卡考勤电子制作套件
- 指纹考勤电子制作套件

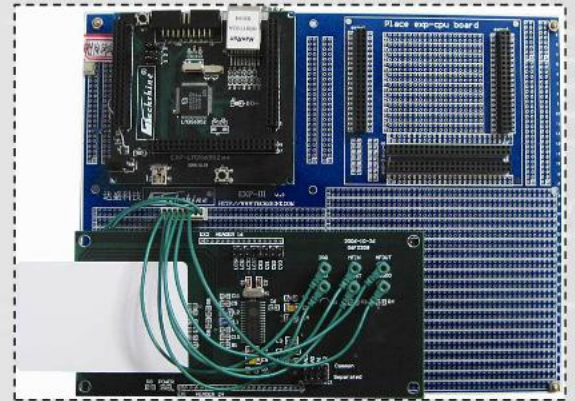
- 微型打印机电子制作套件

使用我公司EXP-LM3S3749 CPU板卡及E-LAB-PRINTER模块制作而成。用USB数据线将CPU板卡连至PC机端。通过PC机上的上位机软件，键入相应的命令，回车后，下位机接收到命令并控制微型打印机工作。



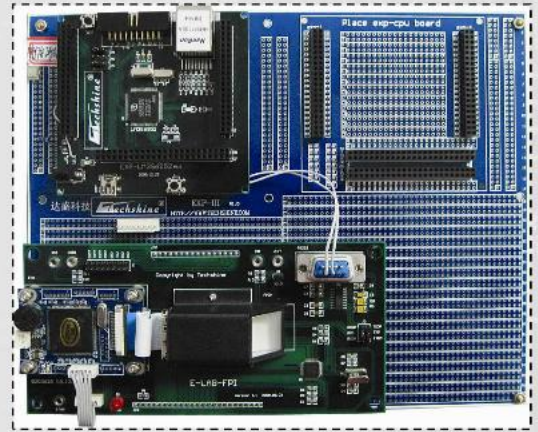
- 射频卡考勤电子制作套件

使用我公司EXP-LM3S6952 CPU板卡及E-LAB-Mifare模块制作而成。用串口线将CPU板卡串口连至PC机端串口。打开PC机上的超级终端，正确设置串口参数，将Mifare IC卡靠近射频读卡区，在超级终端上会显示每张用户卡所对应的特定的SN。



- 指纹考勤电子制作套件

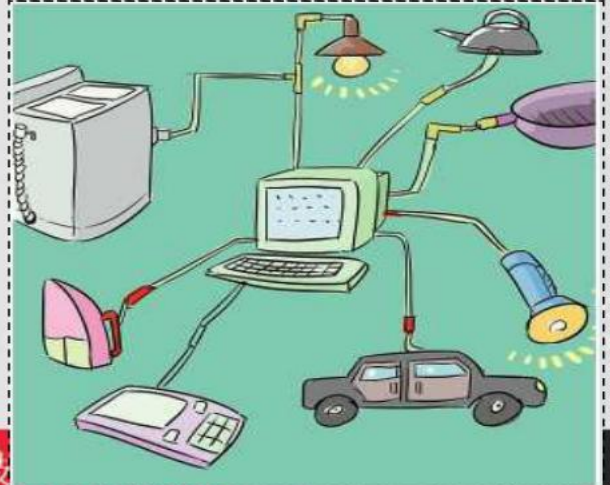
使用我公司EXP-LM3S6952 CPU板卡及E-LAB-FPI模块制作而成。用网线将CPU板卡网口连至PC机端网口。打开PC机上的IE浏览器，键入正确的IP地址，即可访问Web服务器，并在此Web Server上显示当前录入指纹的用户总数，同时可继续录入用户。



- 引入一个概念：

物联网 (The Internet of Things)

物联网 (The Internet of things) 的定义是：通过射频识别 (RFID)、红外感应器、全球定位系统、激光扫描器等信息传感设备，按约定的协议，把任何物品与互联网连接起来，进行信息交换和通讯，以实现智能化识别、定位、跟踪、监控和管理的一种网络。



应用实例：

➔ 设计并制作一个简易智能电动车，要求如下：

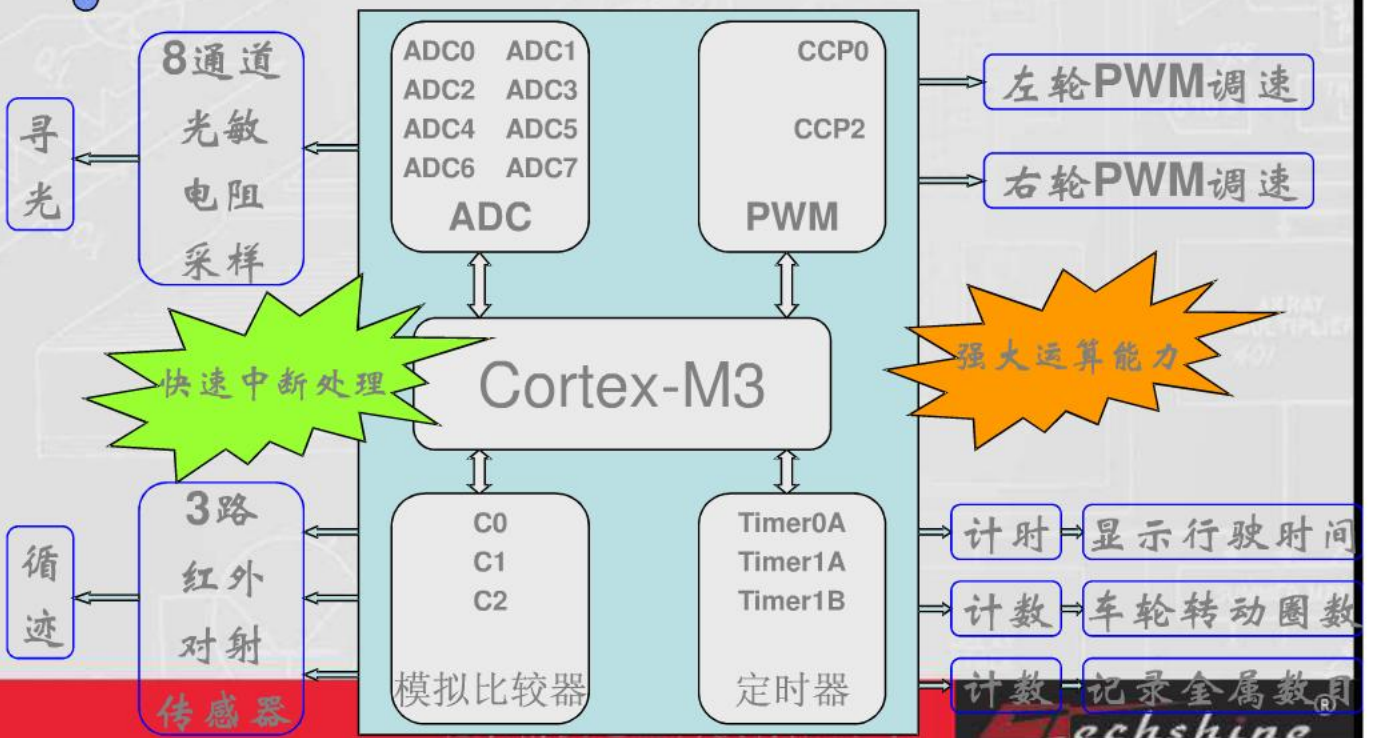
- 1、按照规定路线行驶，路线中有黑线或者灯光作为引导；
- 2、行驶过程中，需检测直道区的铁片，存储并显示铁片数量以及每块铁片距离起点的距离；
- 3、需在弯道区结束后停车5S并发出声光信息；
- 4、在灯光引导下停车入库，并显示全程行驶时间。

系统需要完成的任务

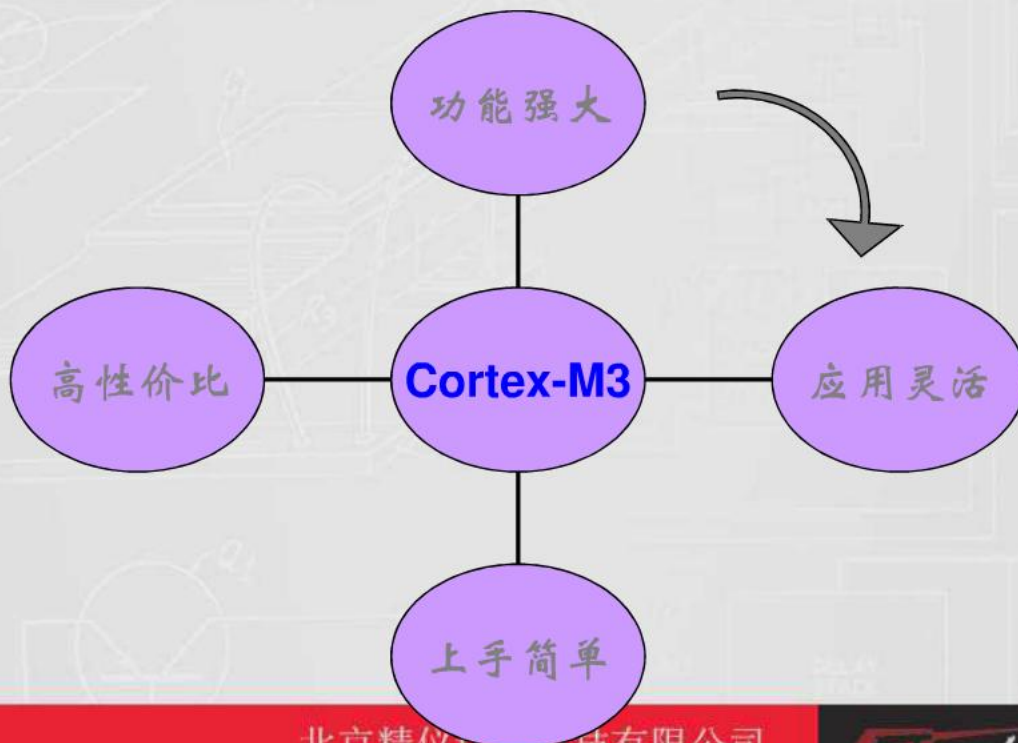
任务繁重



应用Cortex-M3的解决方案:



Cortex-M3之小结:



2010年达盛科技TI Cortex-M3技术培训:

培训时间:2010年7月3日到4日

培训地点: 西安邮电学院

北京精仪达盛科技有限公司

Techshine®

日程（两天）

培训内容

第一天

- 上午
- 下午

TI Cortex-M3之概述与开发平台搭建

TI Cortex-M3之基础应用（GPIO、GPTM、 、 ）

第二天

- 上午
- 下午

ARM Cortex-M3之应用（PWM、SPI、I2C ）

Cortex-M3 与

■ The End!

■ 谢谢！