

表 2 TPS40170 数据手册 DEMO 电路 BOM

Table 2. Design Example List of Materials

REFERENCE DESIGNATOR	QTY	VALUE	DESCRIPTION	SIZE	PART NUMBER	MANUF
C1	4	2.2 μ F	Capacitor, Ceramic, 100 V, X7R, 15%	1210	Std	Std
C6	1	120 μ F	Capacitor, Aluminum, 63 V, 20%, KZE Series	0.315"	KZE63VB121M10X16LL	Chemicon
C7	1	0.1 μ F	Capacitor, Ceramic, 50 V, X7R, 15%	603	Std	Std
C9	2 ea	22 μ F 10 μ F	Capacitor, Ceramic, 16 V, X7R, 15%	1210	Std	Std
C13	1	8200 pF	Capacitor, Ceramic, 50 V, X7R, 15%	603	Std	Std
C14	1	220 pF	Capacitor, Ceramic, 50 V, X7R, 15%	603	Std	Std
C15	1	47 nF	Capacitor, Ceramic, 50 V, X7R, 15%	603	Std	Std
C16	1	1 μ F	Capacitor, 1.6V, X7R, 15%	603	Std	Std
C17	1	1000 pF	Capacitor, Ceramic, 50 V, X7R, 15%	603	Std	Std
C18	1	1 μ F	Capacitor, Ceramic, 100 V, X7R, 15%	1206	Std	Std
C19	1	4.7 μ F	Capacitor, Ceramic, 16 V, X5R, 15%	805	Std	Std
C21	1	1500 pF	Capacitor, Ceramic, 50 V, X7R, 15%	603	Std	Std
L1	1	8.2 μ H	Inductor, SMT, 10 A, 16 m Ω	0.51" ²	IHLP5050FDER8R2M01	Vishay
Q1	1		MOSFET, N-channel, 60 V, 50 A, 11 m Ω		BSC110N06NS3G	Infineon
Q2	1		MOSFET, N-channel, 60 V, 50 A, 7.6 m Ω		BSC076N06NS3G	Infineon
R10	1	2.74 k Ω	Resistor, Chip, 1/16W, 1%	603	Std	R603
R4	1	3.83 k Ω	Resistor, Chip, 1/16W, 1%	603	Std	R603
R5	1	10.0 k Ω	Resistor, Chip, 1/16W, 1%	603	Std	R603
R9	1	12.1 k Ω	Resistor, Chip, 1/16W, 1%	603	Std	R603
R11	1	20.0 k Ω	Resistor, Chip, 1/16W, 1%	603	Std	R603
R6	1	22.1 k Ω	Resistor, Chip, 1/16W, 1%	603	Std	R603
R7	1	31.6 k Ω	Resistor, Chip, 1/16W, 1%	603	Std	R603
R2	1	200 k Ω	Resistor, Chip, 1/16W, 1%	603	Std	R603
R13	1	511 k Ω	Resistor, Chip, 1/16W, 1%	603	Std	R603
U1			IC, 4.5 V - 60 V wide input sync. PWM buck controller		TPS40170RGY	Texas Instruments

$K_{PWM}^{(1)}$	PWM Gain	V_{IN} / V_{RAMP}	$4.5 V < V_{IN} \leq 60 V$	14	15	16	V/V
-----------------	----------	---------------------	----------------------------	----	----	----	-----

8.2.2.19 Compensation: (R4, R13, C13, C14, C21)

Using the TPS40k Loop Stability Tool for a 60 kHz bandwidth and a 50° phase margin with an R11 value of 20.0 k Ω , the following values are obtained. The tool is available from the TI website, [SLUC263](#).

- C21 = C1 = 1500 pF
- C13 = C2 = 8200 pF
- C14 = C3 = 220 pF
- R13 = R2 = 511 Ω
- R4 = R3 = 3.83 k Ω

8.2.3 Application Curves

Figure 36 shows an input from 10 V to 60 V for an output of 5.0 V at 6 A, efficiency graph for this design. Figure 37 shows an input of 24 V for an output of 5.0 V at 6 A, loop response where $V_{IN} = 24V$ and $I_{OUT} = 6A$, yielding 58 kHz bandwidth, 51° phase margin. Figure 38 shows the output ripple 20 mV/div, 2 μ s/div, 20 MHz bandwidth.

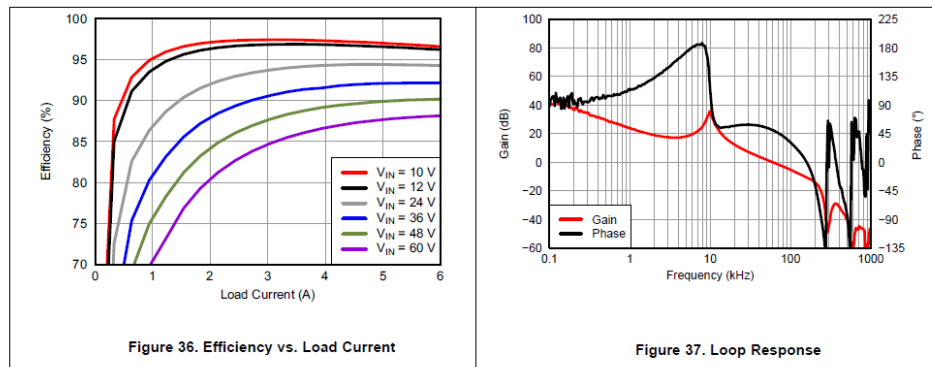


图 2 TPS40170 数据手册 DEMO 电路测试结果

在数据手册第 35 页给出了环路补偿元器件参数以及环路响应曲线。这里指出，设计目标是带宽 F_{CO} 为 60kHz，相位裕度 50° ，数据手册第 5 页给出了其 $K_{PWM} = V_{in} / V_{RAMP} = 15$ ， $R_{in} = R_{l1} = 20k\Omega$ ， $f_{LC} = 1 / (2\pi\sqrt{LC}) = 6.947kHz$ 。根据这些参数，按照穿越频率处开环增益为 0dB 的原则，计算误差放大器反馈电阻，方法参考《精通开关电源设计》第一版第 7 章，此外也参阅了 Intersil 的一篇技术文档 Designing Stable Compensation Networks for Single Phase Voltage Mode Buck Regulators，以及 Ti 的 switch mode power convert compensation 文档，方法一致如下：

$$R_{fb} = \frac{f_{co}}{f_{LC}} \frac{V_{RAMP}}{V_{IN}} R_{in} \quad (1-1)$$

$$= \frac{60}{6.947} \times \frac{1}{15} \times 20k\Omega$$

$$= 11.5k\Omega$$

而评估板上给出的 $R_{fb} = R_4 = 3.83k\Omega$ ，此处出现疑问点，为进一步分析问题，使用 Ti 给出的 SLUC263 Excel 计算器进行了复核。完全按照 DEMO 设计的参数，填入计算器，得出的补偿网络穿越频率为 57kHz，相位裕度 44.4° ，如图 3 所示，与设计目标相近，且 $R_{fb} = 22.3k\Omega$ 。如果手动输入评估板补偿网络参数，得到的结果为穿越频率仅 28kHz，相位裕度达到了 62.6° ，如图 4 所示，这与数据手册 8.2.3 给出的 58kHz/ 51° 相差太大。

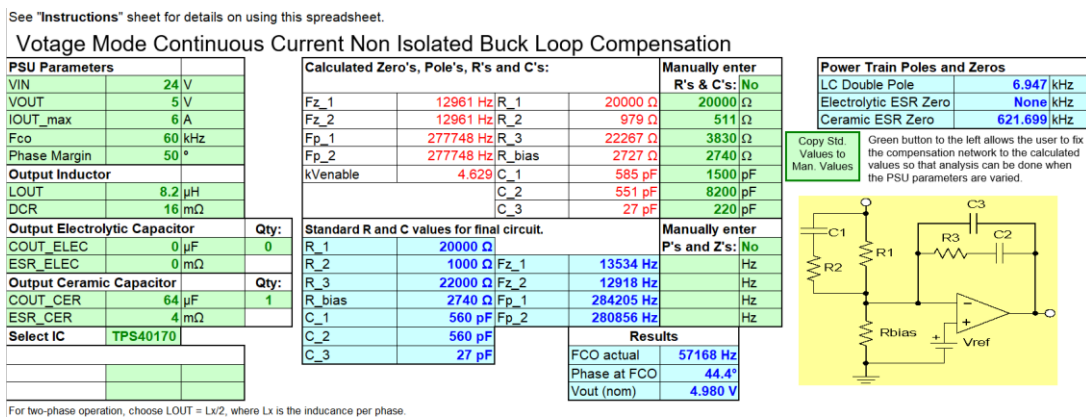


图 3 使用计算器 SLUC263 得出的结果， $F_{co} = 57kHz$ ， $PM = 44^\circ$

See "Instructions" sheet for details on using this spreadsheet.

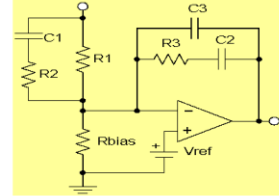
Voltage Mode Continuous Current Non Isolated Buck Loop Compensation

PSU Parameters	
VIN	24 V
VOUT	5 V
IOUT_max	6 A
Fco	60 kHz
Phase Margin	50°
Output Inductor	
LOUT	8.2 μH
DCR	16 mΩ
Output Electrolytic Capacitor	
COUT_ELEC	0 μF
ESR_ELEC	0 mΩ
Output Ceramic Capacitor	
COUT_CER	64 μF
ESR_CER	4 mΩ
Select IC	TPS40170

Calculated Zero's, Pole's, R's and C's:			
Fz_1	12961 Hz	R_1	20000 Ω
Fz_2	12961 Hz	R_2	979 Ω
Fp_1	277748 Hz	R_3	22267 Ω
Fp_2	277748 Hz	R_bias	2727 Ω
kVenable	4.629	C_1	585 pF
		C_2	551 pF
		C_3	27 pF
Standard R and C values for final circuit.			
R_1	20000 Ω	Fz_1	5173 Hz
R_2	511 Ω	Fz_2	5068 Hz
R_3	3830 Ω	Fp_1	207639 Hz
R_bias	2740 Ω	Fp_2	193953 Hz
C_1	1500 pF		
C_2	8200 pF		
C_3	220 pF		
Results			
FCO actual	27936 Hz		
Phase at FCO	62.6°		
Vout (nom)	4.980 V		

Power Train Poles and Zeros	
LC Double Pole	6.947 kHz
Electrolytic ESR Zero	None kHz
Ceramic ESR Zero	621.699 kHz

Copy Std. Values to Man. Values
Green button to the left allows the user to fix the compensation network to the calculated values so that analysis can be done when the PSU parameters are varied.



For two-phase operation, choose LOUT = Lx/2, where Lx is the inductance per phase.

图4 手动输入 DEMO 电路补偿网络参数， $F_{co}=28\text{kHz}$ ， $PM=63^\circ$

如图5所示，电路参数完全使用 DEMO 电路，在 SIMPLIS 中仿真，得出的结果与上述相近。

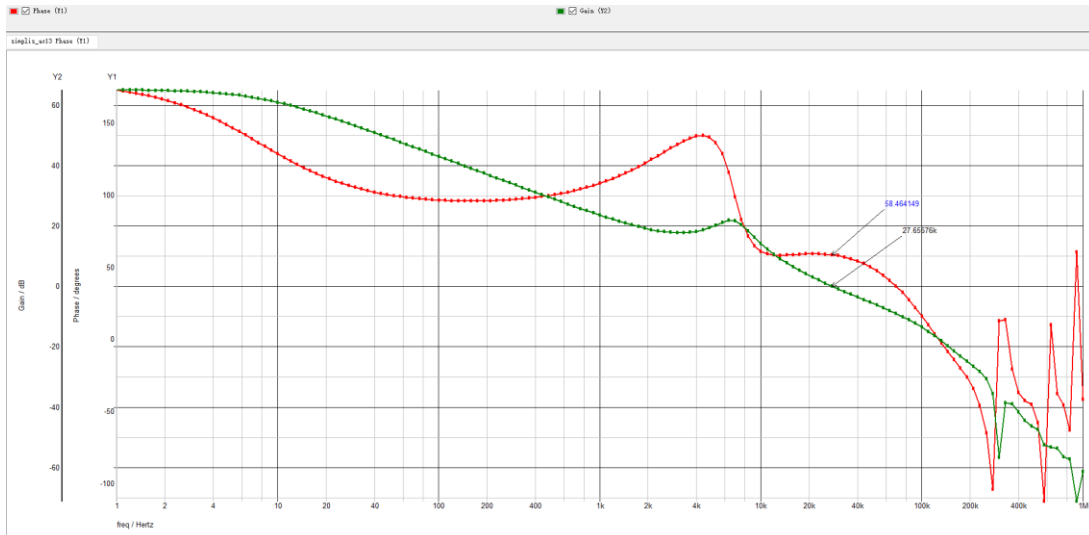


图5 使用 SIMPLIS 仿真，电路参数与 DEMO 电路一致， $F_{co}\approx 28\text{kHz}$ ， $PM\approx 58^\circ$

此外，个人按照推导总结出的计算方法算出一套补偿参数，以下给出计算过程及结果，并附 SIMPLIS 仿真结果，不知此计算方法有何不妥。

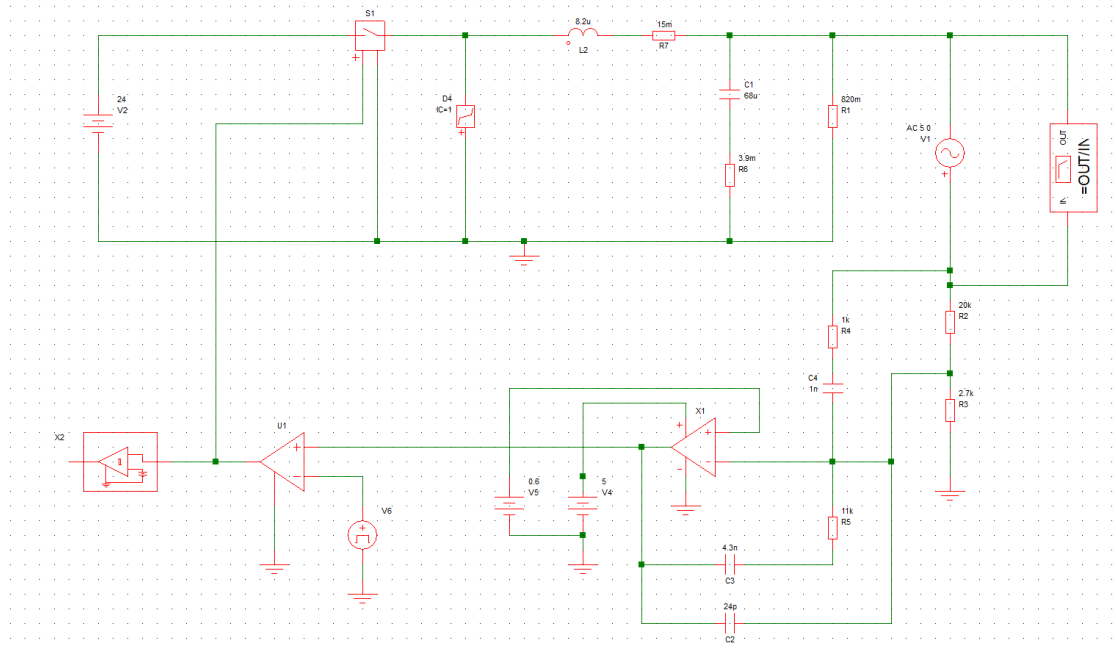


图 6 使用 SIMPLIS 仿真搭建的电路图

除补偿网络外，其余设计参数与 DEMO 完全一致。电源电压 24V，因 $K_{PWM} = V_{in} / V_{RAMP} = 15$ ，故锯齿波峰值设置为 1.6V。

仿真电路如图 6 所示，式(1-1)中已经算得 $R_5 = 11.5k$ ，仿真环境只能设置 11k，因此取 $R_5 = 11k$ ，3 型补偿网络使用 Intersil 文档提供的计算方法^[3]：

$$f_{z1} = 0.5f_{LC} = 0.5 \times 6.947kHz = 3.47kHz \quad (1-2)$$

$$f_{z2} = f_{LC} = 6.947kHz \quad (1-3)$$

$$f_{p1} = f_{esr} = \frac{1}{2\pi ESR \cdot C} = \frac{1}{2\pi \times 0.004 \times 64 \times 10^{-6}} Hz = 622kHz \quad (1-4)$$

$$f_{p2} = \frac{1}{2}f_{sw} = \frac{1}{2} \times 300kHz = 150kHz \quad (1-5)$$

故有

$$C_3 = \frac{1}{2\pi R_5 f_{z1}} = \frac{1}{2\pi \times 11000 \times 3470} F = 4.2nF \quad (1-6)$$

$$C_4 = \frac{1}{2\pi R_2 f_{z2}} = \frac{1}{2\pi \times 20000 \times 6947} F = 1.1nF \quad (1-7)$$

$$R_4 = \frac{1}{2\pi f_{p1} C_4} = \frac{1}{2\pi \times 622000 \times 1.1 \times 10^{-9}} \Omega = 233\Omega \quad (1-8)$$

$$C_2 = \frac{1}{2\pi f_{p2} R_5} = \frac{1}{2\pi \times 150000 \times 11000} F = 100pF \quad (1-9)$$

得到仿真结果：

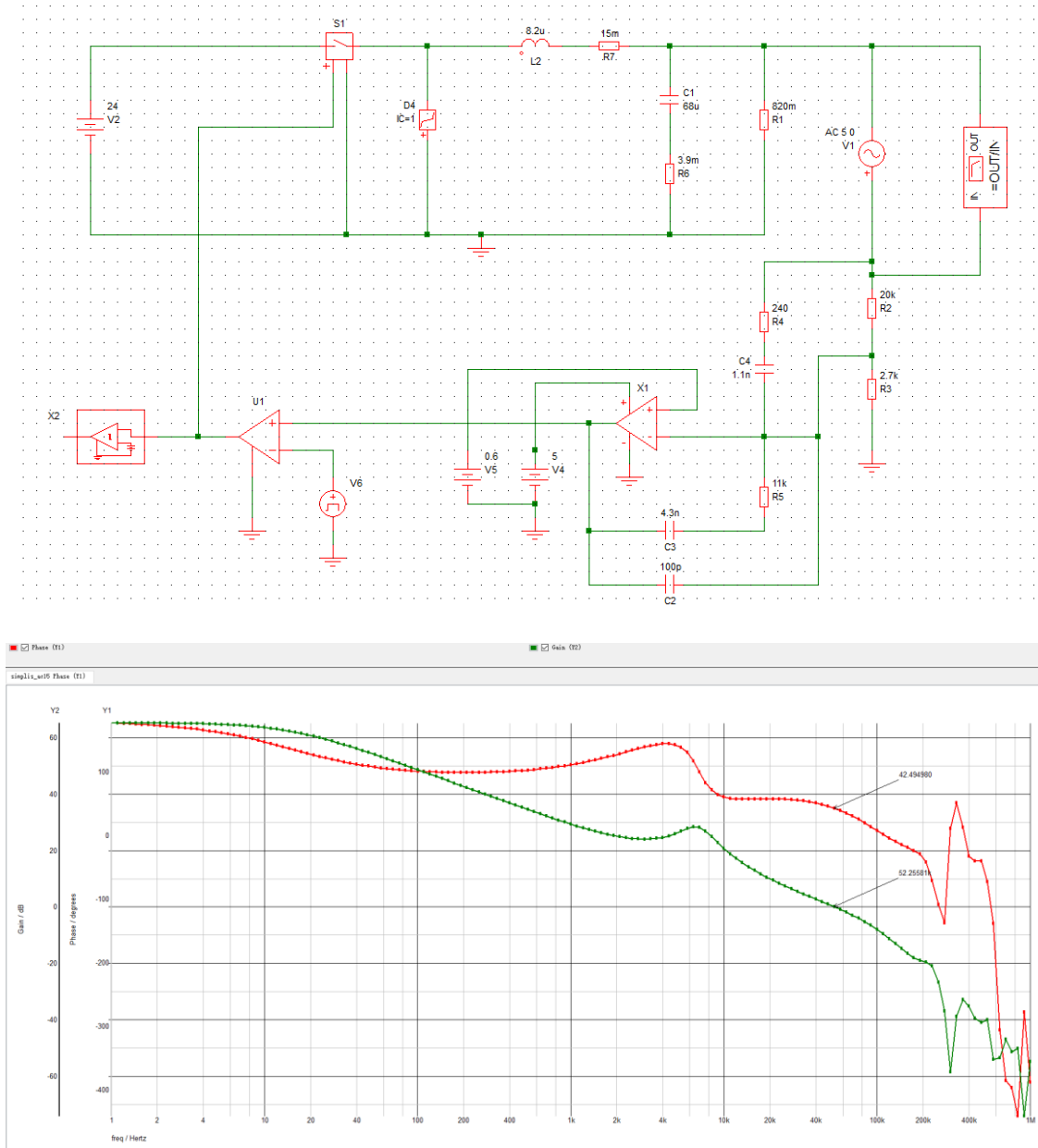


图7 使用 SIMPLIS 仿真，Intersil 方法计算补偿网络， $F_{co} \approx 52\text{kHz}$ ， $PM \approx 42^\circ$

仿真结果与设计要求仍然存在一定偏差，且没有网络分析仪做实际验证，不知其中是否存在漏洞。问题总结如上，还望官方或者路过的前辈有时间看看，提

供一些参考建议, 如工程上选取补偿网络 f_{p0} , 以及 $f_{z1,z2}$ 、 $f_{p1,p2}$ 相对 f_{LC} 、 f_{co} 、 f_{esr} 的位置建议。比如关于补偿零点的设置, 各种资料上提供了不同的方法, 有将 $f_{z1,z2}$ 设置在 f_{LC} 两侧的; 或使 $f_{z1,z2} = f_{LC}$; 或使 $f_{z1} = 0.5f_{LC}$ 、 $f_{z2} = f_{LC}$; 或使 $f_{z1,z2} = 0.75f_{LC}$ 。 f_{p1} 大多数地方设置在 f_{esr} 点, 也有的地方设置在 f_{esr} 之前。 f_{p2} 有设置在 $0.5f_{sw}$, 也有设置在 $f_{co} \sim 10f_{co}$ 之间, 调整相位裕度。

参考文献

- [1] 《精通开关电源设计》.
- [2] 《开关电源设计》.
- [3] Intersil: Designing Stable Compensation Networks for Single Phase Voltage Mode Buck Regulators.
- [4] Ti: switch mode power convert compensation.