

The Signal

有关运算放大器设计主题的博客文章汇编

作者: Bruce Trump

目录

序

I. 运算放大器电压：范围问题

1. 运算放大器电压范围：输入和输出，解决一些困惑问题
2. 轨至轨输入：您应该知道的事实
3. 摆动到接近于接地：单电源应用

II. 失调电压

4. 失调电压和开环增益：它们是表亲
5. 失调电压的 SPICE 仿真：如何检查电路对失调电压的敏感度
6. 修整引脚在哪里？有关失调电压修整引脚的一些背景

III. 输入偏置电流

7. “我需要高输入阻抗！”输入阻抗与输入偏置电流
8. CMOS 和 JFET 放大器的输入偏置电流
9. 温度对输入偏置电流的影响，以及一个随机测验
10. 输入偏置电流消除电阻器：您是否确实需要它们？
11. 双极运算放大器的内部输入偏置电流消除

IV. 稳定性和振荡

12. 运算放大器为什么振荡：两种常见原因的直观分析”
13. “驯服”振荡的运算放大器
14. “驯服”振荡：容性负载问题
15. 运算放大器稳定性的 SPICE 仿真
16. 输入电容：共模？差模？咦？
17. 运算放大器： $G = 1$ 稳定和解补偿
18. 反相衰减器 $G = -0.1$ ：它是否不稳定？

V. 动态响应

19. 仿真增益带宽：通用运算放大器模型
20. 转换速率：运算放大器速度限制
21. 建立时间：建立波形特性分析

VI. 噪声

22. 电阻器噪声：基础知识回顾以及一个有趣的测验
23. 运算放大器噪声：前向放大器
24. 运算放大器噪声：反馈电阻又如何？
25. $1/f$ 噪声：闪烁的烛光
26. 斩波运算放大器：它们是否非常嘈杂？

VII. 其他运算放大器问题

27. 旁路电容器：是的，需要它们，但为什么呢？
28. 未使用的运算放大器：如何处置？
29. 保护输入免受 EOS 过压的影响
30. 差分输入钳位：它们是否会影响您的运算放大器电路？
31. 把运算放大器当比较器使用：可以吗？

VIII. 更多内容

32. 更多内容和链接

序

学习模拟似乎是一项艰巨的任务。模拟工程师通常无法自始至终都直线前进：他们沿着荆棘丛生的道路曲折前行。他们零星地获取一些见解 - 从这儿获取一点，从那儿获取一点。慢慢地，零星的知识形成一个完整的体系，模糊的概念变得清晰起来。

我们永远都无法享受到跨过最后一道障碍或将最后一块拼图拼好的满足感；这是不可能实现的。比我聪明得多的同事都无法回答我的全部问题… 我也无法回答您的全部问题。

因此，这一简短模拟课程的集合也不可能面面俱到。尽管如此，我想您会发现它是有所帮助的。它可能会填补您的知识空缺或激发您的思考。

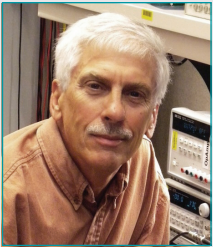
本书中涵盖的每个主题起初都作为文章发布在我的博客“The Signal”上，您仍可以在 TI 的 E2E™ 社区上进行访问。您将发现这些课程简明扼要、实用且直观、篇幅适中而容易理解。我需要它是这个样子的，因为我是个简单的人，缺乏耐心。

我的大多数博客文章都包含一些问题和对话。我在每个主题的结尾包含了一些链接，它们指向原始文章（当发布了评论时）。我想您将在那里找到一些有价值的课程。此外，该汇编并未涵盖我的所有博客。我在结尾处包含了指向其他主题的链接。

如果您有任何关于我在这里讲到的主题的问题，或者任何其他相关的精密放大器问题，我希望您将其提交到 TI E2E 社区上的精密放大器论坛。

为了便于参考，我使用 TI 的 TINA-TI™ 免费软件工具创建了该电子书中的大部分图像，可以从 TI 的网站下载该工具。

关于作者



Bruce Trump

少年时期便已成为一名实验员和业余的无线电操作员，开始涉足电气工程领域。他从不怀疑这是他的职业道路。

在从爱荷华州立大学获得学士学位之后，他便前往俄亥俄州开始他的第一份工作，在那里他就早期激光存储器系统和其他模拟系统组件展开工作。

他的下一站是密歇根州的 Heath Co.，该公司设计 Heathkit。他在那里处理了各种项目，包括电子钟、扩音器、金属探测器、导航计算器和高功率立体声放大器。

但处于中坚地位的模拟工作一直在召唤他。Burr-Brown，当时一家领先的模拟集成电路提供商，在亚利桑那州的图森市为 Bruce 提供了机会，他可以真正的模拟专家呆在一起并向他们学习。

德州仪器 (TI) 在 2000 年收购了 Burr-Brown，这掀开了 Bruce 的模拟职业新篇章，这包括在产品开发、产品定义、应用工程、技术文献、产品促销和业务管理方面的职位。

当 Bruce 回顾他的职业经历时，他通常会说，他最喜欢的活动始终是处理客户应用问题。

“我似乎始终都会将这融入到我当前担任的职位中来。我尤其喜欢开办客户研讨会以及制作数据表。如何清楚地说明精密模拟组件的内部工作和应用是个挑战，”他说。

第 I 章：运算放大器的电压范围问题

1. 运算放大器电压范围：输入和输出，解决一些困惑问题

系统设计人员通常会遇到有关**运算放大器**电源输入和输出电压范围能力的问题。它可能让人感到疑惑，那么我在这里尝试解决这个问题。

首先，常见运算放大器没有接地端子。标准运算放大器不“知道”接地的位置，因此它也就无从知道其工作电源是一个双电源（±）还是一个单电源。只要电源输入和输出电压在其工作范围以内，就不会出问题。

下面是需要考虑的关于电压范围的三个关键问题：

1. 总电源电压范围。这是两个电源端子之间的总电压。例如，±15V 意味着总电压范围为 30V。再如，某个运算放大器的工作电压范围可能为 6V 到 36V。在低电压极端条件下，它可能为 ±3V 或者 +6V。在高压极端条件下，它可能为 ±18V 或者 +36V，甚至是 -6V/+30V。没错，如果您留心阅读下面的第 2 点和第 3 点，会发现使用非平衡电源也是可以的。
2. 输入共模电压范围（C-M 范围）一般是相对于正负电源电压而言的，如图 1 中所示。使用类似于方程的方法表示时，假定的运算放大器的 C-M 范围可以描述为负轨以上 2V 到正轨以下 2.5V。可表示为： $(V-)+2V$ 到 $(V+)-2.5V$ 。
3. 同样，输出电压范围（或输出摆幅能力）也是相对于轨电压指定的。这时，它可以表示为 $(V-)+1V$ 到 $(V+)-1.5V$ 。

图 1、2 和 3 显示了 $G = 1$ 缓冲器配置。重点是：图 1 中示例的输出能力被限定为与负轨相差 2V、与正轨相差 2.5V，原因是输入 C-M 范围受限。您可能需要以高增益来配置该运算放大器，以实现其最大的输出电压范围。

图 1 中的示例对双电源上通常使用的运算放大器而言是很典型的。我们不把它称作“单电源”，但是它可以通过保持在这些范围之内作为单电源工作。

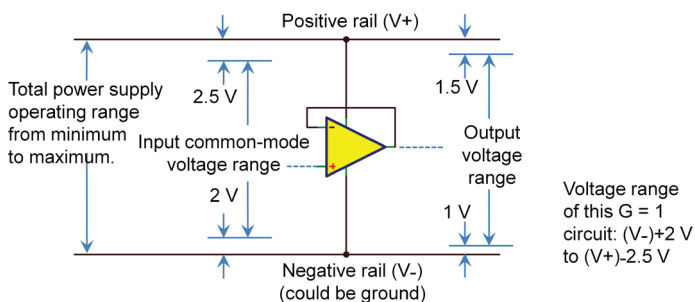


图 1：双电源（±）上使用的典型运算放大器的输入和输出电压范围。

图 2 显示了一种所谓的单电源运算放大器。它拥有一个 C-M 范围，该范围可以扩展至负轨，但通常会稍低于负轨。该范围允许它用于以接近于接地的电压运行，以实现更宽输入范围的电路。因此，不被称为“单电源”的运算放大器实际上可用于某些单电源电路中，但真正的单电源型运算放大器用途更为广泛。

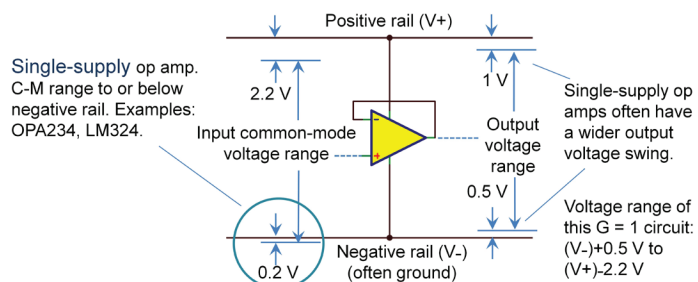


图 2：典型的单电源运算放大器的输入和输出电压范围。

在 $G = 1$ 缓冲器电路中，该运算放大器可生成距离 $V-$ 轨 0.5V（由输出能力限制）和距离 $V+$ 轨 2.2V（由输入 C-M 范围限制）的输出摆幅。

图 3 显示了一个“轨至轨”运算放大器。它工作时，输入电压可以等于甚至略微大于两个电源电压轨，如图 3 中所示。轨至轨输出意味着，输出电压可以摆动到非常接近于轨，通常在距离电源轨 10mV 到 100mV 的范围内。一些运算放大器声称只有轨至轨输出，缺少图 3 中所示的输入特性。轨至轨运算放大器用于单 5V 电源及更低的电源的情况非常普遍，因为它们可在其有限的电源电压范围内最大限度地提高信号电压输出能力。

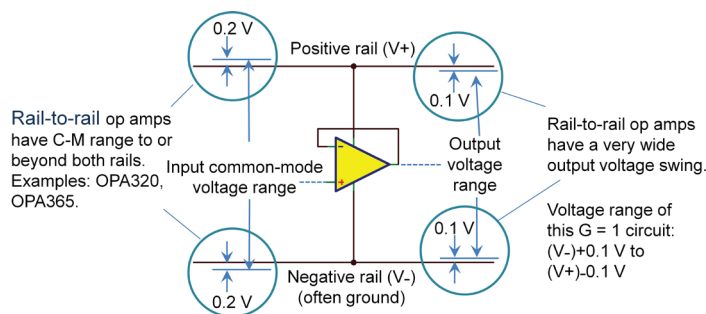


图 3：典型的轨至轨运算放大器的输入和输出电压范围。

轨至轨运算放大器非常具有吸引力，因为它们放宽了信号电压限制，但是，它们并非总是最佳选择。和我们生活中的其他选择一样，它与其他性能参数之间存在折衷关系。但是，这同时就是您作为一名模拟设计人员的价值所在。我们的生活充满了各种复杂的问题和折衷，但我们仍然热爱它！

要查看原始文章及其评论，[请点击此处](#)。

2. 轨至轨输入：您应该知道的事实！

轨至轨运算放大器非常受欢迎，对于低电源电压尤其有用。您应该知道如何完成轨至轨输入，并且了解一些折衷。

图 4 显示了一个典型的双输入轨至轨级，其中包含 N 通道和 P 通道晶体管对。P 通道场效应晶体管 (FET) 通过共模电压范围的较低部分来处理信号，以稍低于负轨（或单电源接地）。

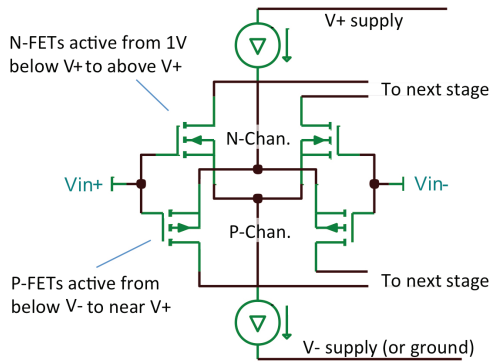
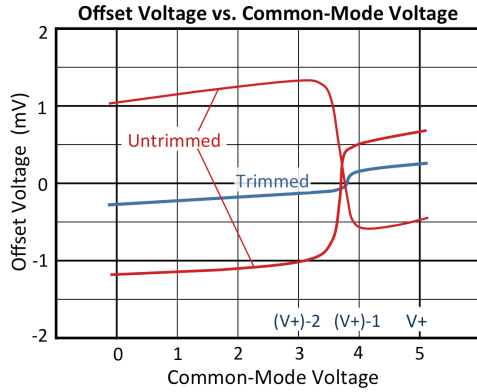


图 4：一个典型的使用 N 通道和 P 通道晶体管对的轨至轨双管输入级。

P 和 N 输入级将具有稍微不同的失调电压。如果共模电压在该转换期间发生变动（就像轨至轨 $G = 1$ 运行时那样），它会导致失调电压变化。某些运算放大器通过激光或电子调节进行了出厂修整，以降低输入级失调电压。该修整可降低在转换期间的变化，但变化仍然存在。用于控制从 P 输入级到 N 输入级转换的电路以正电源为基准，而不是以地为基准。在 3.3V 电源上，转换会移到一个尴尬的点 - 中位电压。

N 通道 FET 以接近或稍高于正电源轨的共模电压运行。附加电路（未显示）决定输出，决定下一级将处理哪个输入级信号。大多数 TI 双输入级运算放大器被设计为在距离正轨大约 1.3V 时发生转换。在该电压之上，没有高到足以满足 P 通道级要求的栅极电压，因此信号路径会被重定向至 N 通道级。



该失调电压变化在大多数应用都被忽略了，但如果您要求高精度，那么该变化会成为一个问题。它还可能导致在交流电 (AC) 应用中产生失真。但再强调一次，仅当共模输入电压跨越级间的转换时才会发生失真。

图 5 显示了第二种类型的轨至轨输入级。内部电荷泵会对为单个 P 通道输入级供电的电压进行提升，使其高于正电源轨大约 2V。借助该电压提升，单输入级可以在完整的轨至轨输入电压范围（低于底轨到高于顶轨）内无缝执行，不存在转换干扰。

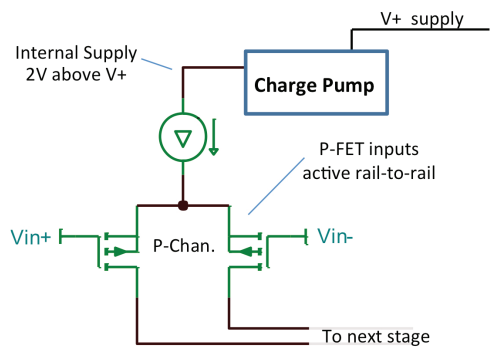
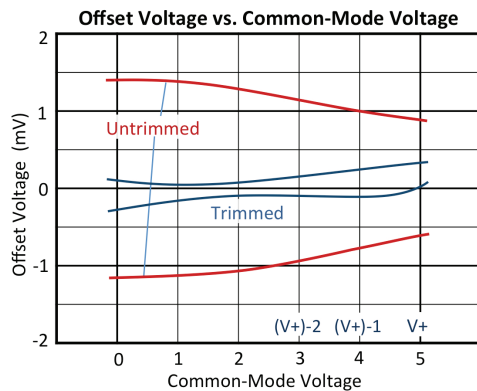


图 5：轨至轨输入级，具有对为单个 P 通道 FET 供电的电压进行提升的内部电荷泵。



“电荷泵”... 对一些设计人员而言，它听起来有点恐怖。它们噪声很大，对吗？但 TI 的最新电荷泵噪声很小。电荷泵需要非常小的电流，因为它们仅为输入级供电。没有额外的引脚或电容器 - 它们全部是内部的。电荷泵噪声低于宽带噪声级别，您在时域中几乎看不到它。分析光谱响应的应用低于宽带噪声级别，不过可能会看到一些残像。

并非所有应用都需要具有轨至轨输入的运算放大器。

例如，增益大于单位增益的反相运算放大器电路或放大器通常不需要轨至轨输入，但仍具有轨至轨输出。您是否真的需要轨至轨输入放大器？许多工程师更愿意使用它们，这样他们就无需担心超过共模范围。他们在其系统中的各个点使用相同的运算放大器：有些需要轨至轨输入，其他的不需要。无论您做出怎样的选择，利用轨至轨类型和折衷的相关知识，您都可以更加明智地进行选择。如果您有疑问，欢迎在 TI E2E™ 社区[精密放大器论坛](#)向工程师提问。

下面是一些运算放大器的示例：

- [OPA340](#) 双输入级，失调电压经过修整，5.5MHz，轨至轨 CMOS。
- [OPA343](#) 双输入级，失调电压未经修整，5.5MHz，轨至轨 CMOS。
- [OPA320](#) 具有电荷泵功能的输入级，20MHz，轨至轨 CMOS。
- [OPA322](#) 具有电荷泵功能的输入级，失调电压未经修整，20MHz，轨至轨 CMOS。

要查看原始文章及其评论，[请单击此处](#)。

3. 摆动到接近于接地： 单电源供电

轨至轨放大器可产生极为接近接地的输出电压 - 但有多么接近呢？我现在讨论的是互补金属氧化物半导体 (CMOS) [运算放大器](#)，当您尝试最大化输出电压摆幅时，经常会在低电压设计中使用该器件。TI 有关这些器件的规格通常如[表 1](#) 中所示。

参数	工作条件	最小值	典型值	最大值	单位
输出					
距离两个轨的电压输出摆幅	$R_L = 10\text{ k}\Omega$		15	25	mV
	$R_L = 2\text{ k}\Omega$		35	50	mV

表 1: 轨至轨放大器的输出规格。

表 1 似乎表明，输出绝不会摆动到距离接地小于 15mV，而最后的 15mV 对于基于零的准确测量至关重要。但等等：您的确需要仔细理解该规格的所有条件，因为我们假设负载在电源端子之间进行中途连接。

您通常可在规格表的顶部看到引用的条件，其中您将看一条如下所示的声明： R_L 连接到 $V_S/2$ 。

在该指定条件下，放大器必须在输出接近接地时通过负载电阻器灌入电流。这反应了测试放大器的方式，确保它可以正确地拉取和灌入电流。这是一种明智而保守的测试和指定放大器的方法，但如果您连接负载的方式不一样怎么办？假设您的负载如[图 6](#) 中所示接地。负载电阻器实际上可帮助将输出拉至接地，放大器无需灌入电流。

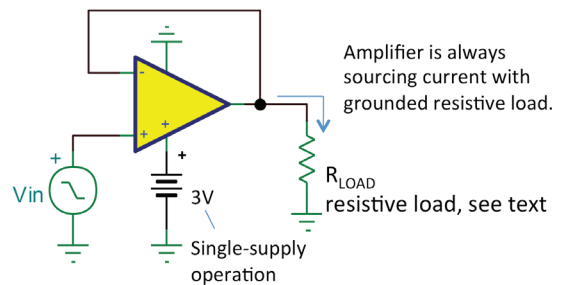
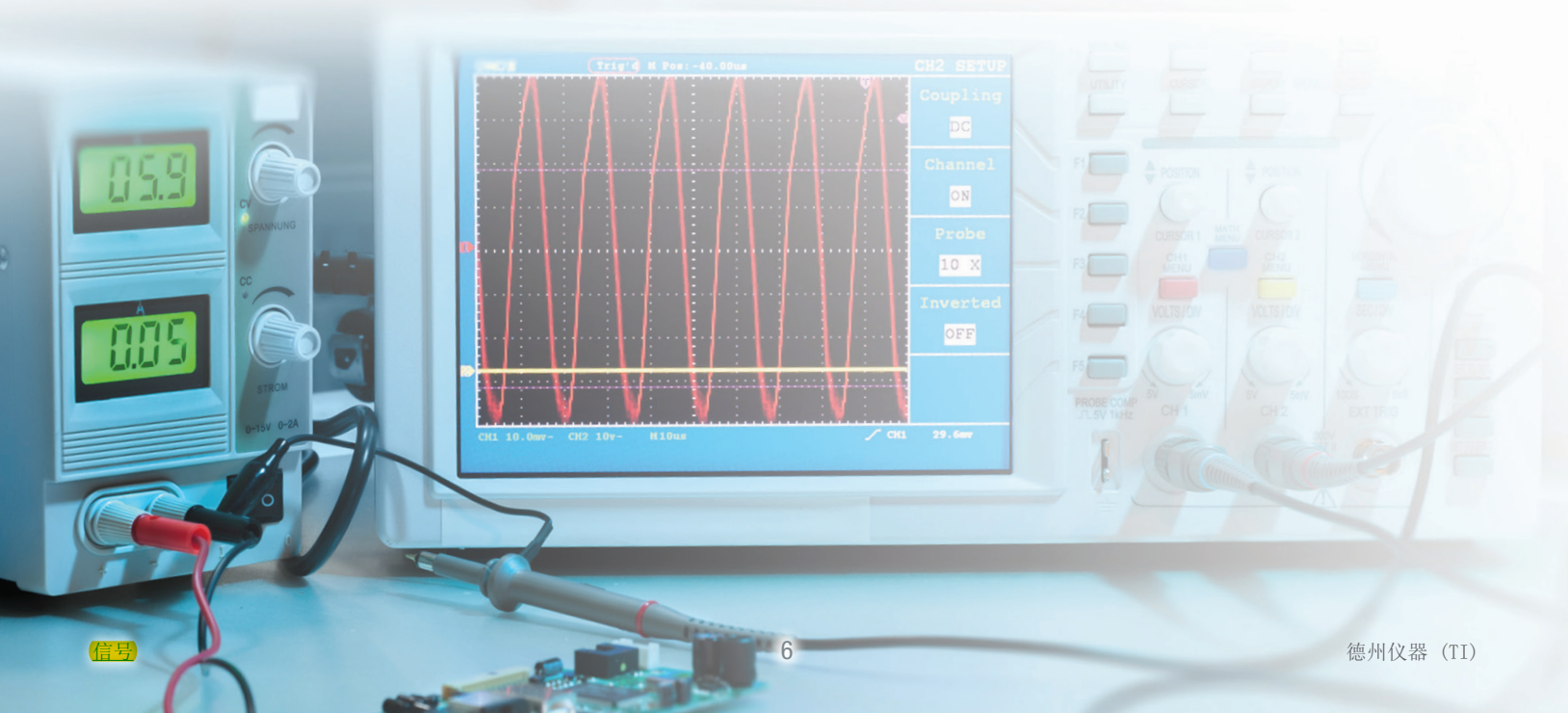


图 6: 接地的放大器负载示例。



在该条件下，大多数 CMOS 运算放大器可以摆动到非常接近于接地的位置 - 在一毫伏或两毫伏以内。规格可能没有突出该功能，但图 7 中进行了暗示，该图显示了作为输出电流的函数的输出电压摆幅。该图或许能够通过更高的精度实现更佳的效果，但您可以看到，对于该测试，在指定的电压轨上收敛的输出电压为 $\pm 2.75\text{V}$ 。对于单电源运行， V^- 电源电压等于 0V 。

现在我需要添加一些条件。请注意，在图 8 中，反馈网络以接地为基准。您需要考虑放大器上的所有负载源，而不仅是 R_L 。在本例中， $R_1 + R_2$ 是与 R_L 并联的以接地为基准的有效附加负载。但是，如果 R_1 以正电压为基准，那么当输出接近 0V 时，放大器必须灌入流经反馈网络的电流。输出将无法摆动到非常接近于接地。

在这同一个电路中，如果增益很高，那么输入失调电压可能会影响您的视在输出摆幅。例如，当 $G = 20$ 时，如果运算放大器的输入失调电压为 $+1\text{mV}$ ，那么零输入将产生 20mV 的输出。这不是因为输出摆幅限制 - 这是失调电压问题。当然，小的负输入电压会使输出非常接近于 0V ，但您的电路可能永远不会有负输入电压。

具有无功负载的交流电 (AC) 信号可能是个例外。负载电流和电压与无功负载不同相，因此放大器可能必须在输出电压接近于接地时灌入电流

(请参阅 CMOS 运算放大器，双极运算放大器无法摆动到如此接近于接地。)

电池供电的低电压电路具有挑战性，我们似乎总是在努力使电压摆幅最大化。通过深入了解运算放大器功能，您或许能说出其他接近于接地的输出摆幅。如果您有任何关于特定放大器或电路配置的问题，请将您的问题提交到 TI E2E 社区上的[精密放大器论坛](#)。

要查看原始文章及其评论，[请单击此处](#)。

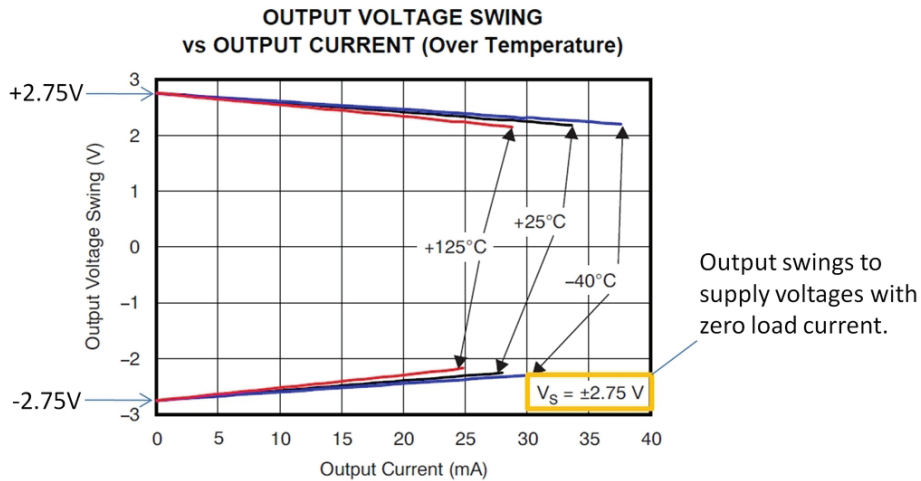


图 7: 显示了作为输出电流的函数的输出电压摆幅。

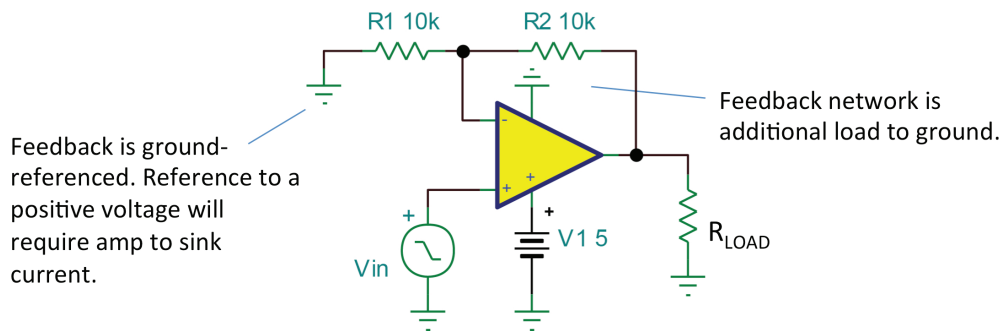


图 8: 反馈网络以接地为基准的单电源运算放大器配置。

4. 失调电压和开环增益： 它们是表亲

所有人都知道什么是失调电压，对吧？在图 9a 的最简单的 $G = 1$ 电路中，输出电压是运算放大器的失调电压。失调电压建模为与一个输入端子串联的直流 (DC) 电压。在单位增益中， $G=1$ 时，失调电压直接传递至输出。在高增益电路 (图 9b) 中，输出电压为 $1000V_{OS}$ 。对吧？

嗯，差不多是这样，但不完全是。理解这种“不完全是”可帮助您了解您的运算放大器电路中的误差。

在第一种情况下，输出电压非常接近中位电压（假设双电源）。这是 TI 定义和测试失调电压的输出电压。但在第二种情况下，输出电压可能为几伏（假设失调电压为几毫伏）。这要求在运算放大器输入端有较小的额外差分电压，以形成输出摆动（根据该特定放大器的开环增益）。

让我们来做一些具体的计算。如果直流开环增益为 100dB，则相当于 $1/10^4 (100 \text{ dB}/20) = 10 \mu\text{V}/\text{V}$ 。因此，每从中位电压输出摆动 1 伏，输入电压必须改变 $10\mu\text{V}$ 。可把它看作随直流输出电压变化的失调电压。输出摆动 9V，变化为 $90\mu\text{V}$ 。或许，这种变化对于您的电路来说微不足道，也可能会有影响。

重点是，把有限开环增益看作随输出电压变化而变化的失调电压，可为估计误差提供一种直观的方法。此外，这种误差的特性可能也很重要。要测试失调电压和开环增益，请使用特殊的双放大器环路。利用它，您可以控制输出电压并测量失调电压。如果您从整个输出范围来看输出电压，这种失调电压变化情况看起来如图 10 中所示。

请注意，最大的失调电压变化往往出现在输出极值时，接近正负轨。运算放大器“全力”产生其最大输出。在中间部分，增量开环增益较高，然后在输出接近轨附近的时候下降。当您规划电路时，会期待发生这种情况。当您将运算放大器推向其摆幅极限时，失调电压会更剧烈地上升。

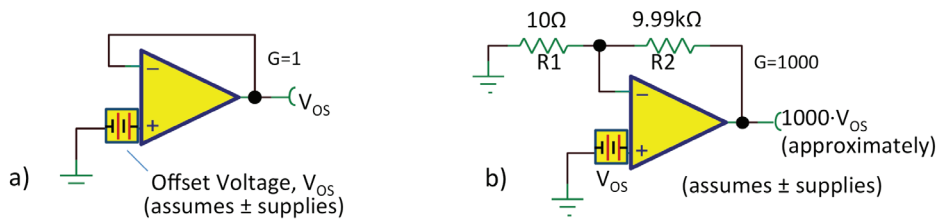


图 9：输出失调电压，其中 $G = 1\text{V}/\text{V}$ (a) 以及 $G = 1,000\text{V}/\text{V}$ (b)。

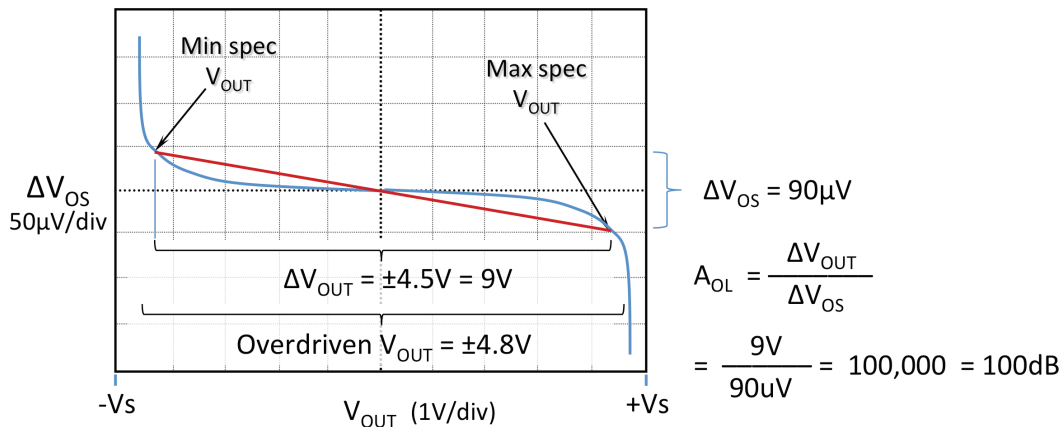


图 10：显示了作为输出电压的函数的失调电压变化。

并非所有运算放大器制造商都以相同的方式指定 A_{OL} 。TI 的 **精密运算放大器** 经过开环增益测试，在一个较大的输出摆动范围求其平均值，以实现良好的线性运行（图 10 中的红线）。在规格表中，它看起来如表 2 中所示。

当放大器超负荷工作时（形成更大的失调电压），输出将摆动到更接近轨。有时，输出摆幅会不同于表 2 中的条件。例如，表 3 中的输出摆幅显示了输入过大的输出电压。

我在 TI 的运算放大器开发组亲切地将其称为“满贯规格”，意思是输入过大，一路冲撞到轨。

两种类型的规格都有用，具体取决于您的应用的要求。关键是了解并仔细解读规格。

要查看原始文章及其评论，[请单击此处](#)。

5. 失调电压的 SPICE 仿真：如何检查电路对失调电压的敏感度

失调电压对电路的影响并不是都很明显。直流 (DC) 失调电压很容易利用以集成电路为重点的仿真程序 (SPICE) 进行仿真，但是 **运算放大器** 精简模型仅预测一个单元的失调电压的影响。器件之间的变化是怎样的呢？

经改进的 Howland 电流源电路（图 11）提供了一个很好的示例。它到两个输入端子的反馈可能会使您感到奇怪，输入运算放大器的失调电压 (V_{OS}) 对误差有多大的影响。**OPA548** 是一款强大的 **功率运算放大器**，具有 5A 的最大输出和 60V 的电源功能。它经常用于 Howland 电路。但其 10mV 最大失调电压对电路的输出电流有怎样的影响呢？

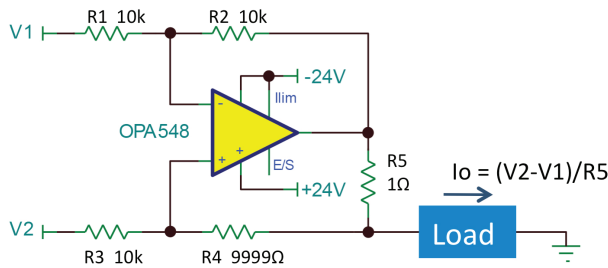


图 11：一个示例电路 - 经改进的 Howland 电流源。

开环增益	工作条件	最小值	典型值	最大值	单位
		开环增益 A_{OL}	$(V-) + 0.5V < V_o < (V+) - 0.5V, R_L = 10\text{ k}\Omega$	100	
	$(V-) + 0.5V < V_o < (V+) - 0.5V, R_L = 2\text{ k}\Omega$	96	116	-	dB

通过距离轨的输出摆幅 0.5V 确保最小 A_{OL} 。

显示了两种负载条件。具有 10k 负载的较高 A_{OL} 。

表 2：显示了具有不同负载和输出电压摆幅的开环增益规格。

开环增益	工作条件	最小值	典型值	最大值	单位
		距离轨的电压	$R_L = 10\text{ k}\Omega$	0.2	
输出摆幅	$R_L = 2\text{ k}\Omega$	0.3	0.2	-	V

表 3：具有过大输入的输出电压摆幅示例。

在进行仿真之前，这是一个很好的机会来 **练习 SPICE 优秀实践**。但是，当输入失调电压为 10mV 时，您认为输出电流是多少？

失调电压建模为与一个输入端子串联的电压源。因此，在 SPICE 中，您仅能插入一个与一个输入串联的直流源，以降低不断变化的失调电压的影响。当 V_1 和 V_2 输入接地时，理想情况下，您会预期零输出电流。但失调电压将提供微小的输入： $V_x = 0$ 以及 $V_x = 10\text{mV}$ 情况下的直流仿真。请注意由于 V_x 的变化而导致的输出电流变化（图 12）。可能存在其他失调电压源，因此通过这两个 V_x 值产生的输出电流变化揭示了失调电压的影响。当然，失调电压也可能为负。

仿真中 $V_x = 0$ 的输出失调电压来自 **OPA548 精简模型** 中包含的失调电压 (2.56mV) - 不会是额外的影响因素。TI 的大多数精简模型具有大约等于典型失调电压值的失调电压。在某些电路中，其他输出失调电压源可能来自输入偏置电流和/或输入失调电流，从而成为总失调电压的额外影响因素。

您预测输出失调电流是多少？经改进的 Howland 本质上是一个具有附加电阻器 R_5 的 **差分放大器**（运算放大器周围有四个电阻器）。该单位增益差分放大器（相等的电阻器）导致输入差分电压 ($V_2 - V_1$) 施加在 R_5 上，生成的电流流向负载。不过，失调电压会直接施加到同相输入并放大 2 倍 - 就像同相放大器那样 ($G = 1 + R_2/R_1$)。因此，10mV 的失调电压会在 R_5 上产生 20mV 的电压，从而产生 20mA 的输出电流失调。-10mV 的失调电压会产生 -20mA 的输出电流（从负载灌入的电流）。

您或许直观地看到了这一点，或许没有。无论如何，SPICE 能够加以确认。

要查看原始文章及其评论，[请单击此处](#)。

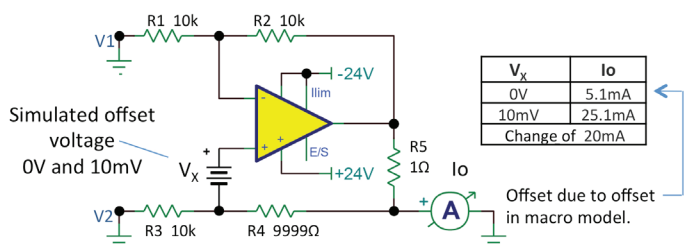


图 12：经改进的 Howland 电流源中由于运算放大器失调电压而产生的输出失调电流。

6. 修整引脚在哪里？有关失调电压修整引脚的一些背景

2012 年，我的同事 [Soufiane Bendaoud](#) 发表了一篇题为“**突破精度极限**”的文章。文章中，他讨论了 TI 用于将放大器失调电压“修整”或调整至极低值所使用的各种技术。这让我想到了失调电压修整引脚。它们到哪里去了呢？

较新的**运算放大器**没有了失调电压修整引脚，而它们曾经存在于几乎所有的运算放大器上。导致出现这种变化的因素有很多。更好、功耗更低的失调电压放大器，自动校正系统设计，降低装配和调节成本的压力以及小型表面贴装式封装 - 所有这些一起减少了失调修整引脚的使用。但是，我们的许多畅销运算放大器仍然有修整引脚，而关于如何使用（或不使用）它们的知识和优秀实践正在逐渐消失。

这其实很简单：如果您不使用修整引脚，就让它们保持开路，不进行任何连接。不要将它们接地。

图 13 显示了一种常见类型的内部修整电路。修整引脚连接至输入级负载电路的抽头部分。调节电位计，使负载平衡相对于输入失调电压偏斜正负几毫伏。数据表通常推荐一个电位值，但它并不重要。电阻高得多的电位计可导致失调电压变化接近循环极限。过低的值将缩小调节范围。在建议值的 +100% 到 50% 范围内的电位值会得到让人满意的结果。

请注意，该示例中的修整电路以 $V+$ 电源为基准。某些运算放大器的修整电路以 $V-$ 电源端子为基准。在双电源上，将电位计的弧刷连接至错误的轨或者接地肯定会导致问题。一些设计人员尝试利用复杂的有源电路驱动这些引脚。尽管这是可能的，但连接至修整引脚的以接地为基准的电路可能会导致电源抑制问题。

最好仅将修整引脚用于对信号链中首个放大器的失调电压进行清零。一般而言，该级会有一些增益，并且其失调电压主导整个信号链的失调电压。如果用于校正该信号链中其他大型失调电压源，那么您可能会引入温度漂移，这是不利的。

没有修整引脚时，您可以通过其他方法来修整您的系统中的失调电压。您可以将电位计或者其他控制信号的可变电压注入或者加入您的信号链的各个点。**图 14** 显示了一些示例。此处显示的修整电压来源于电源。稳压电源可能是足够的。电池等非稳压电源可能不够恒定或者稳定。

经过改进的现代放大器的失调电压通常无需修整。但是，有时仍然需要进行某种类型的失调电压调节。不管是使用修整引脚还是附加电路，您都应掌握相关的技术。

要查看原始文章及其评论，请[单击此处](#)。

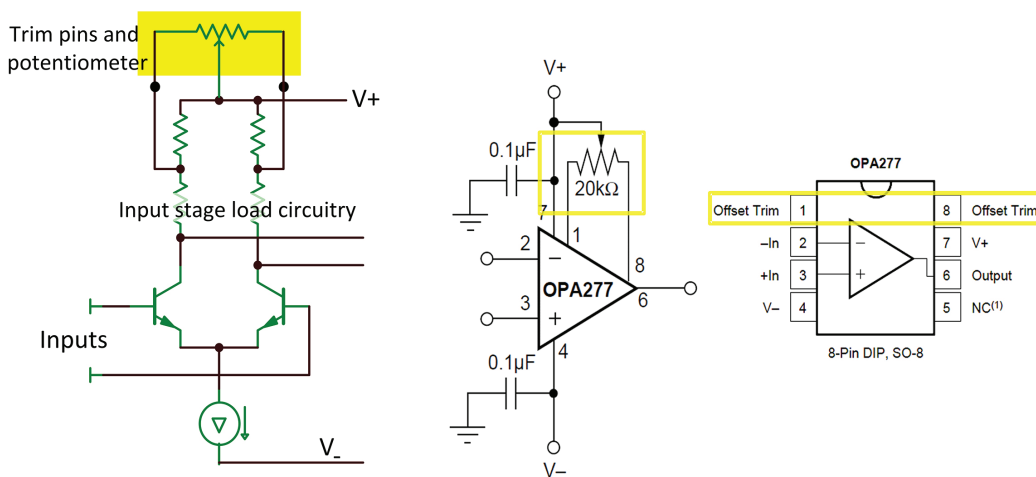


图 13：典型的内部电路，其中修整引脚连接至输入级负载电路。

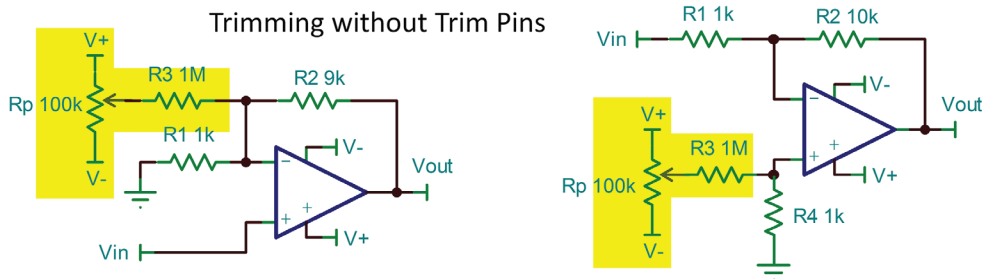


图 14：注入到信号链中各个点的失调校正电压示例。

7. 我需要高输入阻抗！输入阻抗与输入偏置电流

在帮助选择**运算放大器**和**仪表放大器**时，我经常听到这样的声音：“我需要非常高的输入阻抗”。哦，真是如此吗？您确定吗？输入阻抗（更确切地说是输入电阻）很少会成为一个重要的问题。（输入电容，也即输入阻抗的电抗部分，则是另外一回事）。通常，我们最需要的是低输入偏置电流 I_B 。没错，它们是相关的，但却不同。让我们来解决这个问题。

一个简单的单输入模型为电流源（输入偏置电流）和输入电阻器的并联组合（图 15）。电阻器导致输入电流随输入电压而变化。输入偏置电流为特定输入电压（通常为中位电压）下的输入电流。

测量输入电阻测量输入电阻的方法是一种测量输入电流随输入电压的变化关系。可能具有一安培的输入偏置电流，并且仍然具有极高的输入电阻。

TI 通常提供典型的图，显示输入偏置电流与共模电压的关系。图 16 中显示了几个示例；您可以看到它不是一条笔直的水平线。请注意，OPA211 是双极结型晶体管 (BJT) 输入运算放大器，具有**输入偏置电流消除功能**，能够极大地降低输入偏置电流 - 但它仍然很高。OPA211 的输入偏置电流和高噪声电流使得其可能无法用于大于 $10k\Omega$ 的电源电阻，因此其 $1.3G\Omega$ 的输入电阻很少会成为一个问题。

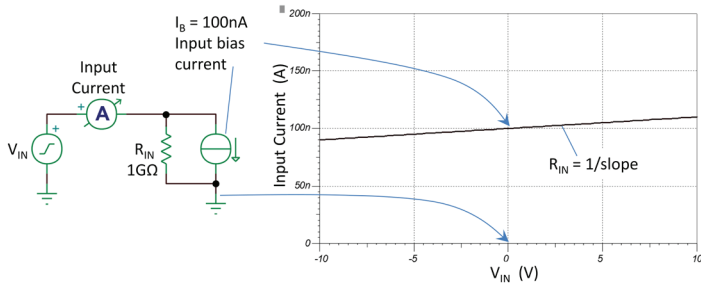


图 15: 一个输入端子的模型是并联的电流源和输入电阻器。

OPA320 互补金属氧化物半导体 (CMOS) 运算放大器具有很小的输入偏置电流，这主要来自于其输入静电放电 (ESD) 保护电路的泄漏电流。这些泄漏电流在轨电压附近达到最大。当要求非常低的输入偏置电流时，CMOS 和 JFET 输入放大器通常是理想选择。没错，输入电阻也很高，但在选择放大器时它一般不会是一个重要的考虑因素。

输入偏置电流对精密模拟电路产生不利影响的方式有几种。流过某个电源电阻或者反馈网络电阻后，它会为失调电压贡献 $I_B R_S$ 。渡过某些传感器和化学电池（例如 pH 探针）时，它可能会极化该电极，从而产生误差，甚至造成永久性损坏。输入偏置电流将对积分电路的电容器充电，形成一个具有零输入的斜线输出。

根据您的电路对输入偏置电流的敏感度，它可以成为放大器选择过程中的决定因素。查看显示输入电压 I_B 变化的典型性能图，并注意相关的具体电压范围。过热行为对于 CMOS 和 JFET 放大器而言可能特别重要，因为其 I_B 通常随温度升高而急剧增加。

要查看该原始文章，[请单击此处](#)。

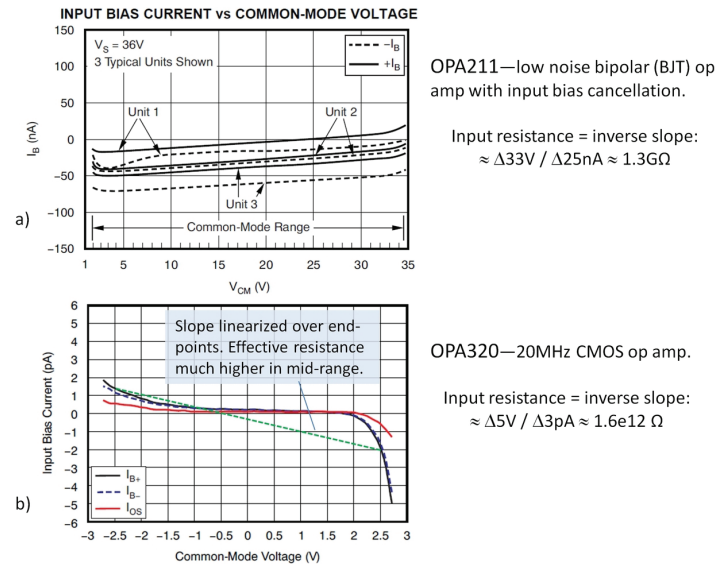


图 16: 输入偏置电流与共模电压。

8. CMOS 和 JFET 放大器的输入偏置电流

由于互补金属氧化物半导体 (CMOS) 和结型 FET (JFET) 输入 **运算放大器** 具有较低的输入偏置电流 (I_B)，因此人们经常选择使用它们。但是与规格表中简单的一行说明 (您应注意到的细微差别) 相比，我们将为您更详细地介绍它。

CMOS 晶体管的栅极 (CMOS 运算放大器的工作输入) 具有极低的输入电流。但是，必须使用附加的电路来保护这些脆弱的栅极不受 **静电放电 (ESD) 和电气过载 (EOS)** 影响，该附加电路是输入偏置电流的主要来源。该保护通常包含连接到电源轨的内部钳位二极管。OPA320 是一个示例，如图 17a 中所示。这些二极管具有大约几皮安的微小泄漏电流。当输入电压大约达到中位电压轨时，其泄漏电流匹配的相当好，仅仅会存在小于 1pA 的残余差分电流，该电流显示为放大器输入偏置电流。

当输入电压接近电源轨时，两个二极管泄漏电流之间的关系会发生变化。接近底部轨时，例如，D2 的反相电压接近零，其泄漏电流会减小。D1 的泄漏电流起决定作用，从而导致更高的输入偏置电流流出输入端子。当然，当输入接近正电源轨时，会发生相反的情况。在中点指定和测试输入偏置电流，此时泄漏电流几乎匹配并且非常低。

结果是变化的输入电压相对应的输入偏置电流，如图 17b 中所示。对于任何给定的单元，都存在一个使输入偏置电流为零的输入电压 (假设没有显著的封装或电路布局泄漏)。实际上，利用轨至轨运算放大器，您通常可以对输入进行自偏置 (图 18)；输出将会漂移至等于零输入偏置电流点的电压。这是一个有趣的实验，但却并非是一个特别有用的电路。

OPA140 等 JFET 输入放大器的情况有所不同 (图 19)。在这里，输入晶体管的栅极是一个二极管结，它的泄漏电流通常为输入偏置电流的主导来源。输入栅极结通常更大，因此泄漏电流也比保护二极管更大。因此，输入偏置电流更多的时候是单向的。它可能会发生变化，具体取决于放大器。

那么，结论是什么呢？如果在您的电路中极低的输入偏置电流很重要，那么一定要意识到这一点。仔细查看典型的性能图，以收集所有可用的信息。如果您使用接近于正轨或负轨的输入电压，那么您可能会具有更高的输入偏置电流。这会导致另一个重点 - 输入偏置电流会随温度的升高而显著增大。

本文内容适用于大多数常见的通用 CMOS 和 JFET 放大器，但是有一些专用放大器是为超低输入偏置电流而设计的。它们使用具有独特引脚的创造性保护电路，以实现 3fA 范围内的 I_B - 比通用器件低三个数量级。

示例：

- [LMP7721](#) 3fA 输入偏置电流 CMOS 运算放大器。
- [INA116](#) 超低输入偏置电流 **流仪表放大器**。

要查看原始文章及其评论，[请单击此处](#)。

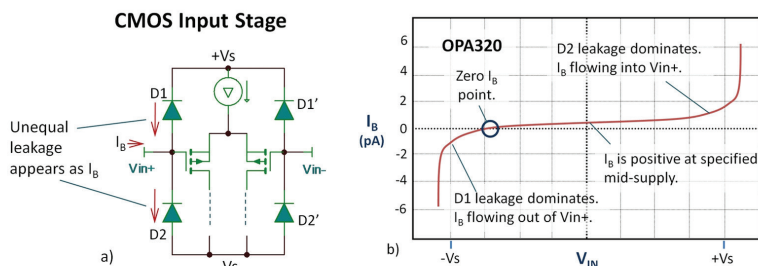


图 17: 使用连接到电源轨的内部钳位二极管保护运算放大器免受 ESD 和 EOS 的影响 (a)；输入偏置电流与输入电压 (b)。

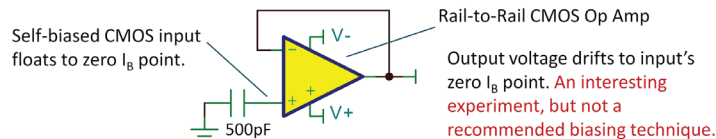


图 18: 具有自偏置输入的轨至轨 CMOS 运算放大器 - 不建议!

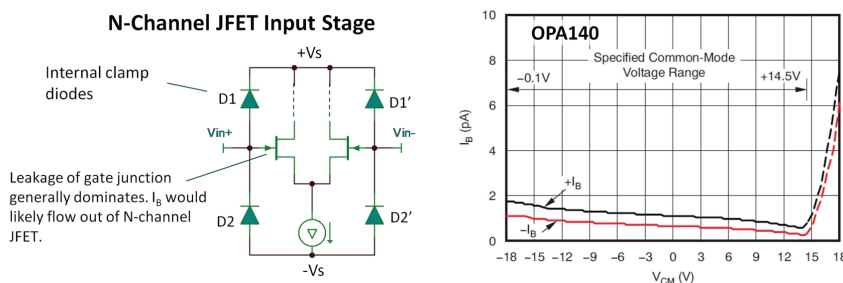


图 19: 输入偏置电流通常是单向的，具体取决于输入放大器，如此处显示的 JFET 输入放大器。

9. 温度对输入偏置电流的影响

在第 8 节中，我查看了互补金属氧化物半导体（CMOS）和结型 FET（JFET）放大器中输入偏置电流的来源，发现它来自一个或多个反向偏置 P-N 结的泄漏电流。我在结尾处给出了一个警示，即这些泄漏电流会随着温度升高而显著增大。

PN 结的反向偏置泄漏电流有很强的正温度系数，温度每升高 10°C ，泄漏电流大约增大一倍。这种指数增长使得漏电流快速增加，如图 20 中的归一化图所示。在 125°C ，泄漏电流相对室温值增长了约 1,000 倍。

增长率可能随二极管特性的不同而改变，两倍的漏电流可能在 8°C 到 11°C 的范围内发生。这种高温下的泄漏电流增长在某些电路中可能是重要问题，从而可能是选择在室温下具有极低输入偏置电流的 FET 或 CMOS 运算放大器的好理由。在某些情况下，您采用在高温下 I_B 也不会如此大幅增加的双极型输入（BJT）运算放大器，您可以实现在高温下较低的 I_B 。

泄漏电流一般会在较低的温度下继续降低，但其他可能的泄漏电流源可能会改变该行为。这些杂散泄漏电流可能具有不同的温度依赖性。说实话，低于室温的情况我们知道的较少，因为我们更关注在室温及室温以上的较高泄漏。最好不要对远低于室温的行为太过自信。在低温下更可能成为重要问题的，可能产生凝结水，这可能导致泄漏猛增。

正如在第 8 节中讨论的，大多数 CMOS 运算放大器的输入偏置电流来自两个连接到电源轨的输入钳位二极管的泄漏差异。在完全平衡的世界中，两个几乎相同的泄漏之间的残余差异仍然具有相同的指数温度变化，只是初始值较低。 I_B 的极性是不确定的；由于二极管特性的微小差异，净电流可能会在某个温度下降到零（对数图显示了不带符号的绝对值）。

那么，结论是什么呢？如果在您的 FET 运算放大器电路中极低的输入偏置电流很关键，则应认真考虑它随温度上升而增加的特性。学习所有规格和典型的性能图。避免将敏感电路放置在热源附近。如有必要，自己进行测量。对于非常关键的应用，提供了具有超低输入偏置电流的专用放大器。它们使用具有独特引脚的创造性保护电路，以在室温下实现 3fA 范围内的 I_B - 比通用器件低三个数量级。

示例：

- [LMP7721](#) 3fA 输入偏置电流 CMOS 运算放大器。
- [INA116](#) 超低输入偏置电流仪表放大器。

要查看原始文章及其评论，[请单击此处](#)。

随机测验：在图 21 中的薄膜电容器上，黑色条纹的意义和目的是什么？

请参阅第 36 页获取该测验的答案。



图 21：薄膜电容器 - 标记条纹的目的是什么？

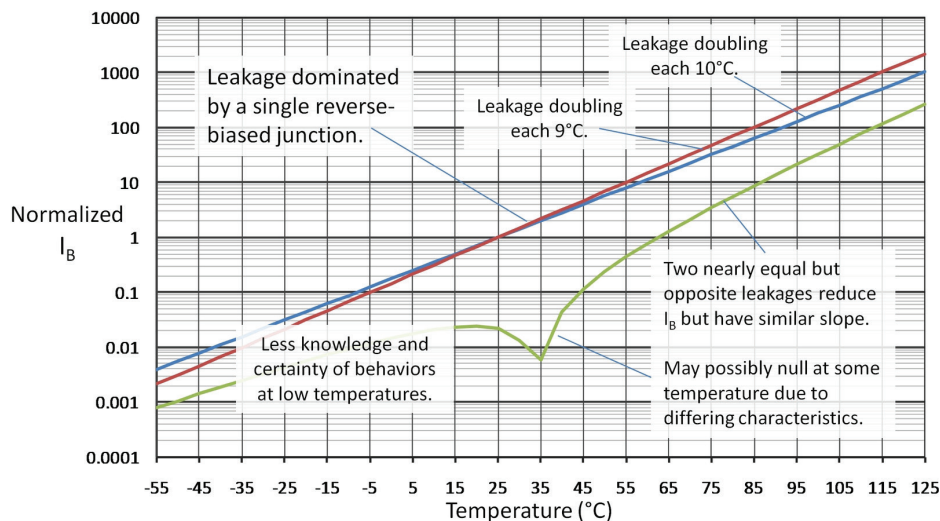


图 20：温度每升高 10°C ，PN 结的反向偏置泄漏电流大约增大一倍。

10. 输入偏置电流消除电阻器：您是否确实需要它们？

您会为了匹配您的运算放大器电路的输入直流 (DC) 电阻而添加一个电阻器吗？查看图 22 中的电路。我们中的许多人会被指示作为一种“好的做法”添加 R_b ，从而使其值等于 R_1 和 R_2 的并联组合。让我们来看看使用该电阻器的原因并考虑它何时适于使用以及何时不适于使用。

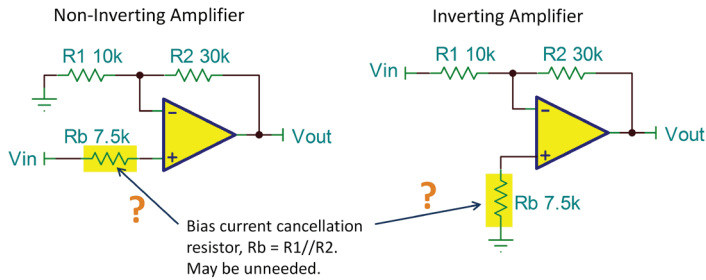


图 22：向同相输入中添加电阻器以匹配电源电阻。

R_b 的目的是降低输入偏置电流引起的电压失调。如果两个输入具有相同的输入偏置电流，那么流过相同电阻的相同电流便会形成大小相等但方向相反的失调电压。因此，输入偏置电流不会增加电路的失调电压。这种基本想法在某些情况下有优点。但在添加 R_b 之前，您始终认为它是必要的吗？

很多时候， R_1 和 R_2 的并联电阻足够低，而输入偏置电流也足够低，这样在没有 R_b 的情况下形成的失调电压便微不足道。在添加该电阻器以前，请首先计算此误差。本应用中，我们假设运算放大器的输入偏置电流为 $10nA$ 。在不使用 R_b 的情况下，输入偏置电流引起的输入相关失调电压为：

$$I_b \text{ 引起的输入失调电压} = (10nA) (7.5k\Omega) = 75\mu V \quad (1)$$

$75\mu V$ 的输入失调电压是否会影响您的电路？很多时候，答案是否定的，那么为什么要添加电阻器呢？

考虑您所使用的运算放大器的失调电压。例如，如果您的运算放大器的失调电压规格为 $1mV$ ，那么关心 $75\mu V$ 是没有意义的。因此，在例行行为您的电路添加 R_b 之前，首先将输入偏置电流产生的误差与失调电压规格进行比较。

跨阻应用通常使用高反馈电阻值来放大非常小的电流（图 23）。在这里，您可能又会忍不住要添加 R_b 来平衡两个输入端的电阻。但是，这些应用一般使用 FET 或互补金属氧化物半导体 (CMOS) 输入运算放大器。由于它们的输入偏置电流非常低，因此失调误差一般也非常小。

R_b 产生的热噪声以及该高阻抗节点可能引入的外部噪声可能是不使用 R_b 的其他原因。输入偏置电流的误差最小，为什么要为电路添加潜在的噪声呢？

有时，我们可能显然需要使用偏置电流消除电阻，而且它也是一种有效的方法。但是，许多电路并不会明显受益，甚至会出现性能下降的情况。

要查看该原始文章，[请单击此处](#)。

Transimpedance Amplifier

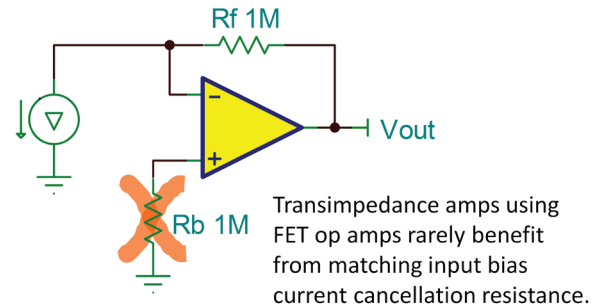
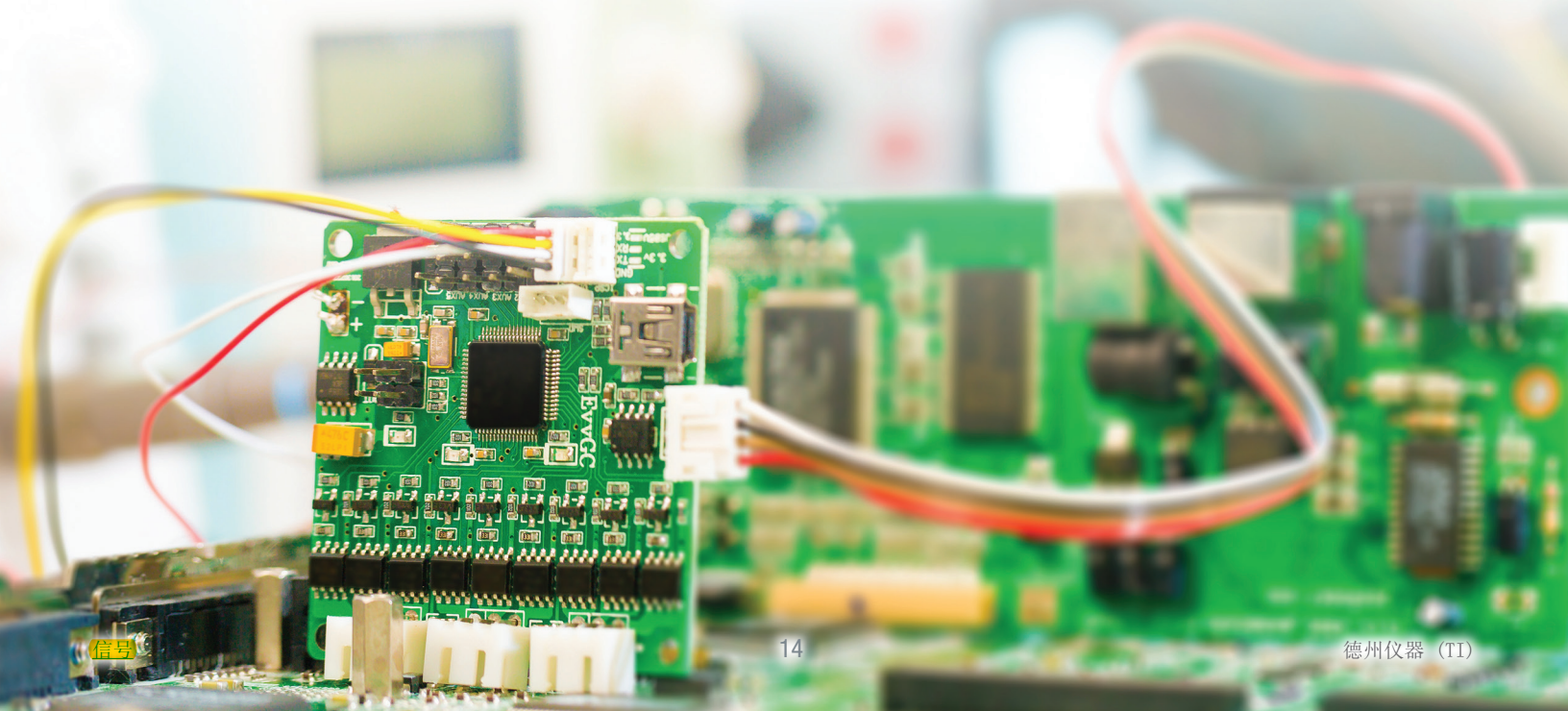


图 23：使用 FET 运算放大器的高增益跨阻电路不应采用 R_b 平衡电阻器。



11. 双极性运算放大器的内部输入偏置电流消除

在第 10 节中，我讨论了如何在运算放大器的两个输入端使用输入偏置电流消除电阻器来平衡电源电阻。我的结论是，该做法通常是不必要的，甚至可能是有害的。

在前一节末尾，我提到，该做法对于某些运算放大器而言是绝对不值得推荐的：具有双极性输入晶体管的放大器（具有内部输入偏置电流消除功能）。其电流源 I1 和 I2 为输入晶体管对提供基极电流（图 24）。这些电流是通过小心地将匹配的基极电流镜像到运算放大器输入端子获取的。

尽管这些电流与输入晶体管的基极电流精确匹配（误差通常在几个百分点以内），但它们并不完美。它们会留下微小的残余输入偏置电流，该电流可能为正，也可能为负。两个输入端子上的残余电流可能大相径庭。它们甚至可能具有相反的极性。

匹配电源电阻（如图 25 中所示）所带来的任何可能的好处依赖于近乎匹配的输入偏置电流。内部输入偏置电流消除使得该做法是无用的。

哪些运算放大器具有输入偏置电流消除功能？数据表有时不能明显地指示这一点。不过，输入偏置电流规格的详细信息通常会揭示这些效果。

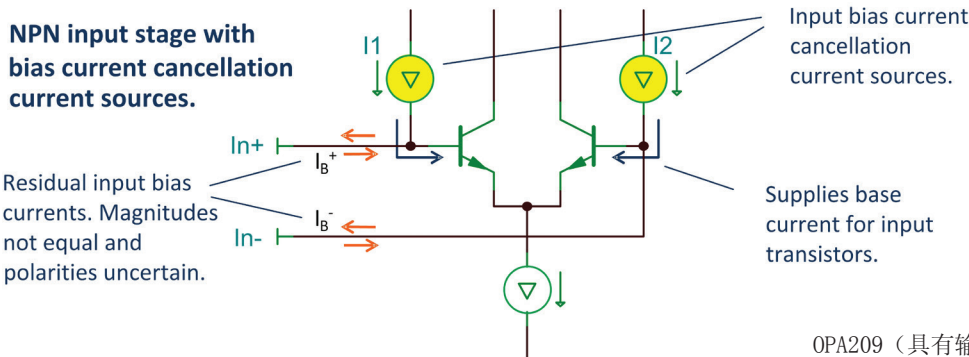


图 24: 用于实现输入偏置电流消除的具有内部电流源的 BJT。

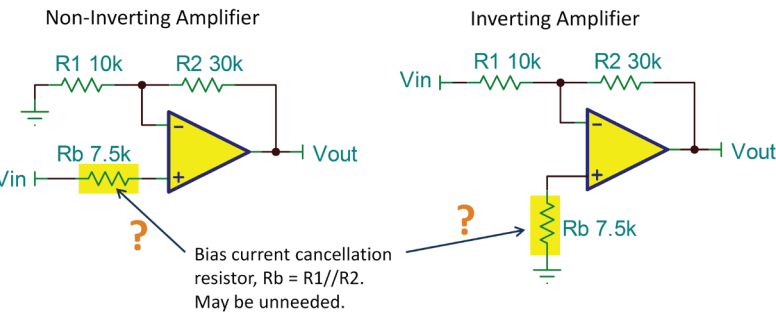


图 25: 同相输入中添加了偏置电流消除电阻器的运算放大器电路。

图 26a 显示了具有输入偏置电流消除功能的低噪声运算放大器 OPA209 的输入偏置电流规格。请注意，输入偏置电流前面有 ± 符号，表示该电流能够按任一方向流动，这是您的第一条线索。此外，还要注意，输入失调电流的规格具有与输入偏置电流相同的数量级（在该运算放大器上实际上是完全相同的）。这些规格揭示了该器件具有内部输入偏置电流消除功能。

图 26b 显示了 OPA209 的假定规格，假设它不具有偏置电流消除功能。请注意大得多的输入偏置电流的情况。现在，输入失调电流比输入偏置电流小得多，因为两个输入偏置电流几乎是相同的。根据电路和应用，该假定的运算放大器或许能够通过使用偏置电流消除电阻器而获益，如图 24 中所示。

内部输入偏置电流消除功能通常存在于精密和低噪声运算放大器中，这些放大器具有来自双极性结型晶体管 (BJT) 的输入 - 如果没有该功能，这些放大器可能具有很高的输入偏置电流，这是很不利的。内部消除使得这些放大器能够在更大范围的电路中发挥作用。

您是否设计过依赖于已知极性的输入偏置电流的电路？对于这些消除输入的器件而言这是明智之举，对吧？

要查看原始文章及其评论，[请单击此处](#)。

OPA209（具有输入偏置电流消除功能）的输入偏置电流规格。

输入偏置电流	最小值	典型值	最大值	单位
输入偏置电流		±1	±4.5	nA
输入失调电流		±0.7	±4.5	nA

± 表示偏置电流能够按任一方向流动。输入失调电流与输入偏置电流相同或类似。

(a)

同一运算放大器的假定规格（假设没有偏置补偿）。

输入偏置电流	最小值	典型值	最大值	单位
输入偏置电流		40	80	nA
输入失调电流		1.5	5	nA

失调电流, $I_{os} = (I_{B+} - I_{B-})$ - 输入失调电流比输入偏置电流小得多。

(b)

图 26: 具有输入偏置电流消除功能的运算放大器 (a) 以及不具有输入偏置电流消除功能的类似运算放大器 (b) 的规格。

12. 运算放大器为什么振荡：两种常见原因的直观分析

波特图是一种很好的分析工具，但您可能会觉得它不够直观。这里是对经常遇到的运算放大器不稳定和振荡的纯粹定性探讨。

发生图 27 中的完美阻尼响应时，到达反相输入的反馈信号中没有延迟。运算放大器通过向最终值接近进行响应，随着反馈信号接近适当的输出电压时，缓慢降低。

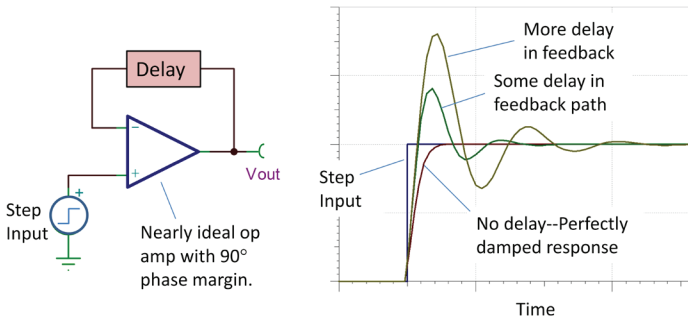


图 27：反馈路径中有变化延迟的运算放大器阶跃响应。

当反馈信号延迟时，会产生问题。在环路中存在延迟的情况下，放大器不会立即检测到其达到最终值的进度。它会以过快地冲向适当输出电压的方式过度反应。请注意反馈延迟情况下的较快初始斜坡速率。反相输入无法及时收到反馈，当它确实已达到并越过适当的输出电压。它会对其标记进行过冲，并需要多次连续的较小极性更正，然后才能最终稳定。

如果是小的延迟，您只不过会得到一些过冲和振铃。如果延迟过大，这些极性更正会无限期地持续 - 从而产生振荡。

延迟源通常是简单的低通电阻器/电容器 (RC) 网络。是的，它并不是适用于所有频率的恒定延迟，但 0 至 90 度下该网络的逐渐相移会产生一个一阶延时近似值， $t_d = RC$ 。

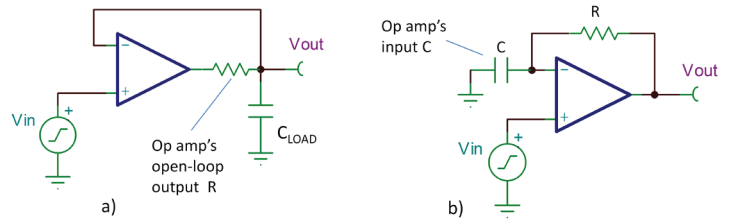


图 28：发生相移（延迟反馈）的方式通常有两种：由于电容性负载 (a)；由于反向输入端子处的电容 (b)。

通常会遇到两种情况：RC 网络会不经意的进入电路。第一种情况与电容性负载有关 (图 28a)。电阻器是运算放大器的开环输出电阻。电容器当然是负载电容。

第二种情况 (图 28b) 反馈电阻和运放输入电容形成了 RC 网络。电路板连接也会增加该敏感电路节点处的电容。请注意，这两个电路具有相同的反馈环路。唯一的差异是获取输出的节点。从环路稳定性的角度而言，它们可能会带来相同的问题。这两种延迟反馈的原因通常结合在一起发生 - 两种原因一起可以使问题加倍。

需要对第二种情况进行更多讨论：反馈电阻器对于简单的 $G = 1$ 缓冲器不是必要的，因此更常见的情况是使用反馈电阻器和接地电阻器的增益配置 (图 29)。这些电阻器的并联组合可形成 RC 电路中的有效 R。

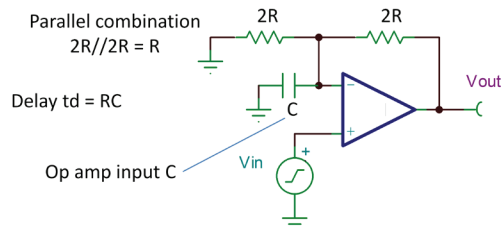


图 29：反馈网络的并联电阻形成 RC 电路中的 R。

有关反馈放大器的波特图分析，需要学习的知识还有很多。不过，我们在这里就反馈路径中的延迟或相移如何影响稳定性所作的简单直观的分析足以帮助您分析和解决常见的稳定性问题。

要查看原始文章及其评论，[请单击此处](#)。

13. “驯服”振荡的运算放大器

在第 12 节中，我讨论了运算放大器电路中出现振荡或者不稳定性的两个常见原因。这两种现象的最终原因是反馈路径中的延迟或相移。

如果受反馈网络电阻影响的运算放大器输入电容（加上一些杂散电容）形成的相移或者延迟过大，则简易前相放大器便会不稳定，或者出现过度过冲和振铃（图 30）。您或许能够通过减少该节点的杂散电容来实现一些改进，从而将这种连接的电路板线路面积降至最低。对于给定的运算放大器，输入电容（差分电容加共模电容）是固定值 - 您会受到它的束缚。不过，您可以按比例减小反馈网络的电阻值，以保持增益不变。

降低电阻可将该电容所产生的极点移至更高频率并减小延迟时间常量。本例中，我们将电阻减小至 5kΩ 和 10kΩ，获得了明显改善，但仍然产生了约 10% 过冲，并出现了振铃。另外，它还给运算放大器带来额外的负载，因此您不能过分依赖该解决方法。两个电阻器之和为运算放大器的负载，因此您可能不希望它太低。

更好的解决方案可能是一个电容器 Cc 与 R2 并联（图 31）。当 $R1 \times Cx = R2 \times Cc$ 时，分压器获得补偿，并且所有频率的阻抗比都是恒定的。反馈网络中不会出现相移或延迟。

您可以把反馈网络比作 10 倍示波器探针中的补偿衰减器（图 32）。概念是相同的。探针中的可变电容器允许进行调节，以便使两个时间常量相等。请注意，该示波器探针的响应从不会表现出不稳定，即使调节不当也是如此。为什么？因为它并不在反馈环路内部。

正如可以调节示波器探针中的某个电容器以微调补偿一样，您可能也需要调节 Cc 的值，如图 31 中所示。由于杂散电容存在不确定的影响，因此您可能无法知道电容 Cx 的准确大小。此外，您可能希望微调电路的响应以达到您的要求，这样做可能会产生一些过冲，但可以获得更高的速度和更佳的带宽。

不稳定的另一种常见原因是具有电容性负载的运算放大器。这种情况又在环路中产生了相移（延迟反馈），这正是问题的根源。这一情况很复杂，因为开环输出电阻在运算放大器内部。您无法穿过该电阻器连接一个补偿电容器。实际上，它并非为一个真正的电阻器，它是运算放大器电路的一个“等效”输出电阻。

考虑您的上一个振荡运算放大器。您能解释延迟反馈的相关问题吗？

要查看原始文章及其评论，[请点击此处](#)。

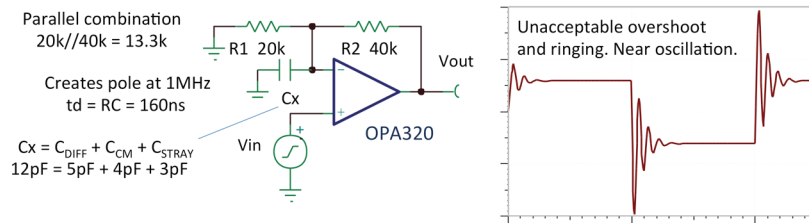


图 30: 过度的输出过冲和振铃表明可能不稳定。

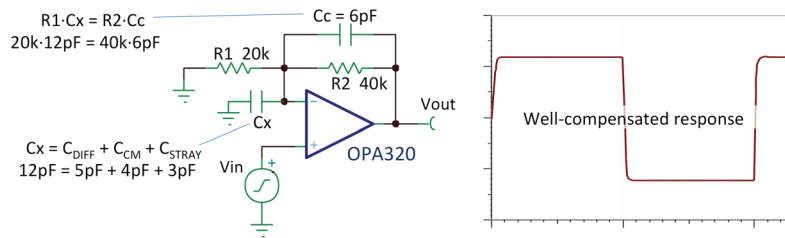


图 31: 电容器 Cc 与 R2 并联可避免反馈信号路径中出现相移。

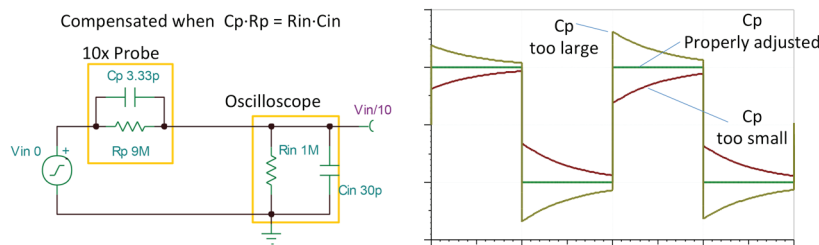


图 32: 反馈网络很像 10 倍示波器探针中的补偿衰减器。

14. “驯服”振荡：容性负载问题

我一直在关注运算放大器的稳定性，并在思考反馈路径中的相移（或将其称作延迟）为什么会引发问题。从第 12 节和第 13 节可知，电容性负载稳定性是一个棘手的问题。

“麻烦制造者”运算放大器开环输出电阻 (R_o)，实际并非运算放大器内部的一个电阻器。它是一个依赖于运算放大器内部电路的等效电阻。如果不改变运算放大器，就不可能改变它。 C_L 为负载电容。如果您想驱动某个 C_L ，您就会受困于 R_o 和 C_L 形成的极点。 $G=1$ 时，20MHz 运算放大器的反馈环路内部 1.8MHz 极点便会带来问题。在图 33 中一探究竟。

该问题的解决方案有一个共同的主题 - 降低放大器的速度。想想看：环路具有定量延迟，来自 R_o 和 C_L 。为了适应这种延迟，放大器必须更慢地响应，这样它才不至于快速越过，从而过冲所需的最终值。

减速的一种好办法是，将运算放大器置于更高的增益中。更高的增益可降低闭环放大器的带宽。图 34 显示了驱动相同的 1nF 负载但增益为 10 的 OPA320。对小步长的响应性会得到极大提高，但仍然微不足道。将增益增加到 25 或更大，看起来会非常好。

但出现了另一个问题。图 35 增益仍然为 10，但增加了 C_c ，从而适当地更进一步降低了速度。 C_c 过小时，响应看起来更像图 34。 C_c 过大时，可能会出现过冲，看起来更像图 33。

恰到好处地进行补偿可解决“靠近速率”问题 - 波特图分析。在解决这些问题时，可以借助于您的直觉，但是如果您想要提高补偿操作的能力水平，那么就需要向波特先生请教了。

我的同事 Pete Semig 和 Collin Wells 在提炼运算放大器稳定性和波特图分析精髓方面干得非常出色。

要查看原始文章及其评论，[请单击此处](#)。

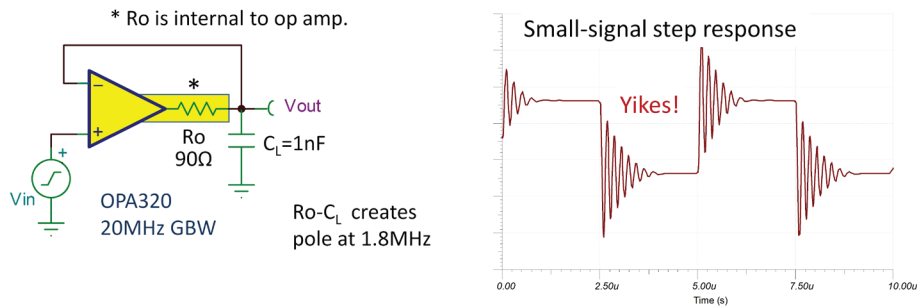


图 33: $G = 1$ 时 20MHz 运算放大器的反馈环路内部的 1.8MHz 极点 (左侧) 可能会导致不利的小信号阶跃响应 (右侧)。

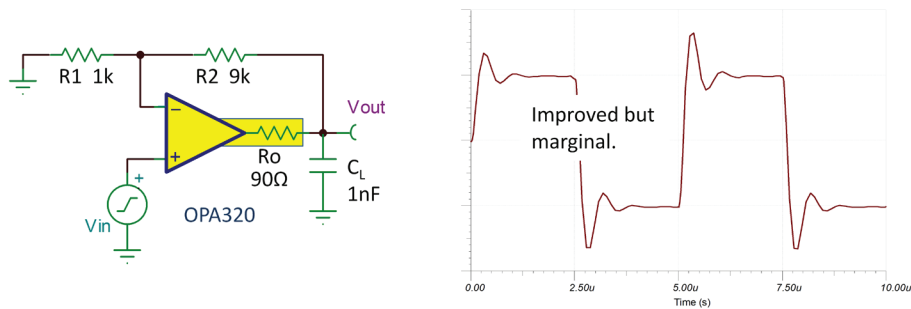


图 34: 使用具有更高增益 10 的运算放大器可降低闭环放大器的带宽；不过，改进是微不足道的。

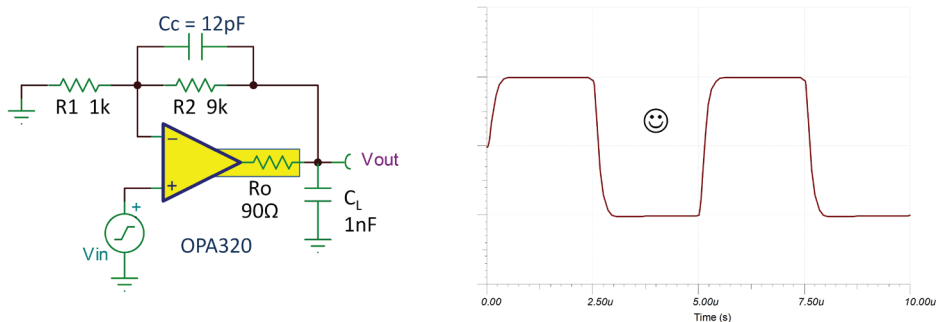


图 35: 使用相同的配置，添加与反馈电阻器并联的 12pF C_c 可产生理想的响应。

15. 运算放大器稳定性的 SPICE 仿真

以集成电路为重点的仿真程序 (SPICE) 是一种检查电路潜在稳定性问题的有用工具。这里介绍一种实现它的简单方法。

图 36 显示了使用 OPA211 的同相放大器 (具有一些在许多应用中常见的微小变动)。R3-C1 是一个输入滤波器。R4 是输出电阻器, 当连接到外部世界时, 可以防止滥用。C_L 用于模拟一根五英尺长的电缆。

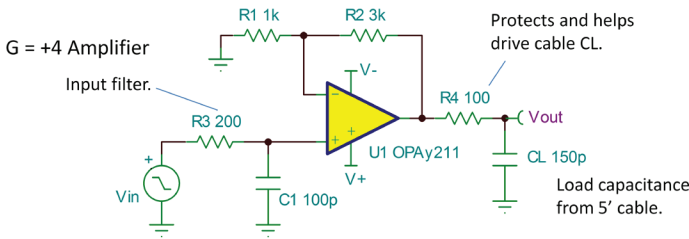


图 36: 具有对许多应用都很常见的微小变动的同相放大器。

检查对小信号阶跃函数或方波的响应是寻找可能的稳定性问题的超快捷且超简单的方法。图 37 显示了仿真电路。请注意, 输入端子是接地的, 输入测试信号直接连接到同相输入。输入滤波器会减慢阶跃函数的输入沿。如果您想知道钟是怎样响起的, 那么应该用铁锤敲击它, 而不应该用橡皮锤敲击它。

在运算放大器的输出端探测响应, 而不仅在电路的 V_{OUT} 节点处探测。R4 和 C_L 对输出响应进行过滤, 这样 V_{OUT} 就不会显示真正的运算放大器过冲。要检查稳定性, 您需要知道运算放大器正在做什么。

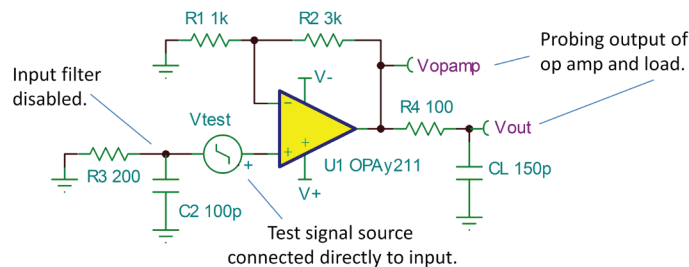


图 37: 一个仿真电路, 其输入端子是接地的, 输入测试信号直接连接到同相输入。

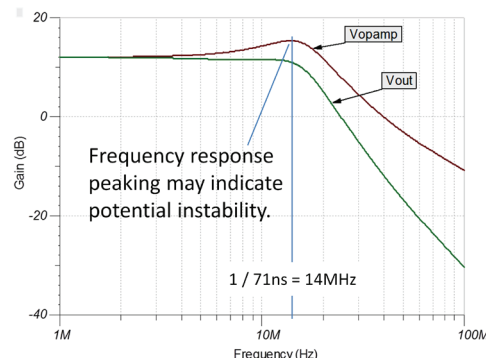
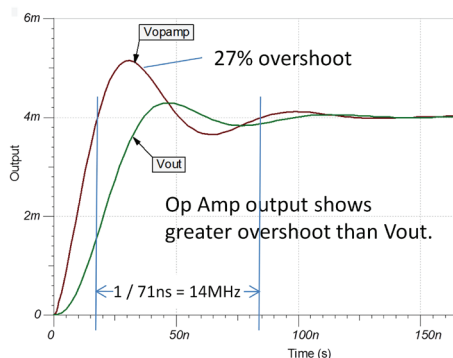


图 38: 具有 27% 过冲的运算放大器电路可能略显不稳定。

请注意, 施加的阶跃振幅为 1mV (在输出端生成 4mV 的阶跃)。您需要小信号阶跃响应。可导致转换的较大输入阶跃将具有较少的过冲, 不会清晰地揭示潜在的不稳定性。

仿真显示在运算放大器的输出端具有约 27% 的过冲 - 该过冲对您而言太大, 您在任何情况下都不会认为该电路是稳定的 (图 38)。

假设是一个二阶稳定系统, 该过冲指示大约 38 度的相位裕度。还请注意, 频率响应显示了相当大的振幅峰值, 这是潜在不稳定性的另一个迹象。峰值发生在 14MHz - 它是时域中振荡周期的倒数。关于合理稳定性的普遍接受的准则是 45 度 (或更高) 的相位裕度, 这相当于 20% (或更少) 的过冲 (图 39)。

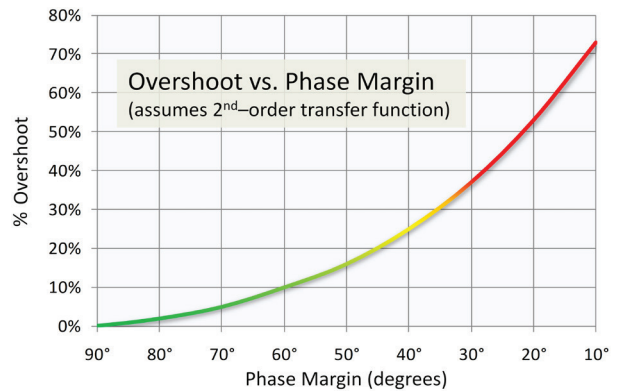


图 39: 20% 的过冲表明大约 45° 的相补角对于大多数电路而言, 通常被视为是安全的。

可以通过 SPICE 进行更深入的分析 - 通过断开环路、找到相补角和增益裕量进行波特图分析。但对于大多数相对简单的电路 (涉及一个运算放大器的反馈环路) 而言, 通过该方法可以很好地指示可能的问题。

当然, 任何 SPICE 仿真都依赖于运算放大器精简模型的精度。我们的优秀 SPICE 模型非常出色, 但并不完美。此外, 电路的差异性、非理想的组件、电路板布局寄生效应、糟糕的电源旁路 - 这一切都可能影响电路。这就是您构建它、测试它、将其与仿真进行比较并进行优化的原因。SPICE 是一种有用的工具, 很有价值, 但并不完美。

已故的模拟大师 Bob Pease 对 SPICE 持怀疑态度。阅读该博客, 了解他的观点:

用 SPICE 解决它! ... 但是 Bob Pease 会说不吗? 要查看原创文章及其评论, 请单击此处。

16. 输入电容：共模？差模？噢？

运算放大器的输入电容规格经常使人困惑或被忽略。让我们来弄清楚如何更好地利用这些规格。

反相输入端的输入电容可能会影响运算放大器的稳定性，原因是它会导致相移 - 到达反相输入端的反馈的延迟。反馈网络受输入电容的影响，形成一个不必要的极点。调节与输入电容相关的反馈网络阻抗是确保稳定的放大器电路的一个重要步骤。但哪种电容是关键的呢 - 差模？共模？两者都是？

通常可以在输入阻抗规格中找到运算放大器的输入电容，该规格中显示差模和共模电容（**表 4**）。

OPA1652

输入阻抗	最小值	典型值	最大值	单位
差模	—	100 // 6	—	MΩ // 0F
共模	—	6000 // 2	—	GΩ // 0F

表 4：显示差模和共模电容的输入阻抗规格。

输入电容建模为每个输入到接地的共模电容，差模电容建模为输入之间的电容；请参阅**图 40**。尽管具有双电源的运算放大器上没有接地连接，但可以将共模电容视为连接到 V- 电源端子，即与接地等效的交流（AC）功能。

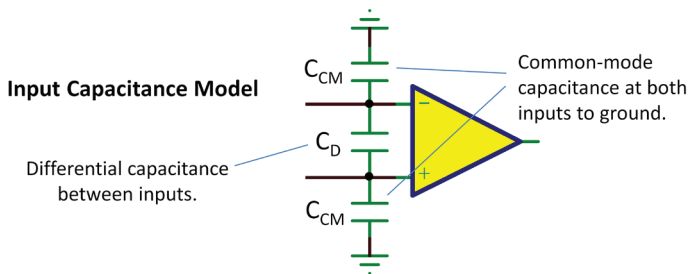


图 40：输入电容建模为每个输入到接地的共模电容，差模电容建模为输入之间的电容。

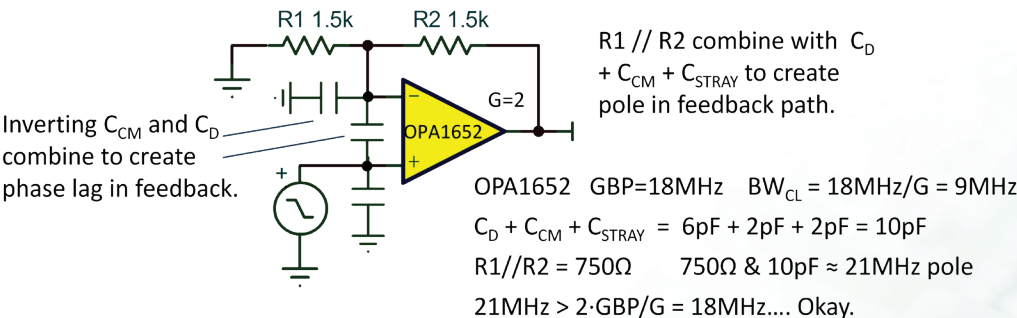


图 41：由于输入电容和反馈网络生成的极点计算。

在需要考虑稳定性问题的高频率下，运算放大器具有微小的开环增益，两个输入之间存在较高的交流电压。这导致差模电容与反相共模电容结合在一起，从而改变反馈信号的相位。因此，添加两个连接到反相输入的电容。包含杂散线路电容的估算值（可能约 2pF）。该总电容受反馈网络并联阻抗 ($R_1 // R_2$) 的影响，形成一个极点（**图 41**）。

准则：该极点的频率应该比放大器的闭环带宽高两倍。频率为闭环带宽两倍的极点会将电路的相补角减小 27° 。这对于大多数闭环增益为二或更高的电路而言是很好的。具有严格稳定要求或电容性负载的应用可能要求更高的裕量。降低反馈网络阻抗或考虑**在反馈电阻器 R2 上添加一个电容器**。

现今的**通用运算放大器**通常具有更宽的带宽，从 5MHz 到 20MHz 甚至更高。对 1MHz 运算放大器或许可行的反馈网络电阻现在可以会带来问题 - 这是在检查您的设计稳定性时比较费劲的一个原因。

SPICE 仿真在检查对输入电容和反馈阻抗的敏感度时很有用，好的运算放大器精简模型能够准确地对输入电容进行建模。具有 1mV 输入阶跃的**瞬态响应检查**不应导致过度过冲和振铃。但是请记住：现实往往超出理论指导和仿真。该类型的电路可能需要对最终电路布局进行微调。

要查看原始文章及其评论，[请单击此处](#)。

17. 运算放大器 ... $G = 1$ 稳定和欠补偿

单位增益稳定运算放大器在常见的 $G = +1$ 配置时是稳定的，它将输出信号完全返回到反相输入。尽管将其称为稳定性的“极糟糕情况”是不正确的，但您可以合理地将其称为很常见的糟糕情况。

欠补偿运算放大器具有较小的补偿电容器，可产生更宽的增益带宽 (GBW) 和更快的转换速率。更高的速度通常要求更高的功率，同一个基础运算放大器可能在以相同的电流运行时速度快很多。但它们不是单位增益稳定的 - 它们必须用于远大于单位增益的噪声增益中。

图 42 显示了理想化单位增益稳定运算放大器和欠补偿运算放大器对的增益与频率图的关键部分。欠补偿版本具有五倍的 GBW - 10MHz 对比 2MHz。转换速率获得相同的提升。请注意，单位增益稳定运算放大器的单位增益带宽稍低于其 GBW，这是常见的现象。欠补偿放大器的单位增益带宽是其 GBW 的一半。您不能使该运算放大器的噪声增益接近单位增益带宽，因为在 3MHz 的第二个极点会极大地影响这个区域的增益/相位行为。相补角会相当小或者不存在。

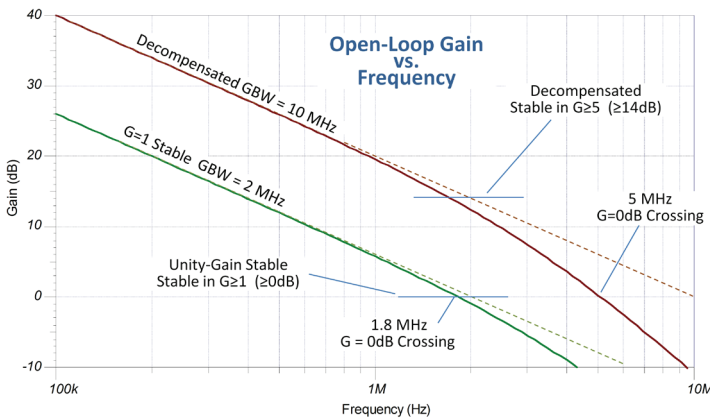


图 42: 理想化单位增益稳定运算放大器和欠补偿运算放大器对的开环增益与频率图。

欠补偿运算放大器好像有一些神秘，使得一些用户不能确定它们的电路是否稳定。图 43a 显示了一个常见的错误。尽管该运算放大器以 -10 的信号增益进行连接，但反馈电容器在高频率下使响应逐渐降低。在需要考虑稳定性问题的高频率下 - 单位增益，该电容可以是一个虚拟短路。对于平坦增益，可以使用较小的反馈电容器来补偿反馈网络，但较大的电容器，会使响应逐渐降低；这肯定会带来问题。

同样地，图 43b 中的多反馈滤波器会带来问题，无论滤波器的低频增益是多少都是如此。积分器 (图 43c) 是另一个不适用于欠补偿运算放大器的应用。

TI 改进了其运算放大器设计。我们现在更加智能，我们拥有好得多的集成电路 (IC) 工艺。现在可以使曾经需要几毫安电流的放大器仅需要几百微安即可正常运行。所以，有时现代的单位增益稳定运算放大器可能非常接近于甚至胜过较早的欠补偿放大器的速度/功率。不过，对于要求严苛的应用，欠补偿运算放大器可能仍是理想解决方案。

让我说明一点，我并没有试图竭力主张您选择欠补偿运算放大器，而不选择单位增益稳定运算放大器。每一种放大器都有其优点，您应该根据您的设计进行选择。无论您怎样选择，您都应清除地了解两者之间的差异和存在的问题。如果您不确定，可以在 TI E2E 社区的精密放大器论坛中获取帮助。

这里是一些解补偿运算放大器和单位增益稳定运算放大器对示例：

- [OPA228](#) (OPA227 单位增益稳定版本) 精密、低噪声、双极结型晶体管 (BJT) 运算放大器。
- [OPA637](#) (OPA627 单位增益稳定版本) 精密、高速、结型 FET (JFET) 运算放大器。
- [OPA345](#) (OPA344 单位增益稳定版本) 轨至轨、CMOS 运算放大器。
- [LMP7717](#) (LMP7715 单位增益稳定版本) 88MHz、CMOS 运算放大器。

要查看原始文章及其评论，[请单击此处](#)。

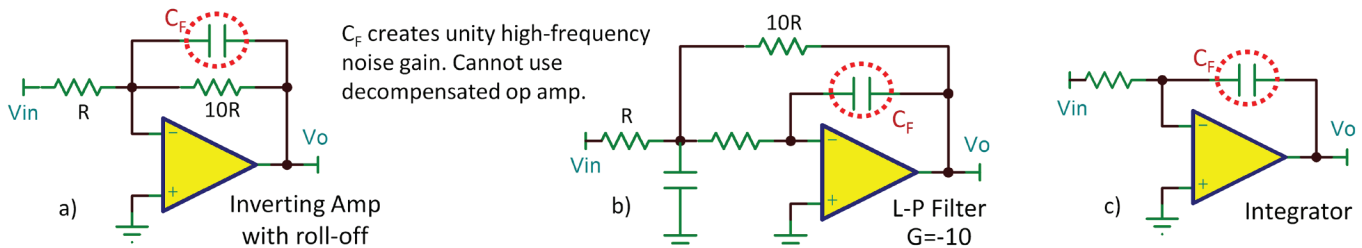


图 43: 使用具有反馈电容器的欠补偿运算放大器在高频率下使响应逐渐降低可导致不稳定 (a); 多反馈滤波器遇到与滤波器频率增益无关的问题 (b); 积分器也不适用于欠补偿运算放大器 (c)。

18. 反相衰减器 $G = -0.1$ ： 它是否不稳定？

单位增益稳定 **运算放大器** 在增益为一或更高时是稳定的，而不是小于一，对吧？怎么办（图 44）？

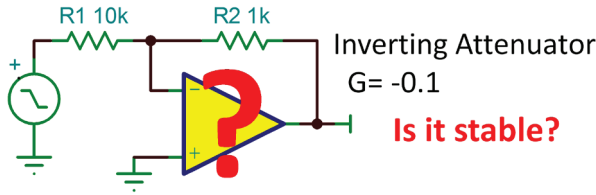


图 44：反相衰减器示例。

好的，这里有个简洁的答案：反向衰减器是稳定的！您想知道其中的原因，对吧？可以通过几种方法来考虑该问题，快速看一下或许能够弄清一般的稳定性问题。

考虑下面的问题：如果 $G = -0.1$ 是不稳定的，那么更低的增益应该会更加糟糕，对吧？让我们画一个电路：一个具有 1Ω 反馈电阻器的单位增益放大器，如图 45 中所示。然后考虑形成输入电阻器 $R1 = 10\text{ G}\Omega$ 的可能电路板泄漏。这是一个以极低的反相增益放大的杂散“输入信号”。它是否不稳定？当然是稳定的！它是几乎没有输入的单位增益缓冲器。稳定。

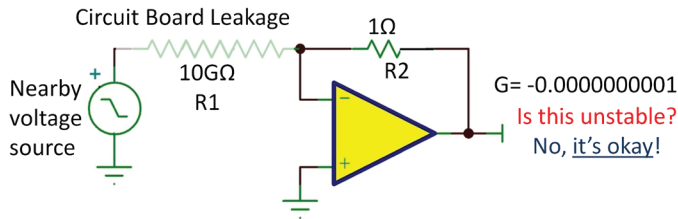


图 45：具有 1Ω 反馈电阻器的单位增益放大器电路是稳定的。

考虑与有多少输出信号反馈到反相输入相关的运算放大器稳定性。稳定性专家将该反馈因子称为 β 。在单位增益中，所有输入电压都返回到反相输入中，因此 β 为一。图 45 中的示例与几乎所有反馈到反相输入的输出信号在本质上是相同的。

图 46a 显示了反相放大器，图 46b 显示了同相放大器。这些电路是相同的；输入信号施加到不同的节点。两个电路将相同量的输出信号返回到反相输入，因此其稳定性行为是相同的。 β 是相同的。

运算放大器专家还使用术语“噪声增益” - 之所以这么命名，是因为运算放大器的电压噪声按照该因数放大到输出中。这是另一种量化反馈的方式。易于振荡或不稳定的运算放大器电路是由其内部放大并反馈到反相输入的噪声引起的。反相放大器（图 46a）具有相同的噪声增益 β ，因此具有与其同相表亲相同的稳定性行为，即使输入信号增益不同也是如此。

是否存在噪声增益小于一的电路？ β 是否总是大于一？当增益包含在反馈环路中时，会产生小于一的噪声增益和大于 β 的。较大反馈环路（如控制系统）中的多个放大器可能会遇到该问题。当晶体管（共发射极或共源极配置）包含在运算放大器的反馈环路内部时也会发生该情况。这些电路可能具有复杂的稳定性问题。

当然，对于反相衰减器的振荡或不稳定，存在其他可能的原因。电容性负载、过高的电阻器值或反相输入端的过大电容可能会导致不稳定 - 但这些与基本反相衰减器配置是不相关的。对反相衰减器的“危险”误解一直存在着。放松。在 TINA-TI 软件或您喜爱的 SPICE 程序中**对稳定性进行仿真**，以对其进行确认。如果您有疑问或问题，请在 TI E2E 社区的**精密放大器论坛**中咨询专家。

要查看原创文章及其评论，[请点击此处](#)。

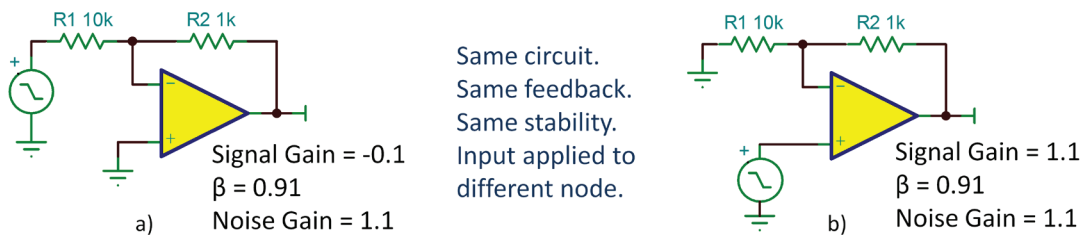


图 46：这两个电路，即反相放大器 (a) 和同相放大器 (b) 具有相同的反馈因子和稳定性问题，但输入信号施加到不同的节点。

19. 仿真增益带宽：通用运算放大器模型

运算放大器的增益带宽积 (GBW) 对您的电路的影响并不总是显而易见的。精简模型具有固定的 GBW。尽管您可以查看这些模型的内部，但最好不要胡乱摆弄它们。该怎么办？

您可以使用以集成电路为重点的仿真程序 (SPICE) 中的通用运算放大器模型来检查您的电路对 GBW 的灵敏度。大多数基于 SPICE 的电路仿真器具有您可以轻松修改的简单运算放大器模型。图 47 显示了 **TINA-TI 软件** 中的一个模型。

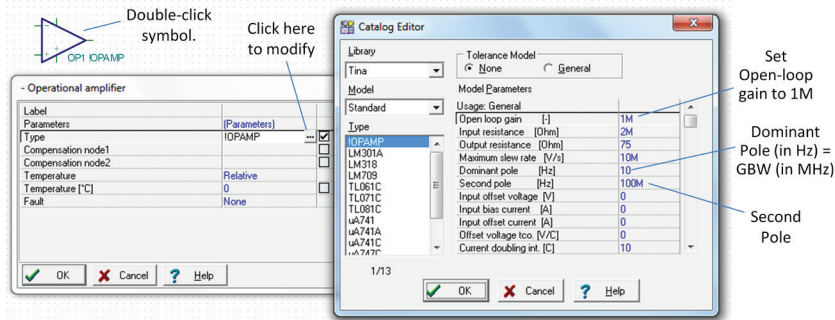


图 47：使用 TINA-TI 软件在 SPICE 中创建通用运算放大器模型，以检查电路对 GBW 的灵敏度。

首先，将其直流 (DC) 开环增益设置为 1M (120dB)。然后，主极点频率 (以赫兹为单位输入) 将以兆赫兹为单位创建放大器的 GBW。在本示例中，10Hz 主极点生成一个 10MHz 的 GBW。图 47 显示了三个不同 GBW 的开环响应：5MHz、10MHz 和 100MHz。

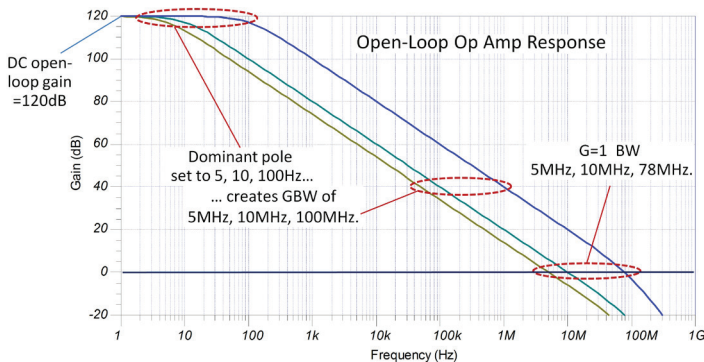


图 48：具有 5MHz、10MHz 和 100MHz GBW 的开环响应。

请注意，该简单模型还包含第二个极点 (有些人将其称为让人讨厌的极点)。在某些情况下，您可能需要使该第二个极点具有很高的频率，如 10GHz。这将为任何合理的 GBW 生成理想的 90 度相补角。在本示例中，我将第二个极点设置在 100MHz，这等于我进行仿真的最高 GBW。您可以看到该第二个极点的 100MHz GBW 响应效果，导致开环响应在 100MHz 处向下弯曲。它导致单位增益带宽达到大约 78MHz，类似于您在具有该 GBW 的真实运算放大器中看到的情况。单位增益带宽和真实运算放大器的 GBW 不必是相同的数字。

对于有源滤波器设计，很难判断 GBW 需求，它们是使用该技术的很好例子。**WEBENCH 滤波器设计器** (用于设计图 49 中的切比雪夫滤波器) 提供了 GBW 建议，但其准则可能比某些情况中所需的准则要严格。对于该设计，它建议使用 100MHz 或更高的 GBW 以实现近乎理想的滤波器设计特征。我使用图 48 中所示的三种 GBW 对设计进行了仿真：5MHz、10MHz 和 100MHz。对于这些结果，您可能会决定低于 100MHz 的 GBW 是令人满意的。对于最终仿真，您应该使用适用于您选择的运算放大器的精简模型。

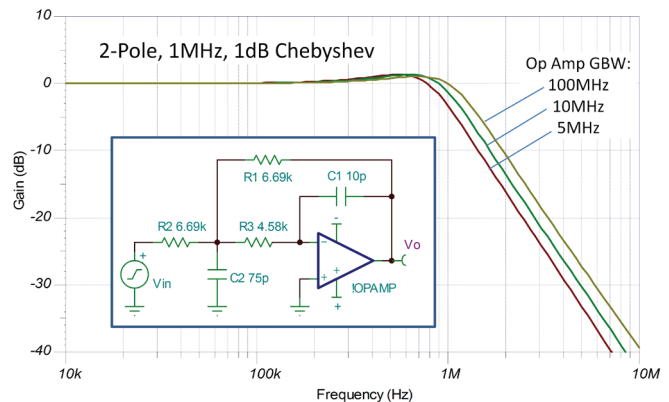


图 49：在 WEBENCH 滤波器设计器软件中设计的切比雪夫滤波器，但 GBW 可能比必需的更加严格。

我在 TINA-TI 软件中使用了参数阶跃函数，从而改变主极点，以改变 GBW。其他仿真器具有类似的功能。当然，您也可以手动更改参数。无论是哪种方式，改变通用运算放大器模型的 GBW 都将使您洞察它对您的电路的影响。

要查看原始文章及其评论，[请点击此处](#)。

20. 转换速率：运算放大器速度限制

运算放大器的转换行为通常会被误解。这是一个内容丰富的主题，那么让我们来讨论一下。

运算放大器电路的输入电路通常在输入之间具有很低的电压 - 理想情况下为零，对吧？但输入信号的突然变化会暂时使反馈环路处于不平衡状态，从而在运算放大器输入之间产生差分误差电压。这会导致输出迅速运行以更正误差。误差越大，它的速度就越快；也就是，一直到差分输入电压足够大，可以驱动运算放大器进行转换。

如果输入阶跃足够大，那么加速器会卡在底部。更多的输入不会使输出更快地移动。（**图 50** 通过一个简单的运算放大器电路揭示了其中的原因。）在闭环电路具有恒定输入电压的情况下，运算放大器输入之间的电压为零。输入级得到平衡，电流 $IS1$ 在两个输入晶体管之间平均分配。在使用阶跃函数的情况下，如果该电路具有大于 350mV 的输入电压变化，那么所有 $IS1$ 电流都将流向输入晶体管对的一端。该电流将对 Miller 补偿电容器 $C1$ 进行充电（或放电）。输出转换速率 (SR) 是 $IS1$ 对 $C1$ 进行充电的速率，等于 $IS1/C1$ 。

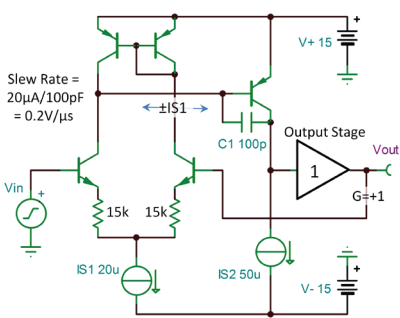


图 50：输入信号的较大变化将导致输出转换情况。

当然，存在一些变化。具有转换增强功能的运算放大器添加了用于检测该过载情况并使用其他电流源更快地为 $C1$ 充电的电路 - 但它们仍具有有限的转换速率。正负转换速率可能不会完全匹配。在该简单的电路中，它们接近于相等，但这可能会随不同的运算放大器而发生变化。转换输入级所需的电压（该设计为 350mV）在大约 100mV 至 1V 或更高的范围内变化，具体取决于运算放大器。

尽管输出将进行转换，但它无法对输入中的增量变化进行响应。输入级过载，输出变化率达到最大。但是，一旦输出电压接近其最终值，运算放大器输入上的误差电压会重新进入线性范围。然后变化率逐渐减低，以平稳地达到最终值。

图 52：对于任何闭环增益，转换速率是相同的，但随着增益和输出电压幅度的提高，转换电压摆率开始逐渐体现出来。

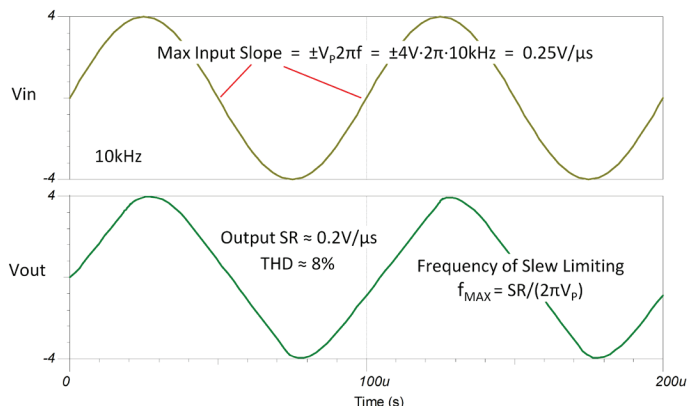
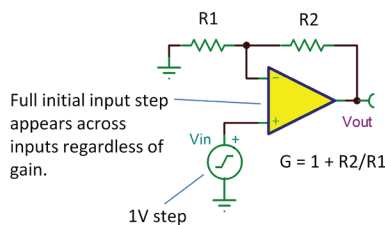


图 51：显示了精确复制（顶部）以及开始转换（底部）的正弦波。

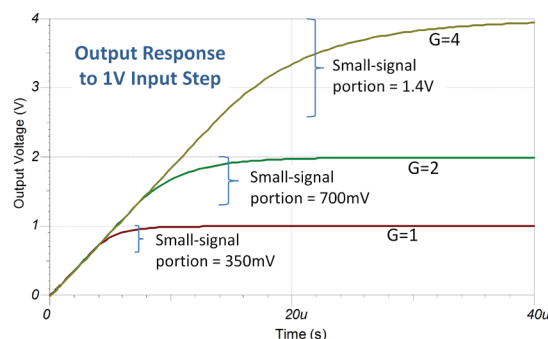
转换运算放大器并没有内在的问题 - 加速不会导致损坏或罚款。但为了避免正弦波严重失真，您应该限制信号频率和/或输出振幅，以便最大斜率不会超过放大器的转换速率。**图 51** 显示正弦波的最大斜率与 V_p 和频率成比例。在低于所需转换速率 20% 的情况下，输出会失真到接近三角形。

具有很快边沿的大信号方波会在上升沿和下降沿倾斜，具体取决于放大器的转换速率。当放大器达到其小信号范围时，上升沿或下降沿的最后部分将进行舍入，如 **图 51** 中所示。

在同相电路中，需要最低 350mV 的阶跃使该运算放大器进行转换，无论增益如何都是如此。**图 51** 显示了增益为 1、2 和 4 时 1V 输入阶跃的转换行为。转换速率对于每种增益是相同的（**图 52**）。当 $G = 1$ 时，输出波形转换为最终 350mV 下的小信号行为。当 $G = 2$ 和 $G = 4$ 时，小信号部分会成比例变大，因为反馈到反相输入的误差信号会由反馈网络进行衰减。如果以大于 50 的增益进行连接，该放大器将不会进行转换，因为 350mV 阶跃会使输出过载。

通常以伏特/微秒为单位指定转换速率，因为早期的**通用运算放大器**具有 $1V/\mu s$ 范围的转换速率。**速度极高的放大器**具有 $1,000V/\mu s$ 的范围，但您很少能看到它写作 $1kV/\mu s$ 或 $1V/ns$ 。同样地，**纳瓦级功率运算放大器**可能被指定为 $0.02V/\mu s$ ，但很少被指定为 $20V/ms$ 或 $20mV/\mu s$ 。有些事情没有很好的理由；我们只是这样做而已。

要查看原始文章及其评论，[请点击此处](#)。



21. 稳定时间：稳定波形特性分析

稳定时间是运算放大器响应输出电压阶跃，然后进入并保持在指定的最终值误差范围内所需的时间。它在驱动模数转换器 (ADC) 的应用中很重要，可以对快速变化的输入进行数字化。但让我们关注于稳定波形的特性，而非停留在定义之上。

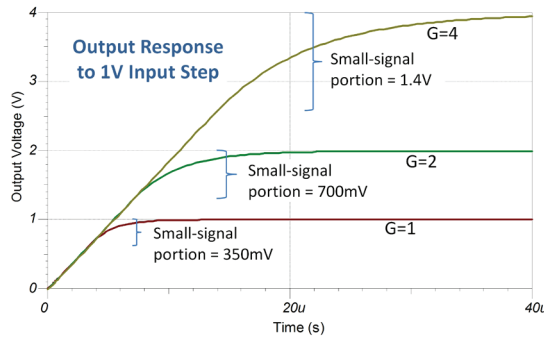
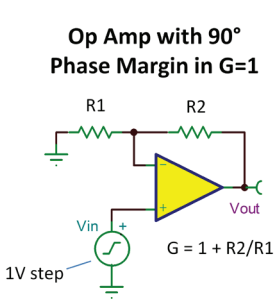


图 53：随着闭环增益的增加，带宽会降低并且响应会变慢。

在第 20 节中，我展示了运算放大器如何从转换斜坡转换到波形的小信号稳定部分；请参阅图 53。当增益增加时，您可以看到运算放大器的转换斜坡会更慢地接近最终值。

这是由更高增益下的更低闭环带宽导致的。该示例运算放大器经过调优，在 $G = 1$ 时具有几乎 90 度的相位裕度。请注意，不存在过冲，即使在单位增益下也是如此。其近乎完美的一阶响应用作比较的基准，但您不可能找到 $G = 1$ 时具有如此大的相位裕度的运算放大器。

图 54 中的响应更加实际（可能有点不尽如人意）。这些波形是由同一个运算放大器（但具有大约 35 度的相补角， $G = 1$ ）产生的。（理想的运算放大器的响应也被给出，以便进行比较。） $G = 1$ 时其小信号过冲大约为 32%。在显示的 1V 阶跃情况下，过冲看起来较少，因为仅响应的小信号部分会产生该过冲行为。更大的输入阶跃会具有相同数量级的过冲，但看起来会成比例地减小。这就是您应该始终检查具有小输入电压阶跃的过冲和稳定性的原因。

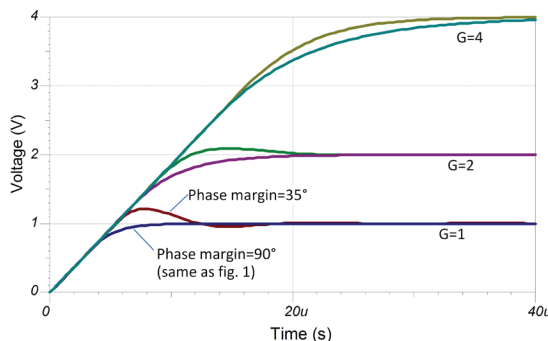
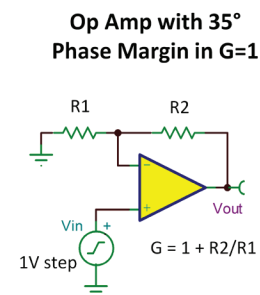


图 54：由同一个运算放大器（但具有大约 35° 的相位裕度， $G = 1$ ）产生的波形。

图 55 显示了 $G = 1$ 小信号响应的扩展视图。请注意，最终峰值到最终稳定值的稳定过程看起来需要两个完整的上/下周期。摆动继续进行，越来越小 - 超过该图的分辨率。还需要额外的一两个周期，以便稳定到高精度。

当您使该最终稳定行为可视化时，您可能会发现最终过冲/下冲的时间刻度有所压缩，就像该振铃效应本身的频率随着每个峰值在向上漂移。但每个稳定周期需要相同的时间。过度的振铃可能会使成本变高，这是驱使我们去选择一个性能良好满足要求的运算放大器的好理由。

真正的到高精度（16 位或更高）的稳定时间通常受其他因素的影响。更精妙的相位补偿技术和热效应所产生的行为会增加稳定时间。ADC 的输入开关产生的扰动也可能干扰放大器。对这一切进行优化可能比较棘手。同样的，可视化起作用的主要影响：转换速率以及二阶系统响应，也非常重要。

要查看原始文章及其评论，[请单击此处](#)。

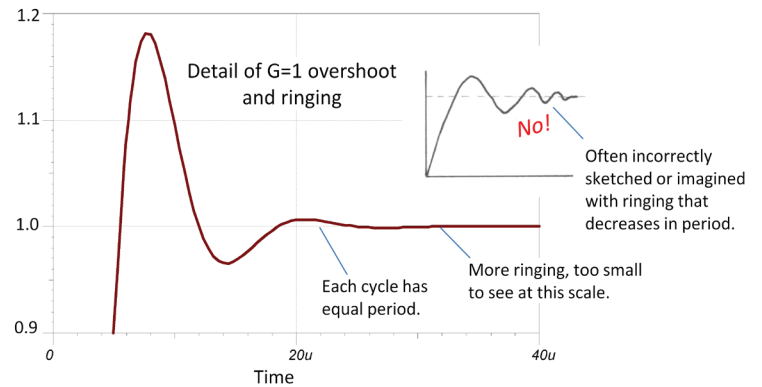


图 55： $G = 1$ 小信号的扩展视图，显示了振铃的周期是恒定的。

22. 电阻器噪声：基础知识回顾以及一个有趣的测验

放大器电路的噪声性能受到电阻器约翰逊噪声的极大影响：电源电阻和反馈电阻器。几乎每个人似乎都知道电阻器具有噪声，但可能并不了解一些细节。以下是一个简短的回顾，以便为更深入地讨论放大器噪声做好准备。

电阻器的戴维宁噪声模型由与噪声电压串联的无噪声电阻器构成；请参阅图 56。

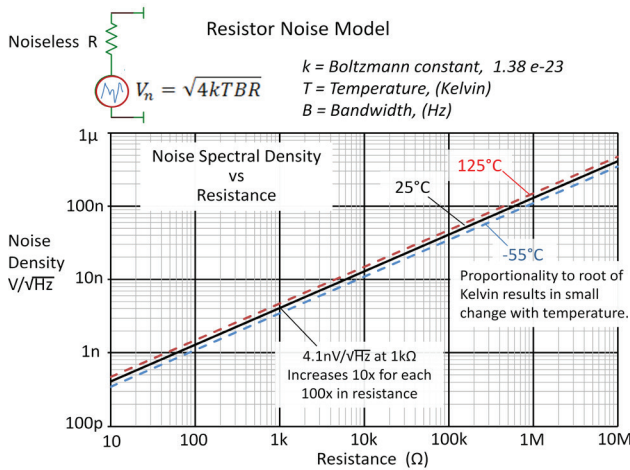


图 56：电阻器的戴维宁噪声模型是与噪声电压串联的无噪声电阻器。

噪声电压与电阻、带宽和温度（开尔文）的平方根成比例。TI 通常会量化其 1Hz 带宽内的噪声，也就是其频谱密度。电阻的理论噪声是“白噪声”，这意味着噪声在频率上均匀分布。它在每个带宽的频带内具有相等的噪声。

每 1Hz 频带内的噪声总和等于每个噪声的平方和再开方。我们通常将伏/平方根赫兹作为频谱密度。对于 1Hz 带宽，这个数值就等于噪声大小。对于白噪声，频谱密度与带宽的平方根相乘，可以计算出每 1Hz 频带的随机贡献之和。要测量和量化总噪声，您需要限制带宽（图 57）。如果不知道截止频率，您就不知道要对多少噪声求积分。

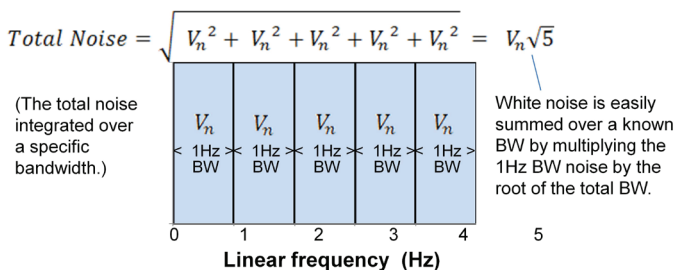


图 57：对白噪声的增量 1Hz 带宽进行求和。

您可能会马上想到用具有对数频率轴的图像去描述频谱图——也就是波特图。请注意，波特图的右侧比左侧具有更高赫兹的带宽。考虑总噪声，波特图的右侧可能比左侧重要得多。

电阻器噪声也服从高斯分布，高斯分布是描述其振幅分布的概率密度函数。它之所以服从高斯分布，是因为它是由大量小的随机事件产生的。**中央极限定理**解释了该噪声是如何形成高斯分布的。交流 (AC) 噪声的均方根 (RMS) 电压等于 $\pm 1 \sigma$ 的振幅分布（图 58）。对于 1V RMS 噪声，瞬时电压在 $\pm 1V$ 范围内的概率为 68% ($\pm 1-\sigma$)。一种常见的误解是将白噪声与高斯分布关联或等同起来，但它们是不相关的。例如，滤波电阻器噪声不是白噪声，但仍然服从高斯分布。二进制噪声肯定不服从高斯分布，但它可能是白噪声。电阻器噪声是白噪声并且服从高斯分布。

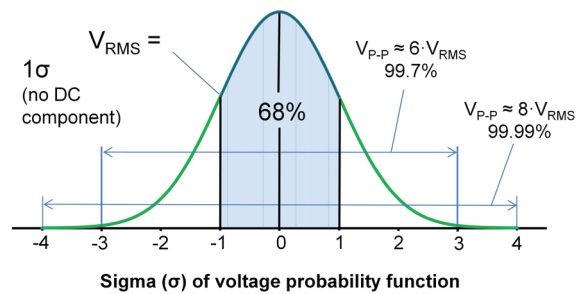


图 58：处于 ± 3 倍范围之外的高斯噪声尖峰极少。

纯粹主义者会大声斥责高斯噪声没有定义的峰间值 - 他们说它是无限的。确实，高斯分布的两侧是无限伸展的，因此理论上来说，任何电压取值确实都是有可能的。然而，在实际中噪声尖峰超过 RMS 值 ± 3 倍的可能性非常小。许多人用大约 RMS 的六倍来表示峰峰值。通过使用 RMS 的八倍值可以使您在添加一个较大的额外保护频带的同时免受极大程度的更改该值的风险。

考虑以下有趣的现象：两个串联电阻器的噪声电压随机求和，其结果与这两个电阻器值之和的噪声相同。类似地，并联的电阻器噪声之和等于其并联电阻产生的噪声。如果不是这样，那么就会出问题：考虑将一个物理电阻器平分成两份，然后将其串联或并联。但一切都正常。

放在您的桌子上的高阻值电阻不会因为无限的自生噪声电压而产生电弧和火花。杂散并联电容将限制带宽和总电压。类似地，您可以想象绝缘体上产生的高噪声电压也会被杂散电容和其周围的导体电阻分流。

有趣的测验：对于一个具有 0.5pF 杂散并联电容的电阻器而言，它上面的总开路噪声电压是多少？[此处](#)提供了解决方案详细信息。

要查看原始文章及其评论，[请单击此处](#)。

23. 运算放大器噪声：同相放大器

在第 22 节中对电阻器噪声的讨论基础之上，让我们来讨论放大器噪声的一些基础知识。基于运算放大器的同相比例放大器配置对于低噪声应用而言非常常见，因此我将重点讨论它。

将输入源建模为具有串联电阻的电压噪声源（图 59），众所周知，信号源的内阻 R_s 具有与其电阻的平方根成比例的噪声（图 60 中的直线）。低噪声的目标是，在既有的电压噪声源的基础上，带来尽可能小的额外噪声。

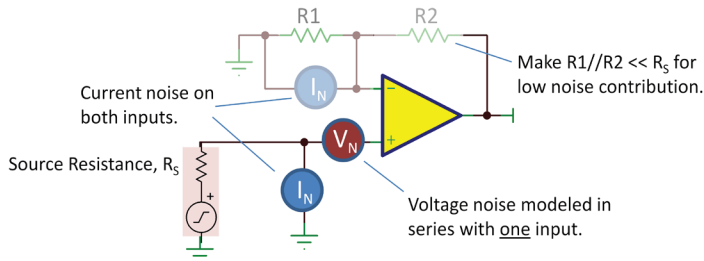


图 59：放大器噪声用一个与输入串联的电压噪声源以及与每个输入端相连的电流噪声源表征。

放大器噪声建模为与一个输入串联的电压噪声和与每个输入连接的电流噪声源；请参阅图 59。将电压噪声视为失调电压的时变分量。类似地，电流噪声是输入偏置电流的时变分量，每个输入上一个。忽略该电路中反相输入端的电流噪声 - 您通常可以尽可能降低其噪声贡献。

图 60 显示了两个运算放大器的电路的总输入相关噪声 - 双极结型晶体管 (BJT) 输入 OPA209 和结型 FET (JFET) 输入 OPA140。每个都显示为与 25°C 下电源电阻的噪声相关。三个噪声源通过每个运算放大器的平方和根值求和。您可能已经在某些运算放大器数据表上看到该图。

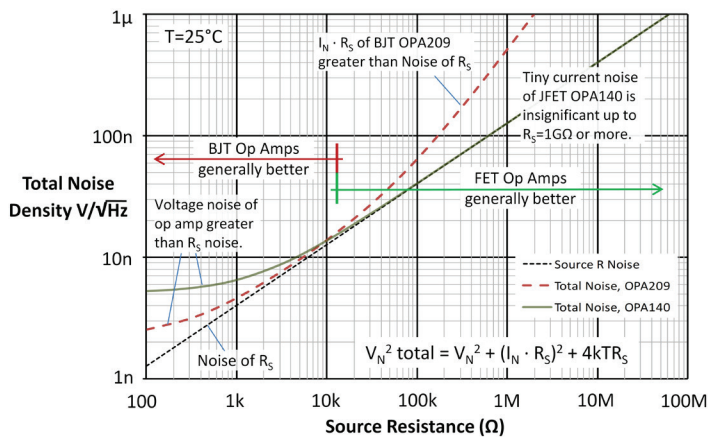


图 60：使用 OPA209，电压噪声在低电源电阻起主导作用，电流噪声在高电源电阻起主导作用。

当电源电阻减小时，其伴随的约翰逊噪声会降低（电阻平方根的倒数），在某一点，放大器的电压噪声起主导作用。总噪声会变平，其值等于放大器的电压噪声。当电源电阻增大时，流过电源电阻的电流噪声会产生以线性方式增加的噪声，从而以更快的速度增加，并最终超过电源电阻的噪声。因此，在高电源电阻下，电流噪声的影响起主导作用。

低噪声设计中的巨大挑战主要来源于对电源电阻的要求 - 尽可能低于 $2\text{k}\Omega$ 。该区域中的较低电源电阻噪声需要具有极低电压噪声的放大器。一般而言，BJT 输入放大器在该范围内非常出色。还请注意，图 60 中 OPA209 的总噪声最接近位于“极佳位置”的电源电阻噪声。这个具有出色噪声性能的电源电阻产生条件为 $R_s = V_N / I_N$ 。

当电源电阻高于 $20\text{k}\Omega$ 左右时，FET 输入放大器产生的额外噪声很小。除非您达到几千兆欧姆的电源电阻，否则 FET 运算放大器的电流噪声通常不会产生重要的作用。准则：电源电阻低于 $10\text{k}\Omega$ 时，低噪声 BJT 放大器通常会产生较低的噪声。在高于大约 $10\text{k}\Omega$ 时，FET 或互补金属氧化物半导体 (CMOS) 运算放大器可能具有优势。

反馈网络 R_1 和 R_2 也会产生噪声，但您一般可以使其变得无关紧要。如何实现？简单说来，如果 R_1 和 R_2 的并联组合是 R_s 的十分之一（或更小），那么它们对总噪声的提升将不到 10% ($<1\text{ dB}$)。无论为了达到闭环增益而采用的二者的阻值的比例如何，都是如此。在图 60 中，假设反馈组件的噪声为零。

诚然，有更多深入的知识还有待学习，但透彻理解这样一个常见的例子是一非常好的开始。想要了解更多？我向您推荐“运算放大器噪声：分析和降低噪声的技术和提示”，作者是我的同事 Art Kay。

需要考虑的要点：OPA140 具有很宽的 $10\text{k}\Omega$ 以上的电阻范围，在该范围内噪声性能非常出色。是否能通过某种办法使得电源电阻更低，从而更好地利用这一工作区域的优势呢？

要查看原始文章及其评论，[请点击此处](#)。

24. 运算放大器噪声：但反馈电阻器会怎样呢？

在第 23 节中，我探讨了同相放大器噪声，但我回避了反馈网络的噪声贡献。那么，图 61 中的 R1 和 R2 产生的噪声会怎样呢？

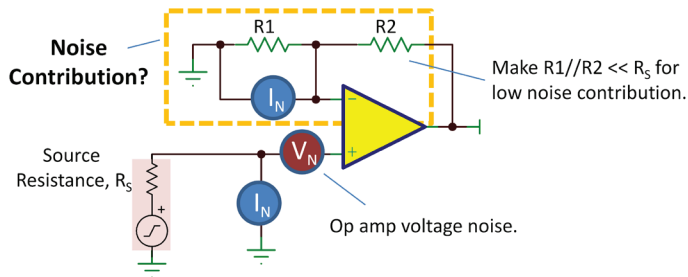


图 61：反相输入包含反馈电阻器的热噪声和运算放大器的电流噪声（受 R1 和 R2 组件的影响）。

反相输入端的噪声贡献包含反馈电阻器的热噪声和运算放大器的电流噪声（受 R1 和 R2 组件的影响）。您可以使用基本的运算放大器假设来计算这些噪声源的输出贡献：

- R1 的热噪声电压以电路的反相增益倍数 - R2/R1 放大到输出中。
- R2 的热噪声直接贡献到输出噪声中。
- 反相输入电流噪声流过 R2，从而带来了

$I_N \times R_2$ 的输出噪声。

这些噪声源是不相关的，因此它们以平方和根值的形式“相加”。

但是，可以通过一种更直观的方法来考虑它。将多个噪声源等效为一个在通向输入端的噪声源输入是非常便利的。输出噪声贡献将除以同相增益。

利用该输入相关 (RTI) 方法，可以轻松地将噪声源与输入信号进行比较。

在反相输入端发生的噪声与 R1 和 R2 的并联组合相关。当涉及到同相输入时，R1 和 R2 的组合 RTI 热噪声等于 $R_1//R_2$ 的热噪声。反相输入端的电流噪声 RTI 等于 $I_N \times (R_1//R_2)$ 。可见，这些噪声量都取决于 R_1/R_2 。

R1 和 R2 的噪声贡献和反相电流噪声（公式 2）：

$$\text{Output Noise}^2 = [V_{NR1} \cdot (R_2/R_1)]^2 + (V_{NR2})^2 + (I_N \cdot R_2)^2 \quad (2)$$

除以同相增益以得到输入（公式 3）：

$$\text{RTI Noise}^2 = \frac{(V_{NR1//R2})^2}{G^2} + (I_N \cdot R_1//R_2)^2 \quad (3)$$

Thermal noise of R1//R2

该结果揭示了低噪声涉及的一个重要因素。使 $R_1//R_2 < R_s$ ，这样反相输入端的噪声贡献可以忽略。如果 $R_1//R_2 = R_s$ ，那么反馈网络贡献的噪声与电源电阻的噪声相等。这样的噪声量对于一些特定的设计而言可能显得太多了。

在高增益中，可以轻松地将并联电阻保持在较低的值 - 可以使 R1 远小于 R_s ，而 R2 较大。然而在中等增益时，同样的操作会变得更加困难。当 R1 和 R2 相等时， $G=2$ ，这是极其糟糕的情况。例如，如果您使并联电阻为 100Ω ，那么，R1 和 R2 需要为 200Ω 。

那么，反馈网络将会在运放上施加 400Ω 的负载，而在大多数情况下，这样的负载值是非常低的。当 R1 较大而 R2 较小时，很容易再次接近 $G = 1$ 。这种情况并不常见，因为您通常需要[在第一个低噪声级实现很高的增益](#)。

为了解决常见的问题：在使 R2 具有高电阻值时，不存在固有的噪声恶化情况。如果您可以通过增大 R2 和减小 R1 同时保持恒定的并联电阻来实现更高的增益，那么噪声性能会保持恒定。

您可以下载一个 [Excel 文件](#) 来计算该常用输入放大器级的噪声，包括运算放大器和电源电阻噪声。它显示每种噪声源的贡献百分比以及有关电源电阻范围内总噪声的图。它还计算噪声系数，这是放大器添加到电源热噪声的噪声（以分贝为单位）。这是一种测量放大器性能的简便方法。利用这个方法进行一些实践操作，您将很快熟悉相关问题及其中设计问题的各种折中考虑。

要查看原始文章及其评论，[请单击此处](#)。

25. 1/f 噪声：闪烁的烛光

放大器的 f 分之一 ($1/f$) 低频噪声区域似乎有些神秘。它也称为闪烁噪声，就像闪烁的烛光。在示波器上使用慢扫描进行观察时，可以看到它有一条漂移的基线（图 62），因为高频噪声叠加在较大的低频成分上。另一个隐喻名称粉色噪声也暗示了较强的低频分量。闪烁噪声始终存在于物理系统和生命科学中。例如，天气/气候模式具有 $1/f$ 分量。我不打算尝试解释为什么会在半导体中发现它 - 这是一个深奥的主题！

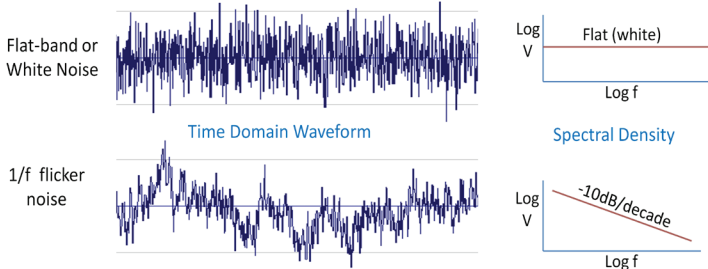


图 62：白噪声（顶部）与 $1/f$ 噪声（底部）的比较。

闪烁噪声的频谱具有 -10 dB/十倍频的标称斜率，这是单极点系统（RC极点）的一半。请注意，电压的平方（或功率）以 $1/f$ 的斜率下降。噪声电压以 $1/\sqrt{f}$ 的斜率下降。实际的斜率可能稍微有些变化，但是这并不会较大地改变其行为或结论。

利用下降和波谷来测量闪烁噪声频谱的方法通常看起来很笨拙。您需要在很长的时间内求平均值以得到一个合理的平滑图。0.1Hz 噪声成分的周期为 10 秒，因此，要对低至 0.1Hz 的频率进行很好的测量，您需要许多 10 秒周期的平均值 - 这可能会花上五分钟甚至更长的时间。而对于 0.01Hz 的噪声成分，这样一段长时间的测量时间甚至足够我们去享受一顿悠长的午餐了。另外，这些数据在不同的测量中很可能会得到不同的值。噪声很嘈杂， $1/f$ 噪声似乎比大多数其他噪声更加嘈杂（我写过这些吗？）。

为了计算某个带宽 (f_1 到 f_2) 上的总噪声 V_B ，对 $1/f$ 函数求积分，这将得到频率比 f_2/f_1 的自然对数。

$$V_B^2 = v_a^2 f_a \int_{f_1}^{f_2} \frac{1}{f} df = v_a^2 f_a \cdot \ln\left(\frac{f_2}{f_1}\right); \quad V_B = v_a \sqrt{f_a \cdot \ln\left(\frac{f_2}{f_1}\right)} \quad (4)$$

v_a 是 f_a 频率下的闪烁点噪声密度。

需要考虑的要点：

- 每十倍频（或其他恒定的频率比）对总噪声具有相同的贡献。每个相继的十倍频具有更低的噪声频率，但具有更大的带宽。
- 通过频谱图，您可能推断出，当您以越来越长的周期进行测量时， $1/f$ 噪声会无限增长。的确是这样，但非常缓慢。0.1 到 10Hz 噪声是 $3.17e-8$ Hz 较低带宽（周期为一年）的两倍（大约）。10 年后会增加额外的 6%。

- 过滤 $1/f$ 噪声具有挑战性，但并非不可能。0.1Hz 到 1 kHz（四十倍频）的闪烁噪声过滤到 10Hz（二十倍频）仅仅减少了 3dB 的噪声。低频噪声的电阻器值必须很小，从而使电阻器具有较大的值，以得到截止频率下限。

放大器噪声由 $1/f$ 噪声和白噪声组成。白噪声继续存在于低频率，但 $1/f$ 噪声起主导作用（图 63）。 $1/f$ 噪声继续存在于高频率，但白噪声起主导作用。这两种噪声在转角频率处混合，它们随机相加，使得噪声增加 3dB。

在 f_1 到 f_2 带宽上，分别在该带宽上对 $1/f$ 噪声和白噪声求积分，然后以平方和根值的形式进行组合，即得到放大器噪声。

需要考虑的其他要点：

- 闪烁噪声密度增加 N 倍时，转角频率增加 N^2 倍。
- 尽管 $1/f$ 噪声区域“看起来较大”，但是从转角频率的下一个十倍频到上一个十倍频的总噪声中白噪声起主导作用（68%）。

您可以从此处[下载一个 Excel 文件](#)，以计算 $1/f$ 噪声和白噪声积分，从而生成类似于图 63 的图和数据。利用这个方法进行一些实践操作，您将很快熟悉相关问题。

具有双极结型晶体管 (BJT) 输入级的放大器 (OPA211) 通常具有较低的 $1/f$ 噪声，但新一代模拟集成电路 (IC) 工艺已经极大地改进了结型 FET (JFET) 和互补金属氧化物半导体 (CMOS) 晶体管的闪烁噪声。例如，OPA140 (JFET) 和 OPA376 (CMOS) [运算放大器](#) 分别具有 10Hz 和 50Hz 的转角频率。斩波放大器通过校正失调电压变化几乎消除了 $1/f$ 噪声。

要查看原始文章及其评论，[请点击此处](#)。

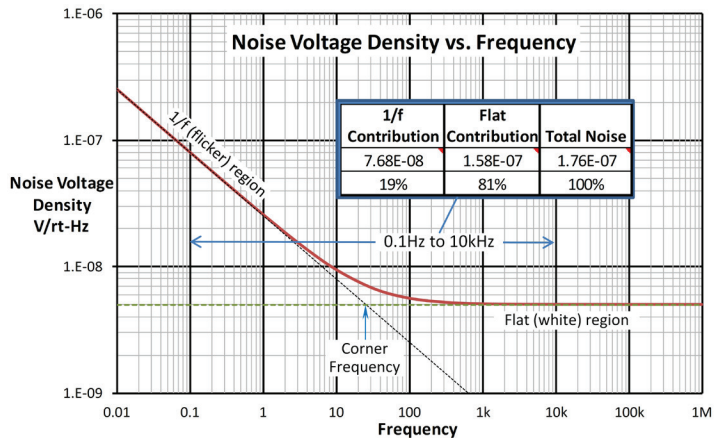


图 63：该图中的放大器噪声由 $1/f$ 噪声和白噪声组成。

26. 斩波运算放大器：它们是否非常嘈杂？

斩波**运算放大器**可提供很低的失调电压，可以极大地降低低频 $1/f$ （闪烁）噪声。它们是如何做到的？

图 64 显示了斩波运算放大器的输入级。该放大器是相对传统的跨导级，具有差分输入和差分输出电流。斩波是在输入和输出的换向开关上完成的，它们同步地反转极性。由于差分输入和输出同时反向，因此输出电容 $C1$ 上的最终极性是恒定的单向极性。

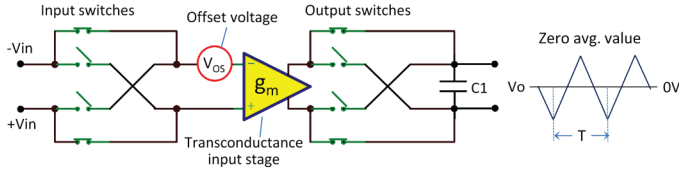


图 64：斩波运算放大器的输入级。

跨导级的失调电压位于输入开关网络内部，因此它对输出的贡献会由输出开关定期反向。失调电压导致的输出电流会导致 $C1$ 上的电压以相同的速率上升和下降。内部逻辑可确保相等的上升和下降时间，因此 $C1$ 上的平均输出电压为零。因此，失调电压为零！

早代斩波器仅提供不大的三角斩波滤波，从而导致它们被贴上极度嘈杂的器件的标签，仅用于极低的失调电压至关重要的场合。（这正是会出现庞大而嘈这正是那些大型摩托马达轰鸣的原因。杂的摩托车的原因。）尤其麻烦的是，预斩波失调电压决定了三角波形的幅度，因此斩波噪声在单元之间可能差异很大。

新一代斩波器的噪声要小得多，其中包含一个开关电容器滤波器，该滤波器具有多个与斩波频率及其奇次谐波对齐的陷波。这是通过对 $C1$ 上的电荷求一个完整周期的积分，然后将其电荷传输到运算放大器的下一级来实现的。在一个完整的上/下周期上进行积分之后，其净值为零 - 完全平均。在频域中，这将生成一个 $\text{sinc}(x)$ 或 $\text{sin}(x)/x$ 滤波器响应，其零位与三角波的基波和所有谐波准确对齐（图 65）。

在其最终实现中，输出换向网络中的八个开关交替对两个 $C1$ 电容器进行充电。这可以实现对一个电容器上输入信号的积分，同时另一个电容器上的电荷传输到运算放大器的下一级。

由于 $1/f$ （闪烁）噪声仅是缓慢的时变失调电压，因此斩波器几乎可以在低频范围内消除该增加的噪声频谱密度。斩波将基带信号移至斩波频率，超出输入级的 $1/f$ 区域。因此，斩波器低频信号范围的噪声频谱密度等于放大器高频范围的噪声频谱密度。

我让这一切变得非常整洁。失调电压为零... 太完美了！当然，仍然存在一些由开关电荷注入以及电容和寄生效应不匹配而产生的残余失调电压误差。输入级增益（此处对其进行了讨论）极大地降低了后续运算放大器级贡献的失调电压。一般而言，较宽的放大器带宽需要较快的斩波，这会增加残余失调电压误差。残余失调电压往往在整个产品生命周期内针对温度非常稳定，这是这些器件的一个重要属性。

我无意宣称，现代斩波运算放大器已经完全取代了标准运放，事实上，完全没有。但是，新一代斩波器确实更广泛的应用范围中发挥着它们的作用。它们提供极低且稳定的失调电压，几乎没有闪烁噪声，具有非常类似标准运算放大器的表现。

要查看原始文章及其评论，[请单击此处](#)。

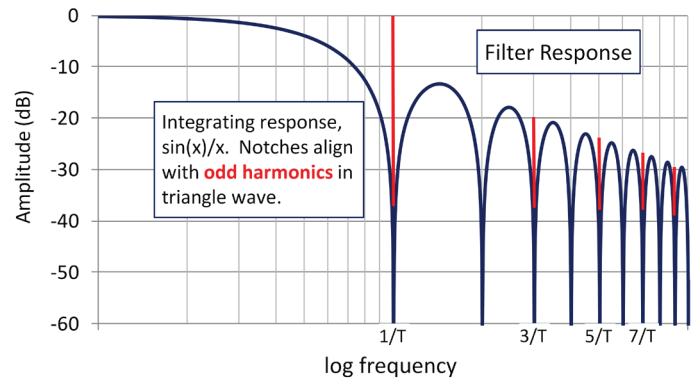


图 65：新一代斩波运算放大器包含一个开关电容器滤波器，该滤波器具有多个与斩波频率及其奇次谐波对齐的陷波。

27. 旁路电容器：是的，需要它们，但为什么呢？

每个人都知道运算放大器应在 IC 端子附近具有电源旁路电容器，对吧？但为什么呢？例如，为什么放大器在没有适当旁路时更易于振荡？接下来给出的于娜因将加深您的理解和认识。

电源抑制是放大器抑制电源电压变化的能力。例如，图 66 显示该抑制能力在低频时很强，但随着频率的升高而减弱。因此，如果在高频时的抑制能力较差，则此时会发生振荡。

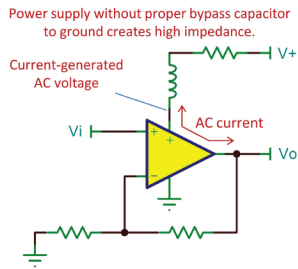
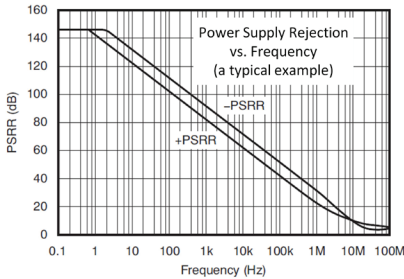


图 66：没有适当的接地旁路电容器的电源会产生高阻抗。

我们通常认为外部电源产生的噪声会干扰放大器。但运算放大器可能会出现其自身的问题。例如，输出负载电流必须来自电源端子。在没有适当旁路的情况下，电源端子的阻抗可能很高。这允许交流电 (AC) 负载电流在电源引脚上产生交流电压。这会产生意外的、不受控制的反馈路径。该电源连接中的电感可在电源引脚处放大生成的交流电压。在高频应用时，由于电源抑制能力比较弱，这样一个意外的反馈路径可能会导致振荡。

除此之外，当然也存在着来自内部的影响因素。在没有稳定电源的情况下，内部电路节点可能会相互影响，从而生成多余的反馈路径。内部电路被设计为在电源端子上具有稳定的低阻抗。在没有稳定的低阻抗电源做基础的情况下，放大器的行为可能完全不同并且不可预知。

在输入为无噪声正弦波时，由于旁路较差而导致的意外反馈可能不是整洁的正弦波。电源端子中的信号电流 (图 67) 通常会严重失真，因为它们仅表示正弦波电流的一半。由于正负电源上的不同电源抑制特性，净效应将使输出波形失真。

这些问题会因高负载电流而放大。无功负载会生成相移负载电流，这可能会使问题更加严重。由于反馈路径中的额外相移，电容性负载已经具有更高的振荡风险。这些具有更高风险的情况可能需要值更高的钽旁路电容器，并且在进行电路布局、压缩和导向时应格外小心。

当然，并非所有旁路较差的放大器都会振荡。可能没有足够的正反馈或相位不是十分正确 (或者是错误的!)，从而无法维持振荡。但即便如此，放大器的性能同样可能会受到影响。过度冲和较差的稳定时间可能会影响频率和脉冲响应。这些行为在 TINA-TI 或其他以集成电路为重点的仿真程序 (SPICE) 中未很好地建模。SPICE 中的电压源非常稳定，不受负载电流的影响。对您的电源的实际电源阻抗和具有附加组件的板布局进行建模是复杂而不准确的。电源抑制比的幅度能通过优秀的宏模型比较精确地反应，但该反馈路径的相位关系却很难与现实完全一致。仿真可能非常有用，但无法准确预测该行为。

但事实上，您并不需要为旁路而疯狂，被所有的这些顾虑折腾得忧心忡忡。您只需要警惕一些特殊的敏感情况以及具有潜在问题的迹象即可。优秀的模拟电路设计取决于对于电路本身深度的理解以及足够经验累积出的意识。

要查看原始文章及其评论，[请单击此处](#)。

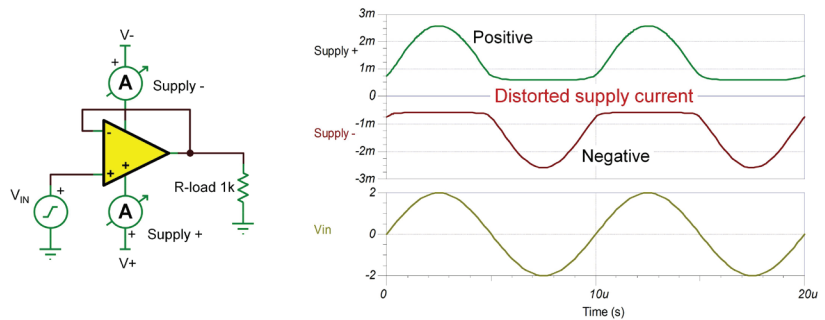


图 67：正负电源电流波形通常会严重失真，因为它们仅表示正弦波电流的一半 (右侧)。

28. 未使用的运算放大器：如何处置？

当我讨论未使用的运算放大器时，我并不是指您的零件库中的运算放大器。这些放大器应保存在防静电袋或导电泡沫中。那么，您的电路板上的运算放大器 - 采用四封装或双封装的未使用的运算放大器又该如何处置呢？

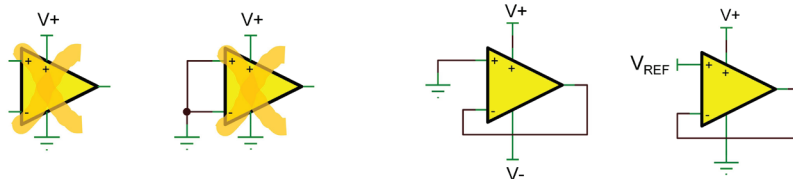
最好的方法是将运算放大器以具有反馈的实际运算放大器电路进行连接（图 68）。单位增益缓冲器是显而易见的选择，因为不需要其他组件（右侧的图像）。然后再输入端加上位于其线性输入和输出范围内的电压。可能使输入、输出过载或者使放大器处于不确定的嘈杂状态（或开路输入）是不可取的（左侧图像）。

有关电路板布局的建议：将任何未使用的运算放大器放在适当的位置，以备将来修改。您可能会发现可以将备用运算放大器用于重新设计或将来的产品开发。必须要未雨绸缪。在电路板的底层和顶层留下运算放大器的连接测试端口，在这些层上进行一些小的改动即可轻松测试您的更改。您甚至可以为反馈组件的布局位置提供线索，以便对可以轻松切断的节点进行打结。

您可以通过选择放大器类型（具有单、双、四版本）完全避免这一切问题 - OPA322 就是一个示例。这可以允许在使用具有相同规格和行为的运算放大器的同时使用没有孤立元件的优化电路板层。

对于可能未曾使用首选方法对未使用的放大器进行打结的朋友而言，下面这句话可以让你们感到一丝安慰：您不大可能对同一封装内正在工作的运算放大器产生太大的干扰。尽管您可能会在未使用的放大器中消耗一些额外的电流，但您的系统不大可能崩溃和烧毁。大多数现代运算放大器具有独立的偏置电路，不受同一个芯片上其他通道中过载的影响。如果您的电路已经在工作了，那么请放心，在下次设计的时候采用首选方法进行实践操作。

要查看原始文章及其评论，[请单击此处。](#)



Floating inputs or both inputs connected to the same node will usually cause the output to saturate to a supply rail and can cause increased quiescent current. Floating inputs may also pick up capacitively coupled noise.

With \pm supplies, a $G = 1$ follower with input grounded input is generally very safe. With a single supply, connect the input to a node within linear I/O range. A reference voltage or other low-impedance node may serve the purpose.

图 68：连接未使用的运算放大器：错误的方法（左侧）和正确的方法（右侧）。



29. 保护输入免受 EOS 过压的影响

当需要给敏感的放大器的输入端加上外界输入时，设计者们会思考，施加什么输入以及怎样处理连接比较合适需要小心谨慎地对待外加输入吗？还是说只需要草草地插入交流电源就可以了事了？我们都希望使我们的设备可靠耐用，能够在较恶劣的工作环境下进行工作，因此我将介绍如何免受电气过载 (EOS) 的影响。

OPA320 对于大多数运算放大器而言是很典型的。绝对最大额定值描述了最大电源电压以及最大输入端子电压和电流 (图 69)。随附的说明指出，如果您限制输入电流，那么您无需限制输入电压。内部钳位二极管在 $\pm 10\text{mA}$ 的输入电流工作下是安全的。不过，限制具有高电压过载的电流需要串联高阻值的输入电阻，这会增加噪声、降低带宽并有可能产生其他误差。

ABSOLUTE MAXIMUM RATINGS		OPA320
Supply voltage, V^- to V^+		6V
Signal input pins	Voltage	$(V^-) - 0.5$ to $(V^+) + 0.5\text{V}$
	Current	$\pm 10\text{ mA}$

Input terminals are diode-clamped to the power supply rails. Input signals that can swing more than 0.5 V beyond the rails should be limited to 10 mA or less.

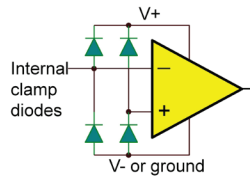


图 69：一个运算放大器示例，具有电源电压以及输入端子电压和电流的绝对最大额定值。显示了内部输入钳位二极管 (右侧)。

当输入电压超过电压轨约 0.6V 时，钳位二极管开始导通。许多器件通常可以承受更高的电流，但正向电压会大幅增加 - 损坏的可能性增大。

您可以通过添加外部二极管极大地提高针对更高故障电流的容差并提高保护级别。常见的信号二极管 (如无处不在的 1N4148) 通常具有比内部钳位二极管低得多的正向电压。在基准测试中，我发现我们库存中的各种 1N4148 二极管的正向电压都至少比我们放大器上的内部钳位低 100mV。大多数故障电流与内部二极管并联，会流过外部二极管。

肖特基二极管具有更低正向电压，可以提供更好的保护。缺点是它们往往具有很大的泄漏电流。反向泄漏电流规格通常为一微安或更高，这是室温下的值。泄漏电流随温度升高而增大。

请注意... 您需要一个稳定的电源电压。钳位二极管，无论是内部的还是外部的，都依赖于相对稳定的电源电压来限制负载。如果引起问题的故障电流将足够的电流注入到电源轨中，从而升高 (或降低，在 V^- 上) 电源，那么它可能会使电源端子过载 (图 70)。典型的正线性稳压器无法灌入电流，因此无法依赖它保持稳定的电压。较大的电源旁路电容器可帮助吸收较大频率的故障电流。持续的故障电流可能需要电源上具有齐纳钳位。使用恰好高于最大电源电压的齐纳钳位，以便它仅在发生故障时导通。请注意，在 \pm 电源上，您需要在负侧提供等效的保护。

这些措施仍然可能导致超过额定最大值的电压，但关键在于：绝对最大额定值通常非常安全，在这些电压或电流下极不可能发生损坏。这些额定值通常还有很大的裕量，在该范围内仍然极不可能发生损坏 (但并不保证)。钳位到超过这些额定值几伏更加容易，您仍然可能实现很高的存活率。在很多情况下，目标是极大地提高存活率而不对成本或性能造成较大的影响。

提供一个万能的解决方案或者保证某一特定的解决方案一定能满足您的需求，这都是不可能的，因为不同的应用其细节千差万别。各个放大器具有不同的敏感度，所需的保护级别也大不相同。如有必要，可以牺牲一些放大器用来进行应力测试。

要查看原始文章及其评论，[请单击此处](#)。

Protection for positive EOS

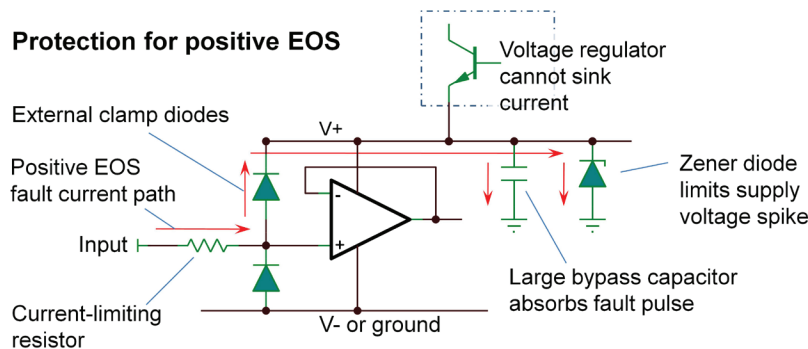


图 70：输入过压可能会产生过高的电源电压，并使输入保护二极管导通。齐纳二极管可限制该过载。

30. 差分输入钳位：它们是否会影响您的运算放大器电路？

在我的一篇文章中，我曾指出将**运算放大器用作比较器**，并且我们讨论了内部差分输入钳位二极管可能对这些运算放大器产生的影响。我提出了这样一个问题：“这些钳位是否会影响运算放大器电路？”运算放大器应在两个输入端子之间具有接近于零伏的电压，对吧？那么，这些二极管绝不会在正常的运算放大器电路中正向偏置... 在现实中是否如此呢？

在本次讨论中，我们将讨论某些运算放大器中可能存在的差分钳位二极管（图 71）。

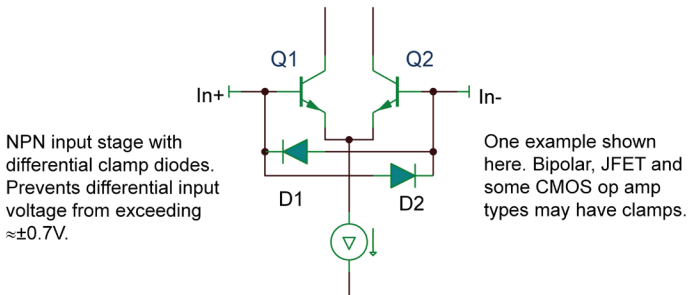


图 71: 许多双极、JFET 以及某些 CMOS 运算放大器类型具有内部差分钳位二极管。

通常可以在基本同相放大器配置（包括简单的 $G = 1$ 缓冲器放大器）中看到它们对运算放大器电路的影响。考虑一个正向输入阶跃。输出无法立即随着突然的输入电压变化而变化。如果输入阶跃大于 $0.7V$ ，那么 $D1$ 将导通，从而干扰同相输入。在此期间，当运算放大器转换至其新输出电压时，运算放大器的输入端子中的电流将激增至高得多的值（图 72）。最终，当输出“追上”输入时，一切将再次恢复正常。

许多应用中处理的信号本身是带限信号或者速度比较慢，远低于运算放大器的转换速率，因此该行为绝不会发生。在其他应用中，即使输入电压快速变化，输入端子电流中的瞬态也不会对电路运行产生不利的影响。但在某些特殊情况下，输入电流的脉冲可能会导致问题。一个值得注意的情况是在多路复用数据采集系统中 - 图 73 中显示了一个简化的案例，其中显示了两个输入通道。

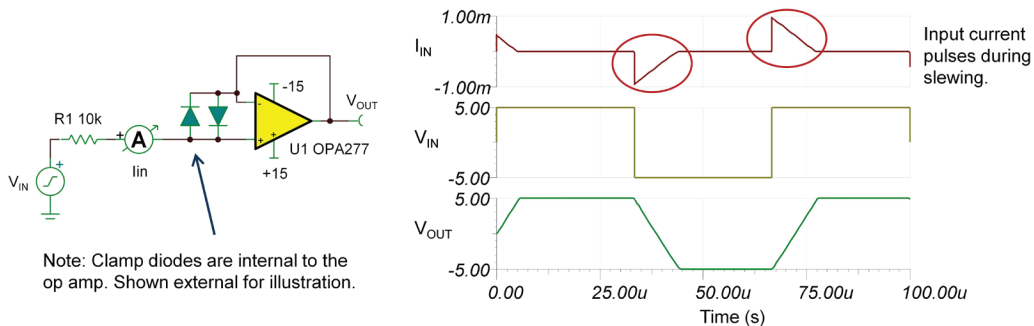


图 72: 内部输入差分钳位二极管可能产生具有较大输入电压阶跃的意外输入电流脉冲。

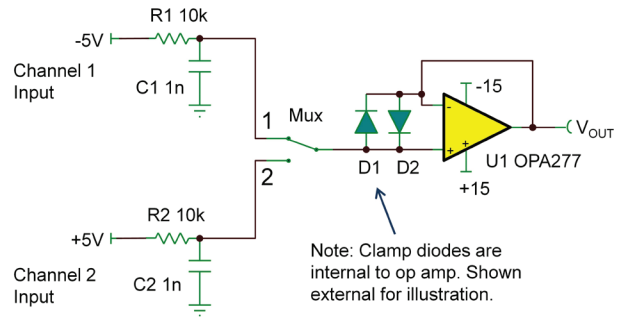


图 73: 如果通道之间的切换产生可能对 $D1$ 或 $D2$ 进行正向偏置的输入阶跃，那么多路复用数据采集系统可能会受到误差的影响。

在本示例中，当多路复用器从通道 1 切换至通道 2 时， $U1$ 的输出需要快速地从 $-5V$ 转换至 $+5V$ 。 $D1$ 正向偏置，生成的输入电流瞬态会穿过多路复用器开关，从而释放 $C2$ 上的电压。 R/C 输入滤波器通常用于在通道切换期间保持稳定的电压，但电流脉冲会部分地对 $C2$ 进行放电。现在 $C2$ 需要额外的时间来充电至正确的输入电压；因此，会降低可能的多路复用速率或降低精度。

解决方案是使用不具有用于 $U1$ 的差分钳位的运算放大器。FET 输入放大器（如 $OPA140$ ）具有低输入偏置电流（以便不加载多路复用器的串联电阻）并且不具有差分输入钳位。这对于多路复用输入而言是很好的。 $OPA827$ 在大多数应用中表现非常出色 - FET 输入，极低的噪声，高速，快速稳定。但它具有差分输入钳位，因此对于位于多路复用器之后的运算放大器而言， $OPA827$ 可能不是理想选择。前面的一篇博客介绍了有关各种运算放大器类型的一些一般准则，重点讨论了差分钳位。可以继续阅读第 31 节，了解更多详细信息。

我当然不希望使您感觉具有差分输入钳位的运算放大器具有风险，应避免使用 - 不是这样的。但意识到这一点，您可以在极少数它们可能影响您的电路的情况下进行更明智的选择。

要查看原始文章及其评论，请[单击此处](#)。

31. 用作比较器的运算放大器：可以吗？

你们中有许多人（也包括我）偶尔会将**运算放大器**用作比较器。通常，仅当您需要一个简单比较器并且您有一个包含在运算放大器封装中的“备用”运算放大器时会发生这种情况。实现稳定的运算放大器操作所需的相位补偿意味着它在使用作比较器时很慢；不过，如果对速度的要求不太高，那么运算放大器是够用的。我们有一些关于使用运算放大器的零星问题。有些运算放大器能够正常工作，而有些却不能正常工作。为什么？

许多运算放大器在输入端子之间具有电压钳位，很多时候是通过背靠背二极管实现的（有时使用两个或更多串联二极管）。这些二极管保护输入晶体管免受其基极-发射极结反向击穿的影响。对于许多 IC 工艺而言，击穿会在大约 6V 的差分输入下发生，可能会极大地改变或损坏晶体管。通过图 74 中显示的负-正-负（NPN）输入级，D1 和 D2 可提供保护。

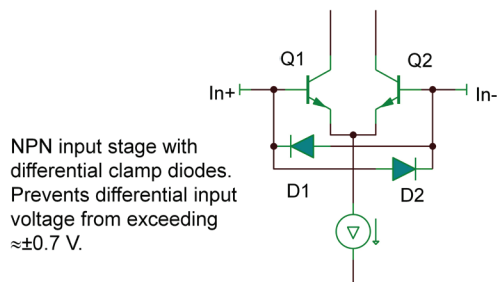


图 74：该运算放大器输入级中的内部差分钳位二极管可防止晶体管损坏，但在用作比较器时可能会产生不利的行为。

在大多数常见的运算放大器应用中，您在输入上具有接近于零伏的电压，从不打开这些二极管。但很显然，该保护对于比较器运行而言可能是个问题。在一个输入拉另一个输入（以意外的方式拉其电压）之前，您具有有限的差分电压范围（大约为 0.7V）。这可能不会妨碍它用作比较器，但您在使用前应仔细考虑。在某些电路中，它可能是完全不可接受的。

问题在于，TI 和其他运算放大器制造商在是否说明这些钳位的存在方面未取得一致。即便我们有所提及，我们也可能不会给出详细的解释。我们可能应该说，“如果用作比较器，请小心！”数据表的作者通常仅假设您要将运算放大器用作运算放大器。我们与我们的团队召开了一次会议，决定我们将来会更清楚地表达。但对于所有已经存在的运算放大器，应怎么办？以下是一些可能有用的原则。

一般而言，具有双极 NPN 晶体管的运算放大器具有输入钳位。示例包括 [OP07C](#)、[OPA227](#)、[OPA277](#) 等。旧的 [μA741](#) 是一个例外，它具有 NPN 输入晶体管，但额外的串联横向正-负-正（PNP）晶体管，可为 NPN 提供固有的保护（图 75）。

具有横向 PNP 输入晶体管的**通用运算放大器**通常不具有输入钳位。示例包括 [LM324](#)、[LM358](#)、[OPA234](#)、[OPA2251](#) 和 [OPA244](#)。这些运算放大器

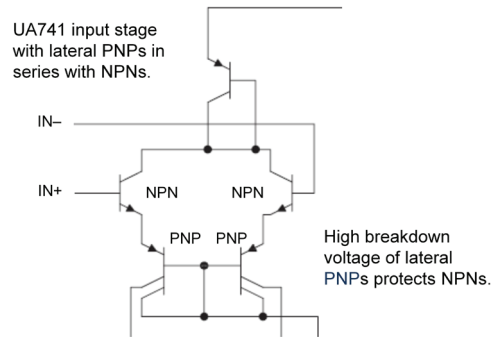


图 75：某些运算放大器输入级类型使用高击穿电压横向 PNP，用于保护 NPN。这些运算放大器类型更适合比较器操作。

通常是“单电源”类型，这意味着它们具有扩展至负电源端子或稍低一点的共模范围。它们通常能够被识别，因为输入偏置电流被列为负数，这表明输入偏置电流流出输入引脚。不过，请注意，使用 PNP 输入的**高速放大器**通常具有输入钳位，因为它们是具有较低击穿电压的纵向 PNP。

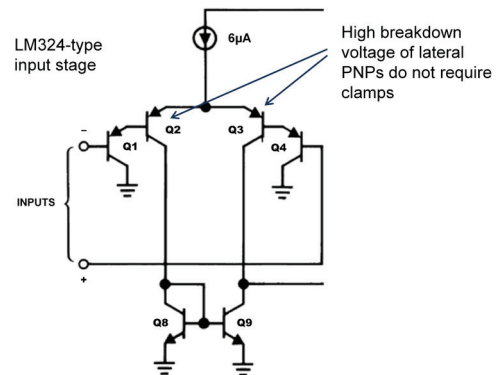


图 76：LM324 类型输入级使用高击穿电压横向 PNP，不需要钳位。该运算放大器类型更适合比较器操作。

在较高电压（约高于 20V）下运行的 JFET 和 CMOS 放大器可能具有钳位，也可能没有。这仅仅是一些未经确定的经验之谈，需要进一步核实。工艺和所使用的特定晶体管的特性决定了是否在内部存在钳位。

大多数低电压 CMOS 运算放大器没有钳位。自动置零或斩波类型是特殊的例外，它们可能具有看起来类似钳位的行为。

底线就是... 如果您考虑将运算放大器用作比较器，要特别小心。从数据表收集相关信息，包括应用部分中的注释。在试验电路板或原型中验证其行为，检查一个输入电压对另一个输入电压的影响。请不要依赖以集成电路为重点的仿真程序（SPICE）精简模型。一些精简模型可能不包含用于对钳位进行建模的额外组件。此外，对于您在轨至轨之间移动运算放大器时可能导致的其他行为，可能不会准确地建模。要查看原始文章及其评论，[请单击此处](#)。

更多博客文章

如果您希望通过 [The Signal](#) 博客了解更多内容，下面是一个未包含在本汇编中的文章列表。

其他放大器问题

- [斩波运算放大器 - 它们是否非常嘈杂？](#)
- [差分输入钳位 - 它们是否会影响您的运算放大器电路？](#)
- [未使用的运算放大器 - 如何处置？（如何连接未使用的运算放大器）](#)
- [典型值 - 它在数据表规格中意味着什么？](#)
- [相似 - 双运算放大器有多相似？](#)
- [旁路电容器 - 是的，但为什么呢？](#)
- [电源旁路 - SPICE 仿真与实际应用](#)
- [至关重要的增益 - 小心谨慎地增大](#)
- [PCB 布局技巧 - 带条纹的电容器等](#)
- [接地原则（放大器正确接地和旁路技术）](#)

保护电路 ESD 和 EOS

- [保护输入免受损坏 - EOS（防止输入过载）](#)
- [ESD - 去除！（防止电路和系统损坏以及发生功能性故障）](#)

仪表放大器和差分放大器

- [仪表放大器 - 避免常见的缺陷](#)
- [差分放大器 - 对匹配良好的电阻器的需求](#)
- [构建您自己的差分放大器 - 有时 1% 电阻器就足够好了](#)

应用电路和问题

- [便利的小器件和电阻分压器计算（电子表格）](#)
- [通过微型封装制作实验电路板 - 小心！](#)
- [电流源（和灌电流） - 了解符合范围](#)
- [TIA 输入 Z_i: 无限 - 还是零？它到底是什么呢？（互阻抗放大器输入 Z_i）](#)
- [比较器 - 当我们在讨论比较器时。我们在讨论什么？](#)
- [并联运算放大器 - 可行吗？](#)

其他部分

- [用作比较器的运算放大器 - 可以吗？](#)
- [当我们在讨论比较器时。我们在讨论什么？（磁滞）](#)
- [热电偶 - 每个模拟设计人员都应了解的东西](#)
- [照明光电二极管（基础知识）](#)
- [当电位计变糟（以比率计模式使用电位计）](#)
- [控制音量 - 对数电位计（音量控制）](#)

其他有趣的内容

- [脑筋急转弯 - 无限电阻器网络](#)
- [脑筋急转弯 - 解决方案](#)
- [电阻器拼图 - 续篇](#)
- [电阻器拼图解决方案 - 什么才是好的原理图](#)
- [面试问题 - 让面试双方都心满意足](#)
- [哦，这个面试问题 - 一次重演](#)
- [突击测验！（20 个有关各种主题的测验）](#)
- [Goop - 一个棘手的主题](#)
- [未卜先知疑难解答（使用 TI 的 E2E 社区论坛）](#)
- [用 SPICE 解决它！... 但是 Bob Pease 会说不吗（SPICE 是一根拐杖还是一个工具？）](#)
- [向一位模拟大师致敬（纪念 Bob Pease）](#)

其他资源

如果您喜欢“[The Signal](#)”，这里提供了更多您可能感兴趣的运算放大器资源：

- 观看 [TI 高精度实验室 - 运算放大器培训系列](#) 中有关输入失调电压和偏置电流、输入和输出限制、功率和温度、带宽、转换速率等主题的培训视频。
- 利用 [《模拟工程师口袋参考书》](#) 电子版随时查阅常用公式。主题包括运算放大器带宽和稳定性、模数和数模转换等。

获取有关运算放大器产品选择的帮助：

- 使用 TI 的 [运算放大器快速搜索](#) 查找您的下一个运算放大器。
- 利用 [TI 的运算放大器参数交叉参考](#)，按参数搜索任何供应商的运算放大器，以查找类似的 TI 器件。

第 13 页上测验的答案：

答案：这些电容器是由具有两层金属箔的夹层制成的，这两层金属箔由绝缘膜层进行隔离，卷成一个圆柱形。它们是非极性电容器 - 条纹不是极性标记。条纹用于标识与外部金属箔层相连的端子。电路中的最佳方向取决于哪个端子可能是对噪声更敏感的节点。在该博客中查看有关此主题的更多内容：[PCB 布局技巧 - 带条纹的电容器等...](#)

重要声明：本文所提及德州仪器 (TI) 及其子公司的产品和服务均依照 TI 标准销售条款和条件进行销售。TI 建议用户在下订单前查阅全面的全新产品与服务信息。TI 对应用帮助、客户应用或产品设计、软件性能或侵犯专利不承担任何责任。有关任何其他公司产品或服务的发布信息均不构成 TI 因此对其的批准、担保或认可。

平台标识和 E2E 是德州仪器 (TI) 的商标。所有其他商标均为其各自所有者的财产。

© 德州仪器 (TI) 公司 2017 年版权所有。保留所有权利。

有关 TI 设计信息和资源的重要通知

德州仪器 (TI) 公司提供的技术、应用或其他设计建议、服务或信息，包括但不限于与评估模块有关的参考设计和材料（总称“TI 资源”），旨在帮助设计人员开发整合了 TI 产品的应用；如果您（个人，或如果是代表贵公司，则为贵公司）以任何方式下载、访问或使用了任何特定的 TI 资源，即表示贵方同意仅为该等目标，按照本通知的条款进行使用。

TI 所提供的 TI 资源，并未扩大或以其他方式修改 TI 对 TI 产品的公开适用的质保及质保免责声明；也未导致 TI 承担任何额外的义务或责任。TI 有权对其 TI 资源进行纠正、增强、改进和其他修改。

您理解并同意，在设计应用时应自行实施独立的分析、评价和判断，且应全权负责并确保应用的安全性，以及您的应用（包括应用中使用的 TI 产品）应符合所有适用的法律法规及其他相关要求。就您的应用声明，您具备制订和实施下列保障措施所需的一切必要专业知识，能够 (1) 预见故障的危险后果，(2) 监视故障及其后果，以及 (3) 降低可能导致危险的故障几率并采取适当措施。您同意，在使用或分发包含 TI 产品的任何应用前，您将彻底测试该等应用和该等应用所用 TI 产品的功能而设计。除特定 TI 资源的公开文档中明确列出的测试外，TI 未进行任何其他测试。

您只有在为开发包含该等 TI 资源所列 TI 产品的应用时，才被授权使用、复制和修改任何相关单项 TI 资源。但并未依据禁止反言原则或其他法律授予您任何 TI 知识产权的任何其他明示或默示的许可，也未授予您 TI 或第三方的任何技术或知识产权的许可，该等许可包括但不限于任何专利权、版权、屏蔽作品权或与使用 TI 产品或服务的任何整合、机器制作、流程相关的其他知识产权。涉及或参考了第三方产品或服务的信息不构成使用此类产品或服务的许可或与其相关的保证或认可。使用 TI 资源可能需要您向第三方获得对该等第三方专利或其他知识产权的许可。

TI 资源系“按原样”提供。TI 兹免除对 TI 资源及其使用作出所有其他明确或默认的保证或陈述，包括但不限于对准确性或完整性、产权保证、无屡发故障保证，以及适销性、适合特定用途和不侵犯任何第三方知识产权的任何默认保证。

TI 不负责任何申索，包括但不限于因组合产品所致或与之有关的申索，也不为您辩护或赔偿，即使该等产品组合已列于 TI 资源或其他地方。对因 TI 资源或其使用引起或与之有关的任何实际的、直接的、特殊的、附带的、间接的、惩罚性的、偶发的、从属或惩戒性损害赔偿，不管 TI 是否获悉可能会产生上述损害赔偿，TI 概不负责。

您同意向 TI 及其代表全额赔偿因您不遵守本通知条款和条件而引起的任何损害、费用、损失和/或责任。

本通知适用于 TI 资源。另有其他条款适用于某些类型的材料、TI 产品和服务的使用和采购。这些条款包括但不限于适用于 TI 的半导体产品 (<http://www.ti.com/sc/docs/stdterms.htm>)、[评估模块](http://www.ti.com/sc/docs/sampters.htm)和样品 (<http://www.ti.com/sc/docs/sampters.htm>) 的标准条款。

邮寄地址：上海市浦东新区世纪大道 1568 号中建大厦 32 楼，邮政编码：200122
Copyright © 2018 德州仪器半导体技术（上海）有限公司

重要声明和免责声明

TI 均以“原样”提供技术性 & 可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证其中不含任何瑕疵，且不做任何明示或暗示的担保，包括但不限于对适销性、适合某特定用途或不侵犯任何第三方知识产权的暗示担保。

所述资源可供专业开发人员应用 TI 产品进行设计使用。您将对以下行为独自承担全部责任：(1) 针对您的应用选择合适的 TI 产品；(2) 设计、验证并测试您的应用；(3) 确保您的应用满足相应标准以及任何其他安全、安保或其他要求。所述资源如有变更，恕不另行通知。TI 对您使用所述资源的授权仅限于开发资源所涉及 TI 产品的相关应用。除此之外不得复制或展示所述资源，也不提供其它 TI 或任何第三方的知识产权授权许可。如因使用所述资源而产生任何索赔、赔偿、成本、损失及债务等，TI 对此概不负责，并且您须赔偿由此对 TI 及其代表造成的损害。

TI 所提供产品均受 TI 的销售条款 (<http://www.ti.com.cn/zh-cn/legal/termsofsale.html>) 以及 [ti.com.cn](http://www.ti.com.cn) 上或随附 TI 产品提供的其他可适用条款的约束。TI 提供所述资源并不扩展或以其他方式更改 TI 针对 TI 产品所发布的可适用的担保范围或担保免责声明。

邮寄地址：上海市浦东新区世纪大道 1568 号中建大厦 32 楼，邮政编码：200122

Copyright © 2020 德州仪器半导体技术（上海）有限公司

重要声明和免责声明

TI 均以“原样”提供技术性及其可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证其中不含任何瑕疵，且不做任何明示或暗示的担保，包括但不限于对适销性、适合某特定用途或不侵犯任何第三方知识产权的暗示担保。

所述资源可供专业开发人员应用TI 产品进行设计使用。您将对以下行为独自承担全部责任：(1) 针对您的应用选择合适的TI 产品；(2) 设计、验证并测试您的应用；(3) 确保您的应用满足相应标准以及任何其他安全、安保或其他要求。所述资源如有变更，恕不另行通知。TI 对您使用所述资源的授权仅限于开发资源所涉及TI 产品的相关应用。除此之外不得复制或展示所述资源，也不提供其它TI 或任何第三方的知识产权授权许可。如因使用所述资源而产生任何索赔、赔偿、成本、损失及债务等，TI 对此概不负责，并且您须赔偿由此对TI 及其代表造成的损害。

TI 所提供产品均受TI 的销售条款 (<http://www.ti.com.cn/zh-cn/legal/termsofsale.html>) 以及ti.com.cn上或随附TI产品提供的其他可适用条款的约束。TI提供所述资源并不扩展或以其他方式更改TI 针对TI 产品所发布的可适用的担保范围或担保免责声明。

邮寄地址：上海市浦东新区世纪大道 1568 号中建大厦 32 楼，邮政编码：200122

Copyright © 2020 德州仪器半导体技术（上海）有限公司