

TMS320F28xx和TMS320F28xxx DSCs 的硬件设计指南

Pradeep Shinde

摘要

TMS320F28xx 和 F28xxx 数字信号控制器 (DSCs) 包括了多种复杂的外部设备, 这些外部设备, 都是在相当高的频率下使用, 这些高频外设通常要和模数转换设备、低电压模拟信号设备进行连接。本应用指南是按照系统级的硬件设计来组织安排, 包含了一些电路板布局设计的方案。因为在项目的系统调试阶段, 发现硬件错误和进行调试是非常耗时, 并且比较困难, 所以利用这些通用的原型方案, 可以避免一些电路硬件方面的设计错误, 这样可以节省开发时间。在设计阶段有一些难点, 主要和下面一些方面有关: 时钟的产生、JTAG接口、电源供电、外围设备的接口等, 特别要注意模拟输入与模数转换设备的连接、一般的输入输出连接、测试和调试、电磁的兼容性和冲突性问题等, 在本指导书中, 都涉及到了这些问题, 并且在在本指导书的每一部分中, 都涉及到一些信号电路设计技巧和布线技巧。

目录

1 简介	2
2 典型的系统和存在的问题	2
3 不同硬件模块的设计	4
4 原理图和布线设计	23
5 有关电磁干扰和电磁兼容以及静电释故事项	27
6 总结	29
7 参考文献	30

图表

1 典型的TMS320F28xx/28xxx 系统	3
2 选择输入时钟的方式	4
3 典型的晶振电路	5
4 F280x/F28xxx芯片和外部振荡的连接	6
5 XRS与看门狗的连接	7
6 JTAG口和目标板扫描线控制器的连接	8
7 JTAG引脚的连接 (对于单一的基于F28x系统)	9
8 仿真器多处理芯片系统连接	10
9 仿真器级联连接	10
10 模数转换引脚和TMS320F28xxx连接	12
11 模拟输入阻抗 (F28xxx)	13
12 典型模数转换转换输入缓冲和驱动电路	13
13 F281x 外围模数转换参考原理图	15
14 典型扫描接口连接原理图	17
15 典型RS-232 传送原理图	17
16 数字和模拟分开供电	19
17 推荐的晶体振荡布线	24
18 电路分隔的建议方法	25
19 数字地、模拟地和共享区域设计	26
20 在直角处的正确和错误的弯曲走线方法	27

表格

1	14针JTAG 标头信号引脚描述	8
2	TMS320F281x设备引导模式选择	21
3	TMS320F280x/F280xx 设备引导模式选择	22
4	TMS320F2823x and TMS320F2833x 设备引导模式选择	22

1 简介

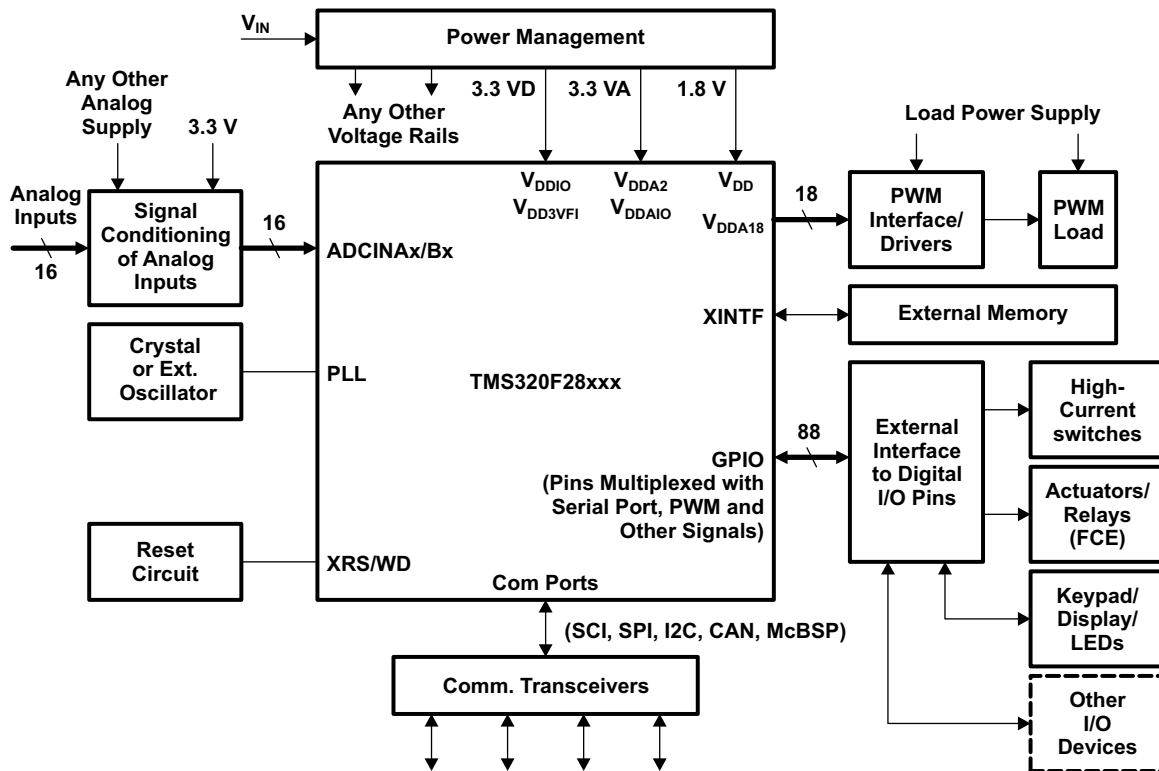
当前的数字信号处理芯片 (DSP) 具有高性能的CPU (时钟性能超过100MHz) 和高速先进外围设备, 通过CMOS处理技术, DSP芯片的功耗越来越低。这些巨大的进步增加了DSP电路板设计的复杂性, 并且同简单的数字电路设计相比较, 面临更多相似的问题, 比如:PCB板上的走线问题、悬空的一些引脚消耗不必要的电压、不同的处理内核和输入输出电压需要电源管理技术等。

TMS320F28xx 和 TMS320F28xxx 是 C2000™ DSP 系列的成员, 主要用来嵌入式控制应用。目前芯片的CPU频率在150MHz之下, 将来的芯片可能会超过这个极限, 这些芯片CPU频率将要在射频频率范围之内, 这些都需要一个可扩展的调试设计。设计者如何访问BGA封装的芯片引脚? 系统设计者为了帮助调试电路板上的单独块, 需要做一些什么工作? 并且甚至在电路板设计好之后, 需要一个系统的方法去系统调试。本应用指导书从时钟电路、JTAG、标准外设接口、电源供电和相关需要、散热、调试、排线和电磁干扰开始讨论, 精选了一部分作为应用, 进行了讨论。许多TI的客户提出的许多问题, 给本指导书打下了很好的基础。

注释: 目前型号的芯片细节数据手册比本指导书上的信息新。

2 典型的系统和存在的问题

一个典型的基于C2000芯片控制或者是数据获取系统如图1所示, 通常是交流电来供电, 然而, 也可以采用电池供电。具有代表性的是数字信号控制器被周围的电源管理电路、时钟产生/复位、信号条件电路 (对于利用选择型的模拟输入)、利用宽的脉冲调制器进行控制输出的驱动电路、用户界面、串口收发器、外部存储器、或者其它并行接口访问外部或者是通过I2C总线电路控制串口Flash和其它的支持电路包围着。



- A 外部接口尽在 F2812 and F2833x 芯片上可以得到
- B 外部接口上的最大数字是因芯片的不同而定.

图1. 典型的TMS320F28xx/F28xxx系统

TMS320F28xx/F28xxx 芯片包括了许多便携的外围设备，虽然这些外设存储增加了部分外设接口，并且很容易满足不同应用系统级的需要，但是，对于以操作所有外设为目的的硬件设计者，却带来了挑战，同时也给数字信号控制器想以最大可信度得到最好的性能带来了挑战，所以，要想设计一块满足要求的电路板是很不容易。随着CPU的频率上升到150MHz，有许多内部功能时钟需要在不同频率下工作。如果在原理图和布线设计阶段不采取一些措施的话，任何超过10MHz的信号都可能产生信号干扰问题。

同时，由于在电路板上存在低电压的模拟信号，所以电磁的干扰和兼容，以及电磁噪声，在开始设计电路板时都要考虑到。再有，整体设计必须有利于友好调试功能。

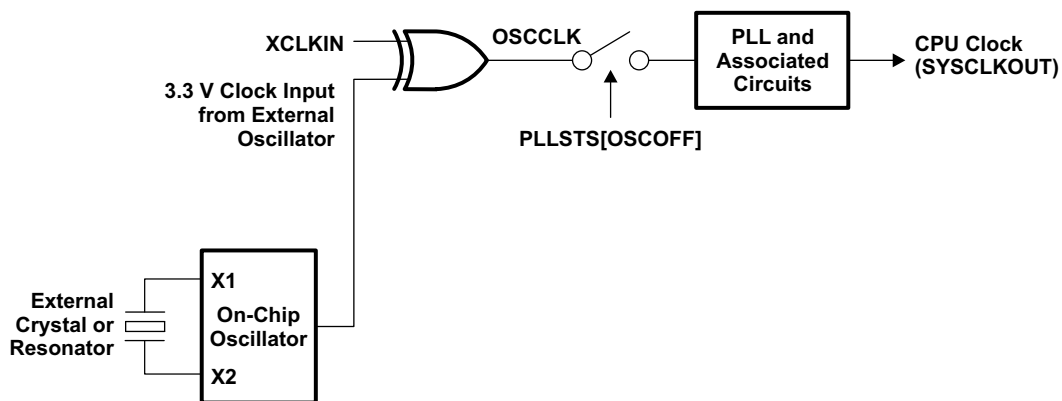
注释： 本指导书只考虑到了在当前出版物上比较常见的TMS320F281x, F280x, F280xx 和 F2833x 系列，将来的指导书将要包括新的型号的芯片

3 不同硬件模块的设计

下面的部分是关于整体设计中各个模块的设计

3.1 时钟电路

F28x系列的芯片提供了两种不同的产生时钟方案：利用电路板上的内部晶体振荡器或者利用外部时钟。基本外部输入的时钟频率是在20MHz-35MHz范围内。芯片上的时钟锁环既(PLL)可以来倍频输入的时钟频率，连接到CLKIN引脚上的外部时钟可以和CPU工作的最大频率是一样的。CPU工作频率的范围很大，将来的所有外设的时钟信号都是从CPU时钟信号得来。一般来说，对于时钟信号而言，发生概率最大的频率被选择为获取最大的运行速度，然而，电源的消耗是和CPU的时钟频率成线性关系，对于相关电源耗能的进一步信息，可以参考以下芯片中的电气规格手册部分：*TMS320F2810*, *TMS320F2811*, *TMS320F2812*, *TMS320C2810*, *TMS320C2811*, *TMS320C2812*, 数字信号处理数据手册(*SPRS174*), *MS320F2809*, *TMS320F2808*, *TMS320F2806*, *TMS320F2802*, *TMS320F2801*, *TMS320C2802*, *TMS320C2801*, 和 *TMS320F2801x DSPs* 数据手册(*SPRS230*), *TMS320F28044* 数字信号处理器(*SPRS357*), 和 *TMS320F28335*, *TMS320F28334*, *TMS320F28332* 数字信号控制器 (*DSCs*)数据手册 (*SPRS439*)。



A F281x 部分芯片具有相同的 X1 和XCLKIN 信号引脚

图2. 选择性的时钟电路

3.1.1 内部晶振和外部晶振

时钟产生电路首先要考虑的是利用内部的晶振，还是外部时钟源或其它系统中的其它设备，一个基本的选择标准是成本问题，一个晶振和内部振荡需要的一些器件通常要比外部振荡器便宜，因此，利用晶振和内部的振荡电路是最好的选择，除非需要系统的其它设备来提供同样的时钟。因为不推荐使用利用外加的器件和振荡电路连接在一起的方法，所以唯一的选择是利用F28xx时钟输出或利用宽脉冲调制时钟，连接到系统中其它设备时钟发生器，然而，DSP芯片不是经常在晶体的频率下工作，所以如果系统中的其它设备需要同样的时钟，利用外部振荡器是比较简单的，通常也是大家喜欢采用一种方法。

3.1.1.1 内部晶振和外部晶振

F28xx/F28xxx芯片的内部振荡电路能够把晶振和X1、X2引脚直接相连，X1引脚通常是数字参考电压(V_{DD})，X2引脚是内部振荡的输出，晶振直接和X1、X2引脚直接相连，如果引脚X2不用，必须悬空，F281x芯片有相同的引脚X1和XCLKIN。

图3显示了利用晶振来连接的外部电路，上拉电容的大小根据等式而定。
$$C(\text{Load}) = \frac{C1 \times C2}{C1 + C2}$$

它和两个外部电容有关。外部时钟的模式控制着是否使用内部的晶振。当使用内部的振荡器时，选择让内部的晶振可用的时钟模式。

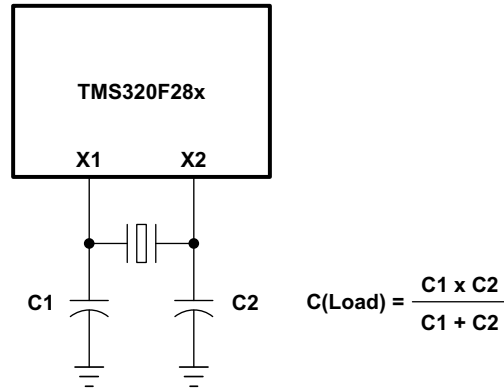


图3. 典型的晶振电路

有效的负载电容， C_{LOAD} ，在振荡电路中是C1和C2并联的等效电容，正确的有效负载电容对于正确的运行频率是非常重要的，对于不同的负载电容的值，都有不同的晶振与其对应，但是，内部的数字控制器振荡器对于太高或太低的负载电容是没法工作的，可以从晶振的厂商的数据手册得到更多的信息。并联谐振模式需要的负载电容大概是12pF，等效电阻是30–60Ω。由于PCB板布局和数字控制器焊锡的兼容性问题，有效的C1和C2的值一般不大于5 pf，布局电路板也是非常重要的方面。如果想要得到准确的频率控制器，那么准确的离散电容值，要根据利用频率计数器测量的电容和频率的准确关系来定。

注释： 确实需要振荡器和数字控制芯片的连接参数关系。晶振或共振器的提供厂商都有专门的设备和知识来调整振荡回路，并且会给用户id提供正确搭建整个电路工作范围的相关器件值。

3.1.1.2 利用外部振荡器

为了选择合适的外部振荡器，需要考虑频率、稳定性、时效性、上升和下降时间、占空比、信号电平等问题，设计者必须考虑到时钟偏差的问题。必须注意事项目是只有F28xxx 芯片能接收 V_{DD} (1.8 V/1.9 V) 或者 3.3 V 的外部时钟的电压，F281x时钟信号应该在0和电压值之间变换。

不同硬件模块的设计

F280x 和 F28xxx 连接外部振荡器的输出如图4所示，X1或XCLKIN 引脚必须连接地，如果它们都被悬空的话，那么CLKOUT引脚的频率就会不正确，数据控制器也不能正常工作。

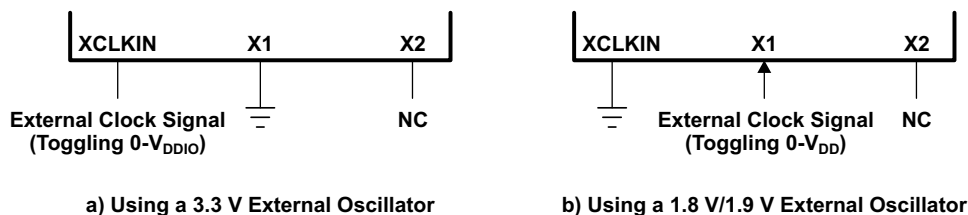


图4. F280x/F28xxx连接外部振荡器

F281x 芯片设备选择外部时钟振荡器的电压时，电压范围在0 - V_{DD} (0 - 1.8 V/1.9V)之间

注释： 如果在F281x 系统拟采用了3.3V外部振荡器，用户需要一个和TI公司的SN74LVC1G14 - SN74LVC1G14 单个触发器反相收据手册 (SCES218)相匹配的电源转换芯片，把电源从3.3V转换为1.8V/1.9V。

3.1.2 在保护模式下输入时钟的丢失

如果有输入时钟OSCCLK，或者没有输入或停止输入时钟，锁相环路会引起保护模式时钟。保护模式时钟在频率为1 MHz - 5 MHz 下继续计数CPU和外设。保护模式不是从上电一开始就工作，而是从有时钟输入开始工作，在旁路了锁相环路的模式中，如果没有输入时钟时，保护模式自动建立了锁相环路和CPU之间的通路。看门狗计数器随着输入时钟的减弱而停止计数，在保护模式下，看门狗计数器不发生变化。这些可以被用来检测输入时钟是否失败，并且在必要的时候关掉系统程序。

注释： 正确的使用CPU操作频率是绝对关键的，这就需要数字信号控制器具有复位的功能。例如，一个R-C 电路用来触发数字信号控制器的XRS引脚，其中电容充电，一个I/O引脚来释放电容的电量，在基本的周期内不让电容充电，这样的电路可以用来检测Flash存储是否失败，以及 V_{DD3VFL} 过高。

3.1.1.3 XCLKOUT引脚

从SYSCLKOUT输出的时钟信号可以从XCLKOUT引脚得到，来作为通用的时钟，可以作为外部等待状态产生的时钟源，也可以作为CPU时钟频率和锁相环路是否工作的测试点。在复位状态下，引脚XCLKOUT = SYSCLKOUT/4；但是，也可以被设置成为1/2 of SYSCLKOUT。

当复位键有效时，引脚XCLKOUT信号也是有效的，因为复位键在低电平时，引脚XCLKOUT应该是引脚SYSCLKOUT/4，只有这样，才能在调试阶段通过监控这个信号来判断芯片是否正常工作。在XCLKOUT引脚上，没有内部的上拉和下拉电阻，驱动电流是8 mA。如果没有使用引脚XCLKOUT，可以通过设置状态寄存器XINTCNF2的CLKOFF位为1。这时CMOS的输出引脚既是在不用的情况下也必须连接地。

3.2 复位和看门狗

$\overline{\text{XRS}}$ 引脚是方便于芯片和看门狗复位的信号引脚。一个热脉冲宽度的复位是8倍的振荡时钟周期。然而，在复位建上，电源必须有足够长的时间来让电源上升到1.5 V (为了确保Flash能顺利启动)，并且振荡器的开始周期是10 mS。可以一致保持到100ms，这样做是为了处理其它相关的延时。

在电源的下降沿， $\overline{\text{XRS}}$ 引脚必须至少提前在电源到达1.5V之前的8 μs 时降低。

不管在8-bit看门狗是否计数到它的最大值，看门狗都会产生512个振荡周期的输出脉冲。注意 $\overline{\text{WDRST}}$ 信号引脚的输出的复位信号，将要覆盖 $\overline{\text{XRS}}$ 引脚的信号。这个引脚的输出缓冲是一个开放的缓冲池，需要一个100 μA 上拉电流，这个驱动设备的开放缓冲池是推荐采用的方式。

图5展示了看门狗的模块图

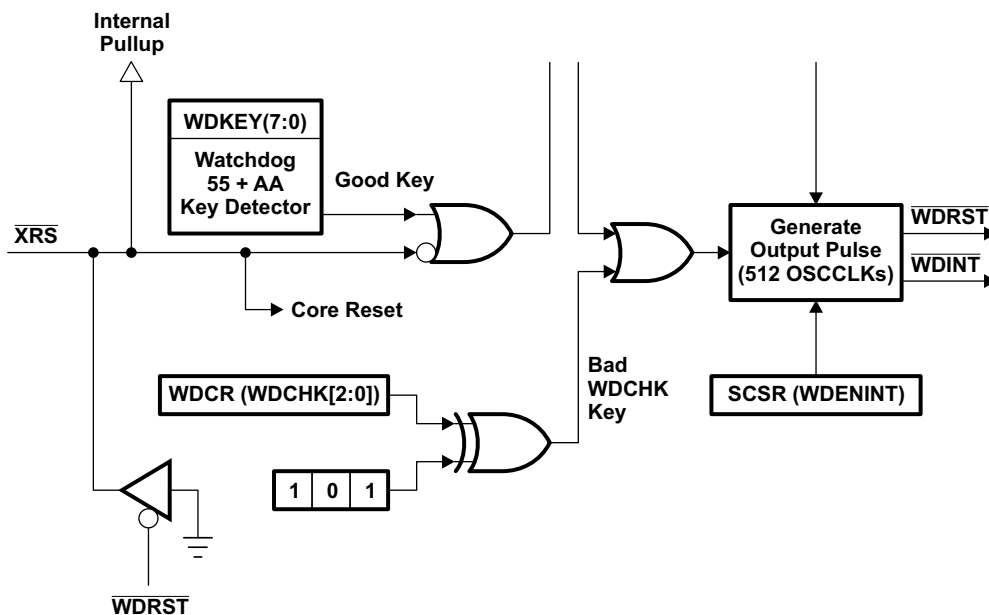


图5. XRS 引脚和看门狗模块的连接

对于 $\overline{\text{XRS}}$ 引脚，简单的R-C滤波是经常采用的电路，然而，要采用静电释放的方式保护二极管，像来自于加利福尼亚微电子芯片的CM1215是最好的方案，可以参考<http://www.calmicro.com/products/dds.php?product=cm1215>得到更多的信息。

3.3

调试接口/JTAG 和 EMU 信号

对于目标板级的调试接口，所有的F28xx/F28xxx 芯片都采用5个1149.1-1990IEEE标准协议和IEEE标准的测试接口和边界扫描结构的JTAG信号接口，以及T1两个扩展接口(EMU0和EMU1)。

不同硬件模块的设计

JTAG接口的引脚定义如图6所示：

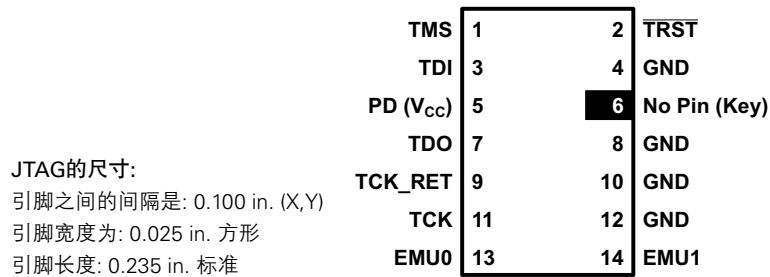


图6. JTAG与目标电路板扫描控制器连接的接口定义

如图6所示，连接头需要的信号不止5个JTAG信号和两个TI扩展口，还需要测试时钟返回信号(TCK_RET)、电源信号 (V_{CC})以及地信号(GND). TCK_RET是扫描控制器测试的时钟输出和目标系统的时钟输入。如果在许多目标系统中，TCK没有被用到，那么系统板就不能为自己供给测试时钟，这种情况下目标系统利用TCK_RET。TCK_RET引脚是和TCK连接作为测试时钟来使用。

TDO、EMU0和EMU1引脚的驱动电流是8 mA。

JTAG连接器在数字信号控制器上应该在6英寸或者是更少的2英寸，如果这种情况不允许的话，那么应该增加信号缓冲器。

引脚的描述在表1中。

表1. 14 引脚JTAG标头信号的引脚描述

信号	描述	仿真器状态	目标状态
EMU0	仿真管脚0	I	I/O
EMU1	仿真管脚1	I	I/O
GND	地		
PD (V _{CC})	现场探测。此信号表明仿真使能已经连接并且目标已经上电。在目标系统中PD应该与V _{CC} 连接。	I	O
TCK	测试时钟是来自仿真使能端的时钟源，此信号能驱动系统测试时钟。	O	I
TCK_RET	测试时钟返回 测试时钟输入仿真器，此信号可以有缓冲或无缓冲的TCK类型	I	O
TDIT	测试数据输入	O	I
TDO	测试数据输出	I	O
TMS	测试模式选择	O	I
TRST	测试重启	O	O

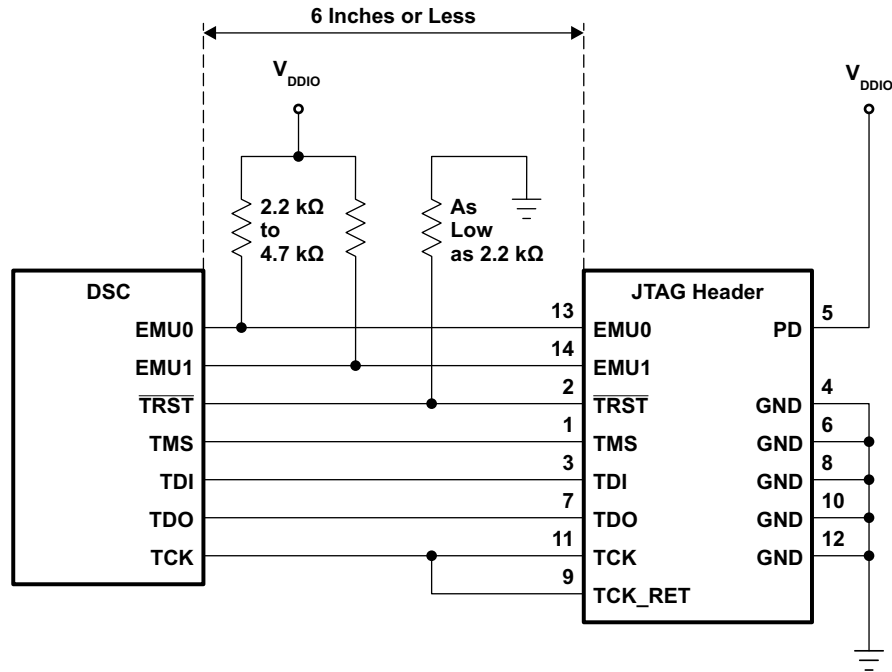


图7. JTAG引脚的连接（对基于F28x单芯片系统）

3.3.1 在板级的其它器件JTAG接口

如果用户的电路板上有许多芯片需要JTAG接口，它们可以共用一个JTAG接口。

当连接的JTAG接口是同一个端口时，用于仿真目的的级联扫描不同于边界扫描，通过串口扫描得到的许多信息是内部处理器。仿真器控制采用哪一种级联扫描和每一次级联扫描中得到的信息，通常我们可以参考扫描管理器，通常假设在每一次级联扫描过程中，控制的所有任务信息都可以被扫描出来，并且形成了多种调试窗口的界面，必须要记住一条基本的规则：当JTAG口和多个端口连接时，所有的数据必须可以连续地通过芯片被扫描到。

不同硬件模块的设计

图8显示了一种连接方法。

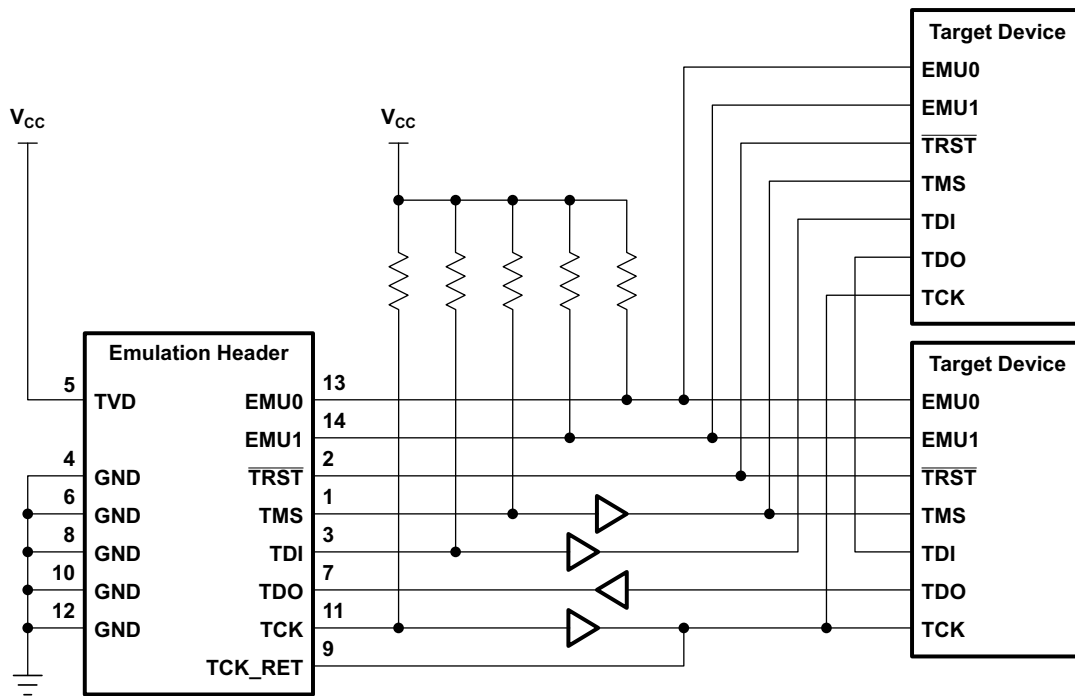
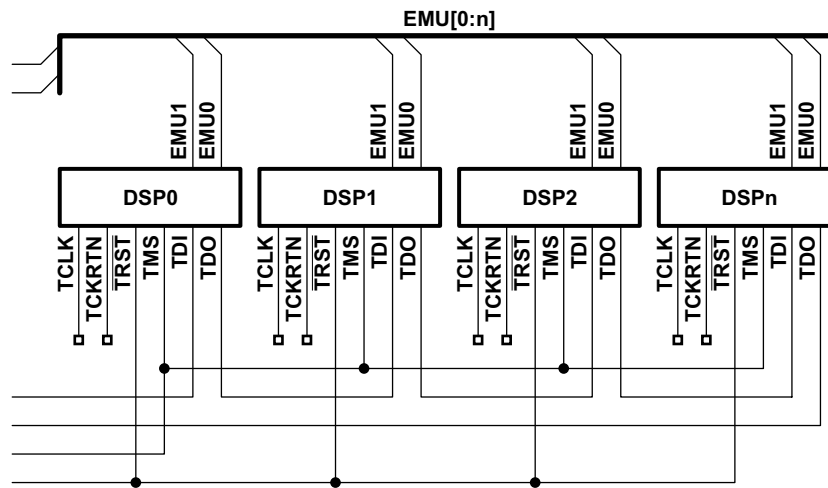


图8. 多处理器的仿真器的连接

图9显示的是另一种采用级联的方式连接的接口配置。



A 没有绘制出目标的时钟和时钟的返回值的连接

图9. 仿真器的级联连接

当调试具有多个TI芯片的系统时，需要具有同步调试多处理器功能的并行调试管理器，如果用户采用的是具有CC_Setup的多处理器系统匹配时，在打开CC_App时，并行调试管理功能自动加载进来了。其它的仿真特性可以参考TI有关DSP芯片的仿真原理(SPRA439) TMS320C28x DSP CPU仿真特征、指令集参考指南(SPRU430)、在TMS320F/C24x DSP Controllers CPU利用的XDS510仿真部分和指令集参考指南(SPRU160)。

3.3.2 JTAG和EMU引脚需要注意的重要事项

在这一部分，将讨论难点问题。在每一个C2000平台的数据手册的信号描述部分，都介绍了引脚终端需要的一些器件，不管用户是否计划采用JTAG接口，都必须确定这些信号引脚在运行时必须不相互干扰。

首先要注意的是在JTAG接口中，测试复位引脚的 $\overline{\text{TRST}}$ 引脚功能。

注释： 当驱动是高电平时， $\overline{\text{TRST}}$ 引脚控制着仿真器的扫描操作， $\overline{\text{TRST}}$ 引脚有一个内部的下拉电阻并且从不会被拉高，这个下拉电阻不是很强，不会成为扫描系统的负载。在噪声环境下，这个引脚能采集到很强的噪声信号，在测试模式中输入到芯片中，所以强烈推荐在外部引脚上添加一个下拉电阻，电阻的阻值应该根据调试器的驱动能力的大小而定，一般2.2k Ω 电阻可以起到适当的保护作用。

许多设计具有电噪声，例如驱动小的大负载电路，可能产生电压上的跳变，会产生噪声波，I/O和内核电源就会产生一个波纹电压噪声，否则电路板的布线就不会有噪声。任何通过 $\overline{\text{TRST}}$ 引脚采集得到的波峰都会让芯片处于测试模式，当数字信号控制器在运行代码时，数字信号控制器的突然中止就可能产生波峰，为了避免这种情况， $\overline{\text{TRST}}$ 端子引脚必须按照上面的提示方法来连接。EMU0和EMU1端子引脚和 $\overline{\text{TRST}}$ 引脚是同样重要，数据手册推荐是把这些引脚利用一个阻值在2.2k到4.7k Ω s电阻上拉到高位，选择的阻值不能载入调试焊点，如果在高噪声的情况下，连接 $\overline{\text{TRST}}$ 引脚的下拉电阻阻值更应该下调，并且在JTAG的关键信号引脚 $\overline{\text{TRST}}$ 、EMU0和EMU1上，添加旁路0.01 mF电容。

3.4 中断、通用的输入输出和电路板上的外设

这一部分主要讨论连接通用输入输出/中断引脚和外设时要采取的预防措施。

3.4.1 通用的输入输出引脚

通用的输入输出引脚可以采用对两个或多个信号复用，每一个通用的输入输出引脚可以用来传输数字的输入输出或外设输入输出，为了方便布线或如果需要利用引脚进行复用选择，两个不同的外设信号可以在两组不同的引脚集来复用传输。在GPIO引脚上的输出缓冲池的驱动电流是4 mA，在F281x芯片上，通用输入输出引脚的最大的频率是20 MHz，而对F280x/F28xxx芯片，通用输入输出引脚的最大的频率是25 MHz。

需要注意的是，在复位引脚上，GPIO引脚定义为输入（默认条件）。常见的问题是：没有使用的GPIO引脚该怎么办？所有的F28x芯片是由周围的CMOS技术建立起来的。因此，作为CMOS输入（高阻抗）或输出都可以适用。可以选择把它们配置为输出、或不连接，或把它们作为一个合适的端口引脚。对 V_{CC} 或GND进行连接上拉或下拉电阻（1k Ω 至10k Ω ），使它们处在固定的状态。任何允许悬空的投入在过多供电电流被拉低的线性模型中偏压输入缓冲区，在大多数情况下是不允许的。理论上，非临界的输入端子被定义为输出，而悬空是为了省电，然而，通常情况下，让端子在默认的输入状态下和让它们保持在悬空状态下。当想不适用输入端子，有许多方法可以处理这种情况。如果多个输入端子需要悬空不使用，可以使用一个足够小的单一电阻作为上拉电阻，可以假设没有任何输入或低驱动。需要注意的是，如果太多的输入端被一个微小阻值的电阻上拉为高电压，那么固定的逻辑电平就不存在了，如果是这种情况，那么芯片就被认为一个或多个端子引脚处于逻辑低电平状态，这种情况在许多系统中，引起了严重的问题。通常被拉高，但是有时候为了系统测试或者其它原因必须拉低的任何输入的端口，应该利用它自己的电阻来拉高（除非用户想驱动所有的这些输入端口为低电平）。

不同硬件模块的设计

把需要设置为逻辑零，除非由于测试或者其它原因需要强制为高的输入端连接地，但是有时候如果输入端是低电平，但是有时候需要强制为高电平的端口，需要利用一个强的下拉电阻。如果用户确定一个通用的输入输出引脚从来不被使用，一个好的连接方法是把这个引脚连接地。需要注意的是有一些引脚具有内置的通过软件的上拉和下拉控制，并且在复位之后没有初始化为预想的状态，如果有必要的话，寄存器的位也应该通过软件正确初始化。

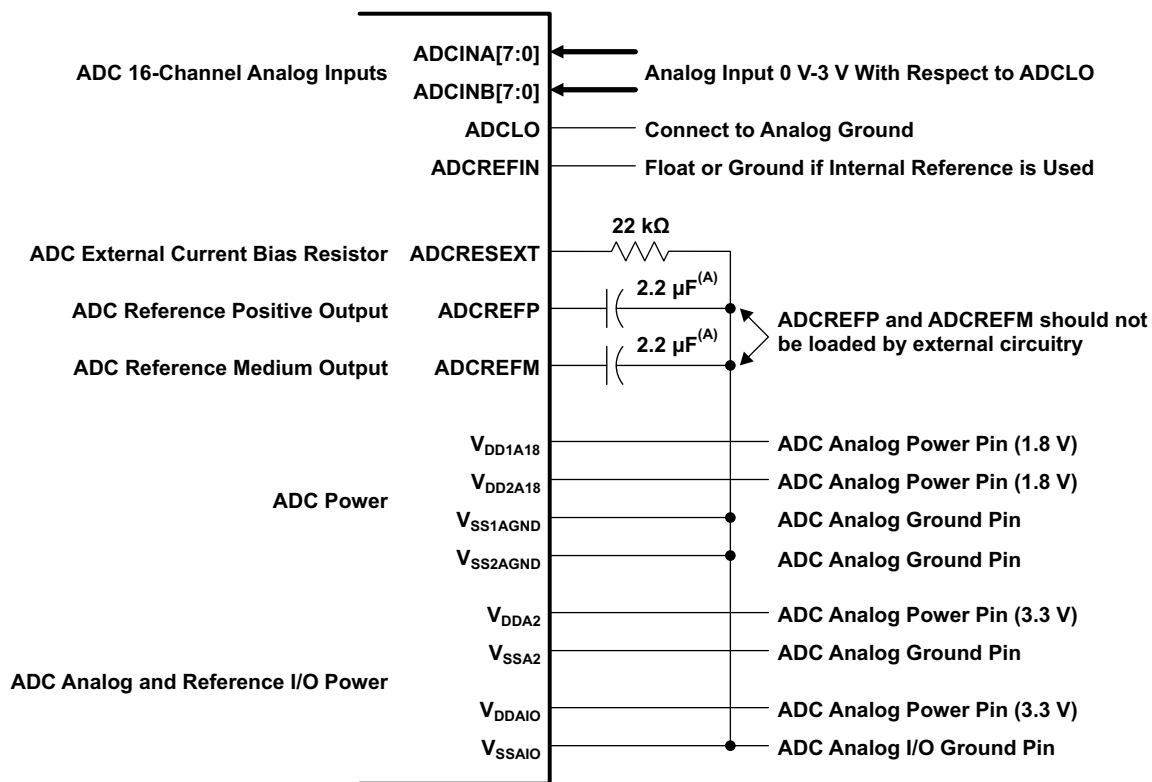
3.4.1.1 高值负载驱动

如果用户需要在通用的输入输出引脚上，驱动超过它们的 $\pm 4\text{mA}$ 范围的负载，就需要适当的缓冲器设备。例如负载是直流继电器，发光二极管等，需要考虑下面的TI设备：

- $\pm 24\text{mA}$ 输出驱动: SN54AC241, SN74AC241
SN54AC241, SN74AC241 八进制缓冲/驱动具有3态的输出数据手册(SCAS513)
- 高电压高电流: ULN2xxx transistor arrays (50 V, 500 mA typical)
ULN2001A, ULN2002A, ULN2003A, ULN2004A, ULQ2003A, ULQ2004A, 高电压高电流复合晶体管阵列数据手册(SLRS027)

3.4.2 模数转换器(ADC)

模数转换器，为了偏置内部带隙参考和过滤参考电压信号噪音，需要很少的外部器件。图10显示了这部分的原理图和它们的连接。



- A TAIYO YUDEN LMK212BJ226MG-T 或类似的芯片
B 在所有的电源引脚上的外部去耦电容是比较好的连接
C 模拟输入引脚必须需要连接不降低模数转换器性能的驱动放大器。

图10. TMS320F28xxx模数转换器的引脚连接

确定这些器件值是正确的，并且它们被放在接近各自引脚附近的位置。

3.4.2.1 驱动模数转换器输入引脚

模数转换器模块的前端电路是两个8通道的多路复用器，下面是它的一个例子和它的电路，需要注意的是，每一个模拟输入信号端口，可以看作是一个模数转换器输入引脚的负载，如同图11所示的那样， C_h 是电容， R_{on} 是多路复用转换电路的导通电阻， C_p 是和模数转换器输入引脚相连的寄生电容。

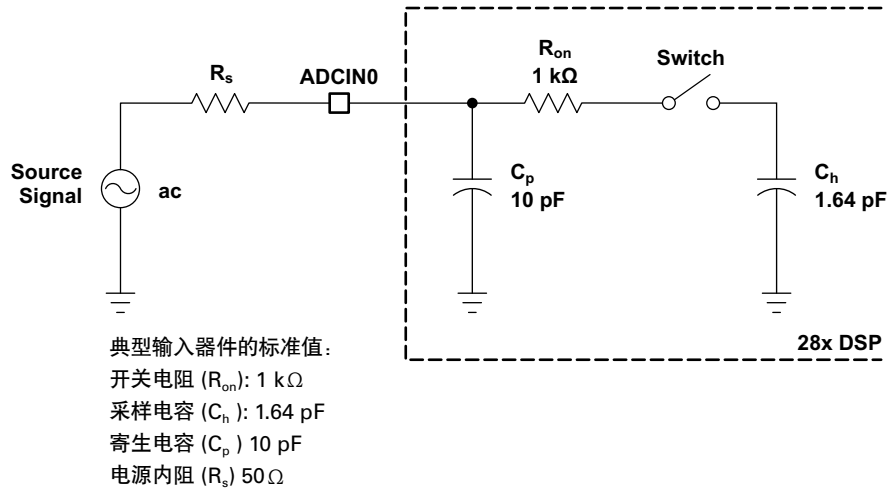


图11. F28xxx模拟输入阻抗模型

为了输入模拟信号，比较好的选择是采用一个运算放大器作为驱动电路和缓冲器。运算放大器独立于模数转换器，可以作为一个低阻抗源来调节采样电容，并且可以作为一个单一增益缓冲器或电平平移二极管，它可以提供低/稳定的输出阻抗，并且可以保护模数转换器的输入。图12显示了对直流、低频信号，通常采用的模数转换器的驱动电路。

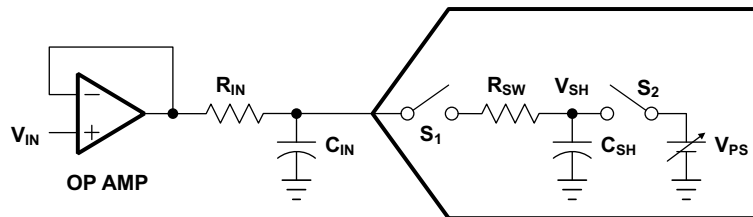


图12. 对模数转换器典型的缓冲器/驱动电路

虽然 R_{in} 和 C_{in} 引脚形成了一个低通滤波，但是实际上，它们在由模数转换器输入电路产生的脉冲中运行速度非常快。 R_{in} 独立于模数转换器的放大器，然而，在采样期间， C_{in} 是起储存池和保持信号稳定的作用。最好的电容值是20–30 pF ($C_{in} \geq 10 * C_{SH}$)，并且阻值要适合带宽和速度的需要，通常不会超过100 Ω 。

V_{ps} 是上次采样的剩余值，理想的情况下应该为零，但是实际上，它的值接近于上次采样的值。 R_{sw} 多路调制器的导通电阻，在采样期间， S_1 是闭路- S_2 是开路。采样电容 C_{sh} (1.64 pF)在开关电阻 R_{sw} (1 K Ω)和 R_{in} 在 S_1 闭路时充电，这段期间由ACQ_PS (从模数转换时钟得来)设定控制。充电电容开始充电的电压是有下面公式决定的：

$$V_c(t) = V_{in} \times (1 - e^{-t/\tau})$$

不同硬件模块的设计

对于有 R_{SW} 和 C_{SH} 构成的电阻和电容电路来说，置位的时间是9ns，这个时间远远小于在12.5MSPS条件下的最小采样窗体40 ns时间。然而这个时间远远大于外部的电阻和电容电路所消耗的时间，同时在计算电阻和电容电路时候的时间常数时，要考虑到外在附加的贴片电容和插针电容，对ACQ_PS 是一个非常高的值，而系统需要低采样频率。

注释： 并不是所有的输入模数转换器的输入引脚电压都要在0 V– 3.0 V的范围内。模拟信号首先通过多路复用网络，任何超过0 V–3.0 V范围内的输入电压，以一种不可想象的方式偏置多路复用器，并且给其它通道给出了错误的值，为了得到正确的值，采样电容必须调整在最终值的1/2 最低有效位的范围之内。

下面给出处理低噪声/低偏差、单供应、驱动模数转换器输入的放大器电路。

- OPA4376 - OPA376, OPA2376, OPA4376 准确度, 低噪声, 低静态电流, 放大器操作数据手册(SBOS406)
- OPA4343 - OPA343, OPA2343, OPA4343 Single-Supply但供应, 微放大器系列轨到轨放大器的操作手册(SBOS090)
- TLV2474 - TLV2470, TLV2471, TLV2472, TLV2473, TLV2474, TLV2475, TLV247xA 600 μ A/CH 2.8 MHz家庭系列、 轨到轨输入/输出高驱动具有关闭功能的放大器操作手册(SLOS232)

对于有关模数转换器的外设的信息，可以参考和TMS320F28xx/28xxx 数字信号控制芯片(SPRAAP6)相连的模拟接口的设计。

3.4.2.2 内外的参考电压

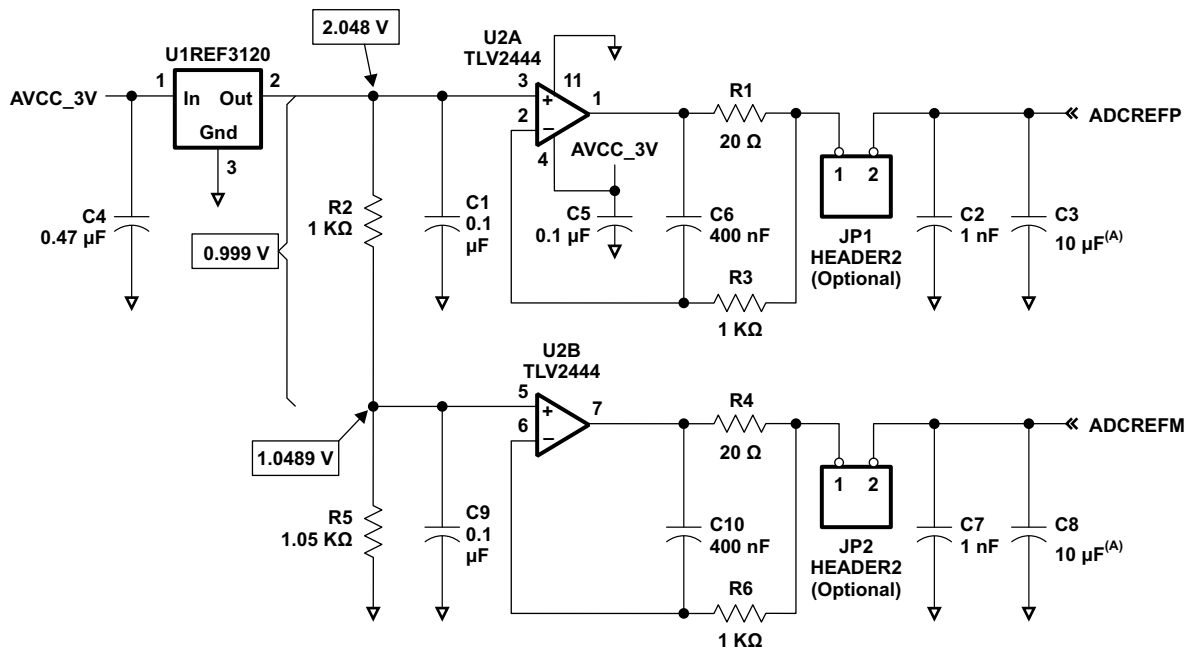
如所有的F28xx/F28xxx芯片的模数转换器都具有内部带隙参考电压源，唯一采用外部电压源的理由是温度稳定性，内部电压源的温度系数是50 PPM/°C，如果用户的最终产品是想得到一个准确的宽温度变化范围的模数转换器，那么就需要一个外部参考电压源，因为外部电压源需要低的温度系数，当要连接外部参考电压源时，一个非常重要的方面是需要低输出阻抗运算放大器缓冲器，以便于在转换期间保持信号的稳定性，在设计阶段不要把这个连接节点和其它任何输入引脚或者是负载电路连接在一起。非常重要的一点是参考输入引脚的噪声不要超过100 mV。

- 在F280x, F280xx and F2833x芯片上连接参考外部电压：这些器件的模数转换器的模块需要一个单次访问的参考电压连接在ADCREFIN和ADCLO引脚之间。基于客户应用需求，模数转换器的逻辑供电是从外部参考电压来供给的。F280x 模数转换器在ADCREFIN引脚上接受2.048 V、1.5 V、或1.024 V，同时需要通过设置模数转换器，来选择寄存器位，为了使能外部参考，必须根据外部源的电压电平，同时需要决定参考电压源的选择问题，2.048 V 电压和工厂标准的参考器件的是匹配的，而1.5 V和1.024 V是可选的。

注释： 选择三个电压中的任何一个（对外部参考而言）都不改变模拟输入电压的范围，它仍然是在0 V–3.0 V之间，而不受电压的影响。

- 在F281x芯片上连接外部参考电压：F281x家庭系列芯片模数转换器需要两个输入参考电压：ADCREFP和ADCREFM。ADCREFP – ADCREFM之间的电压应该是 1.00 ± 0.05 V。

图13显示了F281x芯片典型外部参考电压的连接原理图



A 在ADCREFP and ADCREFM引脚之间没有任何电路负载，需要为连接它们之间引脚的低等效串联电阻滤波电容设置一个合适的值

图13. F281x芯片模数转换器的外部参考原理图

推荐的TI电压参考器件有: REF3120 (10 PPM typical, 20 PPM max)和REF5020 (3 PPM max).

REF3112, REF3120, REF3125, REF3130, REF3133, REF3140 15ppm/°C Max, 100 mA, SOT23-3 系列参考电压数据手册 (SBVS046)

REF5020, REF5025, REF5030, REF5040, REF5045, REF5050低噪声, 非常低的漂移, 准确的电压参考数据手册 (SBOS410)

3.4.2.3 模数转换器的矫正

和所有的其它模数转换器一样，F28xx/F28xxx芯片的模数转换器也具有本身的增益和偏差误差，在一些应用中为了得到更准确的结果需要降低误差，例如提高有效位数。F281x 芯片的模数转换器最大的偏差为 ± 80 LSB，增益具有最大误差为 ± 200 LSB，对于芯片器件F280x/F280xx 的增益误差和偏移误差是 ± 60 LSB，最新的F2833x芯片器件提高了技术参数，偏移误差为 ± 15 LSB 而增益误差为 ± 30 LSB，此外F280x/F280xx和F2833x器件包含模数转换器的偏差寄存器(ADCOFFTRIM)，这个寄存器是用来矫正偏移偏差。对于在F2833x芯片上的模数转换器,这个寄存器经过矫正之后可以得到完整的输入电压，电压范围在0 V – 3V之间，这一系列的芯片还包括 ADC_cal()常用的程序，这些程序被厂家放在了可编程存储设备中，根目录的只读存储器自动调用ADC_cal()程序，利用特殊的矫正设备数据，初始化ADCREFSEL和ADCOFFTRIM寄存器。

进一步了解矫正处理，可以参考F2810、F2811、和 F2812 ADC矫正程序(SPRA989) (关于 F281x)、TMS320280x、TMS3202801x ADC 校准(SPRAAD8) (关于 F280xx)，这些应用报告也包含了附加的电路原理图和代码。

不同硬件模块的设计

3.4.2.4 没有用的模数转换器引脚

确定没有使用的模数转换器的输入引脚都连接模拟地，这些引脚通常被定义成输入引脚，如果留着空着没有连接模拟地，这些引脚就具有高阻抗并且这些引脚可能带来一些噪声信号，通过多路复用影响其它的输入引脚的功能。

3.4.2.5 没有用的模数转换器引脚

甚至在模数转换器没有使用时，推荐模拟电源也要保持连接。下面就总结在一个应用中，在模数转换器没有使用的情况下模数引脚应该怎么连接：

- V_{DD1A18}/V_{DD2A18} - 连接 V_{DD}
- V_{DDA2}, V_{DDAIO} - 连接 V_{DDIO}
- $V_{SS1AGND}/V_{SS2AGND}, V_{SSA2}, V_{SSAIO}$ - 连接 V_{SS}
- ADCLO - 连接 V_{SS}
- ADCREFIN - 连接 V_{SS}
- ADCREFP/ADCREFM - 连接100-nF电容再连接 V_{SS}
- ADCRESEXT - 连接 22-k Ω 电阻再连接 V_{SS}
- ADCINAn, ADCINBn - 连接 V_{SS}

当模数转换器没有使用时，为了省电，禁止模数转换器时钟

3.4.3 控制外设 - PWM, CAP, QEP 和事件管理

F281x芯片的事件管理和F280xx/F28xxx芯片的ePWM、eCAP、eQEP时钟说明了产生或者连接PWM 和为了多种控制应用的脉冲信号。正如前面提到的一样，为了满足需要的接口，需要通过GPIO复用寄存器来设置GPIO引脚，对F28x芯片，这些引脚输入输出能力是 ± 4 mA。为了驱动负载，需要增加高功率的电路来增强驱动能力，需要记住的是这些GPIO引脚在复位时，被定义成为具有上拉使能的输入引脚，除了提供PWM输出为不使能的引脚，这种功能连接情况保持很短的时间，直到端口被初始化。通常对任何外部的PU/PD寄存器，没有必要初始化，除非用户的设计原理图强制初始化。

开关电源电路和别的接口电路的设计，需要根据每次设计的目的而定，电路开关部分具有很高的功率，所以需要密切注意这些器件放置和相关电路板的布置。

3.4.4 串行通信端口(McBSP, I2C, SPI, SCI和CAN)

I2C和SPI 是电路板一级上的接口，用来和电路板上的芯片或者系统的设备连接。这些信号通常直接运行通信，一定要注意驱动能力和走线的长度，这些主要依靠与这些信号的选择频率。SCLA and I2C连接的SDAA引脚通常需要上拉电阻 ~ 5 k Ω 电阻，然而，SCI和CAN接口是连接运行在其它处理芯片上的系统，这些端口需要特殊的转换设备，需要把信号转换成需要的电信号（单端RS232或者是针对CAN的不同设备，RS422/RS485），以便于和其它协议的设备进行连接。CAN 端口上的CANRX 或 CANTX引脚在信号传输期间，不会显示有效，除非它们各自连接不同的转换器。

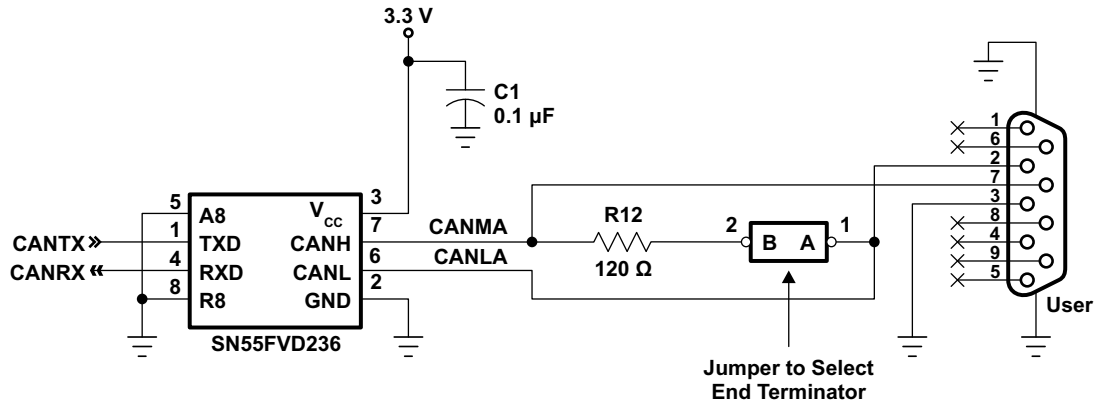


图14. 典型的CAN转换器原理图

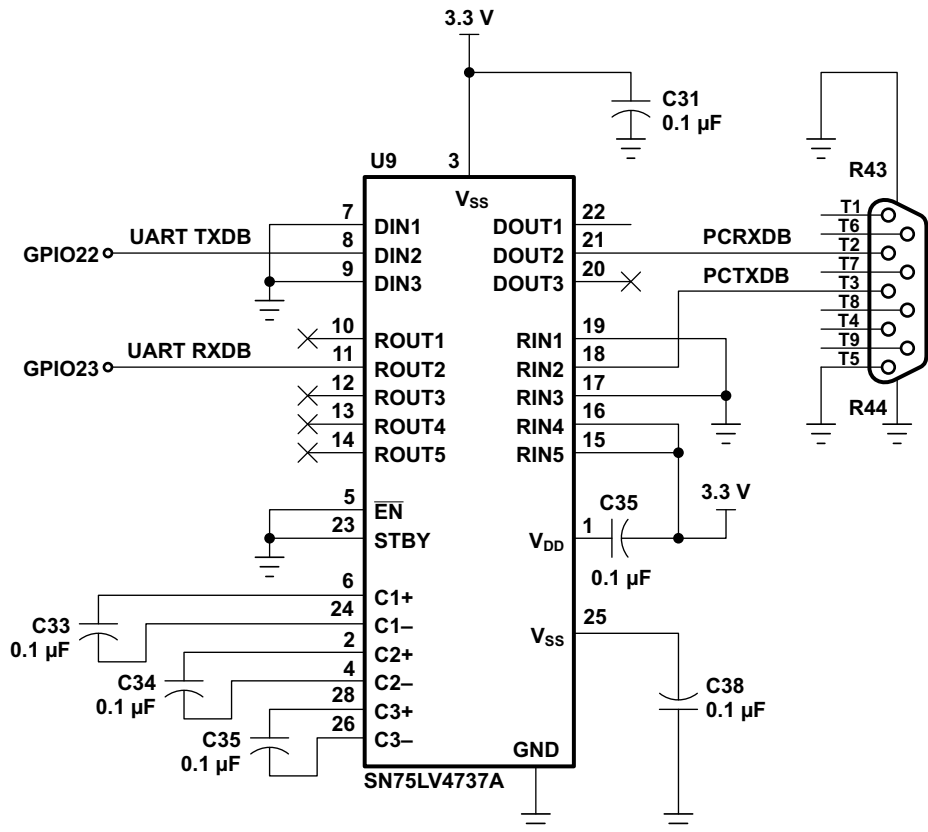


图15. 典型的RS-232转换原理图

为了选择用户设计电子器件，可以上TI公司的网站：www.ti.com → 接口。

3.4.5 外部存储器接口

为了扩展一个外部同步芯片，F2812和F2833x 芯片支持非多路的异步总线接口，这个接口主要是用来扩展系统存储，一般是RAM，这些存储器件运行速度可以快于处理芯片运行速度或接近处理芯片运行速度，也可以比处理芯片的速度慢好几倍。这些接口可以连接像SRAM、ROM或Flash等异步存储器件。当接口街上存储器时，为了了解两个直流、交流的需要时间，以及负载情况，例如是否需要缓冲器，以及按照什么样的速度来访问等，就需要查看特定器件的数据手册。可以直接连接在并行总线上其它的芯片是先进先出、数字逻辑、并行的A/D和D/A转换设备。如果并行芯片处理速度比芯片处理速度慢，那么就需要软件设置等待，或者在这中情况下，如果是非常慢的存储芯片或者是其它的并行芯片，不管硬件是否准备好，必须实现慢存储设备和快处理芯片之间无缝连接。

把这些要连接到XINTF外部接口上的芯片，放在距离处理芯片比较近的位置，以便于总线信号传输的距离不是很远，一些设计需要连接多块存储芯片到XINTF接口上。一个对F281x/F2833x芯片和存储芯片相连的情况，好的评价电容负载是做IBIS模型分析。

XINTF外部接口是高性能缓冲，支持35pf的负载，关于各个引脚的驱动能力，可以看具体芯片的数据手册。确定地址、数据和控制信号的最小负载能力，考虑快速存储芯片或软件上的长时间等待来处理控制信号。

3.5 供电电源

F28xx/F28xxx芯片有多种电源引脚，它们包括：

- CPU 核的电源(V_{DD})
- I/O 电源(V_{DDIO})
- ADC 模拟电源引脚(V_{DDA2} , V_{DDAIO})
- ADC 核电源(V_{DD1A18} , V_{DD2A18}) – 对F280x/280xx
- Flash 程序电源(V_{DD3VFL})
- 地电源引脚(V_{SS} , V_{SSIO})
- ADC 模拟地 (V_{SSA2} , V_{SSAIO})
- ADC 模拟/内核地($V_{SS1AGND}$, $V_{DD2AGND}$)

所有的电源引脚都必须连接正确，所有这些芯片具有多个给内核、I/O和ADC/模拟供电引脚，所有的这些引脚都必须连接正确的供电电压，不能让任何引脚悬空。I/O引脚的电压是3.3V，然而内核的供电电压是1.8 V或者1.9 V，更多的信息可以参考具体芯片数据操作手册的电气部分，具有可编程的Flash，对其供电的引脚必须连接3.3V上，部分在电路中闪存中使用。

3.5.1 外部存储器接口

对于模数转换芯片，必须需要没有噪声的模拟供电，任何具有噪声模拟供电都会降低转换器的性能，导致不准确或者是不稳定的转换计数，数字电路特别是CMOS电路，在开关时会产生很多电流，当开关从一个逻辑端子转向另一个逻辑端口时，和端口连接的电容就必须充电或者放电，就必须有电流来提供给它，另一方面，静态的线路支出明显小于电流的总和，因此对于复杂的数字电路，就像数字信号控制器，由高的掉落引起的电流，这种类型的电流输出导致在供电上的许多噪声。

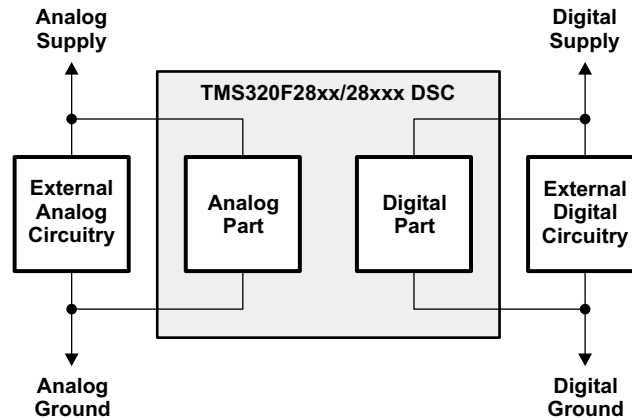


图16. 数字和模拟单独供电

如果模拟电路就像前面提到的方法一样从电源供电，那么其性能就会有明显的恶化，例如，从模数转换器得到的结果可以是周围返回的值，既是模数转换器上次保留电压值恒定不变。为了避免噪声的影响，通常采用数字供电，有必要把模数转换器模拟供电分离（如图16），这种方案对其它的模拟电路，像运算放大器、比较器等都是合适的。

3.5.2 从数字供电上产生模拟供电

在许多应用中，由模拟电路引起的电流和由数字电路引起的电流相比较是比较小的，可以由单个电压稳压器给数字电路和模拟电路供电，但是需要把模拟输入和噪声数字部分分开。从数字电路产生模拟供电电路比较简单，利用无源器件像电感来滤掉噪声，电感就像一个低通滤波，让直流成分通过，截止噪声和低频成分，利用铁氧体磁体比标准的电感要好，这种电感具有可以忽略的寄生电容，电气特性和一般的电感相似。这个器件具有直流电阻($< 0.1\Omega$)，可以把电压调到最低，一个好的建议是采用电子公司的BLM21PG芯片，可以从下面的地址下载到收据手册

http://search.murata.co.jp/Ceramy/CatalogAction.do?sHinnm=BLM21P221SG&sNHinnm=BLM21PG221SN1&sNhin_key=BLM21PG221SN1B&sLang=en&sParam=blm21

在噪声环境中，另一种可能的方案是利用分割调整器给模拟和数字电路供电，在这种情况下要特别注意地线的连接，因为连接地可能对数字转换模拟带来噪声，在开始阶段要注意调制器，因为调制器都有许多有效的补偿，为了确保从噪声中得到有效收益，可以确定有调整器的内部补偿和计划安置外部补偿，这样确定调节器不产生振荡。

3.5.3 内核稳压器

有关于正确电压值和最大电流消耗的许多信息，可以看具体芯片的数据手册。

需要注意的是，芯片F281x在1.9V时CPU的频率是150 MHz，但是电压在1.8V时CPU为135 MHz。

不同硬件模块的设计

3.5.4 加电顺序

对于所有的F280x/F28xxx 芯片，为了确定多种模态的正确复位，在多种电源引脚的加电/关机序列上连接芯片没有连接一些芯片，然而，如果在I/O引脚的电平移动的输出缓冲中的3.3 V晶体在1.8/1.9 V 晶体管之前加电，那么就有可能使输出缓冲有效，在上电期间，就有可能产生一个假信号，为了避免这种情况的发生，对 V_{DD} 引脚的加电要先于或者同时对 V_{DDIO} 引脚加电，为了确保在 V_{DD} 引脚到达0.7 V之前， V_{DDIO} 引脚已经到达0.7 V。

注释： 如果用户计划给处理内核的供电引脚 V_{DD} 加3.3 V电压，就必须确定这3.3 V还没有加给处理芯片，这和上面描述的是一样的。用户必须使用场效应晶体管开关来实现。

另外，电压小于二极管压降的芯片输入引脚都应该先上电，没有电压引脚的芯片会在无意中产生一个内部p-n节，从而产生一个不可预料的结果。

对于F281x芯片而言，如果1.8 V (or 1.9 V)引脚落后于3.3 V 引脚上电，GPIO引脚的状态就不定直到1.8V引脚到达1V。而C281x芯片不需要加电顺序，下面简单描述加电的顺序：

先让所有的3.3 V 电源引脚上电(V_{DDIO} , V_{DD3VFL} , $V_{DDA1}/V_{DDA2}/V_{DDAIO}/AVDDREFBG$)，然后 调到1.8 V (or 1.9 V) (V_{DD}/V_{DD1})引脚上电，1.8 V或1.9 V 在 V_{DDIO} 到达2.5 V之后才能到达0.3 V，这也确保复位信号从I/O引脚传到I/O缓冲中，主要是为了给在设备中的所有的模式提供复位电源。

F281x 芯片也需要按照下面的关电顺序来进行：

在电源关闭期间，芯片的复位在 V_{DD} 到达1.5 V之前应该被设置为低电平（最小时间为8 μ s），这样有助于片上的Flash逻辑复位优先于 V_{DDIO}/V_{DD} 电压的下降，最好是采用芯片复位控制芯片或者是电压管理芯片来实现这个功能。低信号调整器对上电顺序非常方便，在加上外部附加芯片器件，就能够更好满足地加电顺序。

对于F2812 eZdsp™原理图和最新可以参考网址www.spectrumdigital.com。

3.5.5 总电源和选择电压调整器

考虑稳压器输出电流时，允许在上电时候有额外电流产生，在这期间许多电容在充电，同样在开关转变期间，外设(例如PWM)也产生许多电流，这些动态电流广泛存在于电压电路中。如果在电路中，用户使用了电路中的Flash编程，考虑到在写和擦拭期间，会在Flash电路的1.8V中会产生额外的电流(~ 200 mA)。为了决定总电流的问题，需要加上数据手册中定义的不同模块的最大的电流值。考虑到所有输出GPIO引脚和计算总的电源电流，同时考虑到为满足稳压器的特殊需求，电流总量应该乘以2。以上电路一样要避免零电流的情况。最后考虑是否需要添加散热片。

电源供电产生的噪声是非常低的。对于模数转换器，在输入0 V - 3 V电压范围内，步长大小是0.732mV，在模数转换器供电上高电压的波动，会产生模数转换器计数的跳变，锁相回路随着电压噪声不稳定性就会增加，电压噪声也会引起晶体管阈值发生变化，同样影响了PWM时间的准确性。线性电压稳压器和直流开关触发器相比，具有低噪声和供电电压高衰减比性能，同时还具有对负载变化快的反应时间，通常具有1 μ s反应时间，然而，如果总的去耦电容的上极限被突破的话，线性电压稳压器就不很稳定并且效率非常低。

德州仪器电源管理文档提供了许多线性开关稳压器，以及参考设计和针对于F28x芯片设计的应用注释，以及供电电源设计参考资料。可以从网址上得到更多的资料：<http://power.ti.com>。

F2808, F2812和F28335 eZdsp 电路板采用双LDO part # TPS767D301来产生3.3 V和1.8 V/1.9 V 电压回路。关于part # TPS767D301更多的信息部分, 可以参考TPS767D3xx 双端输出低衰变电压稳压器数据手册(SLVS209)。

TMS320F2808 DSP电源管理手册(SLVA296)采用了双直交流互相变化和产生复位信号的电压管理器, 确定电源管理序列需要。

3.6 引导模式与Flash程序选择

所有F28x设备都有一个工厂编程的Boot-ROM, 并且其内部已经包含了引导程序软件和标准表式, 例如用于数学算法的正/余弦波形。启动时, 首先考虑的是告诉引导程序软件选择哪种引导模式, 另外一点要考虑的是在生产水平上的Flash编程模式。在原理图设计时, 一些应用需要设备为信息组更新应用代码并考虑所选的配置。

3.6.1 引导ROM和引导模式选择

引导ROM中的重启向量会重新向InitBoot函数传入程序执行。在执行设备初始化以后, 引导程序会检查GPIO引脚的状态以确定用户选用哪种引导模式, 其选项包括: 跳转到flash, 跳转到SARAM, 跳转到OTP, 跳转到XINTF或从串口调用一个片上引导以下载常规性工作。设备重启时(加电复位或热启动), 在执行设备初始化以后, 引导程序会检查GPIO引脚的状态以确定用户选用哪种引导模式。

不同的F28x系列有它们各自的引导模式标准, 而且GPIO也不相同, 详见表2至表4。

表2. TMS320F281x设备引导模式选择

GPIOF4 (SCITXDA)	GPIOF12 (MDXA)	GPIOF3 (SPISTEA)	GPIOF2 (SPICLK) ⁽¹⁾	模式选择
PU ⁽²⁾	No PU ⁽³⁾	No PU	No PU	
1	X	X	X	跳转到Flash地址0x3F 7FF6 ⁽⁴⁾ 这里用户必须使用分支指令去优先重启重新传入想要的执行代码
0	1	X	X	从外部SPI EEPROM调用SPI_Boot加载相关程序
0	0	1	1	从SCI-A调用SCI_Boot加载相关程序
0	0	1	0	跳转到H0 SARAM a地址0x3F 8000 ⁽⁴⁾
0	0	0	1	跳转到OTP地址0x3D 7800 ⁽⁴⁾
0	0	0	0	从GPIO端口B调用Parallel_Boot加载相关程序

(1) 用户必须额外关心以下问题: 任何选择引导模式触发SPICLK的作用, 都可能需要外部逻辑

(2) PU = 管脚有一个内部上拉电阻

(3) No PU = 管脚没有内部上拉电阻

(4) 如果引导模式选择的是Flash, H0或OTP, 那么引导程序不会加载任何外部编码

表3. TMS320F280x/F280xx 设备引导模式选择

GPIO18 SPICLK ⁽¹⁾ SCITXDB	GPIO29 SCITXDA	GPIO34	模式选择	描述
1	1	1	从Flash引导 ⁽²⁾	跳转到Flash地址0x3F 7FF6。这里用户必须使用分支指令去优先重启重新传入想要的执行代码
1	1	0	SCI-A	从SCI-A引导加载数据流
1	0	1	SPI-A	从SPI-A上的外部SPI EEPROM串口引导加载数据流
1	0	0	I2C	从I2C总线上地址为的0x50的外部EEPROM引导加载数据流
0	1	1	引导至eCAN-A ⁽³⁾	调用CAN_Boot从eCAN-A 邮箱1加载相关程序
0	1	0	引导至 M0 SARAM ⁽⁴⁾	跳转到 M0 SARAM地址为0x00 0000
0	0	1	引导至 OTP ⁽⁴⁾	跳转到OTP地址 0x3D 7800
0	0	0	并行I/O	从GPIO0 - GPIO15引导加载数据

- (1) 用户必须额外关心以下问题：任何选择引导模式触发SPICLK的作用，都可能需要外部逻辑。
- (2) 直接从Flash启动时，用户事先需要在0x3F 7FF6编一个分支状态以便于如预料的那样可以重新导入程序。
- (3) 设备中不含有eCAN-A模块的结构是保留的。一旦它被选中，eCAN-A加载程序将运行并一直循环等待数据输入。
- (4) 一旦直接从OTP或 M0 SARAM启动，用户事先必须编译或加载从入口点开始的程序

表4. TMS320F2823x 和TMS320F2833x设备引导模式选择

模式	GPIOF4	GPIOF12	GPIOF3	GPIOF2	模式 ⁽¹⁾
F	1	1	1	1	跳转至Flash
E	1	1	1	0	SCI-A 启动
D	1	1	0	1	SPI-A启动
C	1	1	0	0	I2C-A启动
B	1	0	1	1	eCAN-A启动
A	1	0	1	0	McBSP-A启动
9	1	0	0	1	跳转至 XINTF x16
8	1	0	0	0	跳转至XINTF x32
7	0	1	1	1	跳转至 OTP
6	0	1	1	0	并行GPIO I/O 启动
5	0	1	0	1	并行XINTF启动
4	0	1	0	0	跳转至SARAM
3	0	0	1	1	开支线检查引导模式
2	0	0	1	0	开支线至Flash，跳 ADC校准
1	0	0	0	1	开支线至SARAM，跳过ADC校准
0	0	0	0	0	开支线至SCI，跳过ADC校准

- (1) 所有四个管脚都有内部上拉电阻。

如果该设计经常从一个模块启动，则各自的GPIO引脚必须终结于要求的层次。当要求实现不同模块之间的切换时（如经由SCI编程至内部flash），需要使用跳线连接。

3.6.2 Flash 编程选项

为所有F28x设备准备的软件可以保留在板上的Flash存储器中，用户可以用JTAG或SCI端口对Flash存储器进行内部编程。软件的更新必须通过主机的SCI端口实现。

在开发阶段，经由JTAG的编程序需要很好地完成，因为它要求一个软件开发工具Code Composer Studio™ IDE与CPU相连。一旦用户完成最后代码并且装配的产品也处于最后阶段，通过连接SCI端口与电脑Flash可以经由Flash通用串行口进行编程。用户需要添加RS232来转换这个端口，有些也会使用RS-485信号协议。

如果需要更多实用Flash程序和相关软件，请查看包含各自应用报告，参考指南和软件工具的文件夹。

4 原理图和电路板布局设计

在第三部分，有关每一个外设影响原理图设计的信息都已经讨论过了，但是，还需要外部的电路来支持它们，来保证正确运行。已经覆盖了模拟信号部分和电源供电问题，其它关于原理图的重要部分就是旁路电容和连接器件。

器件的放置和布局设计是非常重要的一个内容，许多在线文档和教材都讨论高频信号高速传输的理论问题，除了频率之外，其它的关键词是：电平的升降时间、传播延时、特性阻抗、反射、端子和串音等，需要参考更多的细节和文档。

这些问题的讨论都是针对F28x电路板来进行，在其的PCB板上有许多寄生器件，在高频破坏了信号频率的响应的情况下，这些寄生的电感、电容和电阻支配这电路的结果。复杂的F28x DSCs 数字控制器具有多种频率的外设，一个好的布线会避免引脚的迭代，进而影响项目的进度和增加成本。具有好的布线，许多电磁冲突为了满足规格需要，可以被减低到最小化。

注释： 典型的TMS320F2833x参考设计的原理图，OrCad 文件从下面的网址可以得到：
<http://focus.ti.com/docs/toolsw/folders/print/sprc541.html>或参考TMS320F2833x参考设计指南(SPRC541)。

4.1 旁路电容

和大多数TI DSPs芯片一样，C2000芯片也是采用先进的CMOS技术制造的，具有低消耗高性能特性。CMOS电路在每次跳跃的时候，都会产生大的电流，同时在供电电路上产生一个电流风波。

这些升降产生的假信号在被写入感应电路之前，都必须被虑掉，而旁路或者去耦电容被放置在正引脚，地信号也被用来滤波，F28x DSCs 有几个正的输入引脚。对每一正供应引脚连接一个电容，所以应该尽量把电容放在离引脚尽可能近的位置，不需要经通孔。典型是小电容（10 nF to 100 nF），低功耗陶瓷电容经常这样使用。

针对敏感性设计，用户可以考虑噪声的频率、振荡电流和醉倒的波动电压来计算准确的值，具体的公式：

$$C_{\text{BYPASS}} = I_{\text{SURGE}} / (2 \times \pi \times f_{\text{NOISE}} \times V_{\text{RIPPLE}})$$

在模拟输入电路中增加旁路电容，目的是为了减少电源供电的噪声进入。

4.2 电源供电的位置

理论上讲，电压稳压器应该放在焊锡走的不是太长的位置上。因为主要数字控制器放置在中心位置上，因为它要连接不同的接口芯片，电源电路在数字控制器和电路板边缘之间，同样散热管理也是一个要思考的问题，如果用户设计低漏失的线性电压调节器，电源散热主要是通过线性稳压调节器。

4.3 电源、地线的布线和电路板的层数

为了得到高水平的完整信号、低干扰、低噪声等，地线是很重要的参数，对每一个数字信号而言，通过地线来返回值，当用户决定是否单独设置一层用铜线铺的地线时，这个标准是非常重要的。基本的规则是信号和它返回的焊锡是必须同时运行并且是等长，在一个两层电路板上，一般又具有很少的底线铺铜。如果具有模拟信号，用户要是使用模数转换器，必须把模拟地都和数字地分开，在复杂系统中经常采用分开电源板。对于许多电压轨，不可能对每一个轨，都提供单一的层，所以必须把电源层分开。这样就可以使设计者在保持噪声和低反弹的情况下，来给电路供电，同时简化了给高电压电路供电的问题，把电压降保持在支持引脚上。

4.4 时钟脉冲电路

对于外部振荡器，看考第3.1.1.1部分来选择下拉电容的大小的值，晶体/振荡器和现关联的下拉电容都应该放在离各自引脚比较近的位置。如果使用外部振荡器，把外部振荡器放在XCLKIN引脚或X1引脚附近以避免辐射。

4.4.1 推荐振荡器布局

图17显示了对振荡器布置的典型的器件的放置和布局，对于F28x器件，必须做适当调整。可以从任何厂商买来晶振或振荡器，这是一个简单的双脚器件。如果想添加其它标准的器件，用户应该选择参考原理图中附加部分，Rs/Cs 值和布局在厂商的数据手册中都有。

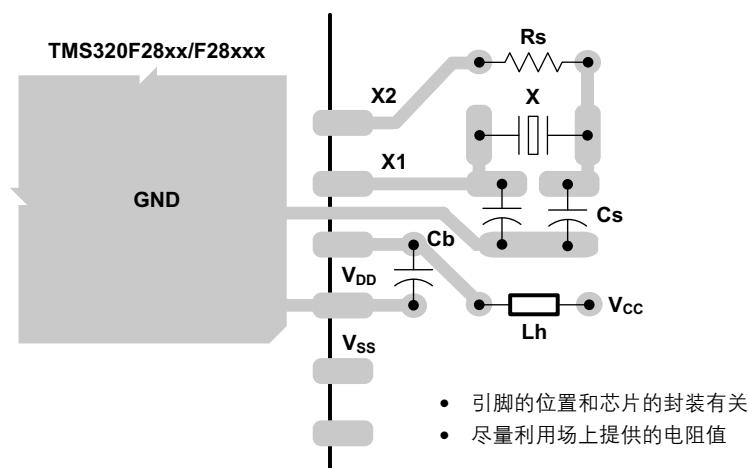


图17. 推荐的晶体振荡器的布置图

直接铺铜，不使用通孔。

4.5 调试/测试

大多数设计者都用JTAG口作为调试/仿真的目的，JTAG口的连接必须放在方便的位置，但是距离数字信号控制器的引脚距离必须在6"之内。图7显示了原理图。既是用户利用其它接口来调试，在JTAG接口的引脚上添加上拉和下拉电阻，为了是在不进入调试模式下，由这些引脚引起噪声。

提供下面的测试点以便于在故障检测和调试中使用：

- XCLKOUT – 测试点应该紧靠芯片引脚
- DGND – 数字地和示波器相连
- AGND – 模拟地
- 3.3 V – 3.3V电压稳压器的输出
- 1.8 V/1.9V – 核供电电压
- ADCREFP和ADCREFM

增加调线或者是零阻值的电阻，目的是在调试系统时，用户可以选择连接或不连接信号。

4.6 一般电路板的布局指南

一个好的布局，可以降低由于不同的器件的连接而产生的电气噪声。关于降低噪声措施，是从早期的原理图设计、器件的选择和决定一些设计参数等等，直流与交流转换的频率等开始的。

4.6.1 放置器件

典型的F28x设计包括低水平模拟电路、每一个像继电器一样有噪声的电路、像MOSFETs和BJT

一样的高电流开关电路。这些噪声子系统和敏感电路应该很好地隔离与电磁耦合电路，同时在放置器件时，要考虑像时钟一样的信号回路、外部总线、串口接口和振荡电路等，正如前面所提到的一样，任何信号都有通过地线或者地板面的返回路径。图18给出了一个被广泛使用的分割不同电路的示意图。

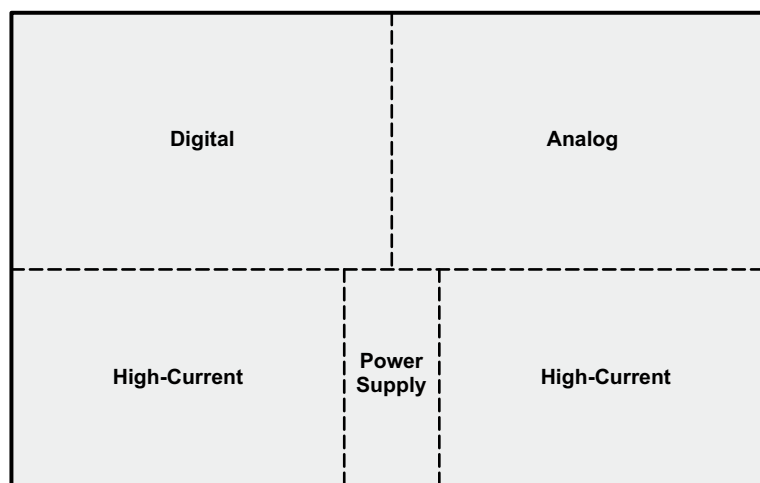


图18. 分割电路的建议

4.6.2 地线层放置

系统地是关键的区域并且和噪声息息相关，也是和电路板上的电磁干扰有关，降低这种问题的最有效的实际方法是隔离地线层。

地线噪声是什么？

正如前面起到的一样，每个信号都是起源于电路，并且通过地线返回电流，随着频率的增加，或对于简单但高电流开关，如同继电器，由于收到地线的干涉，产生线性阻抗从而有一个很大的电压降。返回的路径总是通过最小的电阻，对于直流信号，只要有一个最小的阻抗通道，而对于高频信号，也至少有一个阻抗通道。这就是为什么地线层可以简化这个争论，并且是确保信号完整的关键。

4.6.3 分割地线层

在3.5.1部分,已经讨论过了把数字和模拟电分开，同时数字返回信号也不希望在模拟区域传输，所以，有必要分割地线层，让数字信号在自己地线区域中传输，所以需要仔细分割地线层。许多设计人员利用电压稳压器供给数字线路和模拟线路同样大小的电压，比如3.3V。需要分开模拟轨迹和数字供电轨迹，以及各自的地线轨迹。在分割地线层时，必须仔细，因为两个地线在有些地方是非常短的。图19提供了分割的方法。

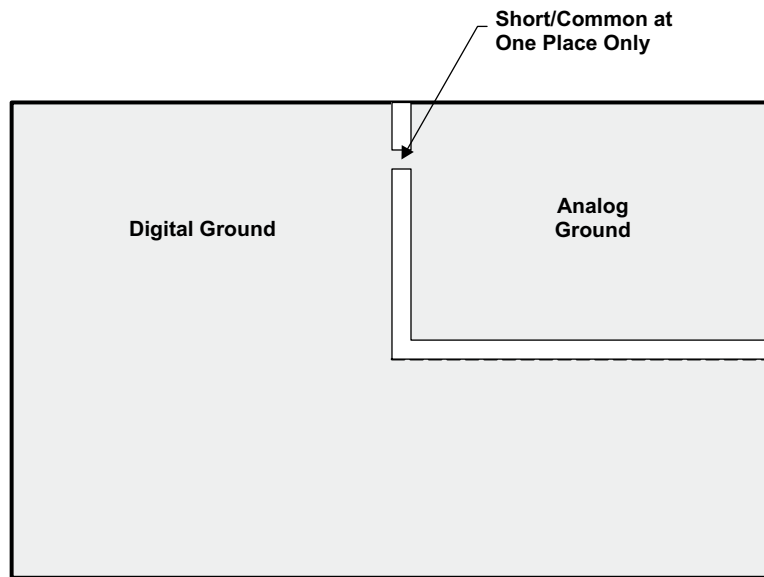


图19. 数字和模拟地线和通常的区域

图19显示了几种可能通过模拟地线区域而返回的数字信号，从而形成一个回路，这些路径都是不允许的，在每一次设计中，考虑到元件的布局则需要设置其公共点。在地线层中，不能增加任何电感或者电阻，甚至电阻是零都不允许。在高频时，由于电感效应，阻抗就随之增加，从而引起了电压的不同。

在模拟地线上，不能传输参考数字地的信号，相反也是一样的。返回的电流不能直接沿着引号铜箔来传输，防止产生一个回路区域。此外，由于干扰到了模拟地线层，所以信号产生了噪音，这种现象，就会引起不稳定的模数转换器指示。如果用户的电路板把数模信号分在不同的层层上，并且不是把模拟层重叠在数字层之上。

4.6.4 双层板的处理

如果用户的项目不支持四层板，则用户的两层板需要利用星型地线，也就是说，对一个敏感性的信号，至少有一个单点接地，通过这种方法，可以减少地线走线；尽可能采用手工布线的方法；需要尽最大努力减少耦合噪声，尽可能提供各种地线区域，而不是通过走线的方式连接地线；并且利用短而宽的走线轨迹，当电流返回电源时，要避免大的回路；要很快处理从电磁辐射产生的耦合噪声；把高速信号（时钟信号）和低速信号分开；把数字信号和模拟信号分开；恰当放置元器件。

4.6.5 走线、通孔、和其它PCB器件

走线轨迹上的直角会引起更多的辐射，在角度区域电容的增加并且特性阻抗发生变化，阻抗的改变引起反射。在走线的拐角上避免直角，而是尽量采用圆角，至少是45度角度弯曲，为了最小化阻抗的变化，最好的走线是圆角弯曲，如图20所示。

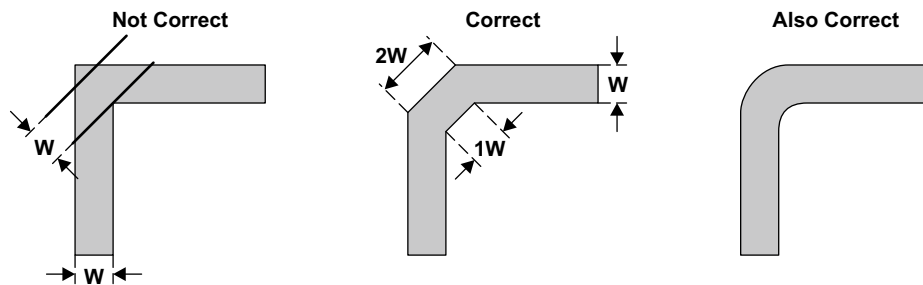


图20. 在直角处错误和正确的弯曲方法

为了尽量减少串扰，不仅在同一层的两个信号之间，而且在相邻层的信号之间，它们的走线方式必须是互相交叉90度。

复杂电路板需要经过通孔来走线，当使用通孔时，需要仔细小心。因为这些通孔增加了附加的电感和电容，并且在特性阻抗改变产生了反射。通孔增加了走线的长度，然而，对于不同的信号，可以在走线和走线的补偿延时，都可以利用通孔。

5 电磁干扰/电磁兼容和静电释放事项

这些事项对于整个系统和设计电路板都是非常重要的，虽然这些事项背后的理论比较好解释，但是每一个电路板和系统中这些问题都是不一样的，有许多PCB板和器件是与这些事项相关的。

5.1 EMI/EMC电磁干扰/电磁兼容

这个报告中没有进一步解释电磁原理，以及没有解释对不同的问题为什么采用不同的技术，但是这些问题和技术都使用在CMOS电路中。

电磁干扰是无线电频率能量干扰电子设备，无线电能量可以是设备自己产生或者是由附近其它的电子设备产生。

研究电磁兼容就是在来自系统或者是附近设备的随机电磁扰动的环境下，检测用户系统的成功运行的能力。

有关电磁干扰和电磁兼容以及静电释放事项

电磁噪声或者是扰动主要是通过两种途径进行传播：传到和辐射

设计要考虑的依据如下：

- 来自用户电路板上的辐射的电磁干扰，应该比用户正在采用的标准要低。
- 来自用户电路板上的传到电磁干扰，应该比用户正在采用的标准低。
- 在随机遇到附近的辐射电磁能量的情况下，用户电路板的成功运行的能力。
- 在随机遇到附近的传导电磁能量的情况下，用户电路板的成功运行的能力。

系统的电磁干扰源，是由许多器件组成的：PCB板、连接器、电缆等。在辐射的高频噪声中，PCB板是一个主要的来源。在高频和快速开关电流和电压的情况下，PCB板的铜线就会变成有效的天线，从而辐射出电磁能量，以及大的信号回路和对应的地线之间。5个主要的辐射源是：在铜线上传输的数字信号、电流的回流区域、电压不足的过滤和解藕、传输线的效应、以及缺乏电源和地线的层面。快速开关时钟、外部总线、作为控制输出的PWM信号和开关电源供应上，电源的供电是引起电磁干扰的有一个主要方面。射频信号可以从电路板的一个断面传向另一个断面，从而引起电磁干扰，电源的开关引起的辐射能量足以让电磁干扰检测失败。

这是一个很复杂的问题，有许多书籍、文章和白皮书都在阐述这个问题背后的理论以及这对这个问题的设计标准措施。

5.1.1 减少电磁干扰的指导方针

尽管每一个电路板或系统都和电磁干扰/电磁兼容有关，但是它们每一问题都不相同，并且都有自己的解决方案。

然而，减少不想要的电磁能量的产生的一般指导方针如下：

- 利用具有不同值的去耦电容串联和适当的去耦供电技术，注意每一个电容具有自己的谐振频率
- 在电源处连接适当的滤波电容。这些电容和去耦电容具有非常低的等效电感，Murata公司声明它们的三端子电容在频率为20MHz之上的频率，可以提供比其它类型的电容要低的阻抗。
- 在布线层，如果有空余的地方就产生一个地线层，把这块地线区域和电线层通过通孔连接在一起，通孔大小最好为1/4英寸。
- 高频信号（低位地址线、时钟信号、串口等）通常与CMOS的输入端子连接，CMOS提供大于100千欧的电阻，同时提供10 pF的电容负载，这样的负载的充电和放电结果产生高频的电流峰值。为了信号的完整性，可以串联一个50Ω的可调电阻。按照传输线的理论，如果总的输出电阻小于线上的阻抗（一般是70Ω-120Ω）时，电阻对传输速率没有影响。一般，在时段不是关键的部分，通过增加一个串联电阻来减少信号的上升时间，实际的好处是得到了低消耗。
- 典型的PWM信号可以驱动3相H桥式开关，这样会产生电流的峰值。对称的PWM可以减少电磁干扰和非对称PWM减少的电磁干扰相比大约为66%
- 空间矢量的PWM是对称的并且和PWM周期是独立的。然而，因为在一个PWM周期内，只有两个晶体管是起作用的。开关损耗与对称性PWM相比，减少了电子干扰辐射能量的30%
- 让电流回路尽量小，尽可能增加去耦电容，时刻使用电流增益规则来减少回路面积。
- 把高速信号和其它信号分开，并且把输入和输出端口或接口分开。
- 在把地线层和模拟端口隔离开时，利用电流回流原理把两个地线连接在一起。如果没有使用模数转换器，那么也没有与地线隔离的模拟电路。
- 不要把铁氧磁体和地线连接在一起。在高频信号时，铁氧磁体产生高阻抗并且产生一个层之间的大的地电势差。

- 对于层叠的印刷电路板，尽可能增加电源和地层，并且把电源层和地层一个紧靠一个，这样是为了减少层之间的低阻抗和增大它们层之间的自然兼容性。
- 在存在有配电盒或插入盒子的信号上增加电磁干扰的P滤波器。
- 如果没有通过电磁干扰测试，就需要通过跟踪失败的频率来找到根源。例如，假设在频率为300 MHz检测失败，然而在电路板上没有任何运行的频率，那么这个信号源可能就是一个100 MHz的三次谐波
- 如果测试失败了，检测频率是一般的模式或者是差分模式。去掉所有与盒子连接的电缆，如果辐射改变了，就是普通模式，否则是差分模式。然后，找到信号源，利用端口或去耦技术减少辐射。如果是普通模式，在输入和输出端口增加p滤波。在电缆上增加普通的扼流圈是一个有效的解决电磁干扰的方法，但是成本比较贵。

5.2 静电释放

TMS320F28x芯片是按照TI标准的静电释放说明书来设计的，并且利用静电释放做了测试，包括外设和端口引脚。TI公司利用标准的静电释放程序测试F28x 芯片(人体模型是2.0 KV、电荷模型是500 V)。

注意F28x和C28x 芯片通过了相同的测试，但是它们的电气特性不同的。因为，ROM部分绝少Flash泵，它们具有不同的电磁干扰/静电释放剖面。在实现C281x芯片的跨越提高，需要评价两个芯片的硬件设计性能。

供电锂电池或静电释放将使芯片处于不明确的状态，因此，具有低噪声的PCB布线和静电释放性能是一个很重要的。

相似的静电释放保护二极管在JTAG引脚也被很好采用了，使关键线路上的回路面积尽可能小(在这种情况下是JTAG、 \overline{XRS} 、X1、X2)。如果用户的设计需要把GPIO引脚连接其它设备，需要增加静电释放保护部分。

一些系统可能需要增加一些机械的保护，例如金属屏蔽，重新走电缆等。

对于降低电磁干扰/电磁兼容问题的PCB设计信息，可以参考降低电磁干扰PCB设计指南([SZZA009](#))和关于提高电磁兼容的印刷电路板([SDYA011](#))

6 结论

这篇报告覆盖了下面一些方面:

- 在连接外部振荡器时，需要注意负载电容的阻值，如果用户使用内部或者外部振荡器时，把器件放在靠近引脚的地方，目的缩短线路的长度。
- JTAG: 在EMU0/EMU1引脚使用 $<10\text{ k}$ 上拉电阻和在 \overline{TRST} 引脚使用 $\sim 2.2\text{ k}$ 下拉电阻。把JTAG接口放在离主芯片引脚附近，保证它们之间连接的铜线长度在6"之内，并且在连接的引脚上附加一个0.1 mF滤波电容，来去掉噪声。
- 模数转换器: 利用合适的低的电源阻抗和模拟信号相连接，在ADCREF引脚上增加合适阻值的滤波电容和偏置电阻，不使用所有的ADCIN引脚，如果需要在宽的温度范围内工作，需要增加一个外部参考电源
- 供给电源: 选择具有 V_{DD} (3.3 V)和 V_{CORE} 电压调制器，并且要具有2倍的电流放大能力和低噪声性能，对于F281x 设计，一定要注意上电的顺序。对于其它的数字信号控制器 V_{DD} 应该比 V_{CORE} 引脚先上电，如果使用了模数转换芯片，应该利用LC滤波电路把数字和模拟供电、模拟地和数字地隔离开。
- 在每一个电源引脚上连接旁路电容，把它们直接放在引脚的下面。
- 当放置器件的时候，把电路分开，让模拟电路远离高频电流开关电路。
- 对所有的高频信号，提供最短的返回通路，推荐使用分割的地线层的方法来进行。
- 在设计原理图和布线时候，要考虑电磁干扰和电磁兼容的指导。

7 参考

- TMS320F2810, TMS320F2811, TMS320F2812, TMS320C2810, TMS320C2811, TMS320C2812, 数字信号处理数据手册(SPRS174)
- TMS320F2809, TMS320F2808, TMS320F2806, TMS320F2802, TMS320F2801, TMS320C2802, TMS320C2801, 和 TMS320F2801x DSPs数据手册 (SPRS230)
- SN74LVC1G14单触发器逆变器数据手册(SCES218)
- TMS320F28044数字信号处理数据手册(SPRS357)
- TMS320F28335, TMS320F28334, TMS320F28332, 数字信号控制(DSCs)数据手册(SPRS439)
- TMS320F/C24x DSP控制CPU和指令集参考指南(SPRU160)
- TMS320C28x DSP CPU和指令集参考指南(SPRU430)
- TI's DSP芯片基本原理仿真(SPRA439)
- 高速DSP系统设计参考指南(SPRU889)
- TMS320F28xx/28xxx数字控制器模拟接口综述(SPRAAP6)
- 慢的或浮置CMOS输入的应用(SCBA004)
- 提高电磁兼容的印刷电路板布线(SDYA011)
- 电路板布线技术(SLOA089)
- 闭锁, 静电释放, 和其它现象(SLYA014)
- 高速布线指南(SCAA082)
- F2810, F2811, 和F2812模数转换器校准(SPRA989)
- TMS320280x和TMS3202801x模数转换器校准(SPRAAD8)
- 选择和使用旁路电容, 文章 <http://www.embedded.com/>
- PCB 减少电磁干扰的设计指南(SZZA009)
- 提高电磁兼容的印刷电路板布线(SDYA011)
- 具有减少电磁干扰的TMS320C24x DSP (SPRA501)
- TPS767D3xx双输出低回落电压调整器数据手册(SLVS209)
- TMS320F2808 DSP电源参考设计(SLVA296)
- SN54AC241, SN74AC241 具有3态输出的八进制缓冲/驱动(SCAS513)
- ULN2001A, ULN2002A, ULN2003A, ULN2004A, ULQ2003A, ULQ2004A, 高电压高电流复合晶体管阵列(SLRS027)
- OPA376, OPA2376, OPA4376 精确度, 低噪声, 低静态电流数据手册(SBOS406)
- OPA343, OPA2343, OPA4343单供电, 轨到轨微运算放大器系列(SBOS090)
- TLV2470, TLV2471, TLV2472, TLV2473, TLV2474, TLV2475, TLV247xA 系列 of 600 mA/CH 2.8 MHz具有开关功能的轨到轨输入/输出高驱动运算放大器(SLOS232)
- REF5020, REF5025, REF5030, REF5040, REF5045, REF5050低噪声, 非常低的漂移, 精确的电压参考数据手册(SBOS410)

样片及品质信息



免费样片索取

您是否正没日没夜的忙于工作而又急需一块免费的 TI 产品样片？那就请立刻登录 TI 样片中心，马上申请吧！

数千种器件，极短的递送时间，高效的反馈速度：

- 8000多种器件及各种封装类型任君选择
- 一周 7*24 小时网上随时申请
- 两个工作日内得到反馈
- 已经有成千上万的客户通过申请样片，优质高效地完成了产品设计。

立即注册 **my.TI** 会员，申请免费样片，只需短短几天，样片将直接寄到您所指定的地址。

<http://www.ti.com.cn/freesample>

电话支持——如果您需要帮助如何选择样片器件，敬请致电中国产品信息中心 **800-820-8682** 或访问

www.ti.com.cn/support

品质保证

持续不断的专注于品质及可靠性是 TI 对客户承诺的一部分。1995 年，TI 的半导体群品质系统计划开始实施。该全面的品质系统的使用可满足并超越全球客户及业界的需求。

TI 深信促进业界标准的重要性，并一直致力于美国 (U.S.) 及国际性自发标准的调整。作为活跃于诸多全球性的业界协会的一员，以及 TI 对环境保护负有强烈的使命感，TI 引领其无铅 (lead[Pb]-free) 计划，并逐渐成为了该方向的领导者。该计划始于上世纪 80 年代，旨在寻求产品的可替代原料，时至今日，绝大多数的 TI 产品均可提供无铅及绿色 (Green) 的封装。

如果您对“无铅”抱有任何疑问，敬请访问：

www.ti.com.cn/quality

Safe Harbor Statement:

This publication may contain forward-looking statements that involve a number of risks and uncertainties. These “forward-looking statements” are intended to qualify for the safe harbor from liability established by the Private Securities Litigation Reform Act of 1995. These forward-looking statements generally can be identified by phrases such as TI or its management “believes,” “expects,” “anticipates,” “foresees,” “forecasts,” “estimates” or other words or phrases of similar import. Similarly, such statements herein that describe the company's products, business strategy, outlook, objectives, plans, intentions or goals also are forward-looking statements. All such forward-looking statements are subject to certain risks and uncertainties that could cause actual results to differ materially from those in forward-looking statements. Please refer to TI's most recent Form 10-K for more information on the risks and uncertainties that could materially affect future results of operations. We disclaim any intention or obligation to update any forward-looking statements as a result of developments occurring after the date of this publication.

Trademarks:

The platform bar is a trademark of Texas Instruments. All other trademarks are the property of their respective owners.

Real World Signal Processing, the black/red banner, C2000, C24x, C28x, Code Composer Studio, Excalibur, Just Plug It In graphic, MicroStar BGA, MicroStar Junior, OHCI-Lynx, Power+ Logic, PowerPAD, SVIFIT, TMS320, TMS320C2000, TMS320C24x, TMS320C28x, TMS320C6000, TPS40K, XDS510 and XDS560 are trademarks of Texas Instruments. All other trademarks are the property of their respective owners.

IMPORTANT NOTICE

Texas Instruments Incorporated and its subsidiaries (TI) reserve the right to make corrections, modifications, enhancements, improvements, and other changes to its products and services at any time and to discontinue any product or service without notice. Customers should obtain the latest relevant information before placing orders and should verify that such information is current and complete. All products are sold subject to TI's terms and conditions of sale supplied at the time of order acknowledgment.

TI warrants performance of its hardware products to the specifications applicable at the time of sale in accordance with TI's standard warranty. Testing and other quality control techniques are used to the extent TI deems necessary to support this warranty. Except where mandated by government requirements, testing of all parameters of each product is not necessarily performed.

TI assumes no liability for applications assistance or customer product design. Customers are responsible for their products and applications using TI components. To minimize the risks associated with customer products and applications, customers should provide adequate design and operating safeguards.

TI does not warrant or represent that any license, either express or implied, is granted under any TI patent right, copyright, mask work right, or other TI intellectual property right relating to any combination, machine, or process in which TI products or services are used. Information published by TI regarding third-party products or services does not constitute a license from TI to use such products or services or a warranty or endorsement thereof. Use of such information may require a license from a third party under the patents or other intellectual property of the third party, or a license from TI under the patents or other intellectual property of TI.

Reproduction of TI information in TI data books or data sheets is permissible only if reproduction is without alteration and is accompanied by all associated warranties, conditions, limitations, and notices. Reproduction of this information with alteration is an unfair and deceptive business practice. TI is not responsible or liable for such altered documentation. Information of third parties may be subject to additional restrictions.

Resale of TI products or services with statements different from or beyond the parameters stated by TI for that product or service voids all express and any implied warranties for the associated TI product or service and is an unfair and deceptive business practice. TI is not responsible or liable for any such statements.

TI products are not authorized for use in safety-critical applications (such as life support) where a failure of the TI product would reasonably be expected to cause severe personal injury or death, unless officers of the parties have executed an agreement specifically governing such use. Buyers represent that they have all necessary expertise in the safety and regulatory ramifications of their applications, and acknowledge and agree that they are solely responsible for all legal, regulatory and safety-related requirements concerning their products and any use of TI products in such safety-critical applications, notwithstanding any applications-related information or support that may be provided by TI. Further, Buyers must fully indemnify TI and its representatives against any damages arising out of the use of TI products in such safety-critical applications.

TI products are neither designed nor intended for use in military/aerospace applications or environments unless the TI products are specifically designated by TI as military-grade or “enhanced plastic.” Only products designated by TI as military-grade meet military specifications. Buyers acknowledge and agree that any such use of TI products which TI has not designated as military-grade is solely at the Buyer's risk, and that they are solely responsible for compliance with all legal and regulatory requirements in connection with such use.

TI products are neither designed nor intended for use in automotive applications or environments unless the specific TI products are designated by TI as compliant with ISO/TS 16949 requirements. Buyers acknowledge and agree that, if they use any non-designated products in automotive applications, TI will not be responsible for any failure to meet such requirements.

Following are URLs where you can obtain information on other Texas Instruments products and application solutions:

相关产品链接:

- DSP - 数字信号处理器 <http://www.ti.com.cn/dsp>
- 电源管理 <http://www.ti.com.cn/power>
- 放大器和线性器件 <http://www.ti.com.cn/amplifiers>
- 接口 <http://www.ti.com.cn/interface>
- 模拟开关和多路复用器 <http://www.ti.com.cn/analogswitches>
- 逻辑 <http://www.ti.com.cn/logic>
- RF/RF 和 ZigBee® 解决方案 <http://www.ti.com.cn/radiofre>
- RFID 系统 <http://www.ti.com.cn/rfidsys>
- 数据转换器 <http://www.ti.com.cn/dataconverters>
- 时钟和计时器 <http://www.ti.com.cn/clockandtimers>
- 标准线性器件 <http://www.ti.com.cn/standardlineard>
- 温度传感器和监控器 <http://www.ti.com.cn/temperaturesensors>
- 微控制器 (MCU) <http://www.ti.com.cn/microcontrollers>

相关应用链接:

- 安防应用 <http://www.ti.com.cn/security>
- 工业应用 <http://www.ti.com.cn/industrial>
- 计算机及周边 <http://www.ti.com.cn/computer>
- 宽带网络 <http://www.ti.com.cn/broadband>
- 汽车电子 <http://www.ti.com.cn/automotive>
- 视频和影像 <http://www.ti.com.cn/video>
- 数字音频 <http://www.ti.com.cn/audio>
- 通信与电信 <http://www.ti.com.cn/telecom>
- 无线通信 <http://www.ti.com.cn/wireless>
- 消费电子 <http://www.ti.com.cn/consumer>
- 医疗电子 <http://www.ti.com.cn/medical>

重要声明

德州仪器 (TI) 及其下属子公司有权在不事先通知的情况下, 随时对所提供的产品和服务进行更正、修改、增强、改进或其它更改, 并有权随时中止提供任何产品和服务。客户在下订单前应获取最新的相关信息, 并验证这些信息是否完整且是最新的。所有产品的销售都遵循在订单确认时所提供的 TI 销售条款与条件。

TI 保证其所销售的硬件产品的性能符合 TI 标准保修的适用规范。仅在 TI 保修的范围内, 且 TI 认为有必要时才会使用测试或其它质量控制技术。除非政府做出了硬性规定, 否则没有必要对每种产品的所有参数进行测试。

TI 对应用帮助或客户产品设计不承担任何义务。客户应对其使用 TI 组件的产品和应用自行负责。为尽量减小与客户产品和应用相关的风险, 客户应提供充分的设计与操作安全措施。

TI 不对任何 TI 专利权、版权、屏蔽作品权或其它与使用了 TI 产品或服务的组合设备、机器、流程相关的 TI 知识产权中授予的直接或隐含权限作出任何保证或解释。TI 所发布的与第三方产品或服务有关的信息, 不能构成从 TI 获得使用这些产品或服务的许可、授权、或认可。使用此类信息可能需要获得第三方的专利权或其它知识产权方面的许可, 或是 TI 的专利权或其它知识产权方面的许可。

对于 TI 的数据手册或数据表, 仅在没有对内容进行任何篡改且带有相关授权、条件、限制和声明的情况下才允许进行复制。在复制信息的过程中对内容的篡改属于非法的、欺诈性商业行为。TI 对此类篡改过的文件不承担任何责任。

在转售 TI 产品或服务时, 如果存在对产品或服务参数的虚假陈述, 则会失去相关 TI 产品或服务的明示或暗示授权, 且这是非法的、欺诈性商业行为。TI 对此类虚假陈述不承担任何责任。

可访问以下 URL 地址以获取有关其它 TI 产品和应用解决方案的信息:

产品

放大器	http://www.ti.com.cn/amplifiers
数据转换器	http://www.ti.com.cn/dataconverters
DSP	http://www.ti.com.cn/dsp
接口	http://www.ti.com.cn/interface
逻辑	http://www.ti.com.cn/logic
电源管理	http://www.ti.com.cn/power
微控制器	http://www.ti.com.cn/microcontrollers

应用

音频	http://www.ti.com.cn/audio
汽车	http://www.ti.com.cn/automotive
宽带	http://www.ti.com.cn/broadband
数字控制	http://www.ti.com.cn/control
光纤网络	http://www.ti.com.cn/opticalnetwork
安全	http://www.ti.com.cn/security
电话	http://www.ti.com.cn/telecom
视频与成像	http://www.ti.com.cn/video
无线	http://www.ti.com.cn/wireless

邮寄地址: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2006, Texas Instruments Incorporated