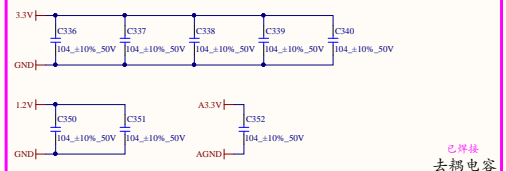
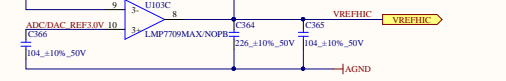
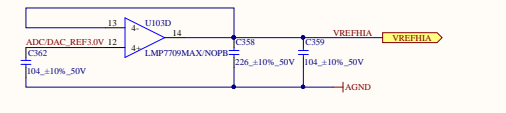
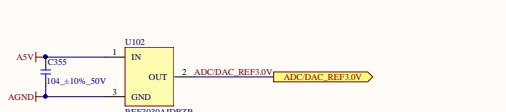


TMS320F28377DTPPT 剩余0

- VDDIO:** 3.3V数字I/O电源引脚。在每个引脚上放置一个最小为1μF的去耦电容器。
- VDD:** 1.2V数字逻辑电源引脚。在每个引脚附近放置一个去耦电容器，最小总电容约20μF。
- VDDA:** 3.3V模拟电源引脚。在每个引脚上放置至少2.2μF去耦电容器至VSSA。
- VSSA:** 模拟地。
- VREFHIS/VREFLOS:** ADC高参考电压/ADC低参考电压。

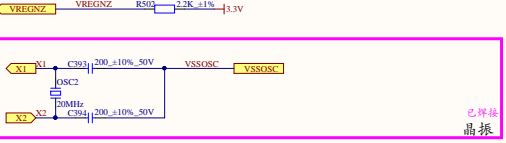
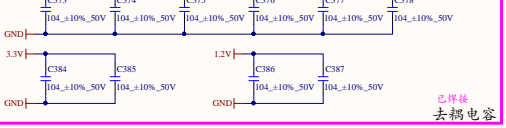


巴焊接  
去耦电容

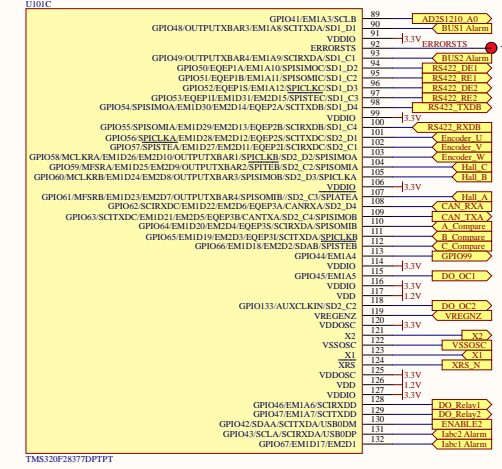


巴焊接  
去耦电容

巴焊接  
复位

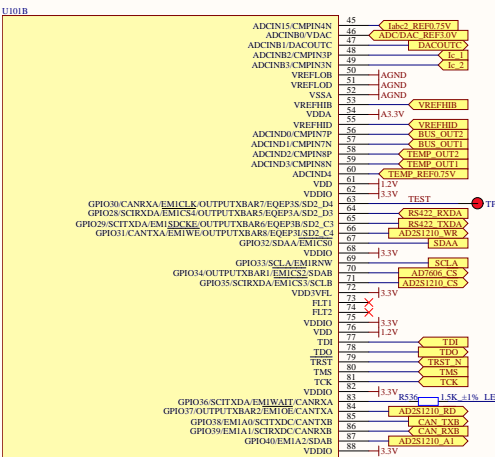


巴焊接  
晶振

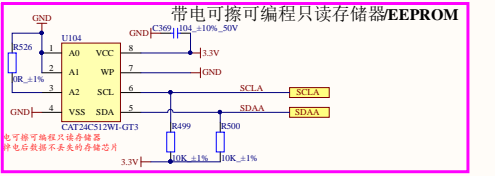


TMS320F28377DTPPT

- VREGNz:** 内部电压调节器通过内部下拉启用。内部REG不受支持，必须禁用。将VREGNz连接到放置。
- VDDIO:** 3.3V片上晶体振荡器 (X1和X2) 和两个零引脚内部振荡器 (INTOSC) 的电源引脚。在每个引脚上放置一个1μF (最小值) 的去耦电容器。
- VSSOSC:** 晶振 (X1 和 X2) 接地引脚。使用外部晶振时，请勿将此引脚连接到电路板地。相反，将其连接到外部晶体振荡器电路的接地参考。

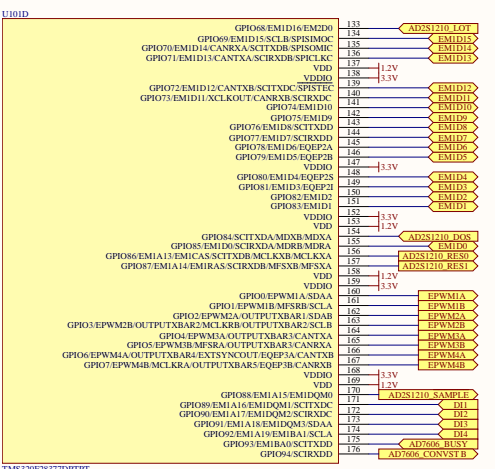


TMS320F28377DTPPT



VDD3VFL: 3.3V-Flash电源引脚。在每个引脚上放置一个最小为1μF的去耦电容器。(数字电源)

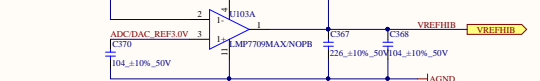
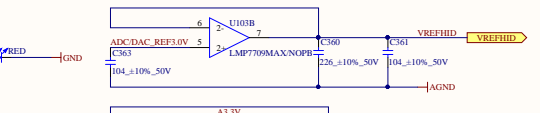
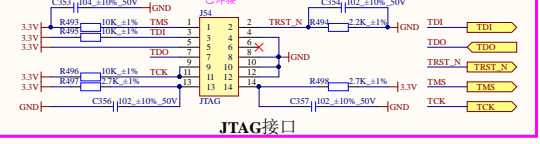
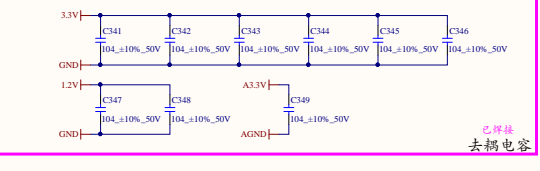
VDAC: 片上DAC的可选外部参考电压，在DAC输入或DAC参考模式下，该引脚上有一个100pF电容至VSSA，无法禁用。如果该引脚用作片上DAC的参考，则在该引脚上至少放置一个1μF电容器。



TMS320F28377DTPPT

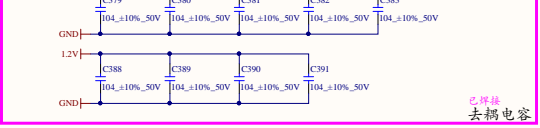


巴焊接  
去耦电容



巴焊接  
去耦电容

巴焊接  
去耦电容



巴焊接  
去耦电容

巴焊接  
去耦电容