

DAC杂散问题记录

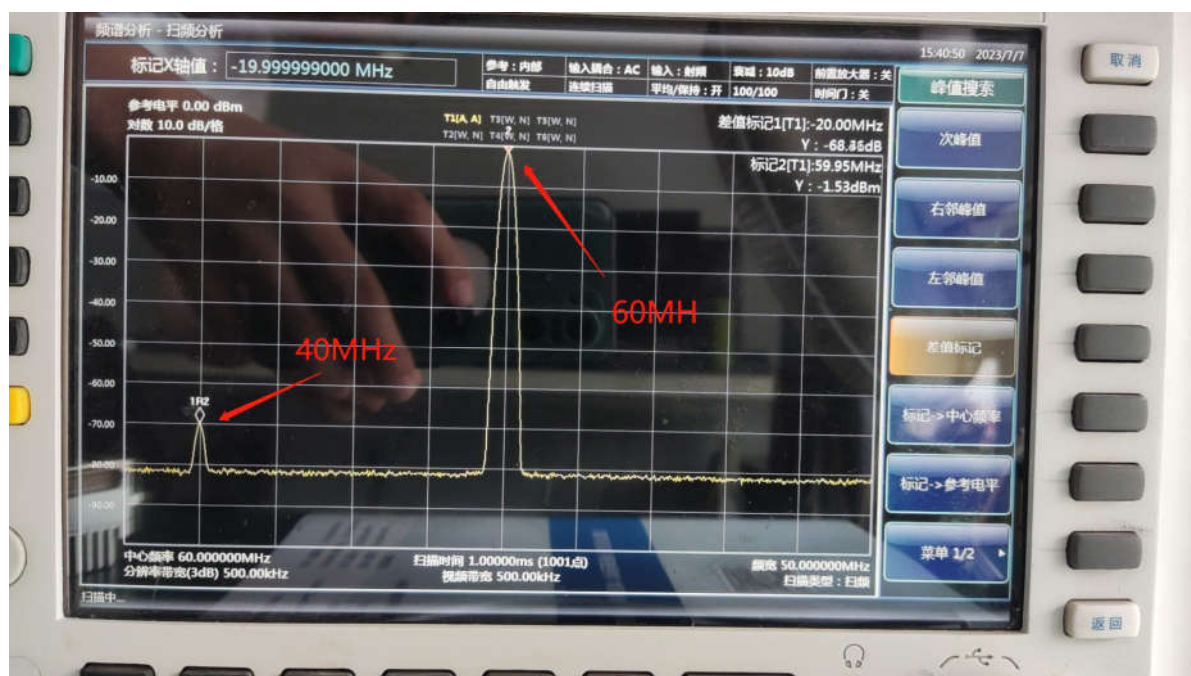
目录

DAC输出杂散问题记录	1
1 问题:杂散产生的原因? 怎么解决.....	1
2 问题分析.....	2
2.1 测试环境.....	2
2.2 分析步骤.....	4

DAC输出杂散问题记录

1 问题:杂散产生的原因? 怎么解决

DAC38J84测试时有杂散和谐波, 杂散的大小影响了SFDR, 目前输出60/50/70MHz IF点频信号。在这些频点中杂散点均有出现, 通过大量测试, 这些杂散点有一定规律, 下图是60M输出时, 频偏-20MHz处的点, 频率是40MHz, 如将频宽打到200MHz时会看到其它谐波和杂散点, 下图输出60M时有影响的点是40M, 对SFDR的影响超过10dB。其它杂散和谐波距离信号远, 幅值小, 影响不大, 目前主要需要解决20M频偏处的杂散点。



50MHz频宽



200MHz频宽

对多个频点进行测量，结果如下：

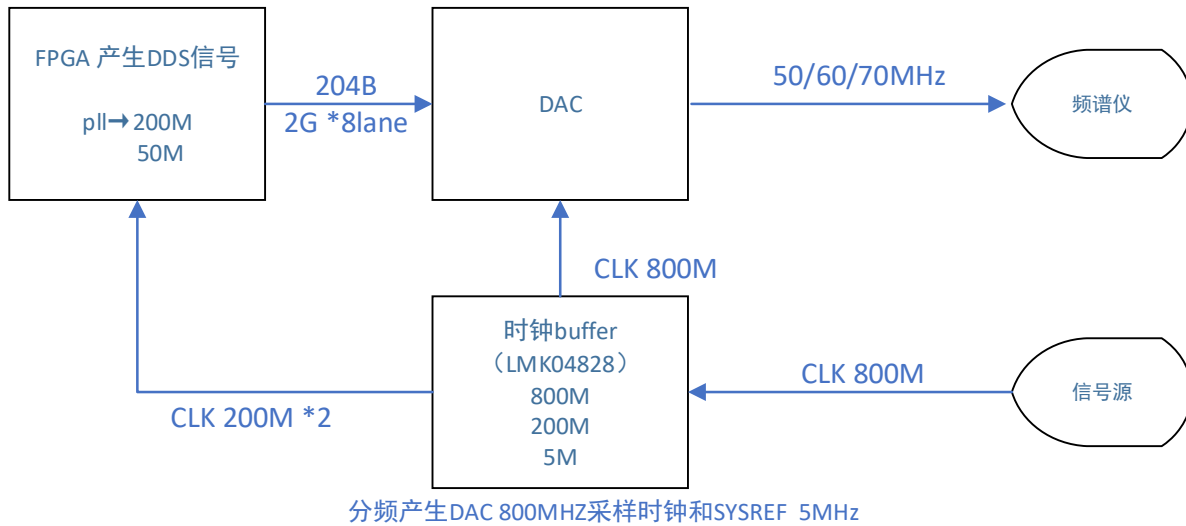
其中DDS 200Mhz，信号 12.5Mhz

NCO配置	计划输出频点	谐波/杂散点	谐波/杂散点	信号	谐波/杂散点	谐波/杂散点	谐波/杂散点	谐波/杂散点	谐波/杂散点
62.5	50			50	100	150	200?	250	
72.5	60	20	40	60	120	140	160	180	
73.5	61		39	61	122	?			
82.5	70		30	70	130	140	170	210	

2 问题分析

2.1 测试环境

FPGA输出DDS信号，采样率200Mhz，信号12.5M，经过204B接口给DAC，DAC使用4倍插值后，和DAC内部的NCO混频，混频使用800MHz采样输出，实际环境见下图：

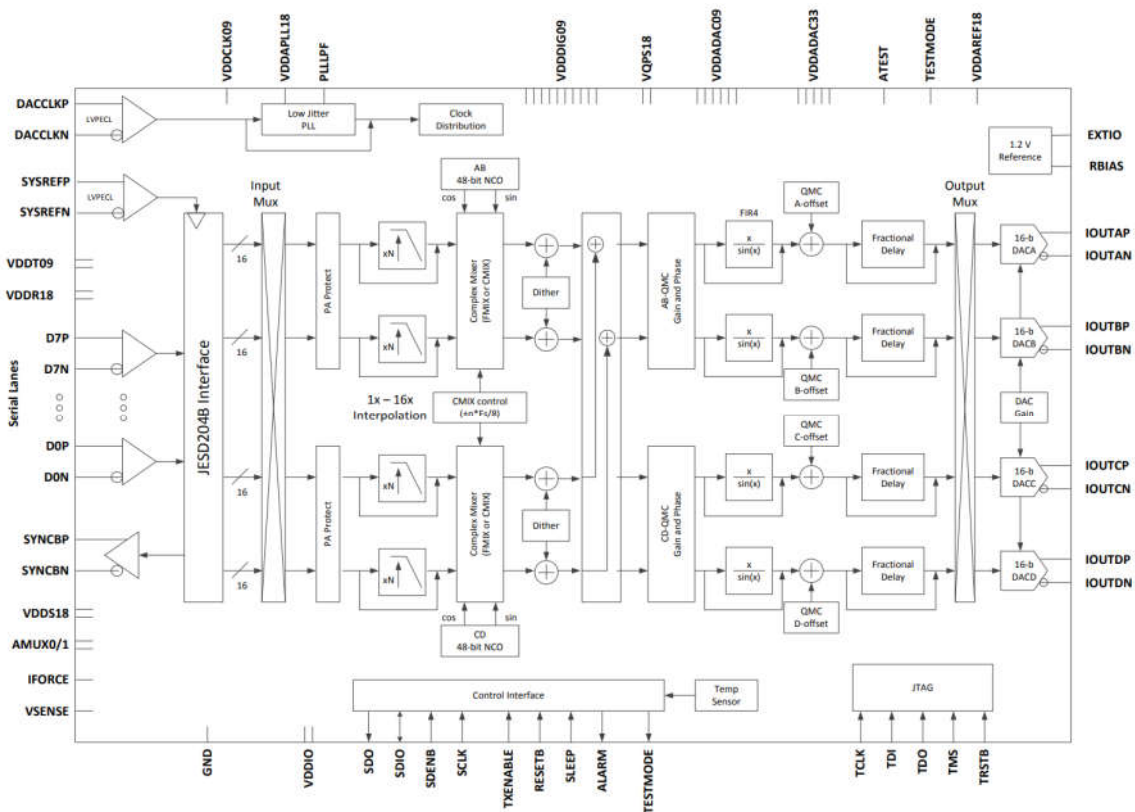


DDS: 采样率200 MHz , 信号12.5MHz

DAC NCO :见上表

DAC型号, dac38J84

内部结构图:

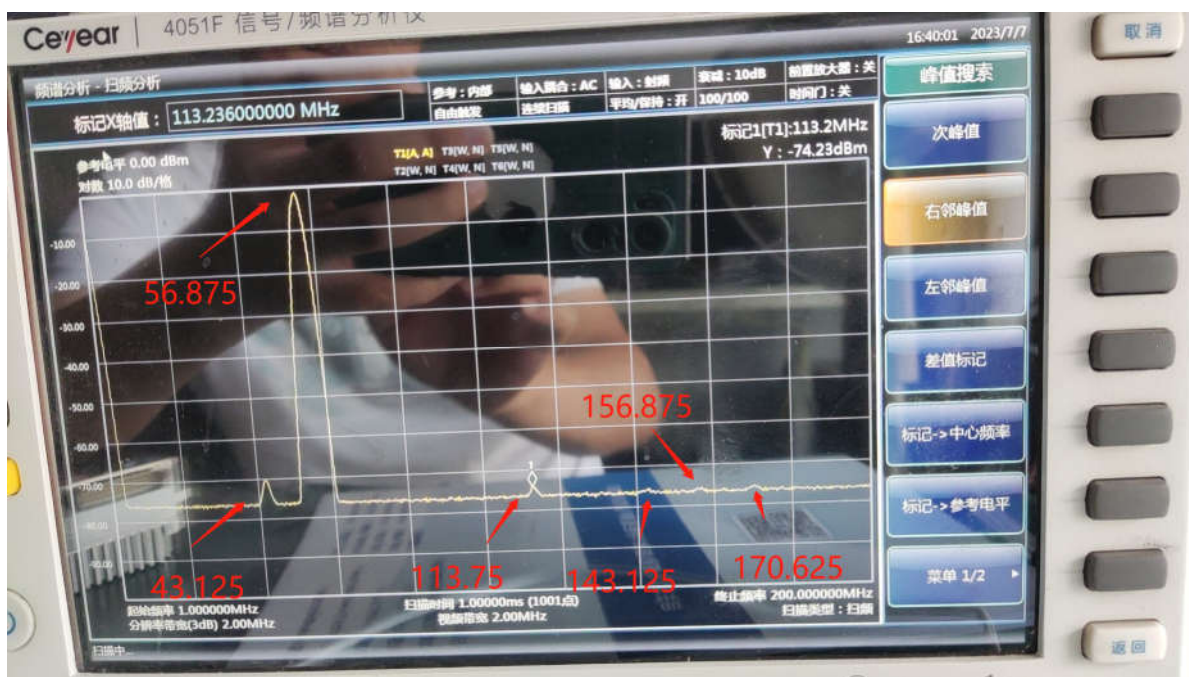


目前使用了插值滤波、NCO和QMC, 其它功能旁路掉了

FPGA使用IP核产生了DDS信号, 采样率200M, 信号是12.5M

2.2 分析步骤

1. 更改DAC的NCO, 和DDS产生的12.5M信号混频后, 杂散点会跟随着输出变化, 具体见上边表格中的情况
2. 更改FPGA DDS=15.625M, NCO=72.5M, 测试结果如下:



3. DDS输出直流分量, NCO=72.5M



