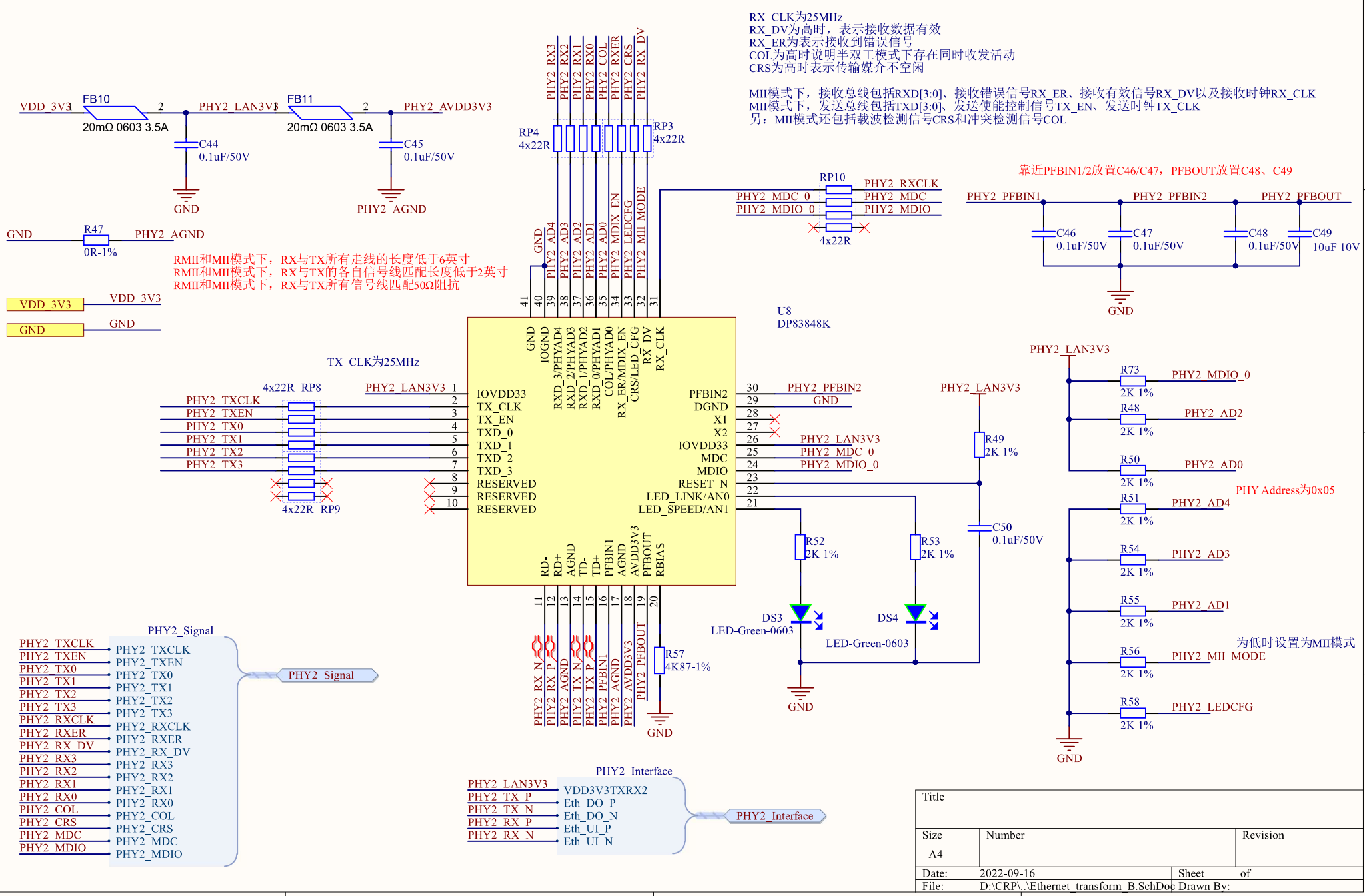
RX_CLK为25MHz
RX_DV为高时，表示接收数据有效
RX_ER为表示接收到错误信号
COL为高时说明半双工模式下存在同时收发活动
CRS为高时表示传输媒介不空闲
MII模式下，接收总线包括RXD[3:0]、接收错误信号RX_ER、接收有效信号RX_DV以及接收时钟RX_CLK
MII模式下，发送总线包括TXD[3:0]、发送使能控制信号TX_EN、发送时钟TX_CLK
另：MII模式还包括载波检测信号CRS和冲突检测信号COL
VDD_3V3
FB10
20mΩ 0603 3.5A
PHY2_LAN3V3
FB11
20mΩ 0603 3.5A
PHY2_AVDD3V3
C44
0.1uF/50V
C45
0.1uF/50V
GND
PHY2_AGND
R47
0R-1%
RMII和MII模式下，RX与TX所有走线的长度低于6英寸
RMII和MII模式下，RX与TX的各自信号线匹配长度低于2英寸
RMII和MII模式下，RX与TX所有信号线匹配50Ω阻抗
RP4
4x22R
RP3
4x22R
RP10
4x22R
PHY2_RXCLK
PHY2_MDC
PHY2_MDIO
PHY2_MDC_0
PHY2_MDIO_0
靠近PFBIN1/2放置C46/C47，PFBOUT放置C48、C49
PHY2_PFBIN1
PHY2_PFBIN2
PHY2_PFBOUT
C46
0.1uF/50V
C47
0.1uF/50V
C48
0.1uF/50V
C49
10uF 10V
U8
DP83848K
TX_CLK为25MHz
4x22R RP8
4x22R RP9
PHY2_TXCLK
PHY2_TXEN
PHY2_TX0
PHY2_TX1
PHY2_TX2
PHY2_TX3
IOVDD33
TX_CLK
TX_EN
TXD_0
TXD_1
TXD_2
TXD_3
RESERVED
RESERVED
RESERVED
PFBIN2
DGND
X1
X2
IOVDD33
MDC
MDIO
RESET_N
LED_LINK/AN0
LED_SPEED/AN1
R52
2K 1%
R53
2K 1%
R49
2K 1%
C50
0.1uF/50V
DS3
LED-Green-0603
DS4
LED-Green-0603
R57
4K87-1%
PHY2_LAN3V3
R73
PHY2_MDIO_0
R48
PHY2_AD2
R50
PHY2_AD0
PHY Address为0x05
R51
PHY2_AD4
R54
PHY2_AD3
R55
PHY2_AD1
为低时设置为MII模式
R56
PHY2_MII_MODE
R58
PHY2_LEDCFG
2K 1%
PHY2_Signal
PHY2_Signal
PHY2_Interface
PHY2_Interface
PHY2_LAN3V3
PHY2_TX_P
PHY2_TX_N
PHY2_RX_P
PHY2_RX_N
VDD3V3TXRX2
Eth_DO_P
Eth_DO_N
Eth_UI_P
Eth_UI_N
Title
Size
A4
Number
Revision
Date:
2022-09-16
Sheet
of
File:
D:\CRP\..\Ethernet_transform_B.SchDoc
Drawn By: