

TI高性能模拟选型和设计

崔萌

Regina-cui@ti.com

021-23073589

Agenda

- TI产品线概览
- 濾波器设计与选型
 - 精密信号
 - 高速信号
- MDAC实现程控增益与衰減
- 信号链应用实战
 - 使用SAR型ADC注意事项
 - 如何降低混合信号系统中的噪声

全球半导体设计与制造



我们
设计、制造
测试 和 销售
半导体芯片

推动我们生活进步的技术

提供包含
100,000
种模拟与嵌入式处理的
多样化产品组合



超过
100,000
家全球最具创新精神
的公司都在使用

将资源贴近中国客户

TI在中国拥有集晶圆制造、封装、测试于一体的制造基地，通过全方位的销售、研发、配送和支持致力将资源贴近中国客户

4个R&D研发中心

- 北京
- 上海
- 深圳
- 成都



成都一体化晶圆制造、封装、
测试制造基地

2010年设立首个晶圆制造基地
2013年建立封装测试厂
2014年11月宣布设立300mm晶
圆凸块加工厂



2011年4月启动上海产
品分拨中心
产品配送时间缩短一半
为亚太地区提供并拓展
更多服务

全国19个销售办事处

- | | |
|------------|------------|
| • 香港 ('67) | • 青岛 ('07) |
| • 北京 ('86) | • 南京 ('07) |
| • 上海 ('96) | • 西安 ('08) |
| • 深圳 ('98) | • 武汉 ('08) |
| • 苏州 ('04) | • 东莞 ('09) |
| • 南通 ('05) | • 珠海 ('09) |
| • 杭州 ('06) | • 重庆 ('10) |
| • 厦门 ('06) | • 长沙 ('13) |
| • 成都 ('06) | • 沈阳 ('13) |
| • 广州 ('07) | |

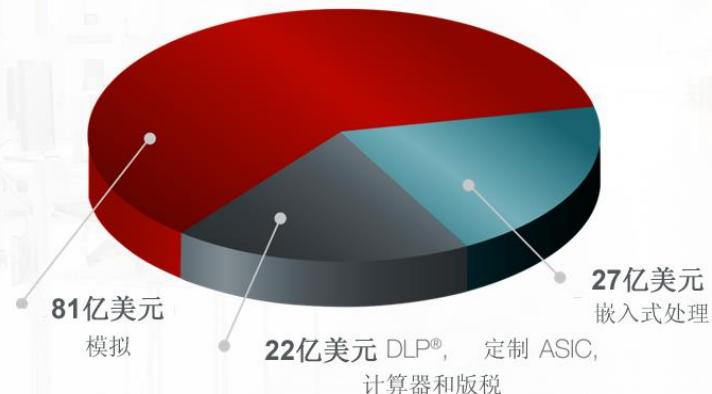


加大对模拟与嵌入式处理的投入



TI 超过80% 的营业收入
来自模拟与嵌入式处理

2014年 营业收入 **130亿美元**



不断革新的历史

1930年代



石油勘探

1940年代



国防系统

1950年代



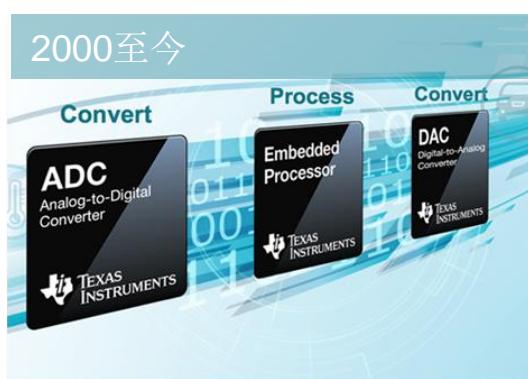
集成电路

1970至80年代



处理器

2000至今



模拟与嵌入式处理

Kilby实验室中的应用研究

产品覆盖广泛的应用市场



个人电子设备



工业应用



汽车应用



企业系统

行业首屈一指的模拟供应商*
提供最广泛且最全面的产品组合



*IHS 2014

系统化的设计专业知识与差异化的嵌入式处理软硬件

无线连接



使用最广泛的无线连接产品组合，提供易于使用、低功耗无线连接解决方案，可通过 Wi-Fi®，Bluetooth® Smart，Zigbee® 等，以随时随地连接各种设备

微控制器



MCU 广泛的产品组合覆盖从行业最低功耗到用于控制和安全性的优化解决方案，同时 MCU 产品组合还具有杰出的模拟与连接集成度，这让它们具备广泛的应用基础

处理器



可扩展处理器，从单核 ARM® 到集成型 12 核 ARM 和 DSP 解决方案，具有优化的外设和同类产品中最佳的开源软件产品

可随时随地提供全球应用专业知识和支持

TI Designs 参考设计

超过 1,500 款 TI 参考设计方案，
可立即开始系统设计



TI Store

24小时工具销售和
样片申请



TI E2E™ 社区

触手可及的 150 多万个
问题和解答



销售支持

行业最大的销售和
应用团队



培训

在线以及
面对面客户培训



WEBENCH®

在线设计工具，可在几秒钟内
获得定制结果



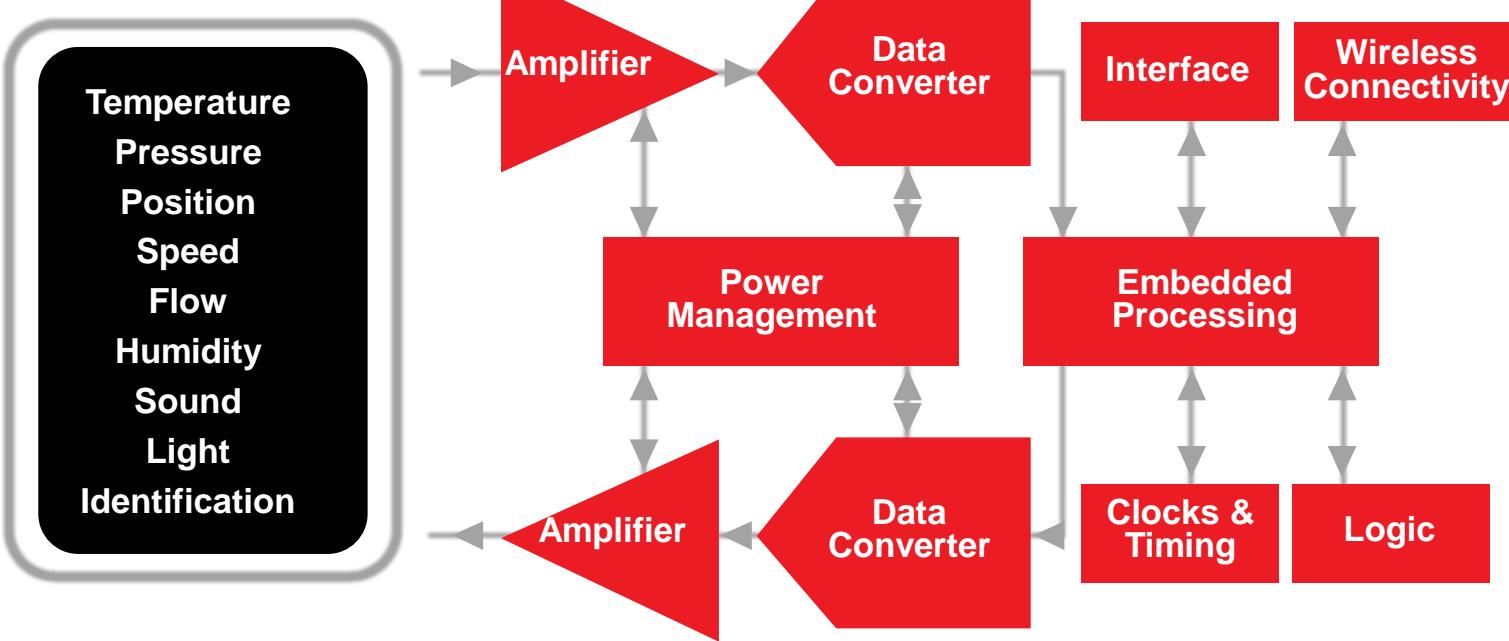
技术文档

在线提供广泛的技术文档



TI提供全面的板上解决方案

The Real World



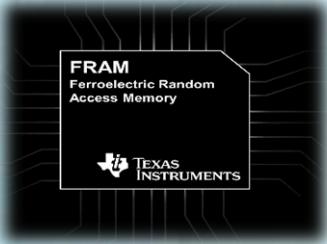
HOW EMBEDDED PROCESSING WORKS

Gather
information
from the
real world...



...control
the real
world

DID YOU KNOW?



You can write a 512-byte block of FRAM
8.2 BILLION times – equal to the size of content on Wikipedia



80% of the world's wireless traffic is powered by TI digital signal processors

A TI C6000 DSP is used in equipment that measures the **curvature of the smile** on the goldfish cracker



70M cars use TI's automotive processors



Field trial with C2000™ InstaSPIN™ technology for air and humidity control induction motors, achieved an 80% reduction in electricity costs



TI's solutions for smart meters are used to **prevent theft** of electricity that was previously as much as **50%** of all electricity generated by utilities in some countries

TI EMBEDDED PROCESSING INNOVATIONS

Wireless Connectivity

First integrated sensor controller extends coin cell battery life for multiple years



SimpleLink™ ultra-low power platform

First Internet-on-a-chip™ to securely connect to the cloud in minutes



SimpleLink Wi-Fi platform

First integrated single-chip Wi-Fi, Bluetooth and GNSS connectivity for automotive infotainment



WiLink™ 8Q

Microcontrollers

>20% power savings with FRAM MCUs



MSP430FRx

First complete on-chip motor and motion control software solution



InstaSPIN™ technology

85% reduction of processing latency on real-time control algorithms



F28x7x

Processors

Support for multiple industrial protocols reduces BOM by 40%



Sitara™ AM335x / AM437x

First integrated digital radio front end on a small cell processor



66AK2L0x

First automotive package-on-package miniaturizes ADAS module



TDAx

What is MSP?

The 16-bit Ultra-Low Power MCU Family



• \$4.30 hardware tool with free
Code Composer Studio™ IDE

Extensive portfolio, low cost
options

Now featuring FRAM

Up to:



Now!



Slashing power with MSP430™ MCUs with **FRAM**

- ❖ Cuts the industry's lowest active power consumption in half for wireless sensors, data logging, energy harvesting and more!
- ❖ FRAM is 100× faster than Flash microcontrollers when writing to memory

MSP430-Enabled Applications

Utility Metering

Electricity Meters
Gas Meters
Flow Meters
Smart Meters



Wireless Applications

Remote Sensors
Communication
Controllers
RFID



Consumer Electronics

Portable Electronics
Remote Controls
Personal Care
PC peripherals



Thousands of applications are enabled by MSP430 MCUs

Differentiation is possible with MSP430 MCU's Ultra-Low Power performance, high analog & digital peripheral integration, and easy-to-use tool chain.

Energy Harvesting

Renewable Energy
Battery-less devices
Solar, thermal,
vibration, etc



Portable Medical

Blood Glucose Meters
Thermometers
Heart-Rate Monitors
Implantable Devices



Sensors & Security

Smoke Detector
Motion Detector
Vibration Detector
Smart Sensors



Personal Health & Fitness

Sports Watches
Pedometers
Calorimeters
Dive watches



超低Active功耗

Active模式下超低功耗

F2xx (Gen purpose, max 16MHz)

- **220 μ A/MHz ****

F4xx (w/LCD, max 16MHz)

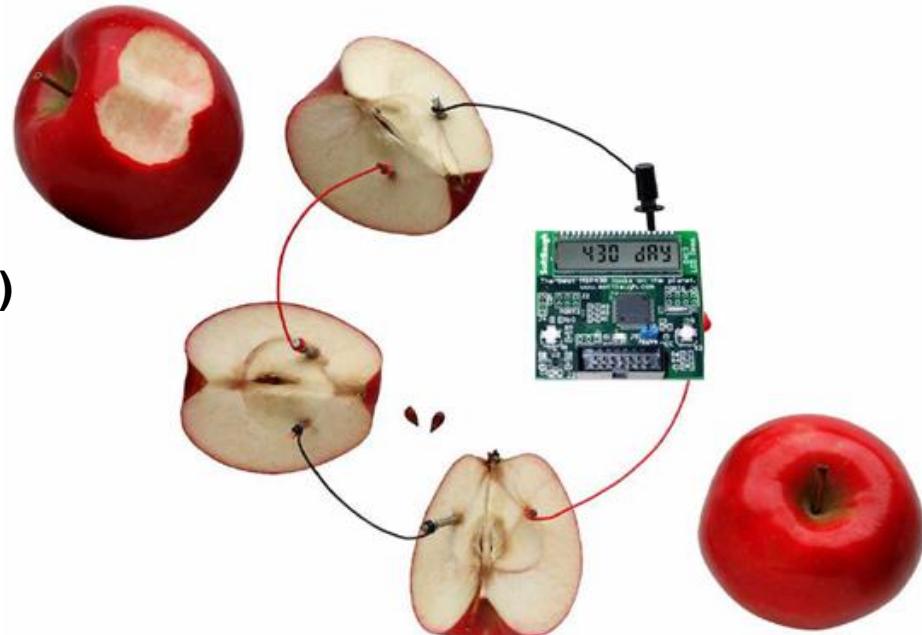
- **200 μ A/MHz ****

F5xx (Gen Purpose + USB, max 25MHz)

- **160 μ A/MHz ****

MSP430FR57xx with FRAM

- **82 μ A/MHz ****



超低**Active**功耗

7种可配置的低功耗模式**LPM**

MSP430	Active	LPM0	LPM1	LPM2	LPM3	LPM3.5	LPM4	LPM4.5
CPU	✓	-	-	-	-	-	-	-
SMCLK (Hi-Freq peripheral clk)	✓	✓	✓	-	-	-	-	-
ACLK (Low Freq peripheral clk)	✓	✓	✓	✓	✓	-	-	-
Autonomous peripherals	✓	✓	✓	✓	✓	-	-	-
RAM Retention	✓	✓	✓	✓	✓	-	✓	-
Brown Out Reset	✓	✓	✓	✓	✓	✓	✓	✓

大多数设计中处理器处于低功耗模式的时间长达**99-99.9%**

430的优势：提供灵活可变的低功耗模式供不同设计需求选择



短暂可靠的唤醒时间

可以快速从低功耗模式中返回到Active模式（以 LPM3为例）

F2xx (Gen purpose, max 16MHz)

- <1us

F4xx (w/LCD, max 16MHz)

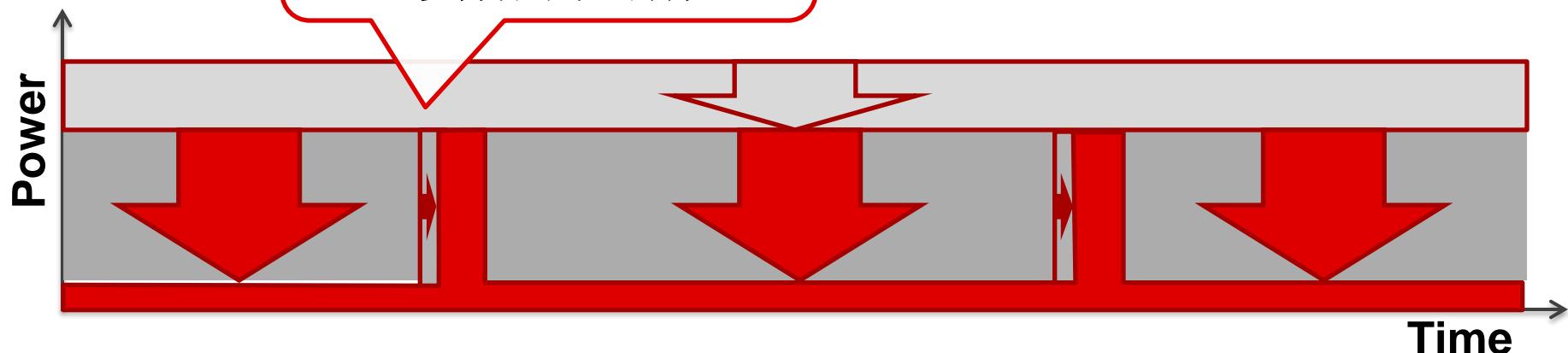
- <5us

F5xx (Gen Purpose + USB, max 25MHz)

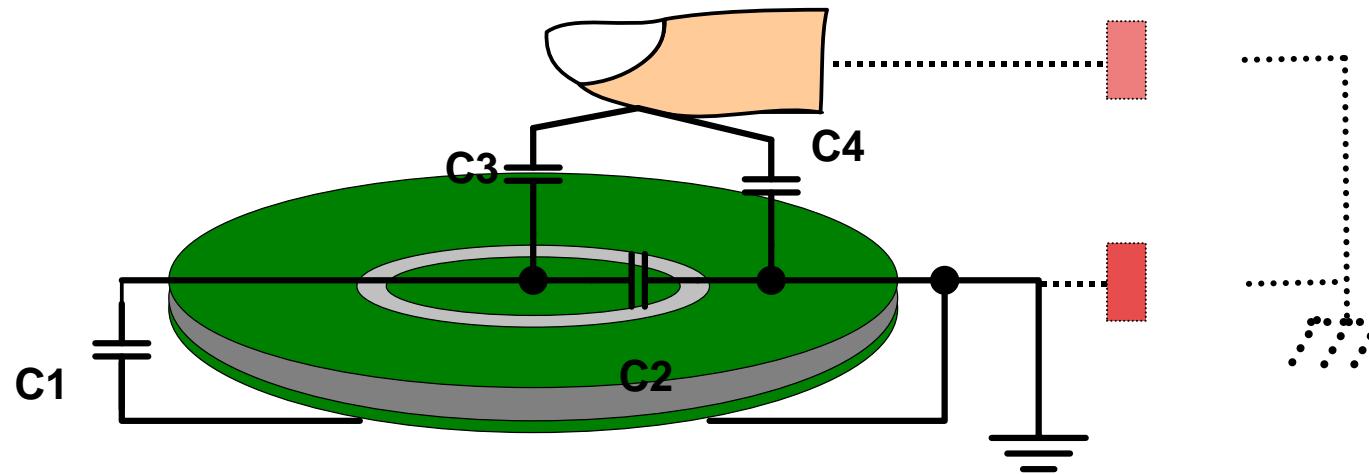
- <6us



即时唤醒使得处理器可以更长时间地处在低功耗模式，从而进一步降低系统的功耗。



什么是电容式触摸？



电容的变化...

- ◆ 当存在一个导电元件时 – 手指或触针
 - 将增加 C_3 和 C_4 ，从而导致电容 $C_1 + C_2 + C_3||C_4$ 增大
 - 这变成了至大地的自由空间耦合通路的一部分

MSP430 电容式触摸检测方法

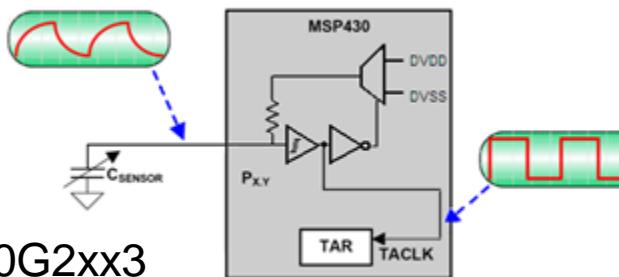
Pin oscillator

(带内部 RO 的 PinOsc)

无需外部组件

使用内部定时器

目前采用此方法的器件是 MSP430G2xx2 和 MSP430G2xx3



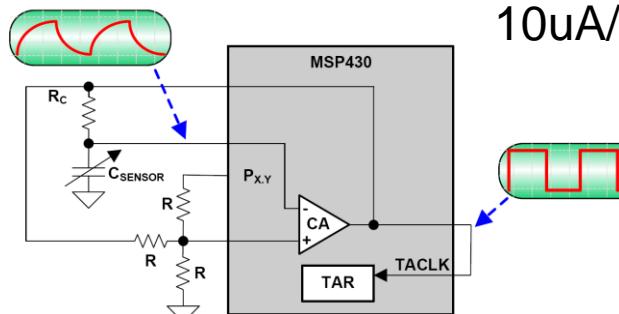
< 3 μ A/按钮

RO

抗干扰能力最强

使用内部定时器、比较器

具有比较器的 MSP430 器件均支持



10 μ A/按钮

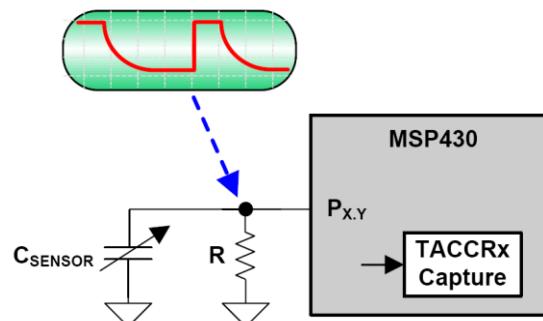
RC

功耗最低的方法

最多可支持 16 个按键

使用 GPIO 和定时器

任何 MSP430 器件均支持



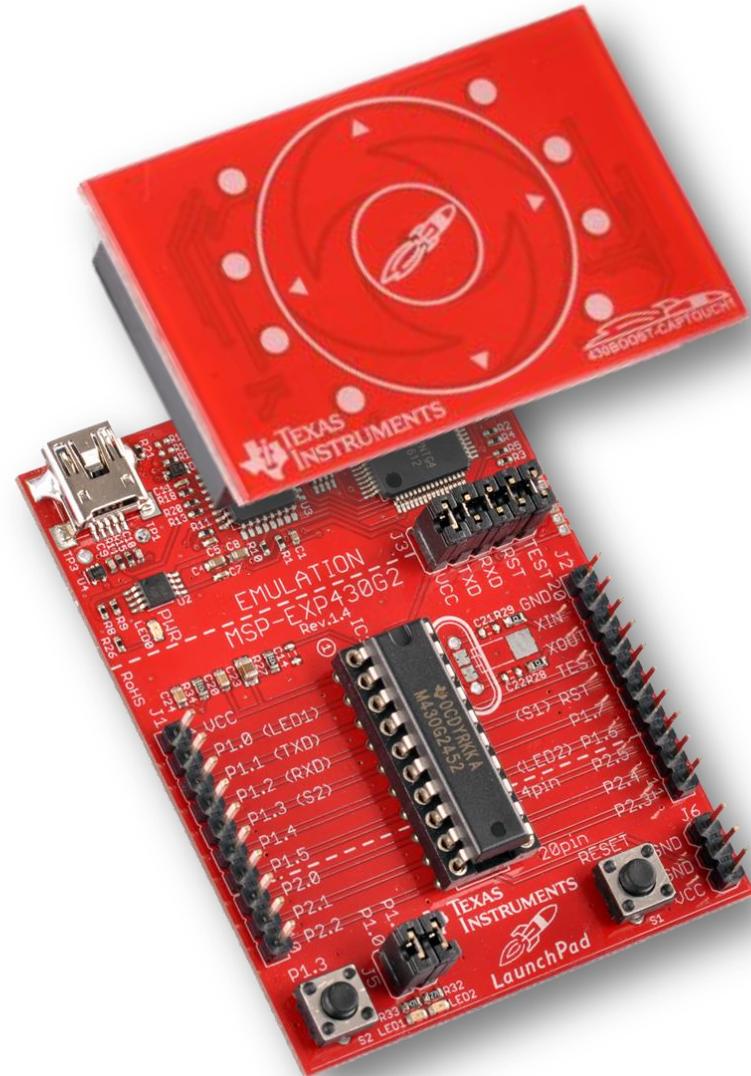
1 μ A/按钮

电容式触摸 BoosterPack

器件型号: 430BOOST-SENSE1

- 用于 LaunchPad 的电容式触摸插件
- 触摸按钮、滚轮和接近感应
- 包括一颗具有电容式触摸 I/O 模块的 MSP430G2xx2 芯片
- 有针对滚轮及接近感应的设计范例
- 全面支持电容式触摸感应代码库

www.ti.com/capacitivetouch



在线支持——www.ti.com/msp430 www.ti.com.cn

- User's Guides
- Datasheets
- 1000+ Code Examples
- 100+ Application Reports
- Product Brochure
- MCU Selection Tool
- Latest Tool Software
- 3rd Party Listing
- Silicon Errata
- www.hpati.com



试试430Ware!

德仪在线支持社区

<http://www.deysisupport.com/>

登录 / 注册

The screenshot shows the Texas Instruments Devis Support Community website. At the top, there are icons for consulting experts, university resources, and social media. A search bar and a 'Hot Downloads' section are also visible. The main area features a 'Consultant' form with fields for selecting a topic, entering a title, and asking a question, along with a file attachment section and a 'Post' button. To the right, a sidebar lists several hot downloads as PDF files.

热门下载
基于TMS320C64x+DSP的FFT实现 (PDF 764.21 KB)
构建基于TI DM618x, C6A816x和AM389x系列SOC的最小系统 (PDF 479.12 KB)
UCD3028数字电源软件设计说明 (PDF 1.12 MB)
如何降低UCD30xx系列数字电源控制器DPWM抖动 (PDF 567.10 KB)
如何调整UCC28250打嗝重启时间和逐周期过流保护延迟时间之间的固定比例关系 (PDF 460.76 KB)
TPA311x音频功放POP噪声分析及控制 (PDF 478.27 KB)
复数中频发射机IQ不平衡性引入的边带信号分析 (PDF 2.95 MB)
UCD 系列数字电源控制器数据包错误校验 [PEC] 详细介绍 (PDF 296.01 KB)

滤波器的设计与选型

FilterPro设计 Active Filter--I

FilterPro - Create New Design

Step 1: Filter Type

Please select a filter type:

1. Filter Type
Lowpass

2. Filter Specifications
Ao: 1.00 V/V (0.00 dB)
fc: 1000.00 Hz
Rp: 1 dB
fs: 5000.00 Hz
Asb: -45.00 dB

3. Filter Response
Bessel
Order: 5

4. Filter Topologies
Multiple Feedback

Lowpass
 Highpass
 Bandpass
 Bandstop / Notch
 Allpass (Time Delay)

Magnitude

Frequency

A Lowpass filter allows low frequency signals to pass through and attenuates those higher than the cutoff frequency.

Show this wizard at startup

Back Next Exit Wizard

FilterPro设计 Active Filter--2

FilterPro - Create New Design

Step 2: Filter Specifications

Please enter filter specifications:

Gain (A_o): 1 V/V 0 dB

Passband Frequency (f_c): 1000 Hz

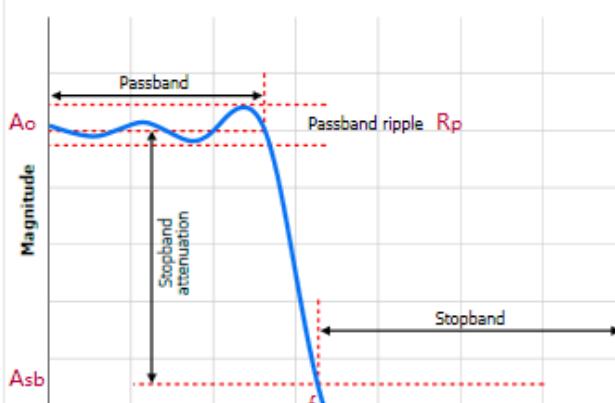
Allowable Passband Ripple (R_p): 1 dB

Stopband Frequency (f_s): 5000 Hz

Stopband Attenuation (A_{sb}): -45 dB

Optional - Filter Order: Set Fixed 2

4. Filter Topologies
Multiple Feedback



Show this wizard at startup

Back Next Exit Wizard

FilterPro设计 Active Filter--3

FilterPro - Create New Design

1. Filter Type
Lowpass

2. Filter Specifications
Ao: 1.00 V/V (0.00 dB)
fc: 1000.00 Hz
Rp: 1 dB
fs: 5000.00 Hz
Asb: -45.00 dB

3. Filter Response
Bessel
Order: 5

4. Filter Topologies
Multiple Feedback

Step 3: Filter Response

Please select a filter response:

Plots

- Gain (dB)
- Gain (V/V)
- Phase (deg)
- Phase (rad)
- Group Delay (usec)

Response Type	Order	No. of Stages	Max. Ζ
Bessel	5	3	0.92
Linear Phase 0.05°	4	2	1.07
Butterworth	4	2	1.31
Gaussian to 6 dB	4	2	1.32

Show this wizard at startup

FilterPro设计 Active Filter--4

FilterPro - Create New Design

1. Filter Type
Lowpass

2. Filter Specifications
 $A_o: 1.00 \text{ V/V (} 0.00 \text{ dB)}$
 $f_c: 1000.00 \text{ Hz}$
 $R_p: 1 \text{ dB}$
 $f_s: 5000.00 \text{ Hz}$
 $A_{sb}: -45.00 \text{ dB}$

3. Filter Response
Gaussian to 6 dB
Order: 4

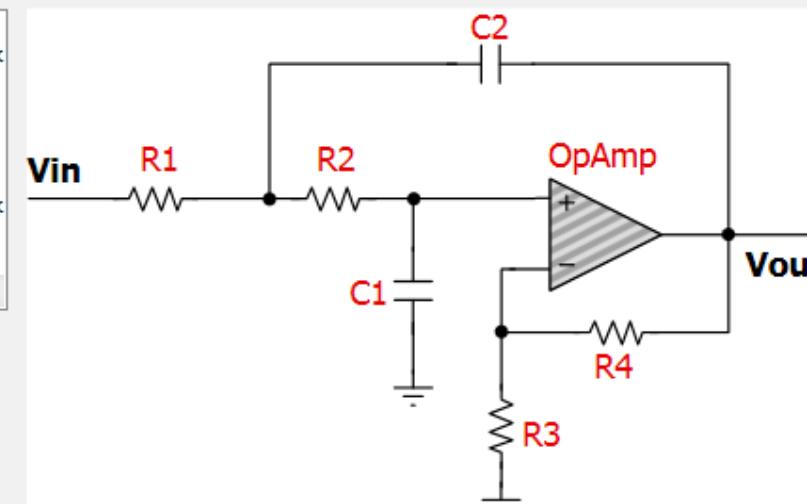
4. Filter Topologies
Sallen Key

Step 4: Filter Topology
Please select a filter topology:

Sallen-Key

Multiple-Feedback (Single ended)

Multiple-Feedback (Fully differential)



Sallen-Key topology is a second-order filter topology having non-inverting gain. It is commonly used in voltage-controlled voltage-source (VCVS) implementations. The gain is configurable with isolated gain resistors making this topology highly usable.

Show this wizard at startup

Back Finish Exit Wizard

FilterPro设计 Active Filter--5

FilterPro Desktop - Untitled *

File Edit Help

Schematic Data BOM Comments Design Report

Name: Lowpass, Sallen Key, Bessel Part: Ideal Opamp Order: 5 Number Of Stages: 3

Gain: 1 V/V (0 dB) Allowable Passband Ripple: 1 dB Passband Frequency: 1 kHz Corner Frequency Attenuation: -3 dB

Stopband Attenuation: -45 dB Stopband Frequency: 5 kHz

Reset Component Tolerances - Resistors Exact: 0% Capacitors Exact: 0%

DesignTree

OpAmp OpAmp OpAmp

Filter Stage: 1 Passband Gain: 1 Cutoff Frequency: 1.507 kHz QualityFactor (Q): 0.5

Filter Stage: 2 Passband Gain: 1 Cutoff Frequency: 1.561 kHz QualityFactor: 0.56

Filter Stage: 3 Passband Gain: 1 Cutoff Frequency: 1.761 kHz QualityFactor: 0.92

Actual Gain (dB) Actual Phase (deg)

Actual Group Delay (uSec)

v: 3.1.0.23446 Texas Instruments 14:20

The schematic shows a three-stage active low-pass filter. Stage 1 uses an opamp with resistors R1 (10.56kΩ) and R2 (9.05kΩ), and capacitor C1 (10nF). Stage 2 uses an opamp with resistors R1 (9.05kΩ) and R2 (12.7nF), and capacitor C2 (10nF). Stage 3 uses an opamp with resistors R1 (4.93kΩ) and R2 (33.6nF), and capacitor C2 (33.6nF). The input voltage Vin is connected to the first stage's non-inverting input. The output of each stage is connected to the next stage's non-inverting input. The final output is Vout.

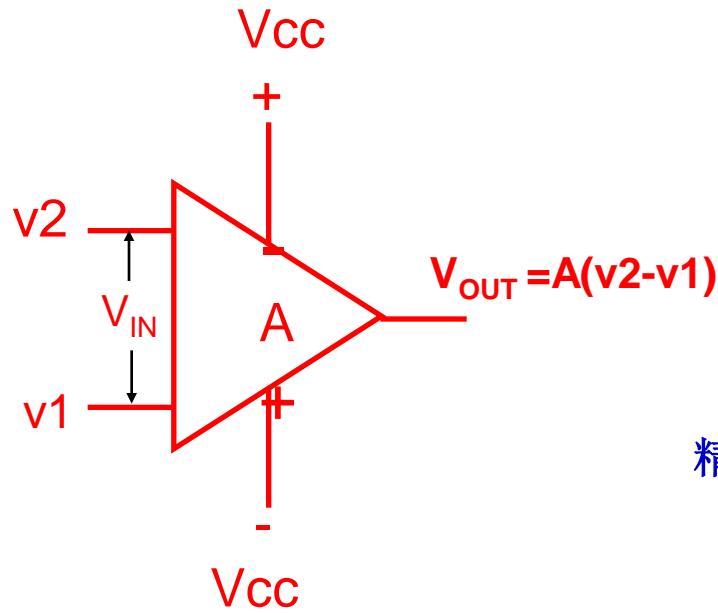
The design parameters for each stage are:

- Stage 1: Passband Gain = 1, Cutoff Frequency = 1.507 kHz, QualityFactor (Q) = 0.5
- Stage 2: Passband Gain = 1, Cutoff Frequency = 1.561 kHz, QualityFactor = 0.56
- Stage 3: Passband Gain = 1, Cutoff Frequency = 1.761 kHz, QualityFactor = 0.92

The performance plots show the Actual Gain (dB) and Actual Phase (deg) for the entire filter. The gain starts at 0 dB at 1 Hz and remains flat until approximately 1.5 kHz, where it begins to roll off. The phase starts at 0 degrees and remains flat until approximately 1.5 kHz, where it drops sharply to -180 degrees. The group delay plot shows a constant value of approximately 100 microseconds across the entire frequency range, dropping sharply to near zero at the corner frequencies.

理想放大器和实际放大器

理想的运算放大器



速度

精度

功耗和驱动能力

- 无穷大的带宽
- 无穷大的压摆率
- 无穷大的增益
- 无穷大的输入阻抗
- 零输出阻抗
- 零噪声
- 零失调电压及其温漂
- 零偏置电流及其温漂
- 无穷大的CMRR和PSRR
- 零功耗
- 无穷大的输入输出摆幅
- 无穷大的输出功率

更重要的：免费



一个不完美运放的例子：滤波器设计

滤波器设计软件 – FilterPro 3.1

Spice仿真软件 – TINA-TI 9.1



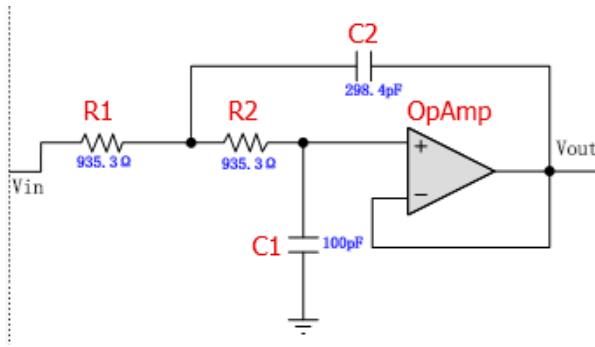
<http://focus.ti.com/docs/toolsw/folders/print/filterpro.html>

<http://focus.ti.com/docs/toolsw/folders/print/tina-ti.html>

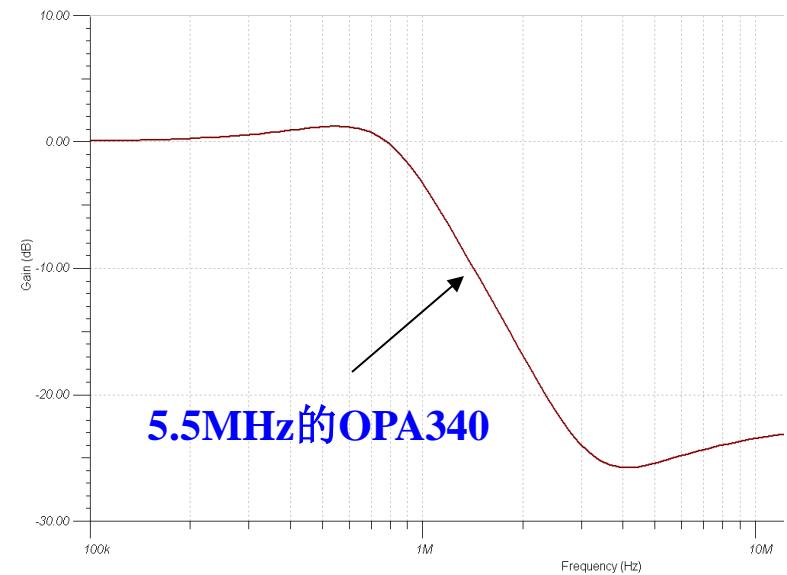
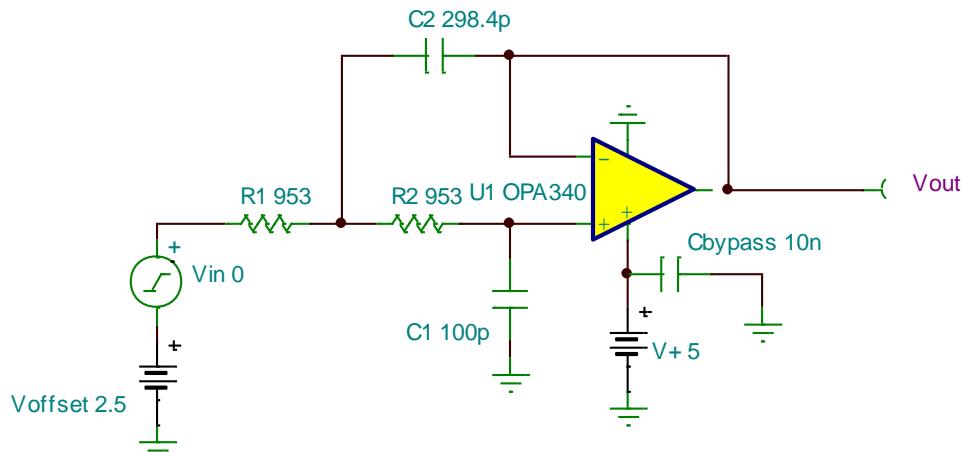
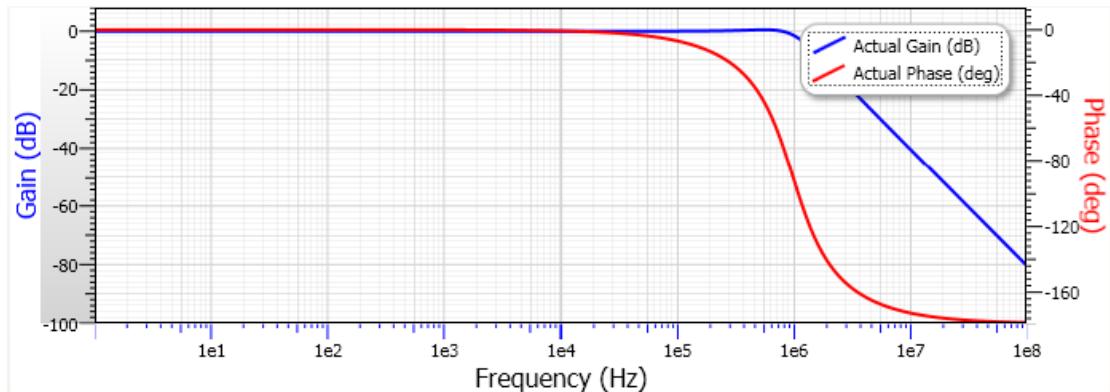
免费！

有源滤波器设计和仿真：

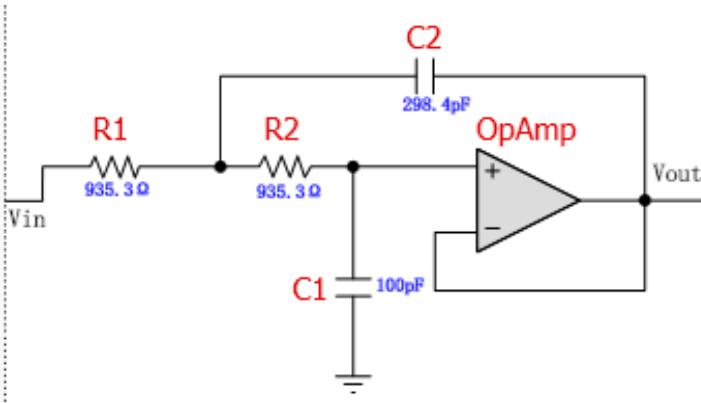
基于 FilterPro & TINA-TI



2nd Order LPF with $F_c = 1\text{MHz}$

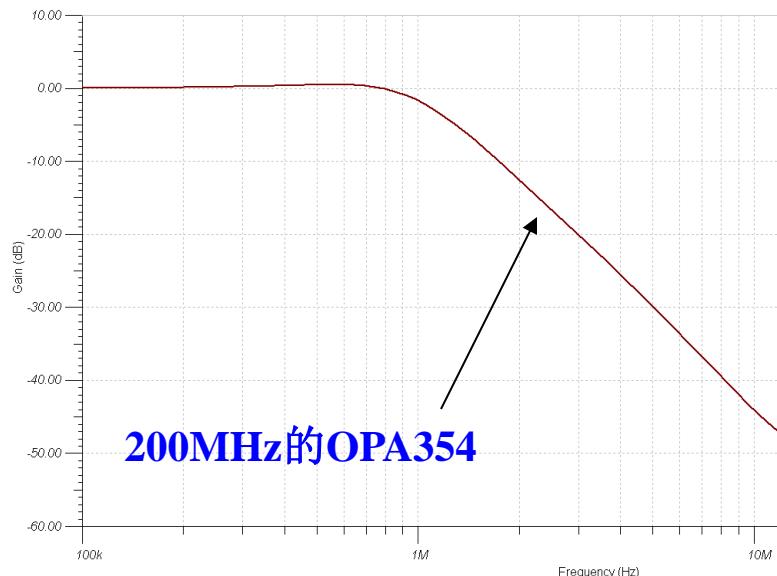
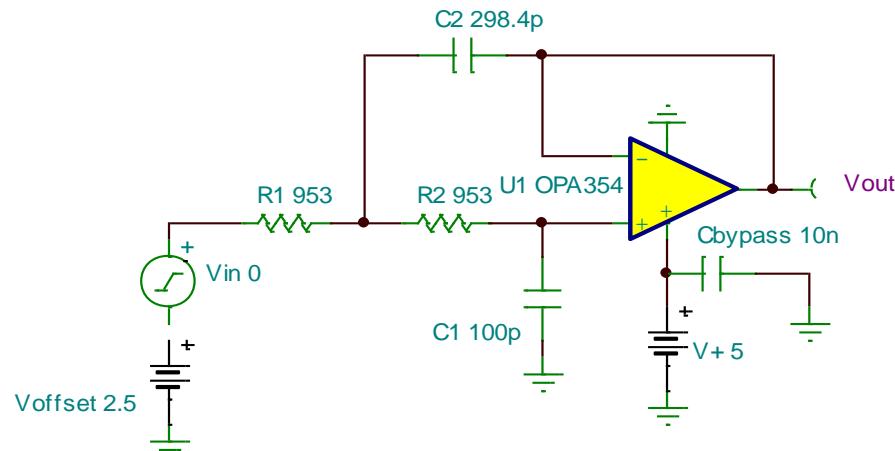


有源滤波器设计和仿真： 基于 FilterPro & TINA-TI

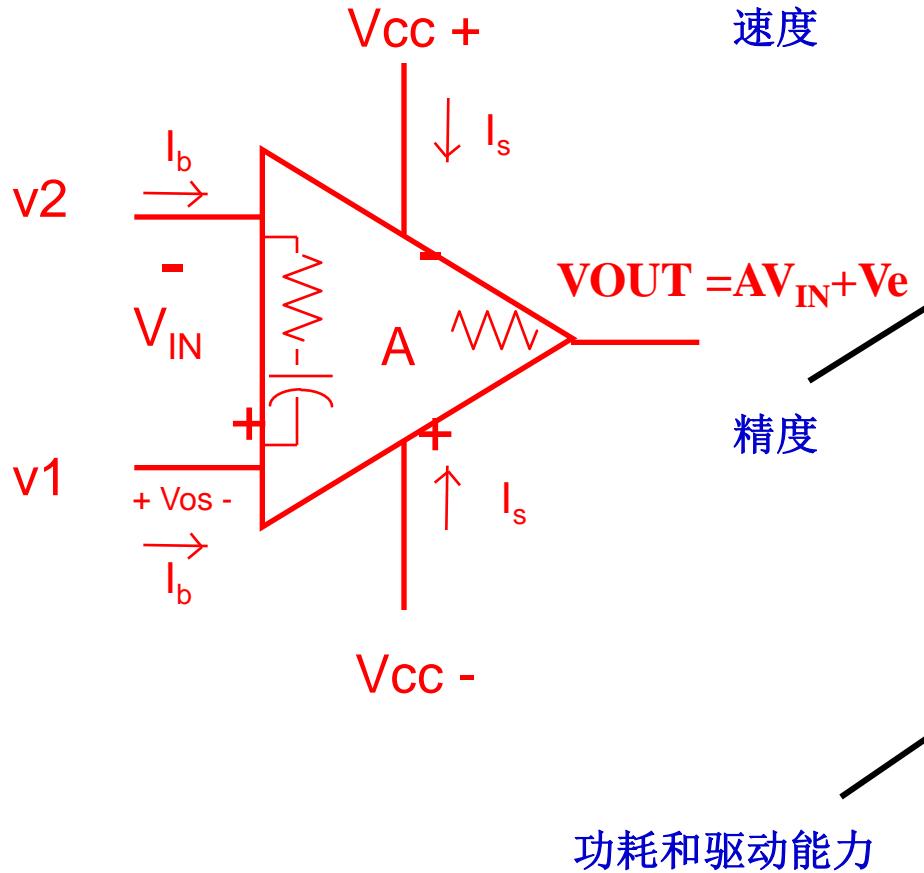


Filter Stage:	1
Passband Gain	1
Cutoff Frequency	985.0734 kHz
QualityFactor	0.864
Filter	Chebyshev05dB
Circuit	SallenKey
Min GBW reqd. :	85.1103 MHz

2nd Order LPF with $F_c = 1MHz$



实际的运算放大器



- 带宽: kHz to GHz
- 压摆率: 0.1-8000 V/ μ s
- 有限的增益: 80 to 167 dB
- 输出阻抗: 1-1k Ω
- 输入阻抗: 10^6 - 10^{12} Ω , 0.2-20pF
- 噪声: 1-1000 nV/ $\sqrt{\text{Hz}}$
- 失调电压: 5 μ V- 10mV
- 偏置电流: 10 fA-250nA
- 共模抑制比 CMRR: 50-130 dB
- 电源纹波抑制比 PSRR: 50-145 dB
- 静态电流: 1 μ A-10mA
- 输入输出电压摆幅: V_{CC+} to V_{CC-}
- 输出功率: 0.1-500W

RMB!

TI 精密放大器家族

运放的直流精度通常由其输入级工艺决定

工艺	电源电压	V _{IO} (max)	I _{IB} (max)	输入阻抗	其他可能特性	TI 产品
Bipolar	宽	小(<u>V</u>)	偏大 (<u>nA</u>)	中等	R-R, 低电压噪声	OPA2xx
JFET	宽	偏大 (<u>uV</u> to mV)	小(<u>pA</u>)	高	R-R, 低电流噪声	OPA1xx
CMOS	窄(<12V)	小(<u>V</u>)	小(<u>pA</u>)	高	R-R, 自归零, 低功耗	OPA3xx, OPA7xx
Difet	宽	小(<u>V</u>)	最小(<u>fA, pA</u>)	高	价格稍贵	OPA627, OPA12x

精密运算放大器:

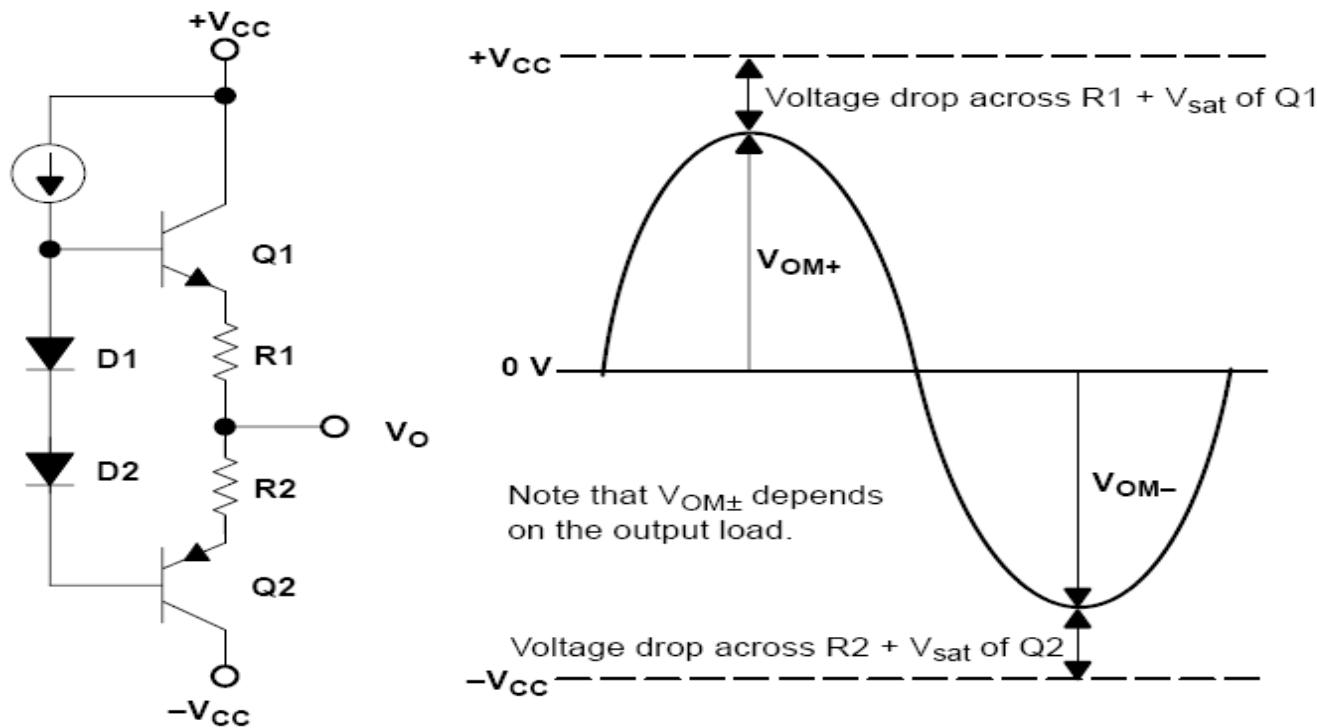
- OPAy2xx: Bipolar, 精密, 微输入失调电压, 低噪声, GBW<=80MHz; [OPA209](#), [OPA211](#), [OPA1611](#)
- OPAy1xx: FET, Difet, 精密, 高输入阻抗, 微偏置电流(但温漂较高); GBW<=20MHz; [OPA140](#), [OPA827](#)
- OPA16xy: 音频专用高性能运放; [OPA161y](#): Bipolar; [OPA164y](#), JFET; [OPA1632](#), 全差分;
- OPA637,OPA627: Difet, 精密, 优秀的直流交流特性, GBW<=80MHz;
- OPAy3xx: CMOS, <=5.5V,精密, 直流特性出众, 低功耗, 轨到轨, 自归零, 零交越失真.....
GBW<=250MHz; [OPA347](#), [OPA374](#), [OPA333](#), [OPA365](#), [OPA354](#), [OPA300](#)
- OPAy7xx: CMOS, <=24V; GBW<=20MHz; [OPA727](#), [OPA735](#)
- TLV/TLCxxxxy: CMOS, <=16V; GBW<=10MHz; 针对低成本, 低频应用; [TLV246y](#), [TLC08y](#)

* 上面型号中的y表示通道数

几个名词解释

- 轨到轨输入/输出 Rail-Rail Input/Output
 - 窄供电电压系统中非常有用。
 - 比如在电池供电系统中，如何从3.3V供电的运放里获得3V的动态范围？
- 自归零， 零温漂 Auto Zero & Zero Drift
- 零交越失真 Zero Crossover

输出信号幅度被供电电压所限制



在最大输出幅度和供电电源轨间必须有一定的裕量或净空，保证输出不被削顶/底。对输入也是一样。

根据运放输出结构不同，这个裕量从数mV到数V不等。

轨到轨输入输出运放示例

轨到轨输入和输出运放：

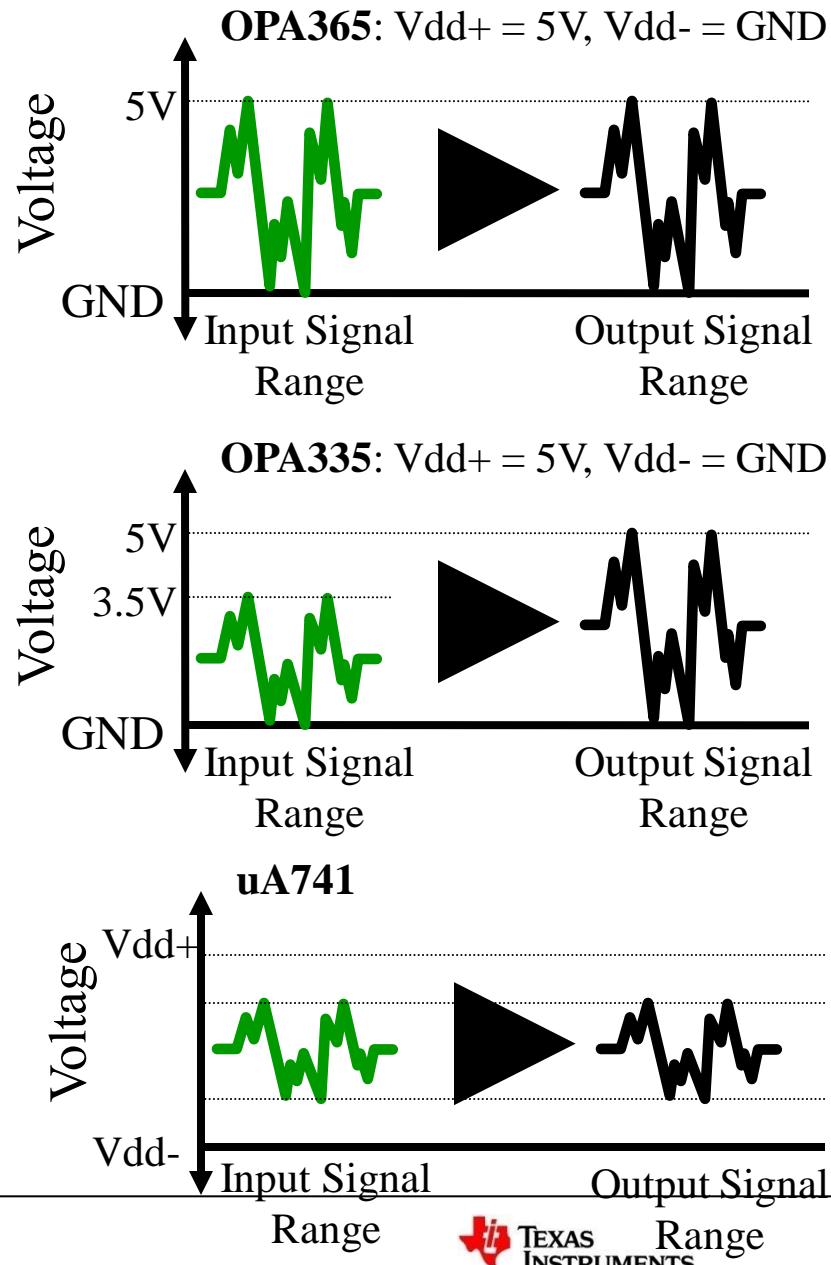
如OPA365，输入和输出摆幅都能非常接近供电电源轨。但也不能完全达到。

轨到轨输出运放：

如OPA335，输出摆幅可以非常接近供电电源轨。但不能完全达到。输入在高电平处需要1.5V的净空。

非轨到轨运放：

如uA741, LM324, OP27等，输入和输出在高电平和低电平处都需要一定的净空才能保证不发生削顶/底



几个名词解释

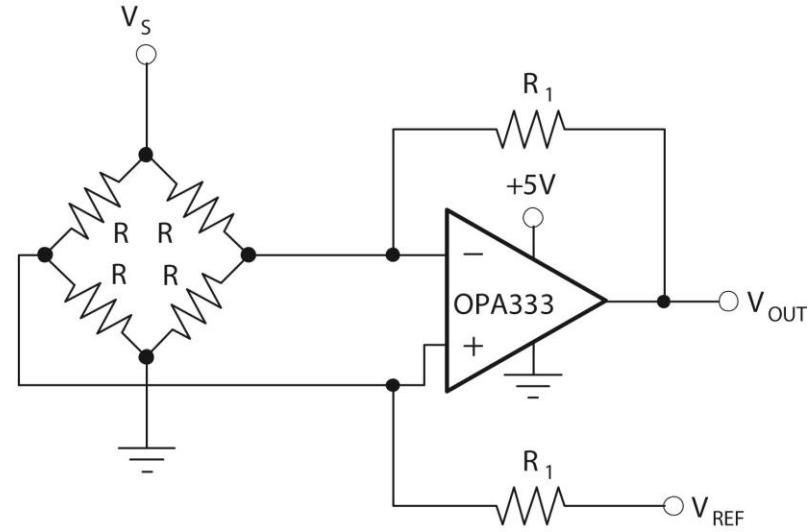
- 轨到轨输入/输出 Rail-Rail Input/Output
- 自归零， 零温漂 Auto Zero & Zero Drift
 - Vos非常讨厌，特别是我有10万个产品都需要调零的时候，有没有运放不需要调零也能达到非常好的直流精度？
 - 当我的产品在非常宽的温度范围内工作的时候，如何保证在整个温度范围内误差控制在很小的范围内，从而减少我对调零的需求？
- 零交越失真 Zero Crossover

OPA333, OPA2333

Very Low Power Zero-Drift / Auto-Zero OPA

- Ultra-Low Quiescent Current: **25 μ A** (max)
- Low Offset Voltage: **10 μ V** (max)
- Offset Voltage Drift: **0.05 μ V/ $^{\circ}$ C** (max)
- Low Voltage Noise: **1.1 μ V_{P-P}**
- Bandwidth: 350kHz
- Rail-to-Rail Input and Output
- **1.8V** to 5.5V Supply Voltage
- Specified Temperature Range:
-40° C to +125° C
- OPA333: **SC70-5**, SOT23-5, SO-8
- OPA2333: QFN-8, SO-8
- Battery-Powered Instruments
- Temperature Measurement
- Precision Strain Gages
- Precision Sensor Applications
- Handheld Test Equipment

- Lowest Power Increases Battery Life
- Low Offset and Drift Removes Need for Calibration in Application
- RRIO Increases Dynamic Range
- 1.8V Supply Excellent for Battery Devices
- Micro SC70 Package Saves Board Space



Single Op Amp Bridge Amplifier

几个名词解释

- 轨到轨输入/输出 Rail-Rail Input/Output
- 自归零， 零温漂 Auto Zero & Zero Drift
- 零交越失真 Zero Crossover
 - 我们常听到说反相输入比同相输入的失真表现更好， 特别是对于轨到轨输入运放而言， 为什么？
 - 当我们需要高输入阻抗的同相跟随器来缓冲一个大信号时， 如何维持一个很好总谐波失真 THD？

OPA365

Zero-Crossover, RRIO, 50MHz Single Supply Amplifier

Features

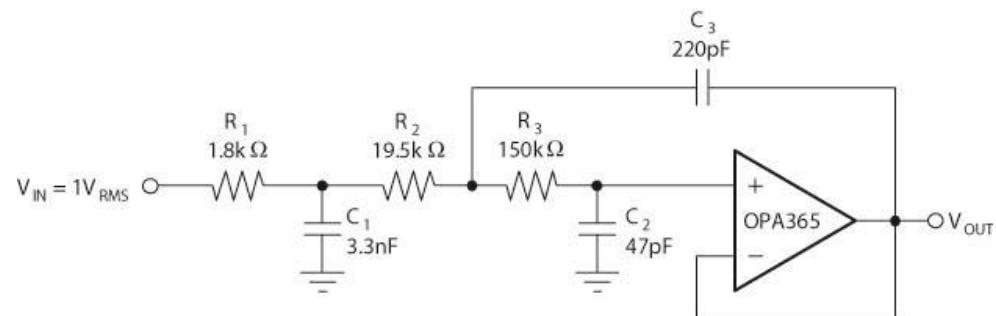
- Zero-Crossover Input Topology
- Excellent THD+N: 0.0006%
- Excellent CMRR: 100dB
- Rail-to-rail input/output:
Input 100mV Beyond Supply Rails
- Low noise: 4.5nV/ $\sqrt{\text{Hz}}$
- Speed:
 - Gain bandwidth: 50MHz
 - Settling time: 300ns to 0.01%
- Low offset: 200 μV
- 2.2V to 5.5V operation

Applications

- Single Supply Data Acquisition
- Security & Surveillance
- Handheld Test and Measurement
- Active Filters
- Audio Preamplifiers & Filters
- Precision signal conditioning

Benefits

- Excellent signal linearity over entire input common mode range
- RRIO maximizes input dynamic range and enables true 2.2V single supply data acquisition
- Speed and THD specs optimized for up to 250ksps unity gain buffer data acquisition

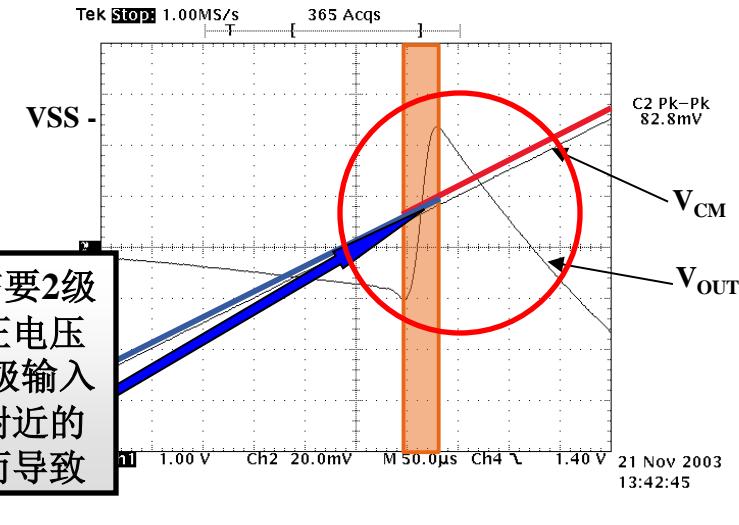
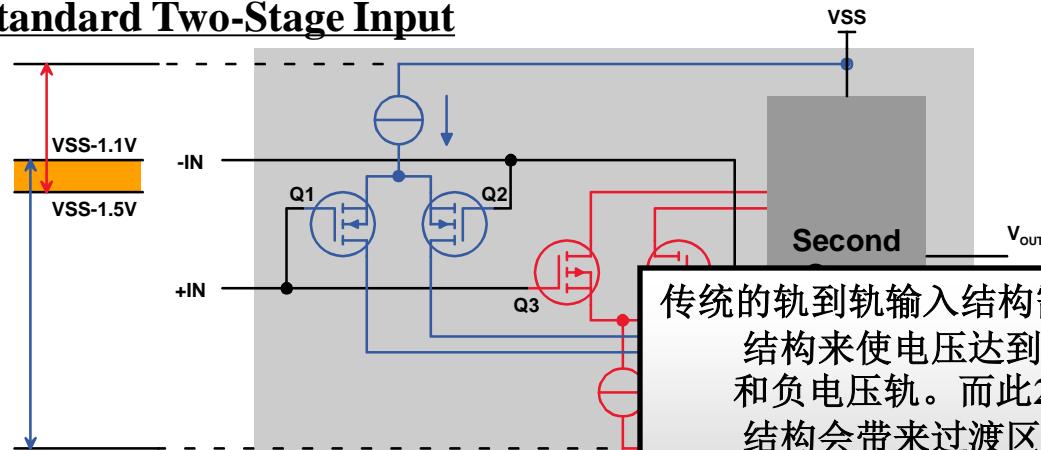


1k Price:
\$0.95

OPA365 Salley-Key Low Pass Filter

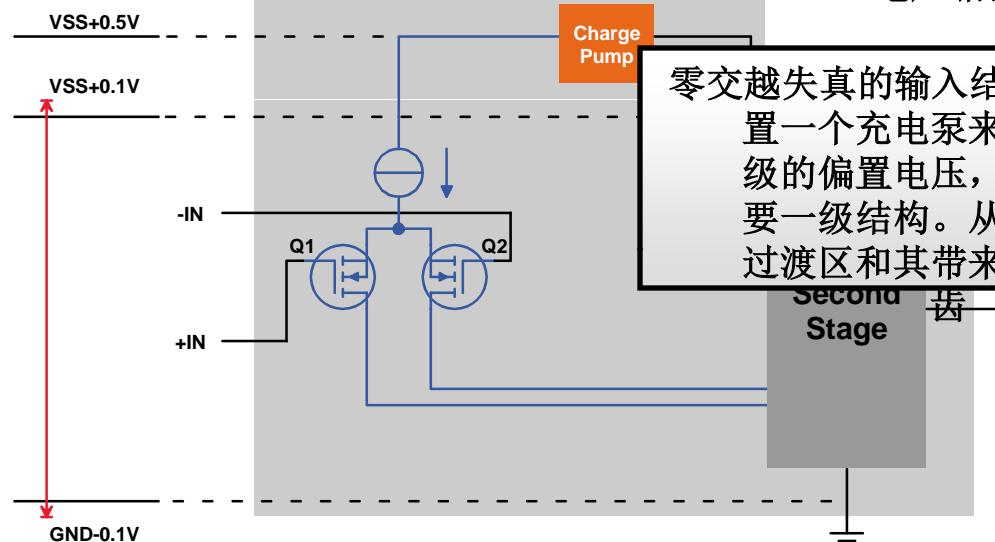
传统2级输入的轨到轨输入结构和零交越失真结构

Standard Two-Stage Input

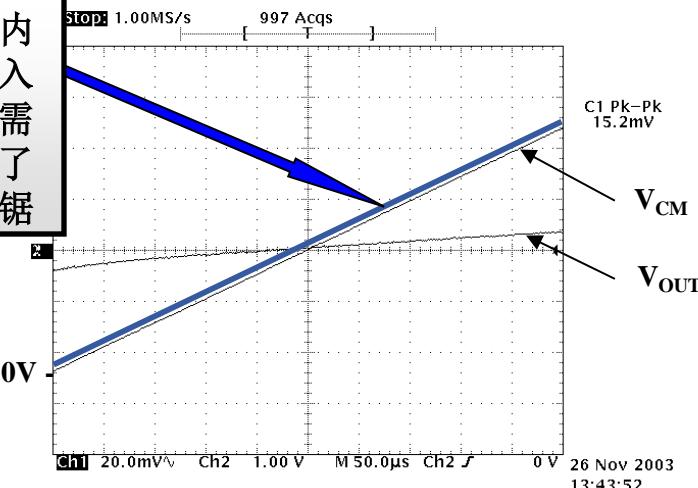


传统的轨到轨输入结构需要2级结构来使电压达到正电压和负电压轨。而此2级输入结构会带来过渡区附近的失调电压漂移，从而导致电压锯齿

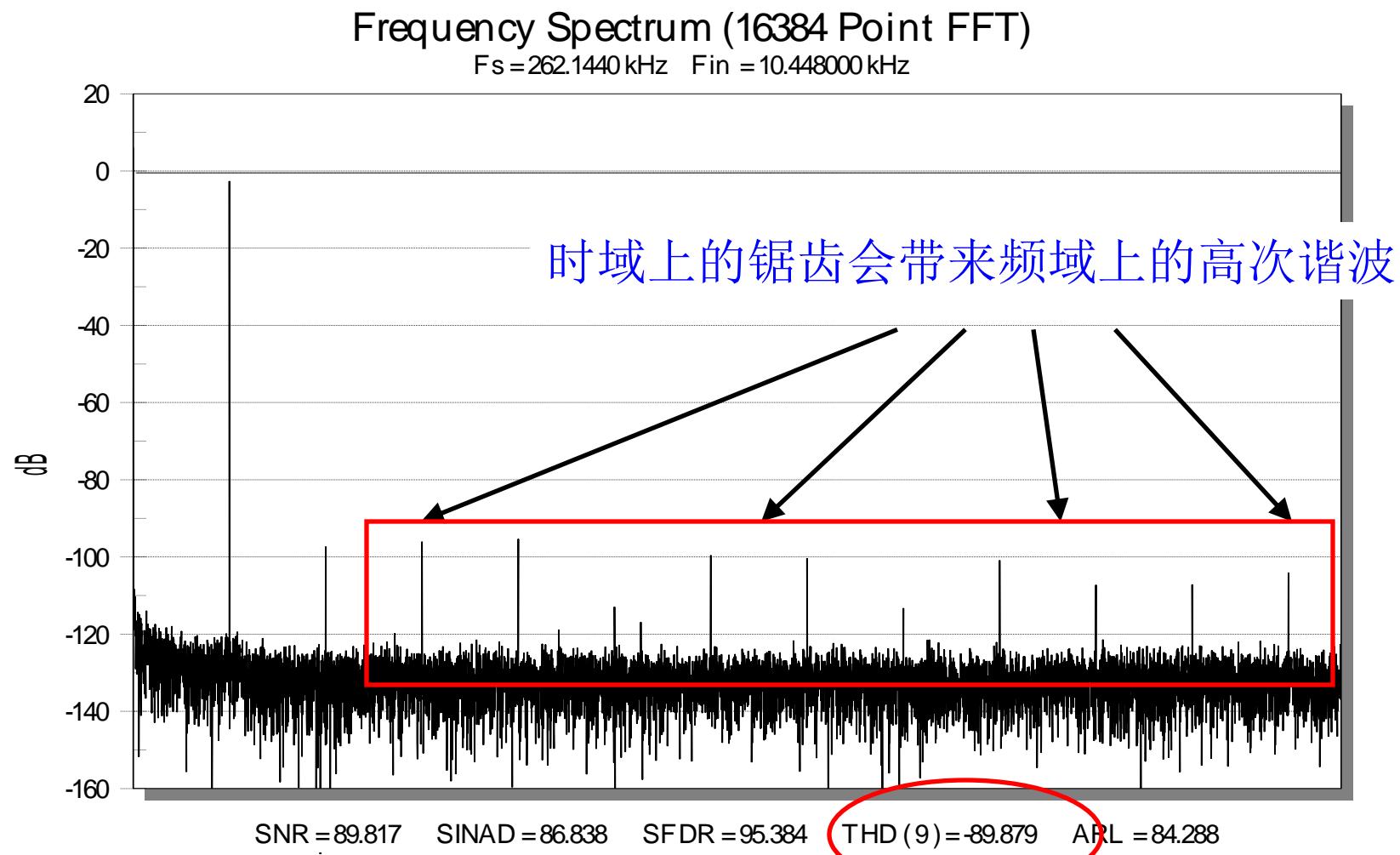
Zero-Crossover Input Stage



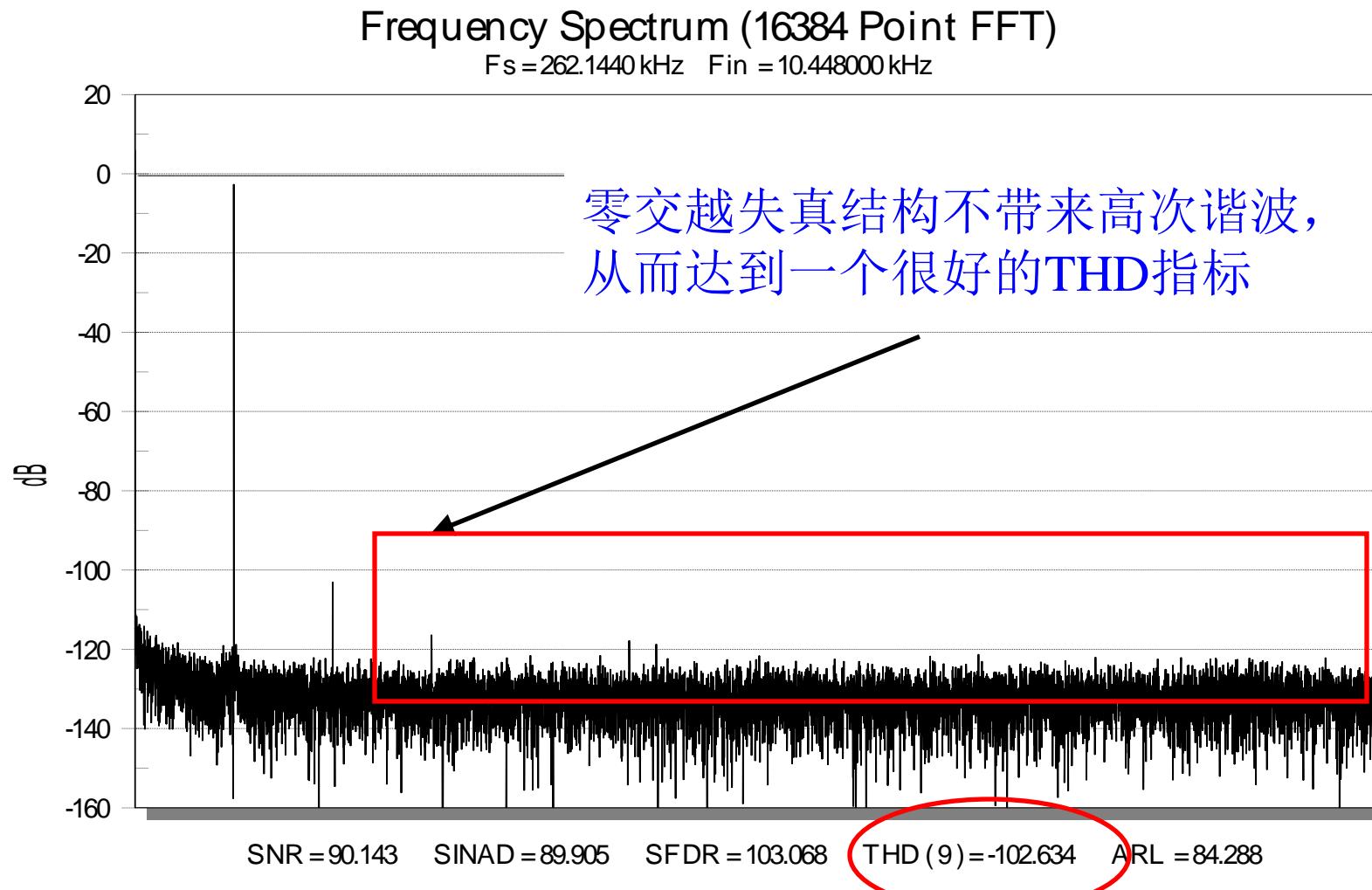
零交越失真的输入结构通过内置一个充电泵来提升输入级的偏置电压，因此只需要一级结构。从而消除了过渡区和其带来的时域锯齿



传统2级输入的轨到轨输入运放的谐波失真



OPA365 零交越失真运放的谐波失真表现

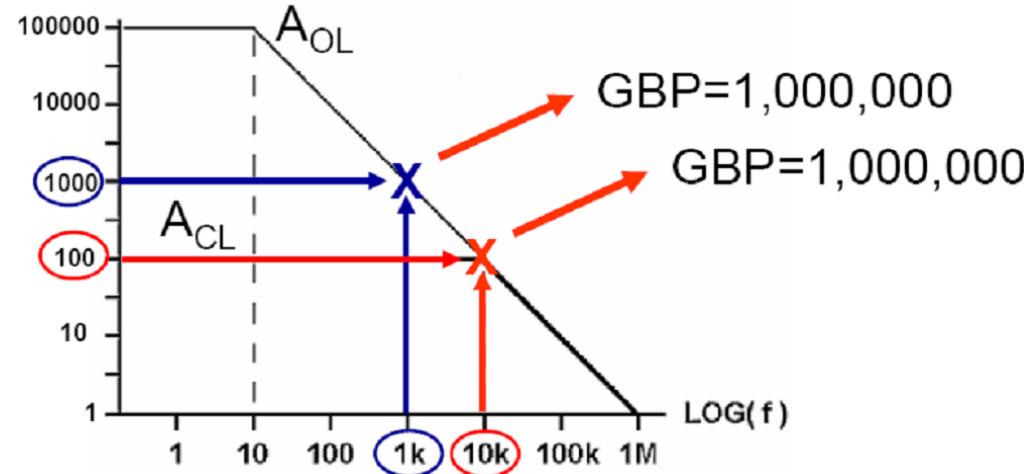


高速放大器

Bandwidth – Small Signal Frequency Response

GBP (Gain Bandwidth Product)

- VFB Amp usable bandwidth depends on the gain configuration
- Gain * Bandwidth = GBW product
- For example
 - a) If an amplifier has a 1MHz GBW product
 - b) It only has a bandwidth of 10KHz in a gain of 100x



- Note: GBP is not quite true for current feedback amplifiers
Never use an Amplifier near GBP

Slew Rate: Determined Large Signal Bandwidth

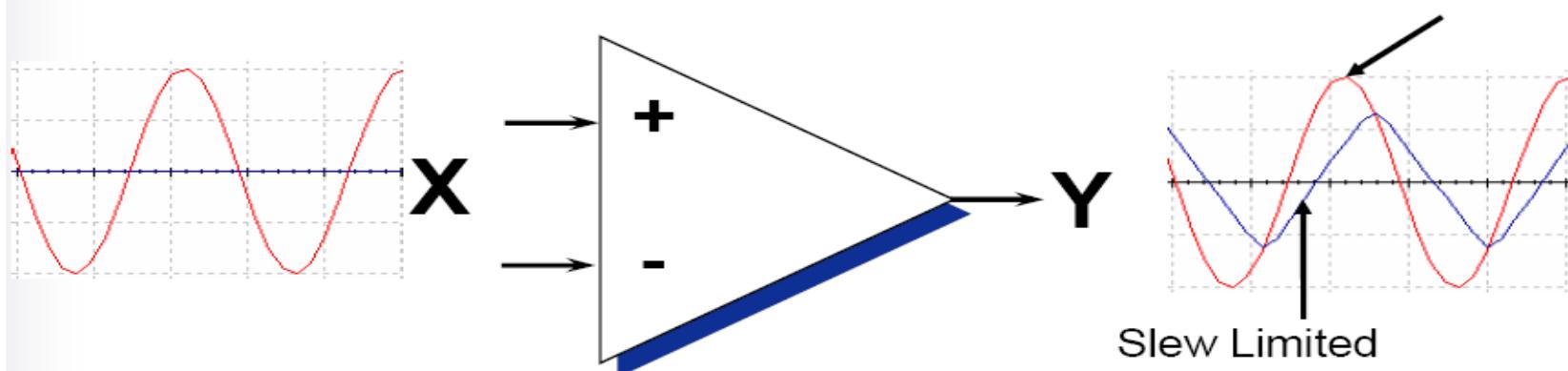
$$SlewRate = \frac{dV}{dt} \Big|_{\max}$$

Maximum Change in Voltage
Change in Time

- Slew Rate Determines the Limit of Large Signal Bandwidth

$$\text{Bandwidth} = \frac{SR}{2\pi * \text{Amplitude}}$$

High Slew Rate



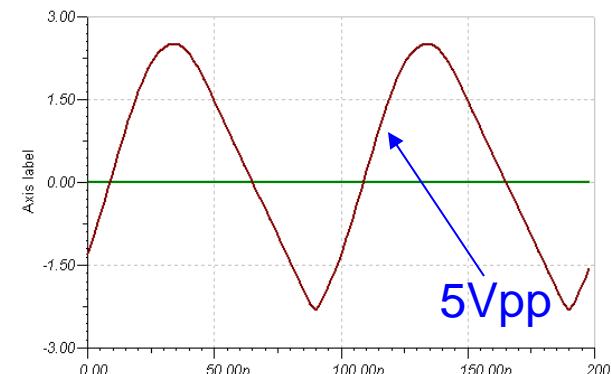
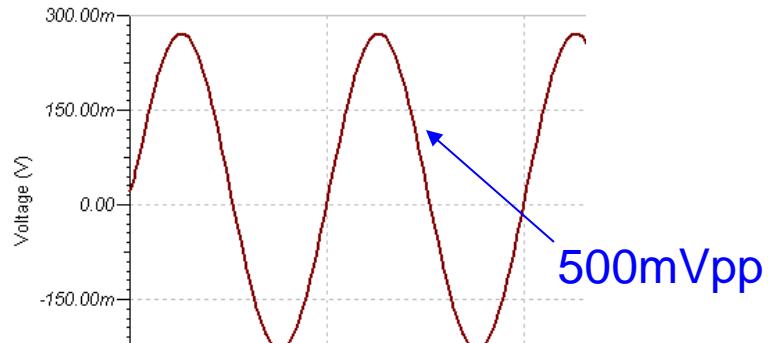
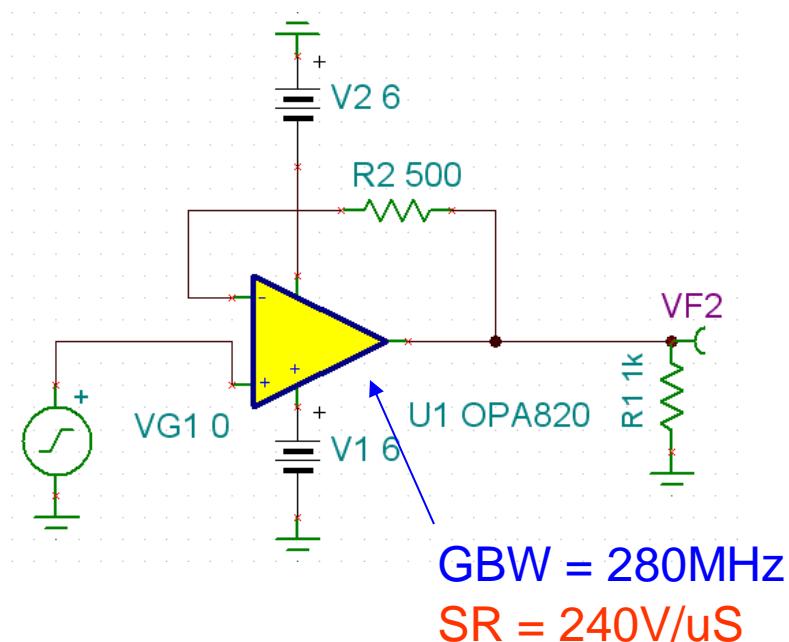
Bandwidth & Slew Rate

Buffer for a 10MHz Sinewave with 500mVpp Amplitude => SR needs 30V/uS

$$\text{Bandwidth} = \frac{\text{SlewRate}}{2\pi V_{pp}}$$

5Vpp Amplitude => SR needs 300V/uS

$$\text{SlewRate} = 2\pi V_{pp} \cdot \text{BandWidth}$$



Types of High Speed OPA – VFB & CFB

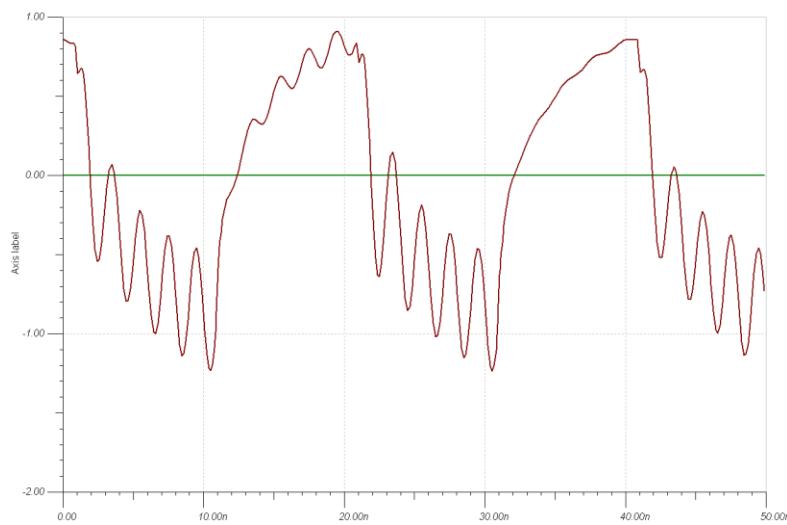
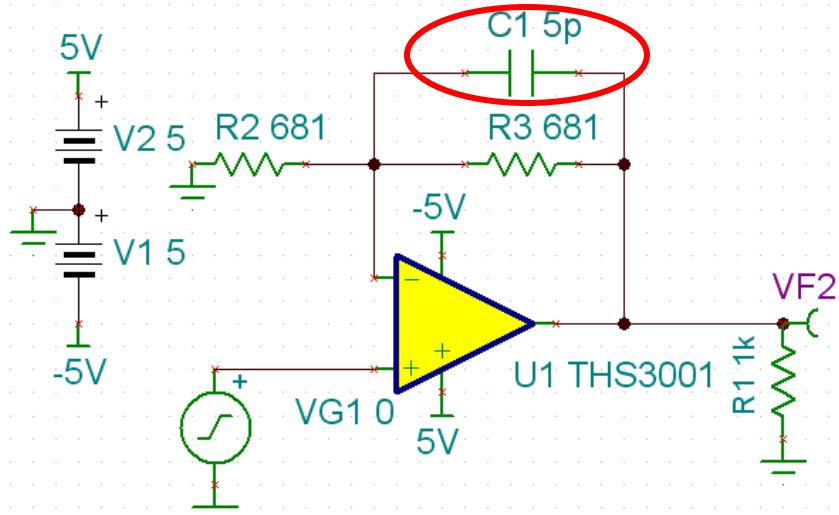
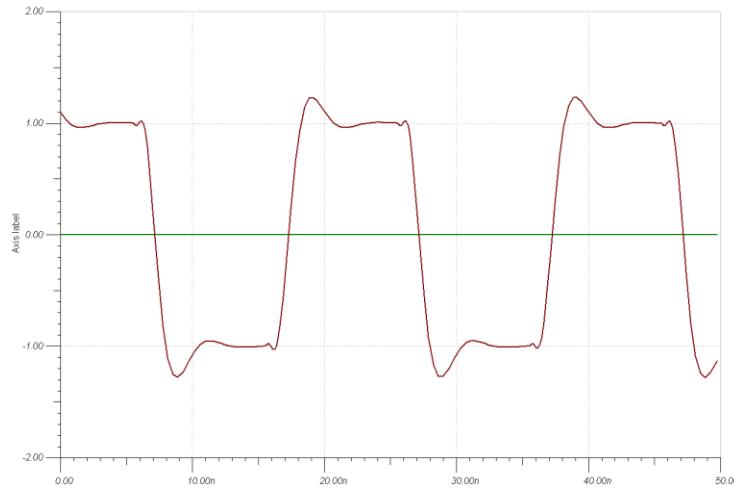
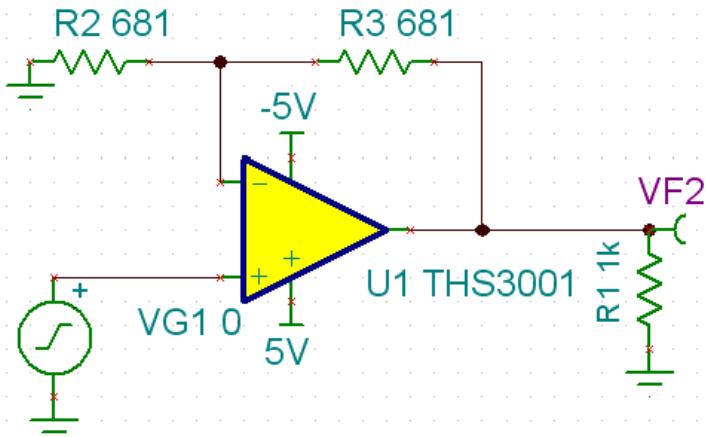
Voltage Feedback Amplifier (VFB)

- ◆ The error signal is modeled as a voltage
- ◆ Both inputs are high impedance
- ◆ Feedback is modeled as a voltage

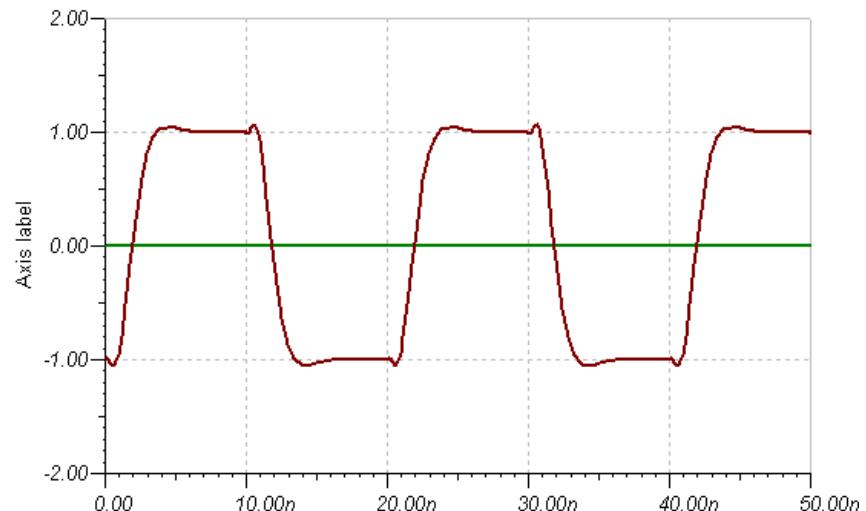
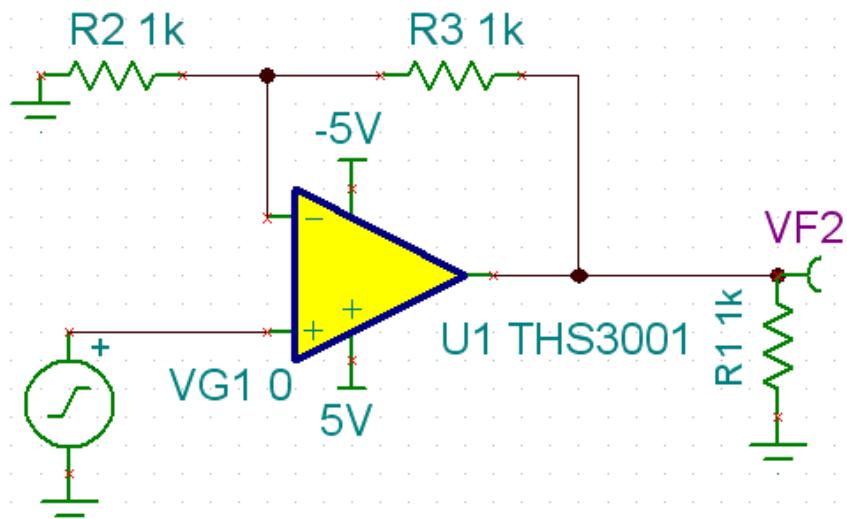
Current Feedback Amplifier (CFB)

- ◆ The error signal is modeled as a current
- ◆ The positive input is high impedance, and the negative input is low impedance
- ◆ Feedback is modeled as a current

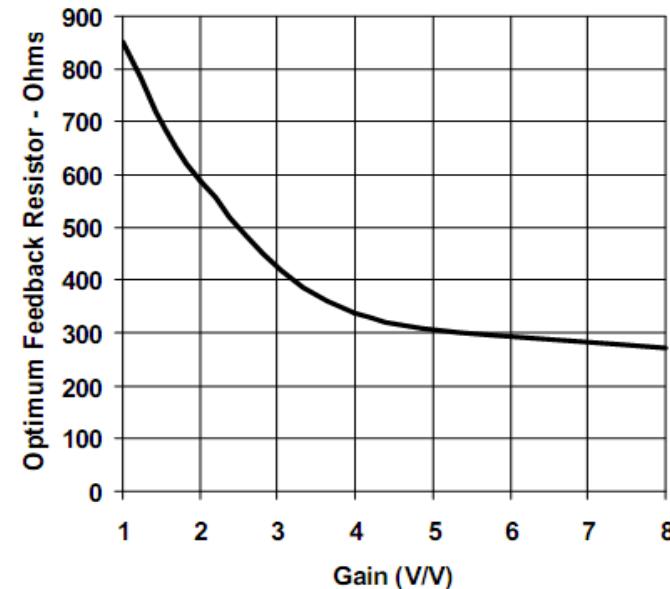
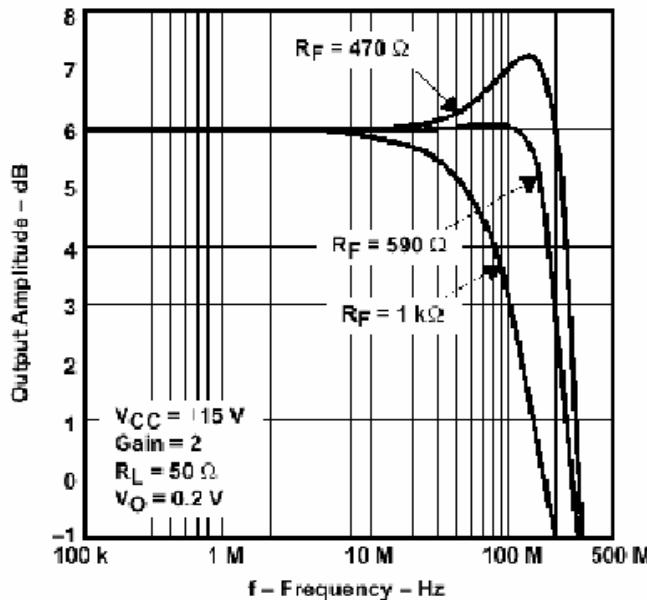
CFB With a Feedback C



Compensate CFB with a Larger R_F



Selecting Feedback Resistor for CFB

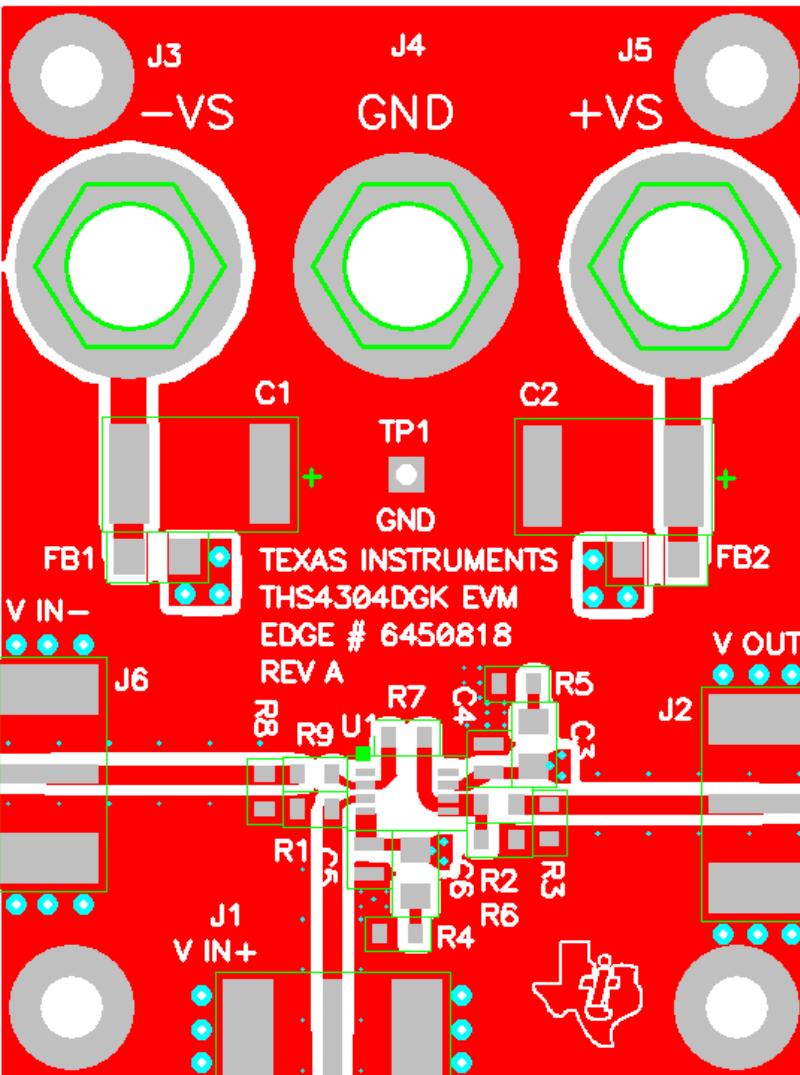


- Current Feedback (CFB) Amplifiers stability is dependant on feedback resistor (RF)
- As RF decreases, Bandwidth increases, but Phase-Margin (stability) decreases
- Increasing the Bandwidth can reduce distortion (increases excess open-loop gain)
- Reducing RF (and RG) reduces overall output noise
- Optimum RF value is different for every amplifier
- Feedback Resistor value can be reduced as gain increases to maximize performance

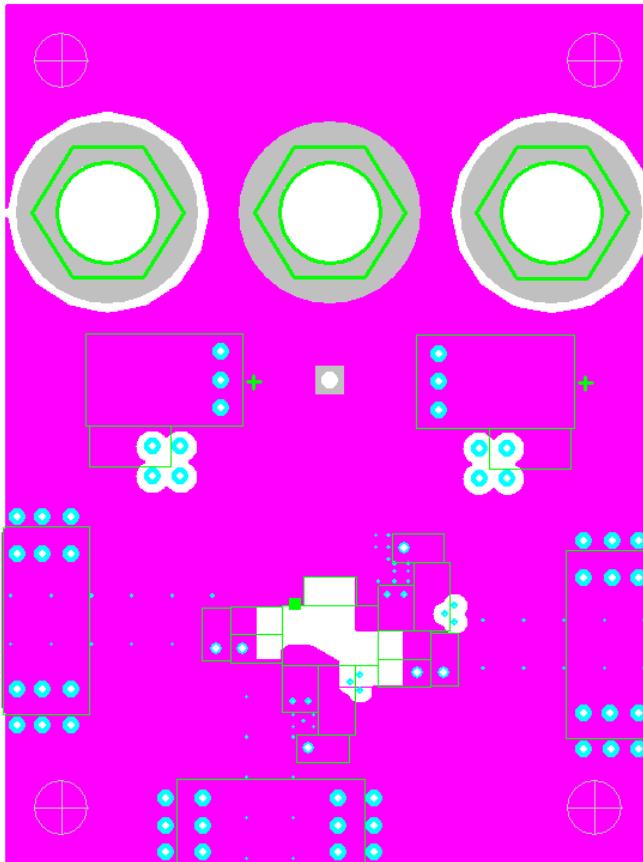
Reducing the feedback resistor can substantially improve overall performance!

Example of High Speed Layout

1. **TOP LAYER Attributes**
2. Signal In/Out traces are microstrip line with $Z_0 = 50\Omega$.
3. Terminating Resistors next to Amplifier.
4. Output Series Resistor next to Amp.
5. 100pF (NPO HF) Bypass Caps next to Amp.
6. Larger Bypass Caps Farther Away with Ferrite Chips for HF isolation of currents.
7. **MULTIPLE Vias Everywhere to Allows for Reduced Current Flow Area**
8. Short, Fat Traces to reduce inductance
9. Large Solid Ground Plane – No Spokes
10. Side Mount SMA connectors for Smooth Signal Flow
11. Rounded Signal Traces, no 90° bends

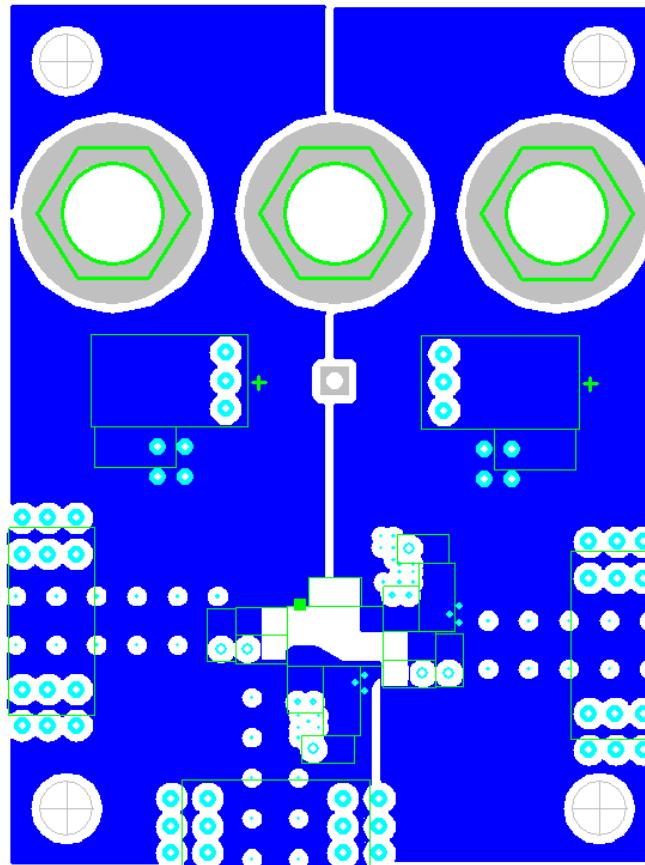


Example of High Speed Layout



Layer 2: Signal GND Plane

GND Plane Next To Signal Plane for
Continuity in Return Current



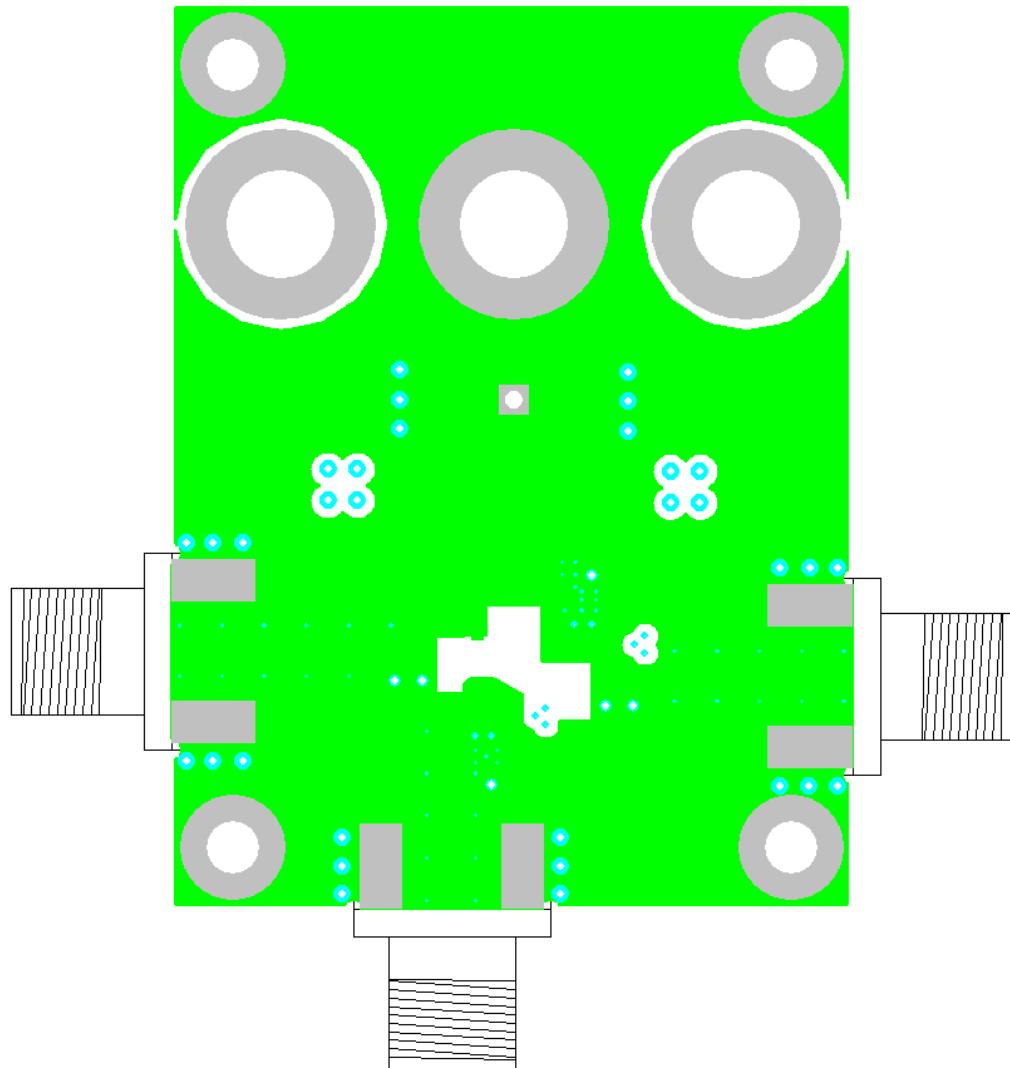
Layer 3: Power Plane

Notice Cut-Out in Sensitive areas near
Amplifier on ALL planes.

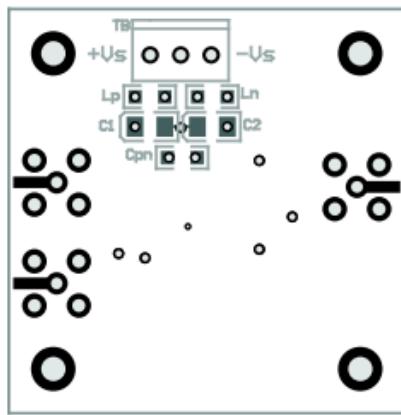
Example of High Speed Layout

Bottom Layer – GND Plane

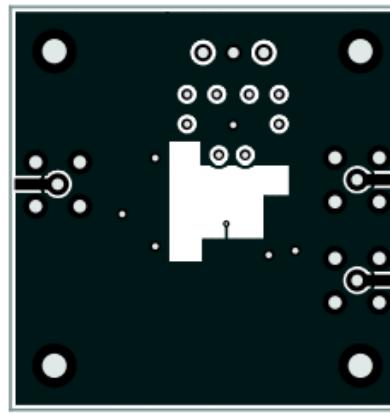
1. Solid GND plane to minimize inductance.
2. Layer-2 GND plane and Bottom Layer form excellent bypass capacitor with Power Plane.
3. All Signals are on Top Layer to minimize the need for signals to flow through vias.
4. Again, Multiple Vias Everywhere
5. Cut-Out around Amplifier to reduce Stray Capacitance – except when turned into Microstrip Line



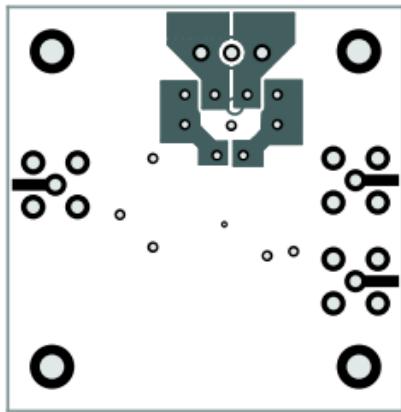
Example: VCA810 EVM (DEM-VCA-SO-1A)



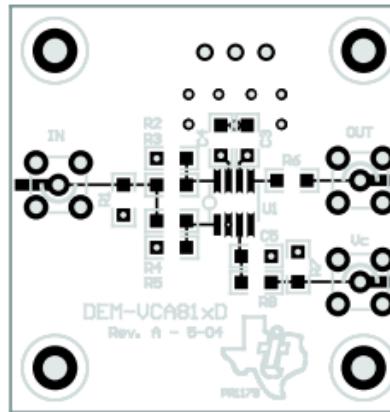
(a) Bottom Layer, Bottom View



(b) Mid Layer 1, Top View (Ground plane)



(c) Mid Layer 2, Top View (Power plane)



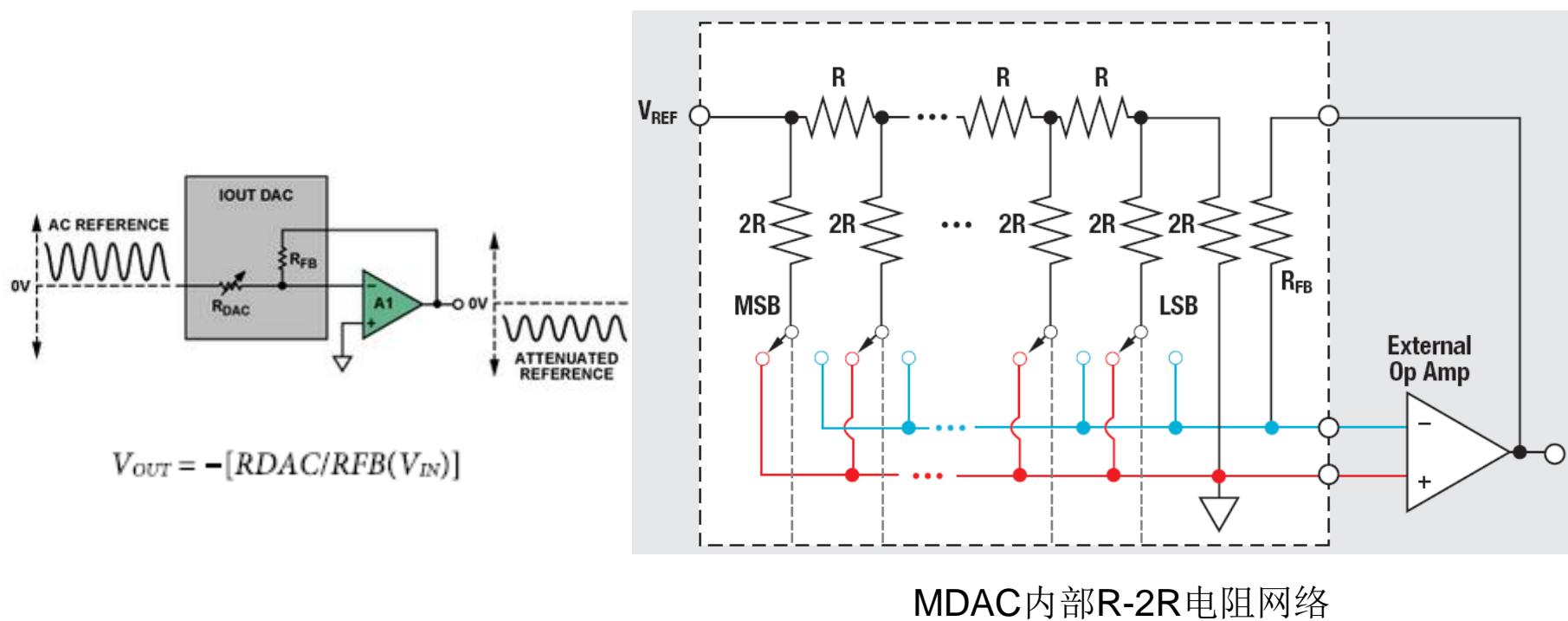
(d) Top Layer, Top View

For VCA82x, pls refer to DEM-VCA-SO-1B

MDAC实现程控衰减与增益

MDAC 实现信号衰减

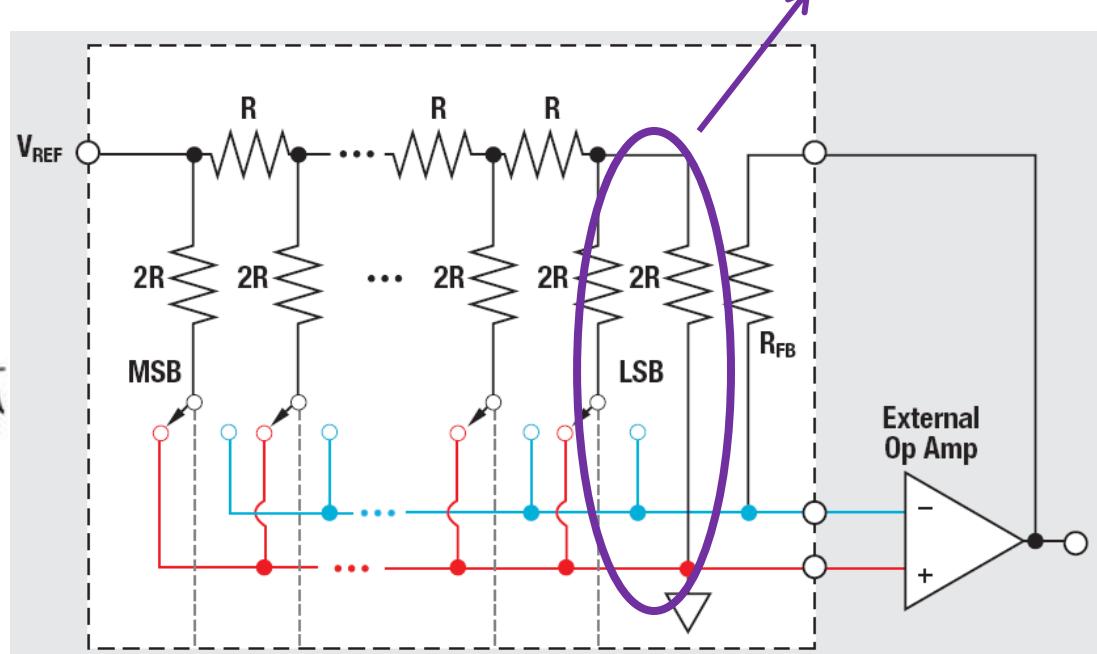
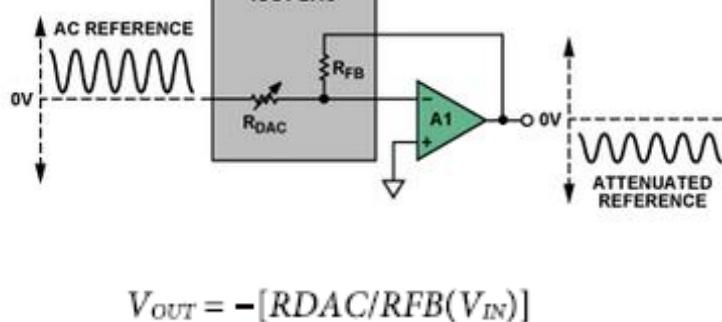
- MDAC/R-2R DAC: 提供一种将任意或交流电压信号相乘的理想模块
- 配合一个具有适当带宽的放大器，利用内部切换式R-2R电阻网络及片内反馈电阻可简单实现交流增益或直流基准电压输入信号增益。



MDAC 实现信号衰减

- MDAC/R-2R DAC: 提供一种将任意或交流电压信号相乘的理想模块
- 配合一个具有适当带宽的放大器，利用内部切换式R-2R电阻网络及片内反馈电阻可简单实现交流增益或直流基准电压输入信号增益。

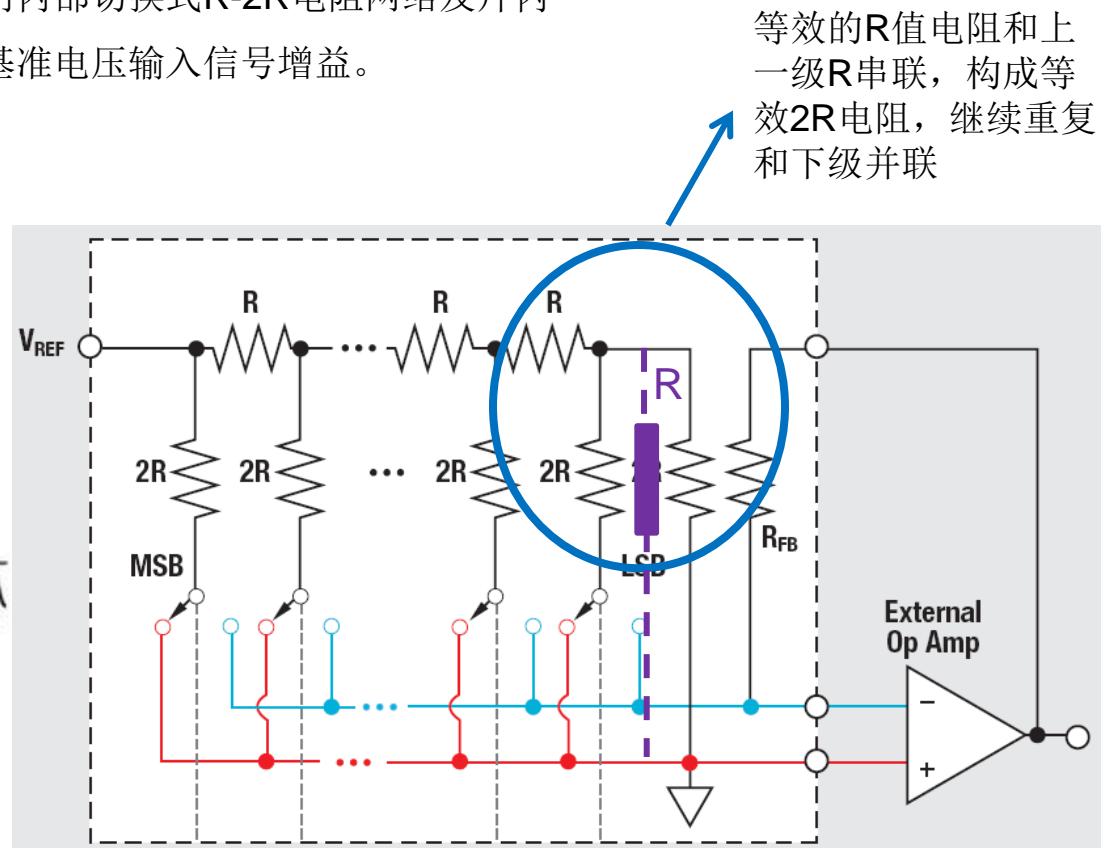
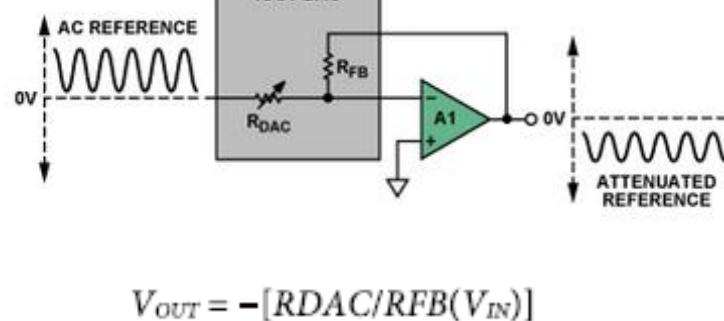
两个阻值为 $2R$ 的
电阻并联，等效阻
值为 R



MDAC内部R-2R电阻网络

MDAC 实现信号衰减

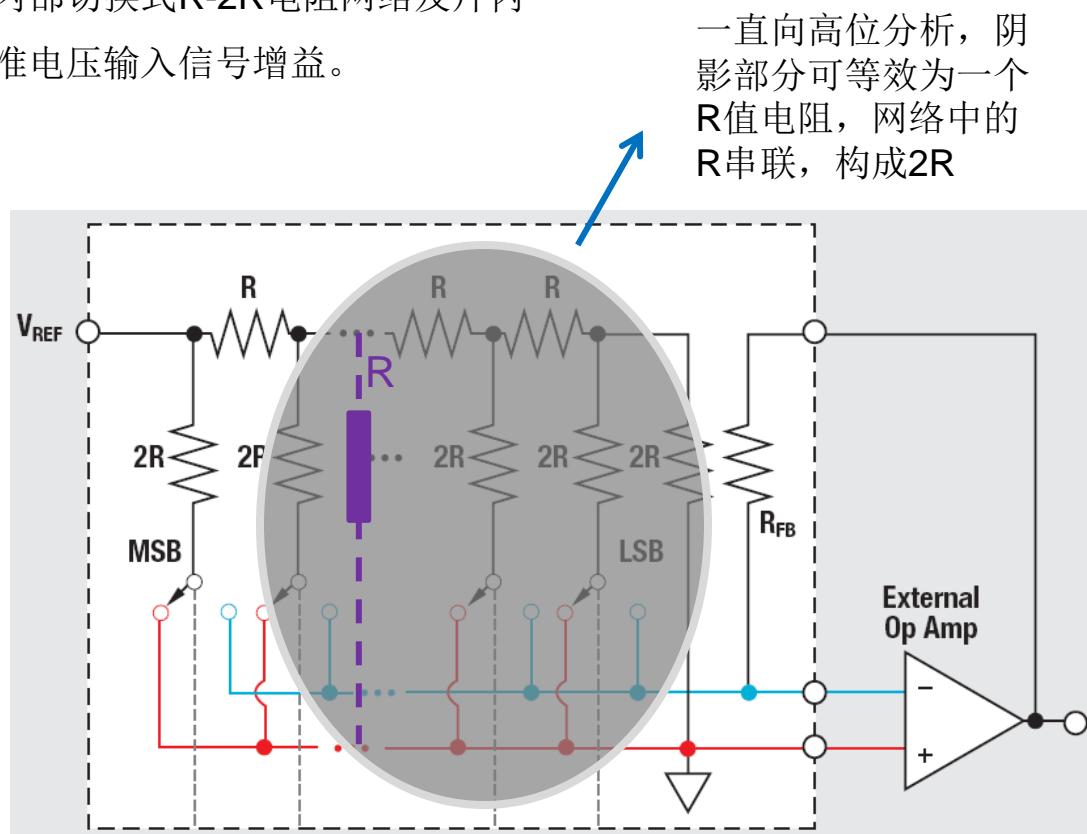
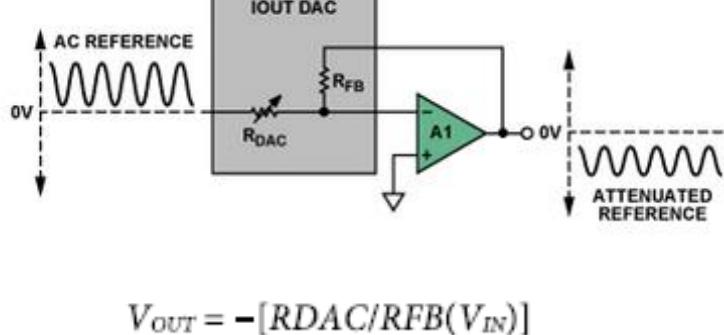
- MDAC/R-2R DAC: 提供一种将任意或交流电压信号相乘的理想模块
- 配合一个具有适当带宽的放大器，利用内部切换式R-2R电阻网络及片内反馈电阻可简单实现交流增益或直流基准电压输入信号增益。



MDAC 内部 R-2R 电阻网络

MDAC 实现信号衰减

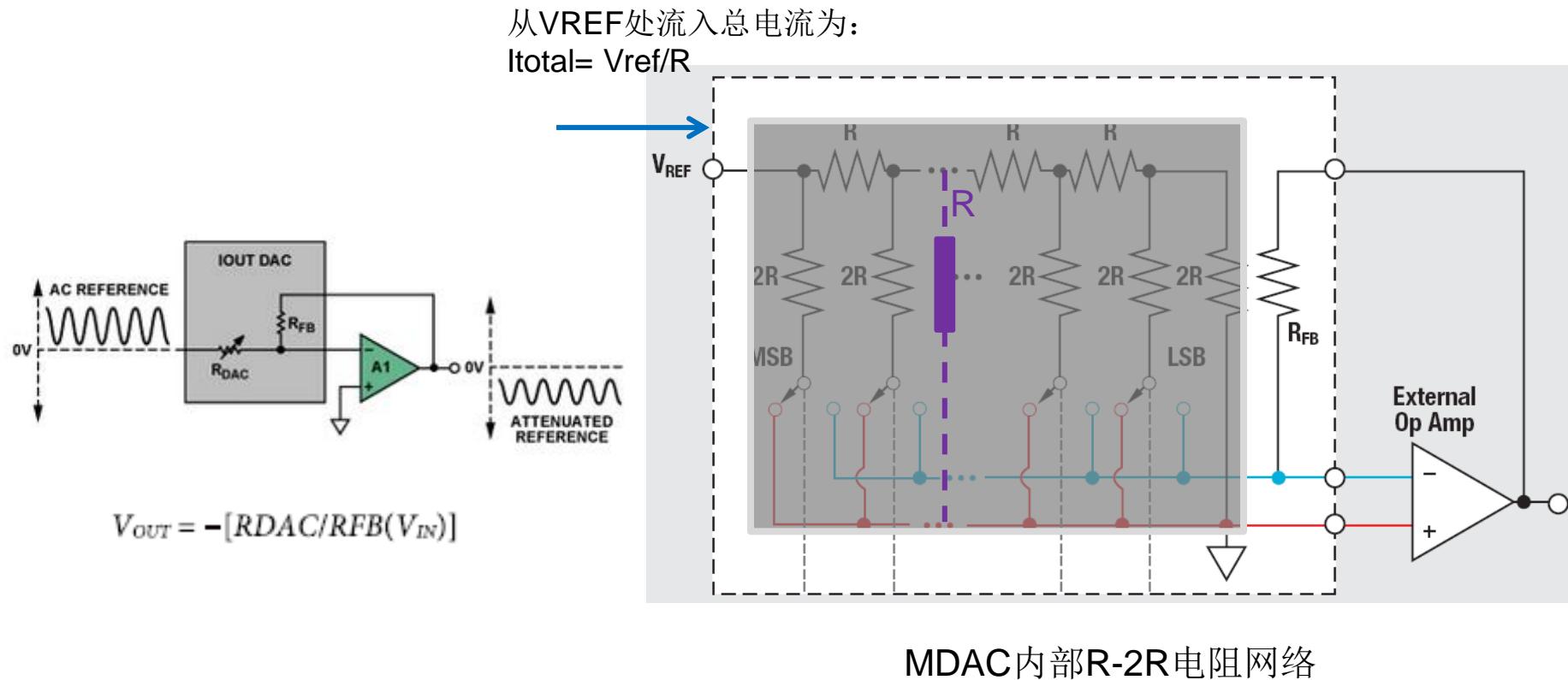
- MDAC/R-2R DAC: 提供一种将任意或交流电压信号相乘的理想模块
- 配合一个具有适当带宽的放大器，利用内部切换式R-2R电阻网络及片内反馈电阻可简单实现交流增益或直流基准电压输入信号增益。



MDAC 内部 R-2R 电阻网络

MDAC 实现信号衰减

- MDAC/R-2R DAC: 提供一种将任意或交流电压信号相乘的理想模块
- 配合一个具有适当带宽的放大器，利用内部切换式R-2R电阻网络及片内反馈电阻可简单实现交流增益或直流基准电压输入信号增益。



MDAC内部R-2R电阻网络

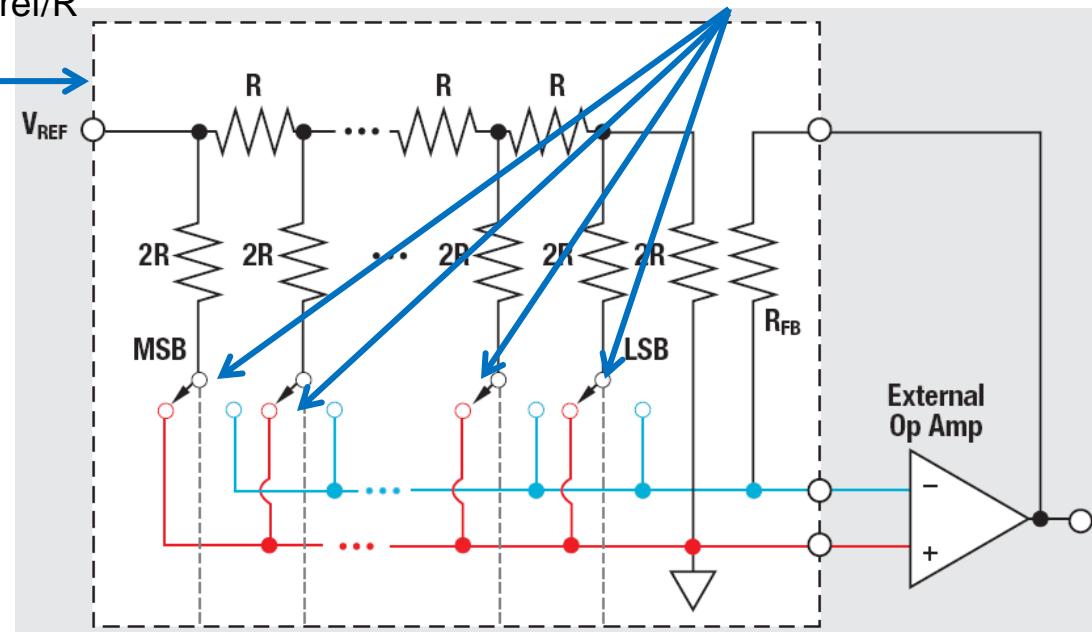
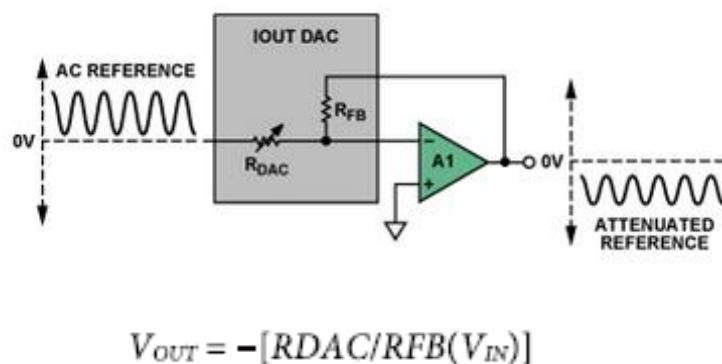
MDAC 实现信号衰减

- MDAC/R-2R DAC: 提供一种将任意或交流电压信号相乘的理想模块
- 配合一个具有适当带宽的放大器，利用内部切换式R-2R电阻网络及片内反馈电阻可简单实现交流增益或直流基准电压输入信号增益。

分支节点处的流入电流依次为：

$$I = \frac{I_{total}}{2^n} \quad (n=1,2,3,\dots,N)$$

从VREF处流入电流为：
 $I_{total} = V_{ref}/R$



MDAC内部R-2R电阻网络

MDAC 实现信号衰减

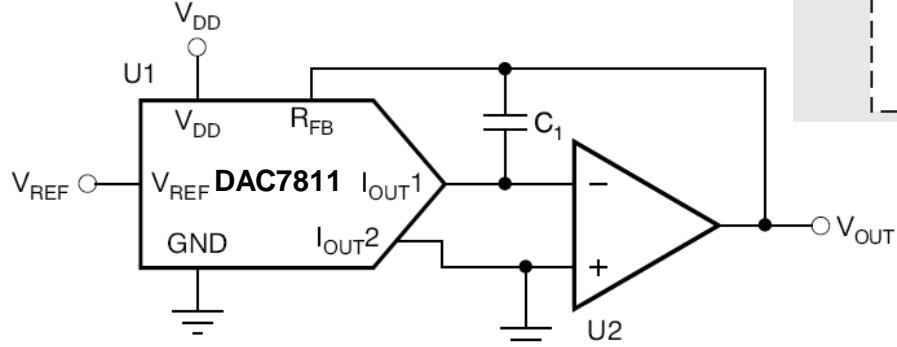
- MDAC/R-2R DAC: 提供一种将任意或交流电压信号相乘的理想模块
- 配合一个具有适当带宽的放大器，利用内部切换式R-2R电阻网络及片内反馈电阻可简单实现交流增益或直流基准电压输入信号增益。

DAC数字控制开关节点电流流入：
运放“虚短、虚断”

$$\frac{V_{REF}}{R} \times \frac{Code}{4096} = -\frac{Vout}{R_{FB}}$$

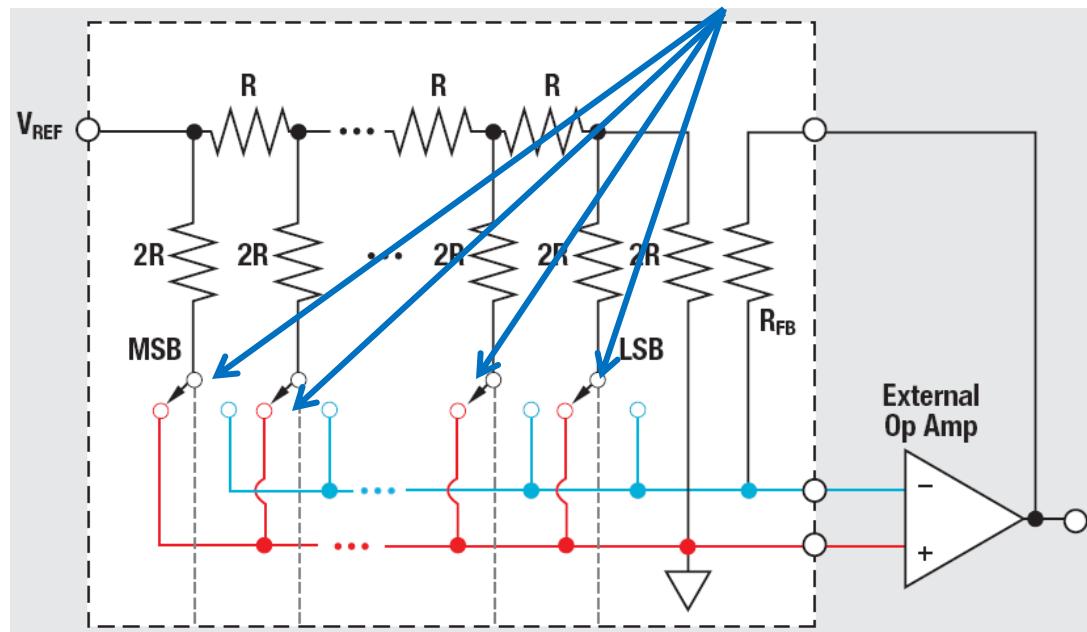
$$R_{FB} = R$$

$$Vout = -V_{REF} \times \frac{Code}{4096}$$



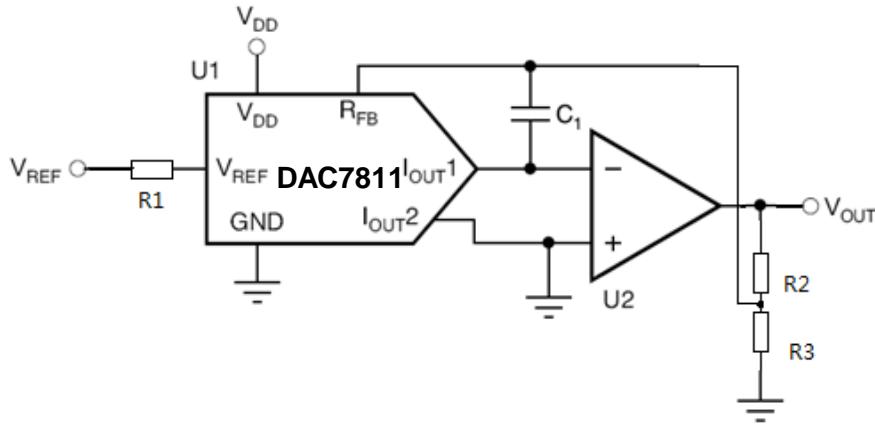
分支节点处的流入电流依次为：

$$I = \frac{I_{total}}{2^n} \quad (n=1,2,3,\dots,N)$$

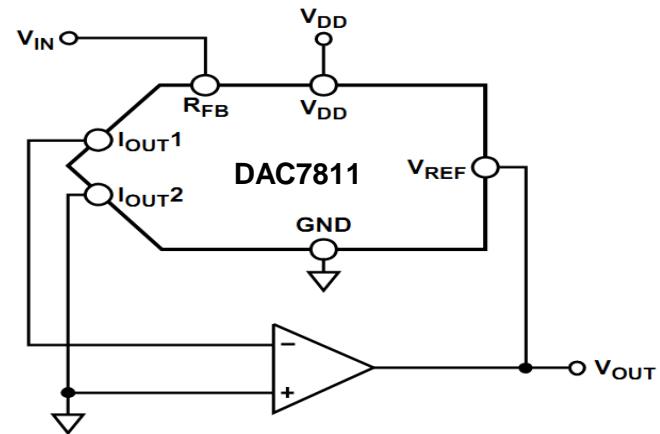


MDAC实现信号增益

- 在上述电路后增加运放放大，或在一级电路中实现
- 与上同理，将电阻网络放置在反馈回路中，即可实现放大



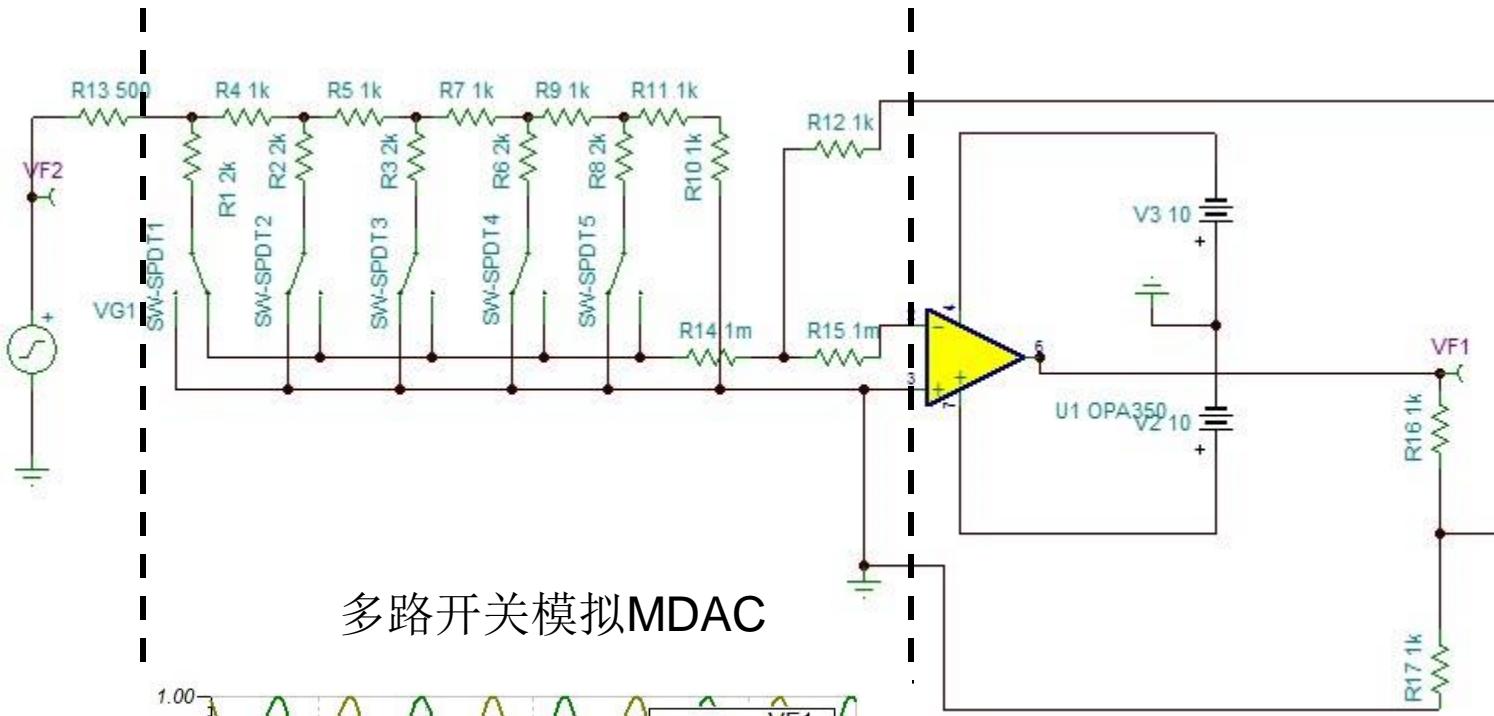
方法1实现增益



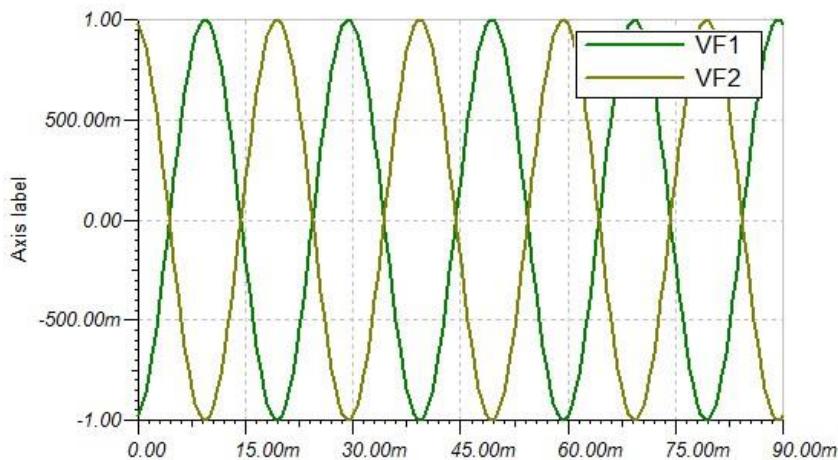
方法2实现增益

- 图示方法1基于程控衰减，其增益为 $G = \frac{R_2+R_3}{R_2}$ ，其中 $R_1 = \frac{R_2 \times R_3}{R_2+R_3}$
 - 注意：这个增益是在衰减的基础上实现的，其输出范围为 $(-V_{ref} \sim +V_{ref}) \times G$ （双极供电）
- 图示2的方法为程控放大，只能对输入信号进行放大，对输入信号最小增益为1

系统设计框图（方法1）

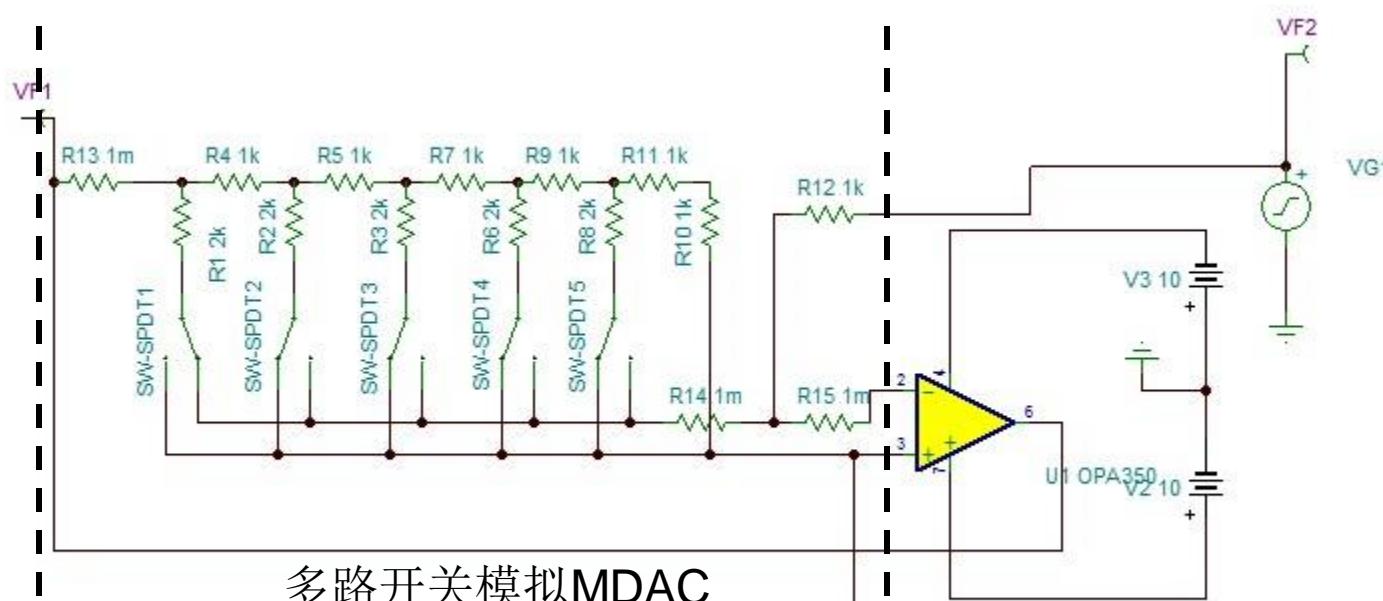


多路开关模拟MDAC

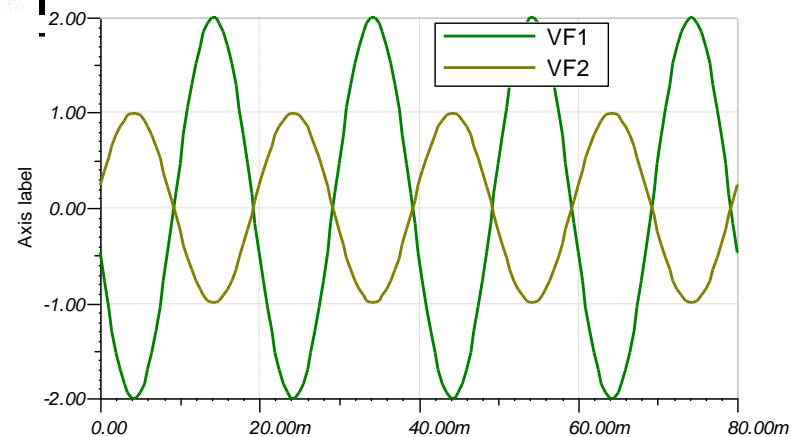


R2, R3配置，实现2倍增益

系统设计框图（方法2）



TINA-TI中用开关电阻模拟MDAC，实现可控增益



实际应用案例

基于乘法器型DAC设计一个可控增益放大器

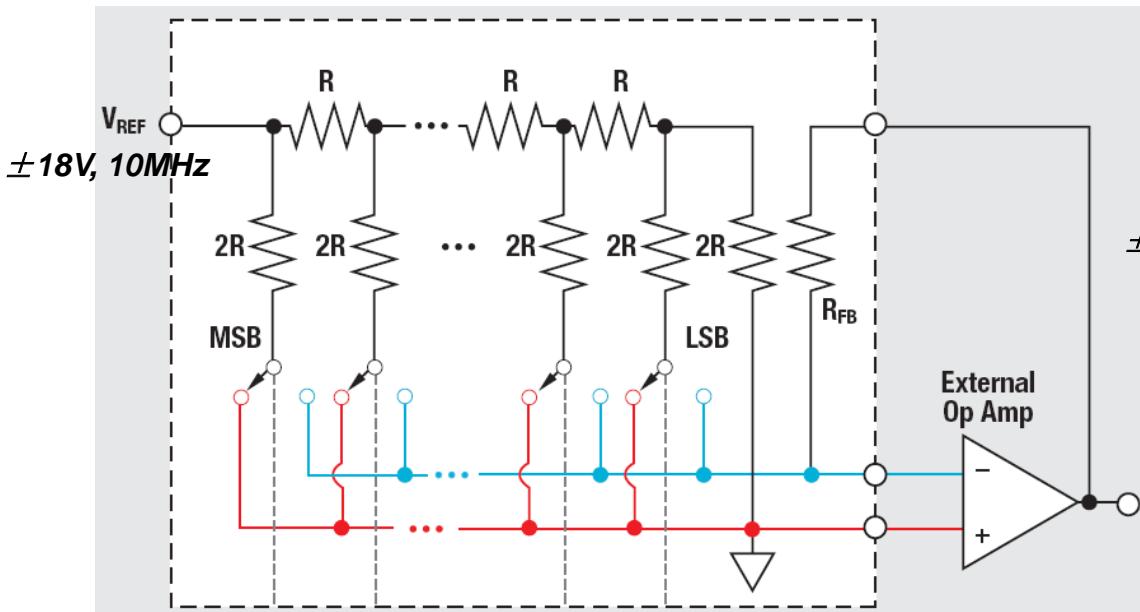
- 基本要求

- 放大倍数1至128可调，按键控制，步进为4倍循环
 - 输入信号1KHz, 200mVpp 正弦/方波
 - 输出无失真

- 发挥要求

- 自动增益
 - 输入信号1KHz, 200mVpp-2Vpp间变化
 - 输出信号稳定在0.5Vpp

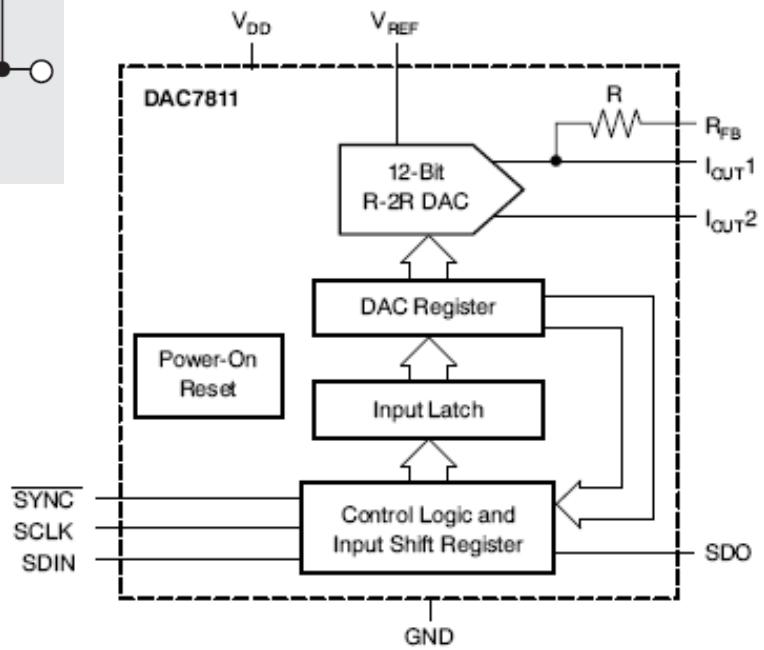
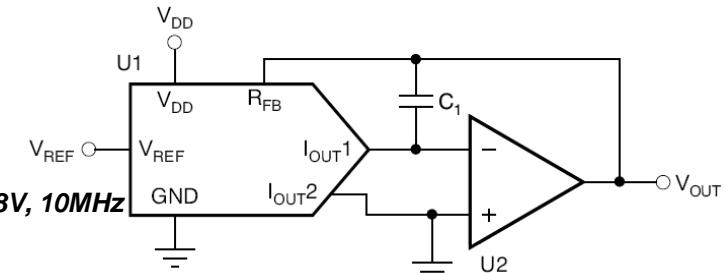
MDAC 实现信号衰减



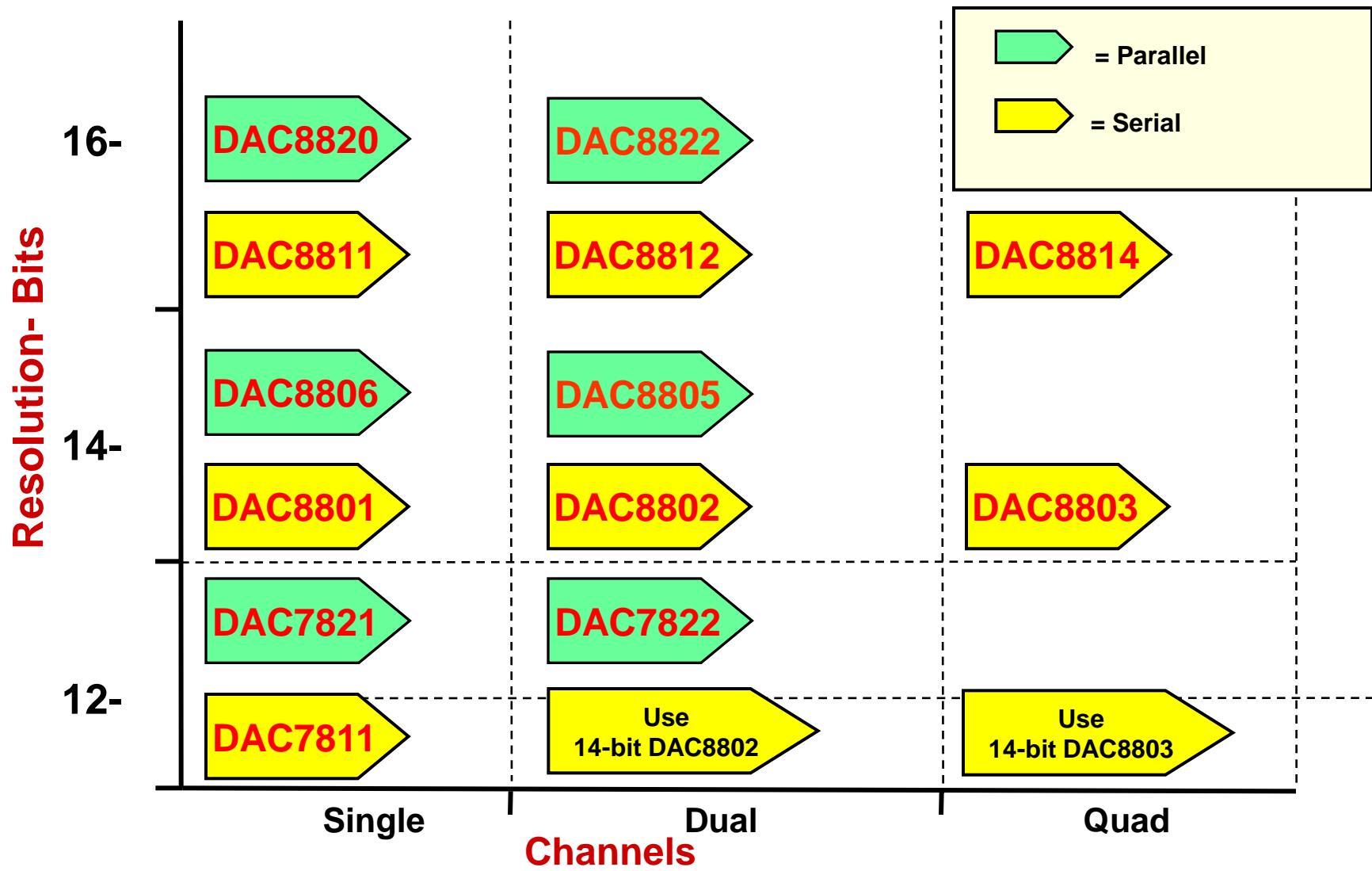
$$\frac{V_{REF}}{R} \times \frac{Code}{4096} = -\frac{V_{out}}{R_{FB}}$$

$$R_{FB} = R$$

$$V_{out} = -V_{REF} \times \frac{Code}{4096}$$



TI 乘法型DAC



TEXAS INSTRUMENTS

确定放大器的步骤

供电电压

- $200\text{mVpp} \times 128 = 25.6\text{Vpp}$
- 需同时考虑供电电压范围和放大器是否拥有轨到轨特性

OUTPUT		输出电压范围，反映了其输出是否轨到轨特性				不具有轨到轨输出特性			
Voltage Output $T_A = -40^\circ\text{C to } +85^\circ\text{C}$		$R_L = 10\text{k}\Omega$ $(V-) + 2$	$(V+) - 2$	*	*	*	*	V	V
$T_A = -40^\circ\text{C to } +85^\circ\text{C}$ Short-Circuit Current Capacitive Load Drive	I_{SC} C_{LOAD}	$R_L = 600\Omega$ $(V-) + 3.5$	$(V+) - 3.5$	*	*	*	*	V	V
		$R_L = 600\Omega$ $(V-) + 3.5$	$(V+) - 3.5$	*	*	*	*	mA	mA
POWER SUPPLY		± 45 See Typical Curve							
Specified Voltage Range Operating Voltage Range Quiescent Current (per amplifier) $T_A = -40^\circ\text{C to } +85^\circ\text{C}$	V_S I_Q	$I_O = 0$ $I_O = 0$	± 5 ± 2.5	± 15 ± 18 ± 3.7 ± 3.8 ± 4.2	*	*	*	V	mA

OUTPUT									
Voltage Output	V_O	$R_L = 10\text{k}\Omega, A_{OL} \geq 108\text{dB}$		$(V-) + 0.2$		$(V+) - 0.2$		V	具有轨到轨输出特性
		$R_L = 2\text{k}\Omega, A_{OL} \geq 108\text{dB}$		$(V-) + 0.35$		$(V+) - 0.35$			
Short-Circuit Current	I_{SC}	Source			$+36$			mA	
		Sink			-30			mA	
Capacitive Load Drive	C_{LOAD}			See Figure 20 and Figure 21					
Open-Loop Output Impedance	R_O	$f = 1\text{MHz}, I_O = 0$ (See Figure 19)			16			Ω	
POWER SUPPLY									
Specified Voltage Range	V_S			± 2.25		± 18		V	
Quiescent Current (per amplifier)	I_Q	$I_O = 0\text{mA}$			1.8	2.0		mA	
Over Temperature						2.7		mA	



TEXAS INSTRUMENTS

确定放大器的步骤

直流特性：失调电压 V_{os}

— 100mV直流电平，放大128倍，增益精度>1%

$$V_{os} \times 128 < V_{\Delta} = 100 \times 128 \times 1\% = 128mV$$

$$V_{os} < 1mV$$

典型值 μ V级，很小

OFFSET VOLTAGE Input Offset Voltage $T_A = -40^\circ C$ to $+85^\circ C$ vs Temperature vs Power Supply $T_A = -40^\circ C$ to $+85^\circ C$ vs Time Channel Separation (dual, quad)	V_{os} dV_{os}/dT PSRR	$V_S = \pm 2.5V$ to $\pm 18V$ dc $f = 1kHz, R_L = 5k\Omega$	± 5 ± 0.1 ± 0.5 0.2 0.2 110	± 75 ± 100 ± 0.6 ± 2 ± 2	± 10 ± 0.3 *	± 200 ± 200 *	μV μV $\mu V/\text{^\circ C}$ $\mu V/V$ $\mu V/V$ $\mu V/mo$ $\mu V/V$ dB
---	----------------------------------	---	--	--	----------------------------	-----------------------------	--

Input Offset Voltage Adjustment Range	$T_A = 25^\circ C, V_S = \pm 20V$	± 10		± 15		± 15	mV
--	-----------------------------------	----------	--	----------	--	----------	----

该放大器 V_{os} 较大

确定放大器的步骤

交流特性： **GBW** 增益带宽积

— 1kHz信号，放大128倍，则最小 $GBW > 128\text{kHz}$

实际应用中留10-100倍的裕量， GBW 最好大于5MHz

交流特性： 压摆率

— 最大电压25.6Vpp, 1kHz

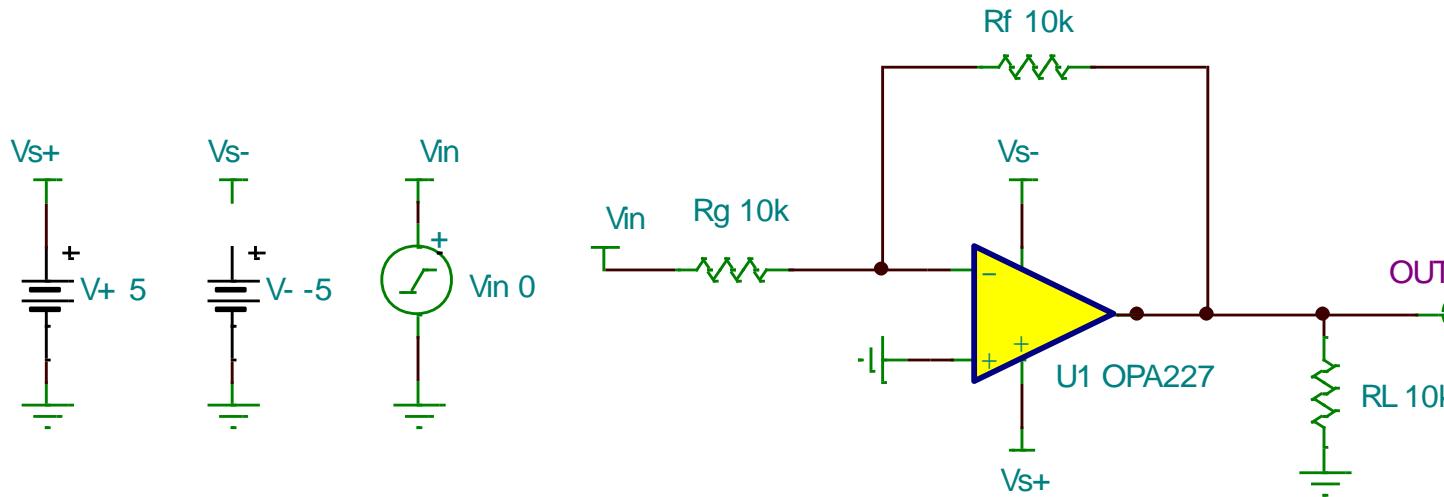
$$SR = 2\pi V_{pk} f = 2 \times 3.14 \times 25.6\text{v} \times 1\text{kHz} = 0.16V / \mu\text{s}$$

实际应用中留10-100倍的裕量，因此最好选择2V/ μs 以上

综上： $V_s > 30\text{V}$, $V_{os} < 1\text{mV}$, $GBW > 5\text{Mhz}$, $SR > 2\text{V}/\mu\text{s}$

可选择OPA227, OPA209, OPA211

OPA227双电源供电高精度低噪声运算放大器

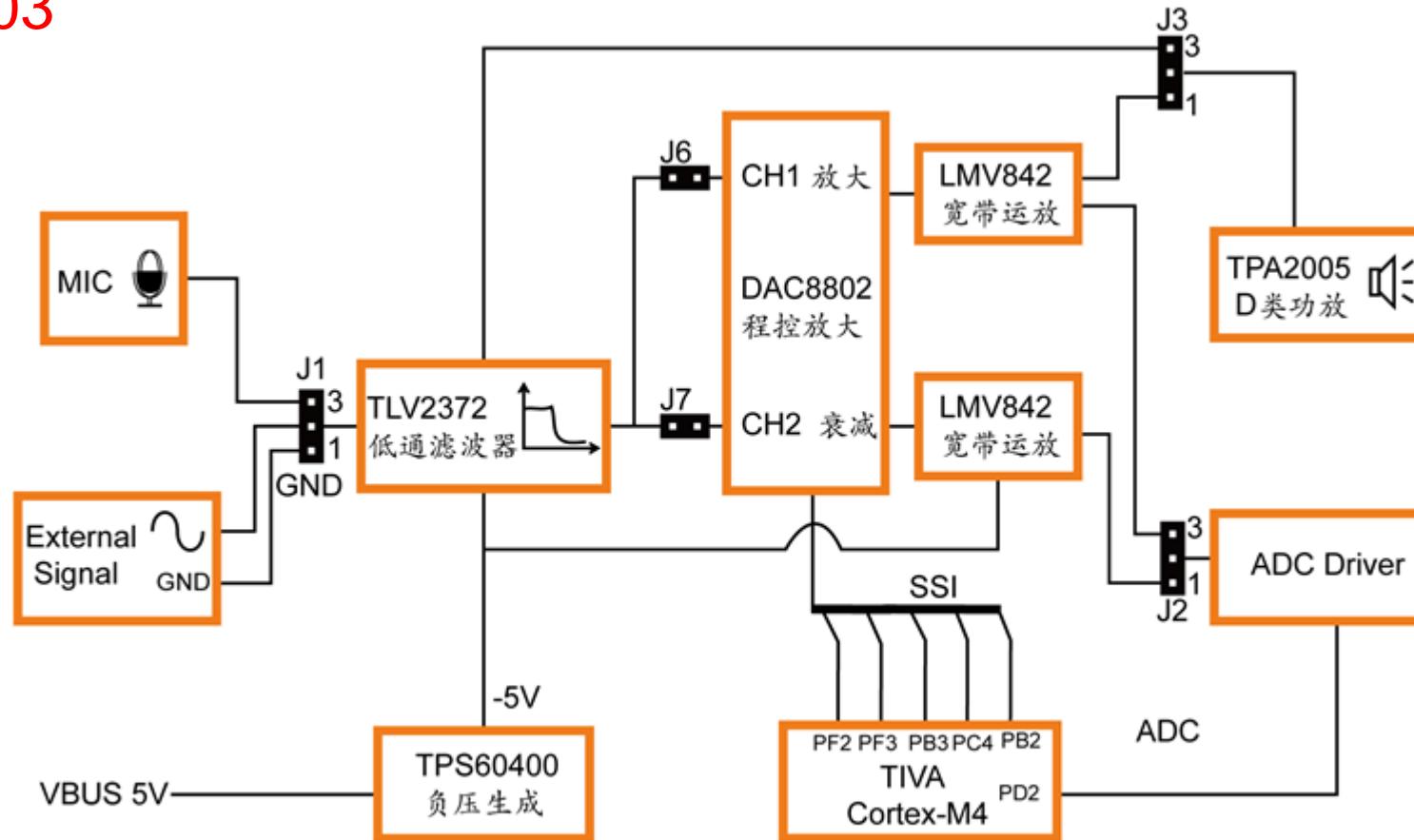


OPA227

- 供电范围高达 $\pm 18V$, 输出范围正负16V
- $V_{os}=75\mu V$
- $GBW=8MHz$, $SR=2.3V/\mu s$

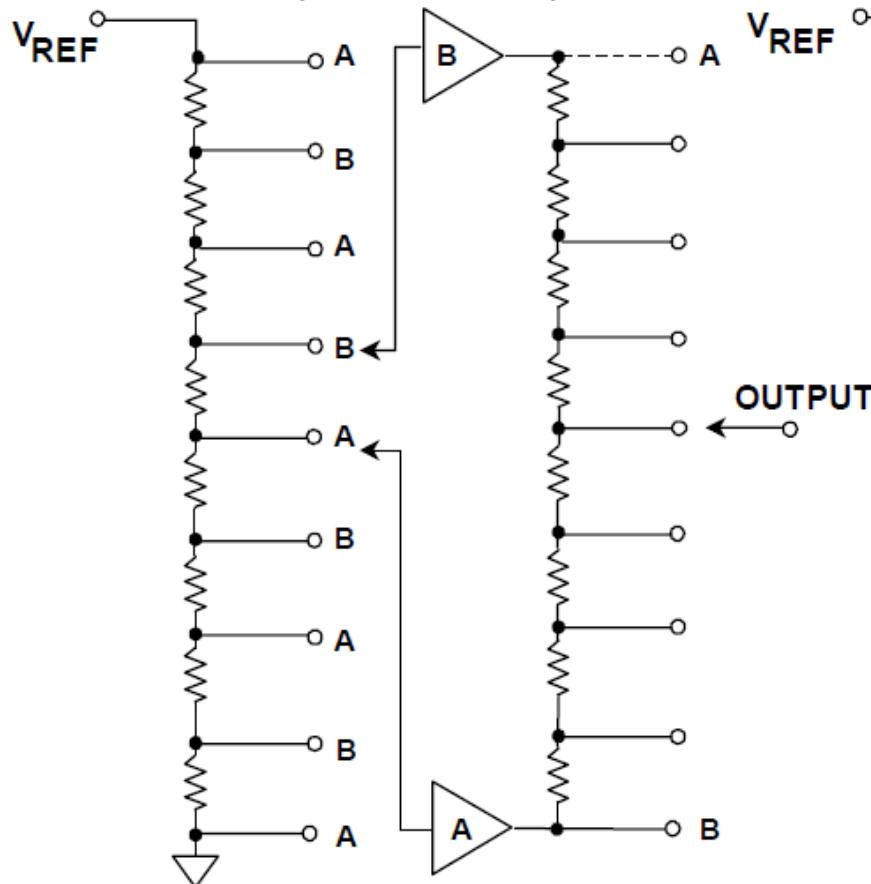
动手实验：TI 大学生创新套件 - MDAC 模块

S-03

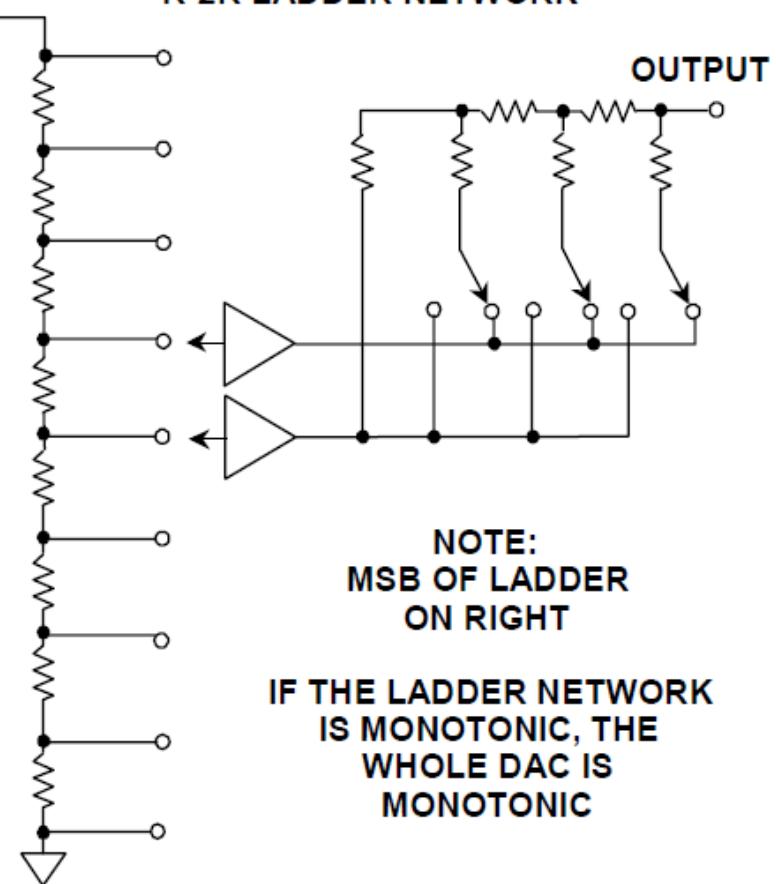


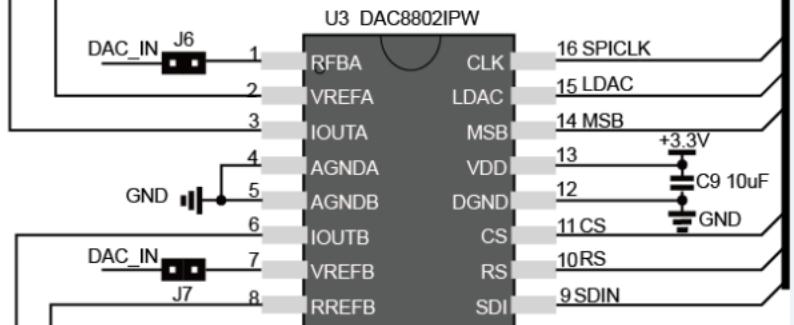
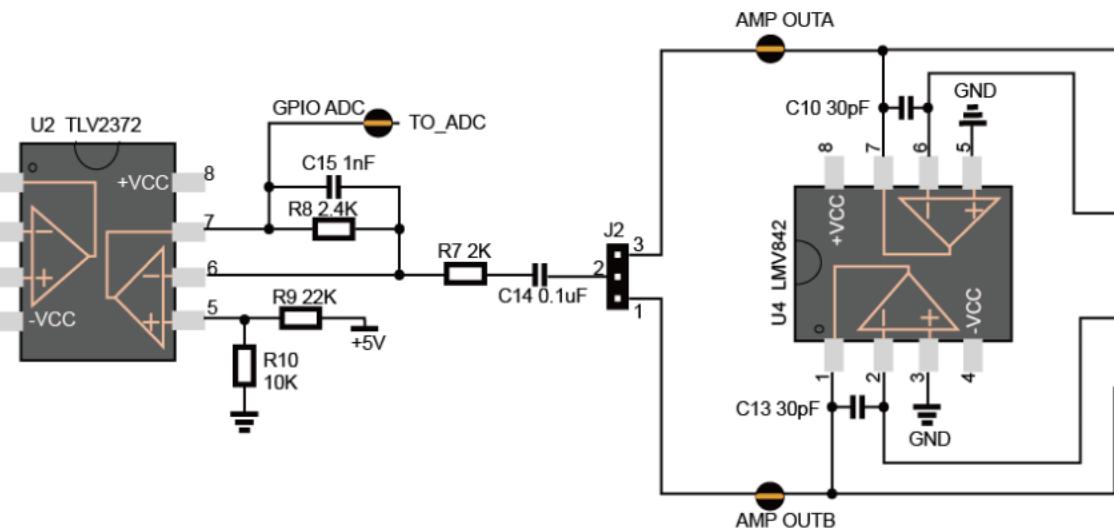
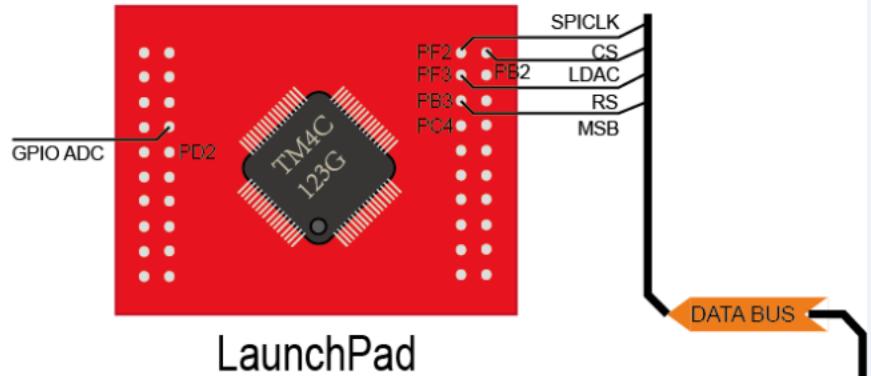
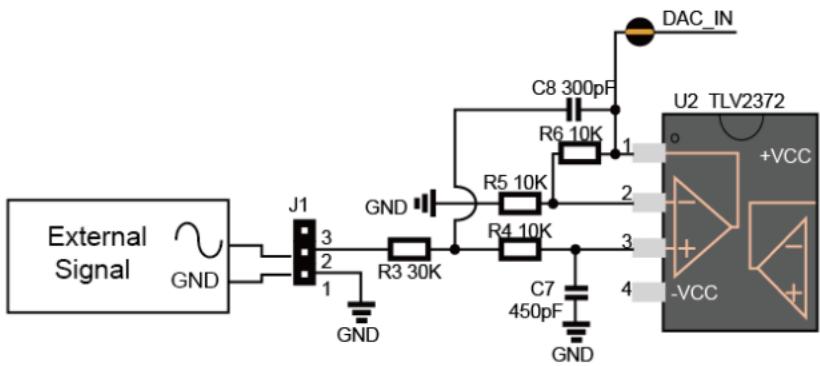
R-2R String的应用

(A) KELVIN-VARLEY DIVIDER ("STRING DAC")

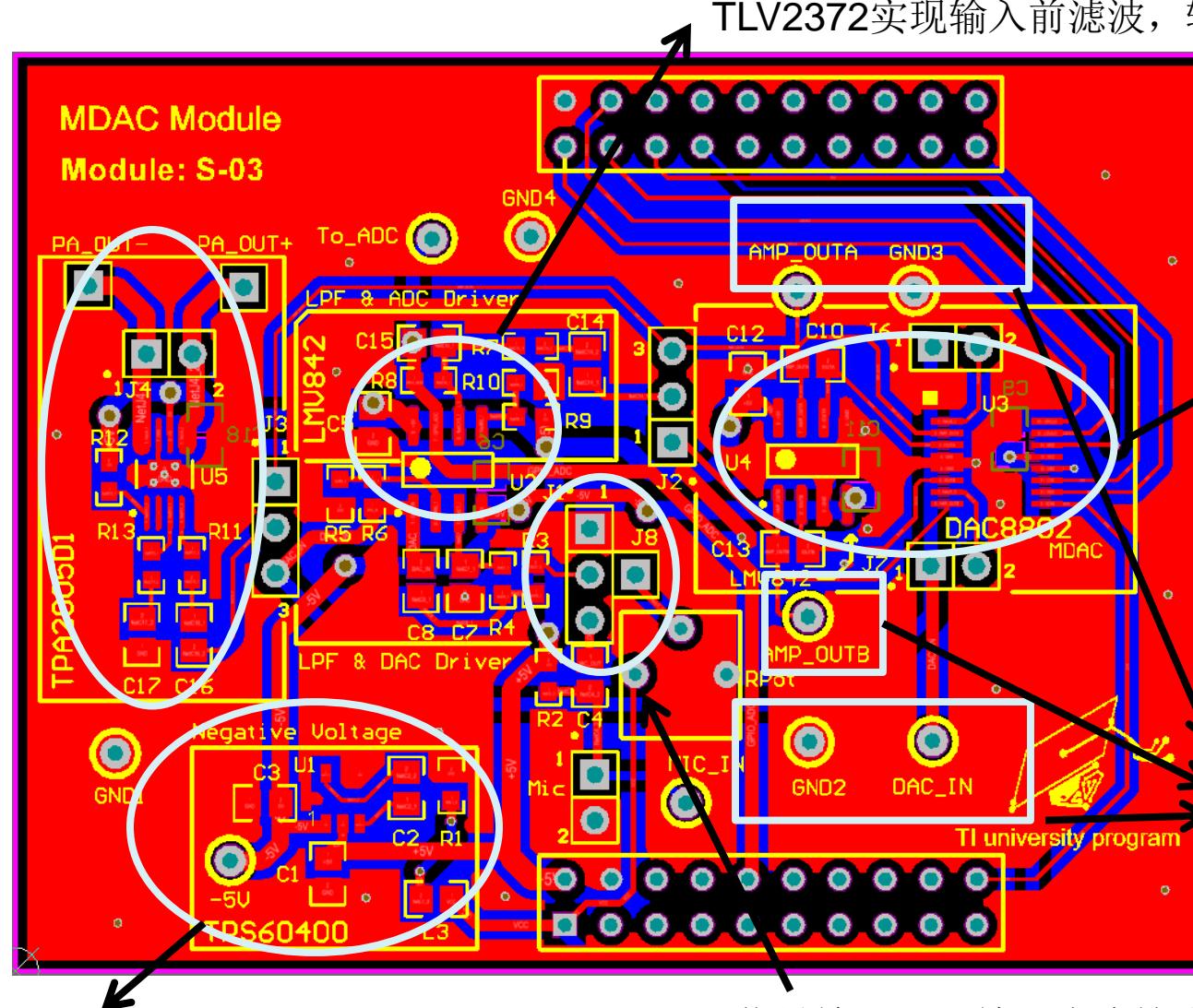


(B) KELVIN DIVIDER AND R-2R LADDER NETWORK





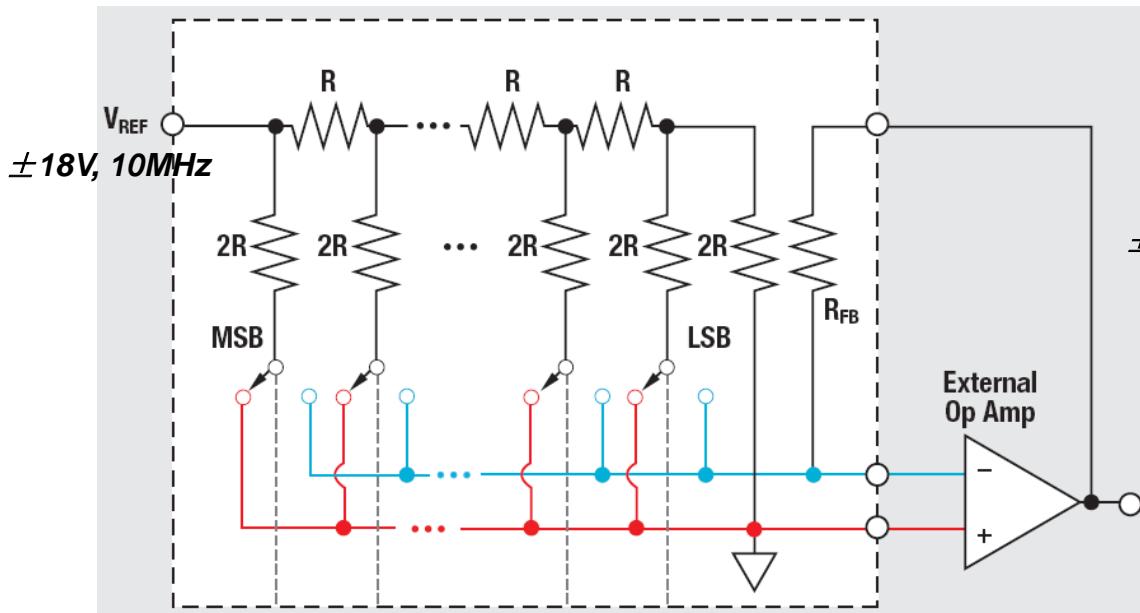
PCB Layout



负压产生 TPS60400

信号输入，J8输入直流抬升电平

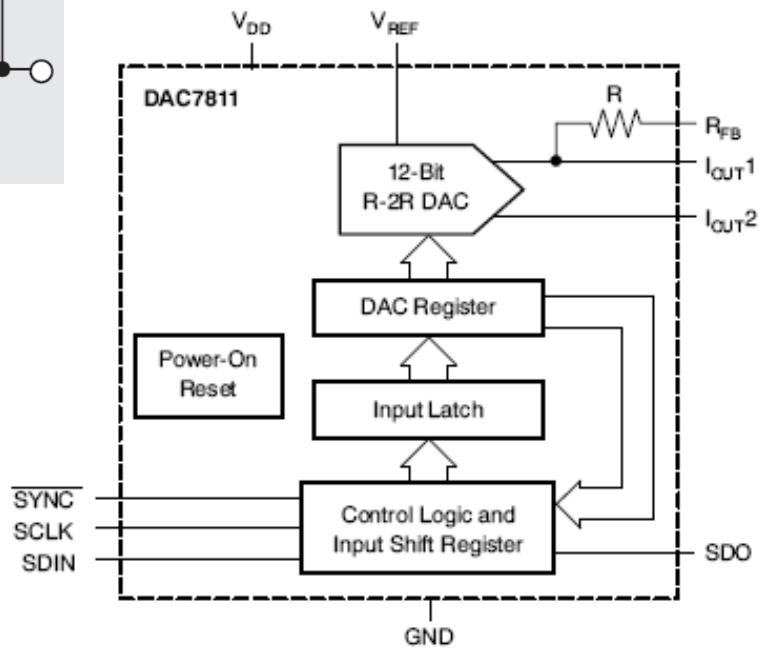
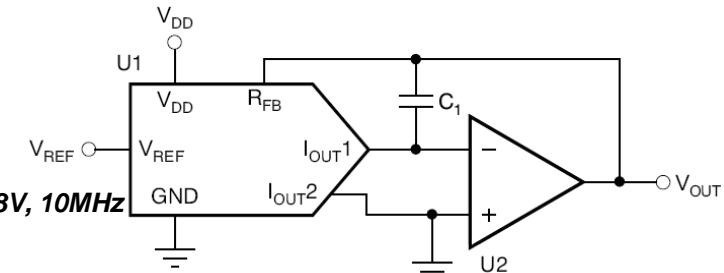
MDAC 实现信号衰减



$$\frac{V_{REF}}{R} \times \frac{Code}{4096} = -\frac{V_{out}}{R_{FB}}$$

$$R_{FB} = R$$

$$V_{out} = -V_{REF} \times \frac{Code}{4096}$$



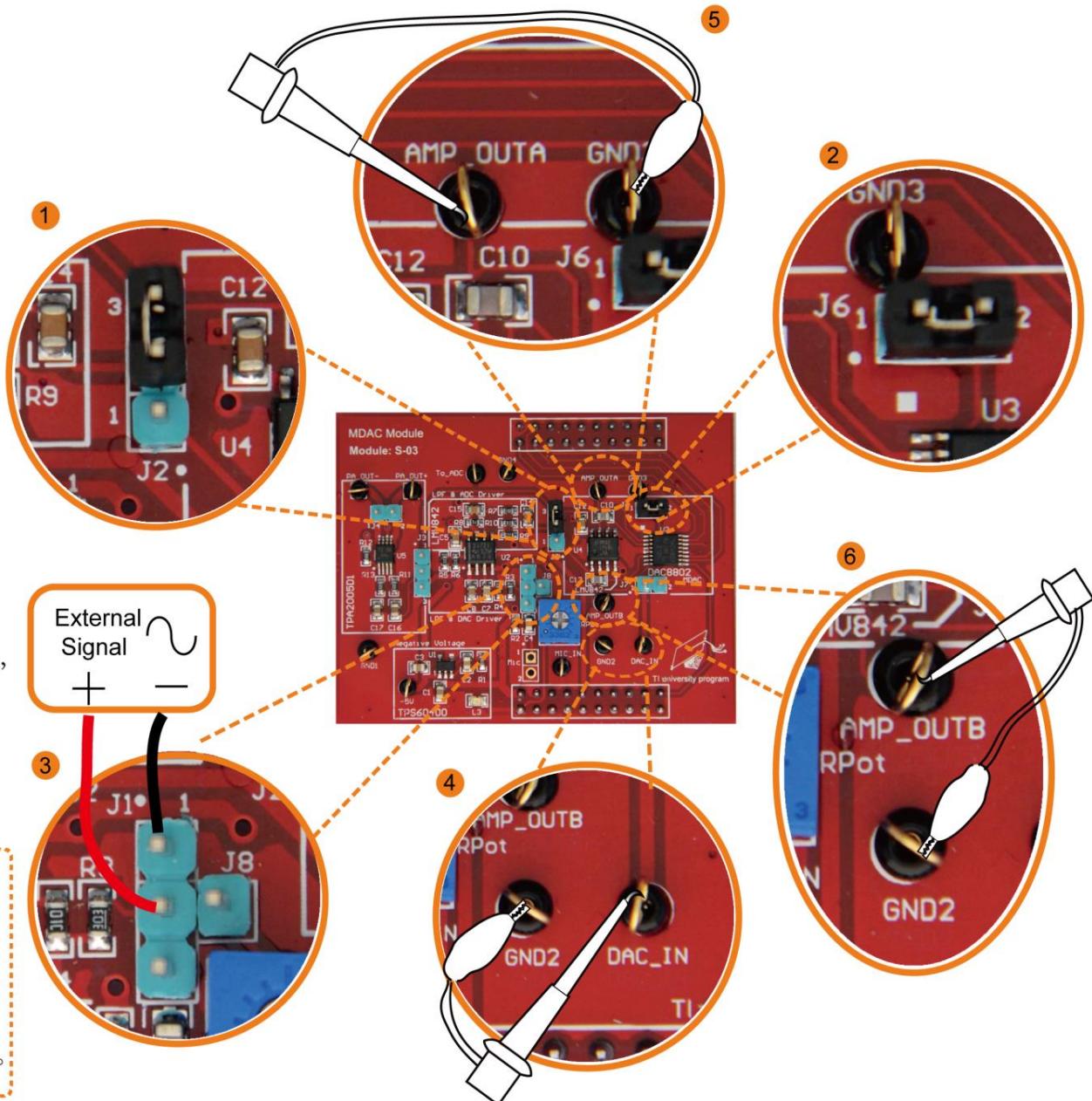
程控放大和衰减

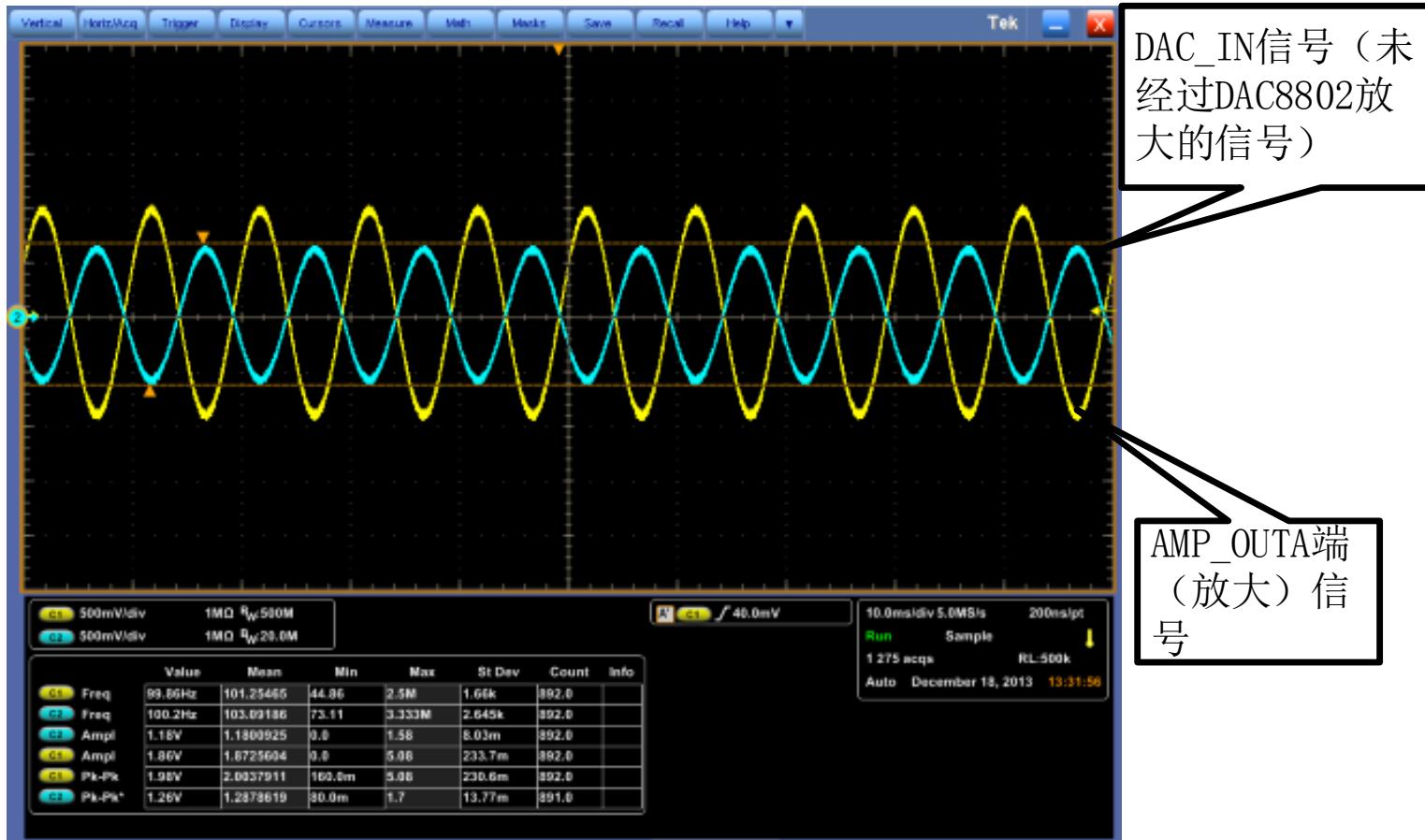
- 1、理解原理图以后编写Launchpad代码，代码可参考网上资源。然后烧写代码。
- 2、在母板上TIVA、液晶、MDAC模块连接完成，准备实验。
- 3、在MDAC模块上完成跳线连接，如图①，②所示，短接J2的②，③以及J6。
- 4、用杜邦线连接信号源，信号正极接J1的2，信号负极接J1的1，如图③所示。输入信号以1V，25Hz为宜。
- 5、打开TIVA开关，用示波器双踪观察DAC_IN以及AMP OUTA，如图④，⑤所示。调节滚轮，观察波形变化。
- 6、断电后，短接J2的①，②，拔掉J6，短接J7。
- 7、用示波器双踪观察DAC_IN以及AMP_OUTB，如图⑥所示。调节滚轮，观察波形变化。



注意

连接仪表及跳线时断开电源。并且电路初始状态输入到TIVA的管脚可能存在负压会导致TIVA的运行问紊乱。因此所有跳线完成之前系统不能上电。

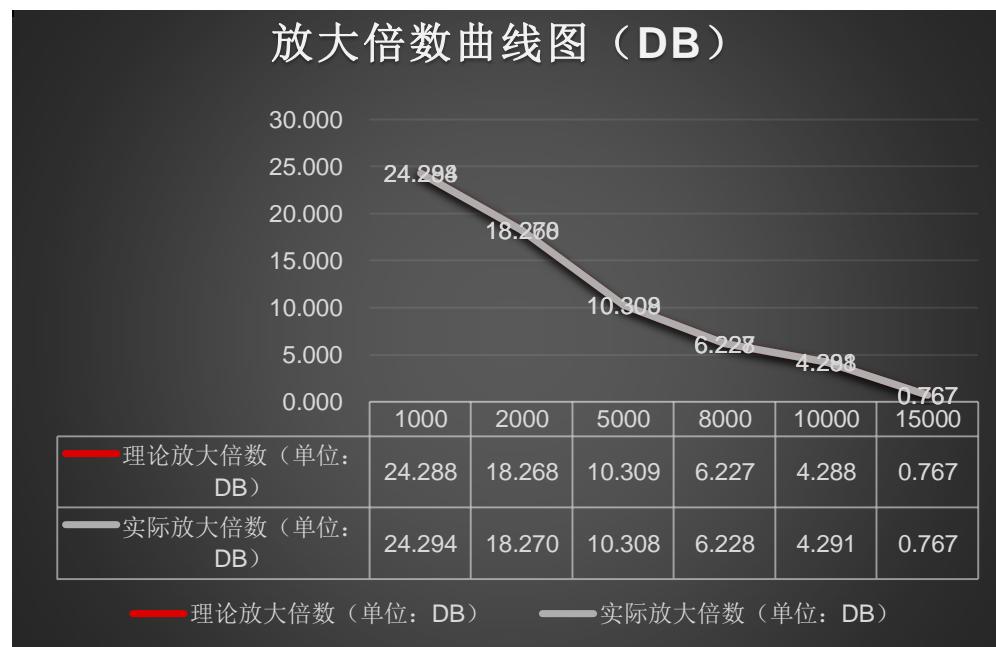




选输入信号：1KHz, 100mV, 正弦信号

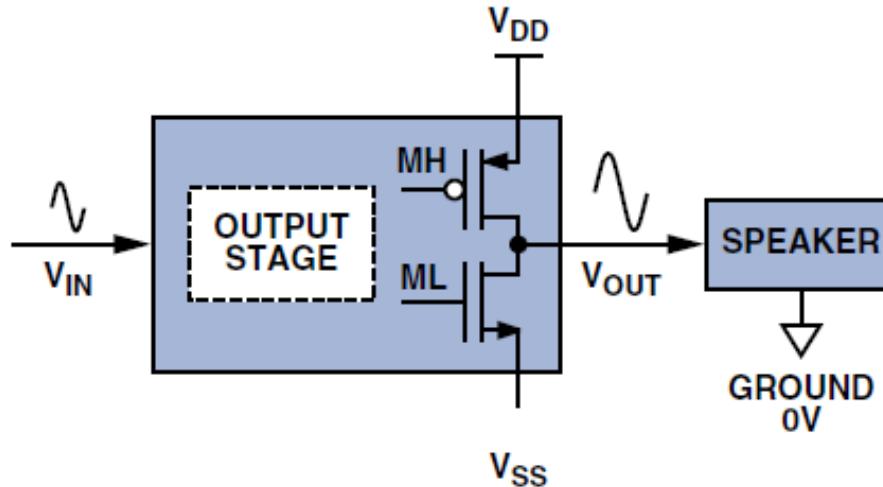
示波器双踪输入，分别观测输入和输出的信号，调节滚轮来观察信号变化
也可以改变输入信号频率和幅度来评测放大器的特性

DAC_A 放大模块								
码值	信号源 (单位: V)	输出(单 位: V)	理论放大倍 数(码值 /16384)	实际放大倍 数(-输出信号 /信号源)	误差(实际放大倍数 -理论放大倍数 /理 论放大倍数)	理论放大倍数 (单 位: DB)	实际放大倍数 (单 位: DB)	放大分贝 的绝对误 差
1000	0.234	-3.8365	16.384	16.395	0.069%	24.288	24.294	0.006
2000	0.4979	-4.08	8.192	8.194	0.029%	18.268	18.270	0.003
5000	1.0588	-3.469	3.277	3.276	0.014%	10.309	10.308	-0.001
8000	1.0582	-2.1675	2.048	2.048	0.014%	6.227	6.228	0.001
10000	1.9594	-3.2113	1.638	1.639	0.032%	4.288	4.291	0.003
15000	1.9593	-2.1403	1.092	1.092	0.010%	0.767	0.767	0.001

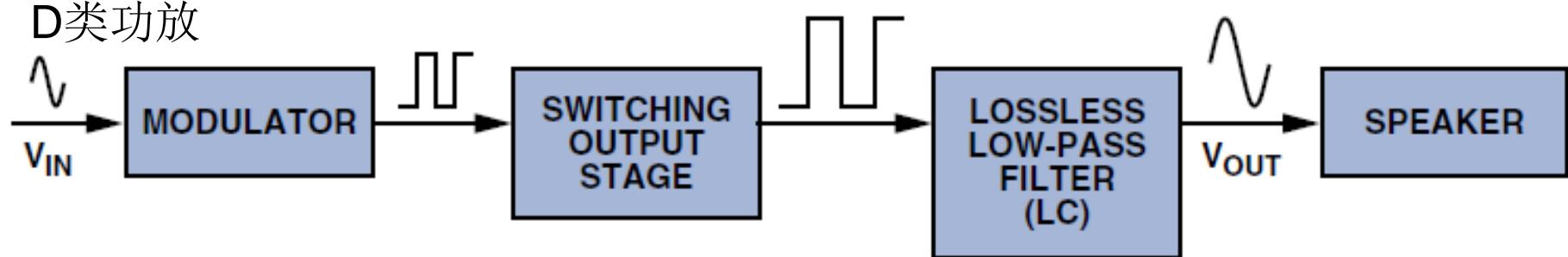


D类音频功放

A, B, AB类功放

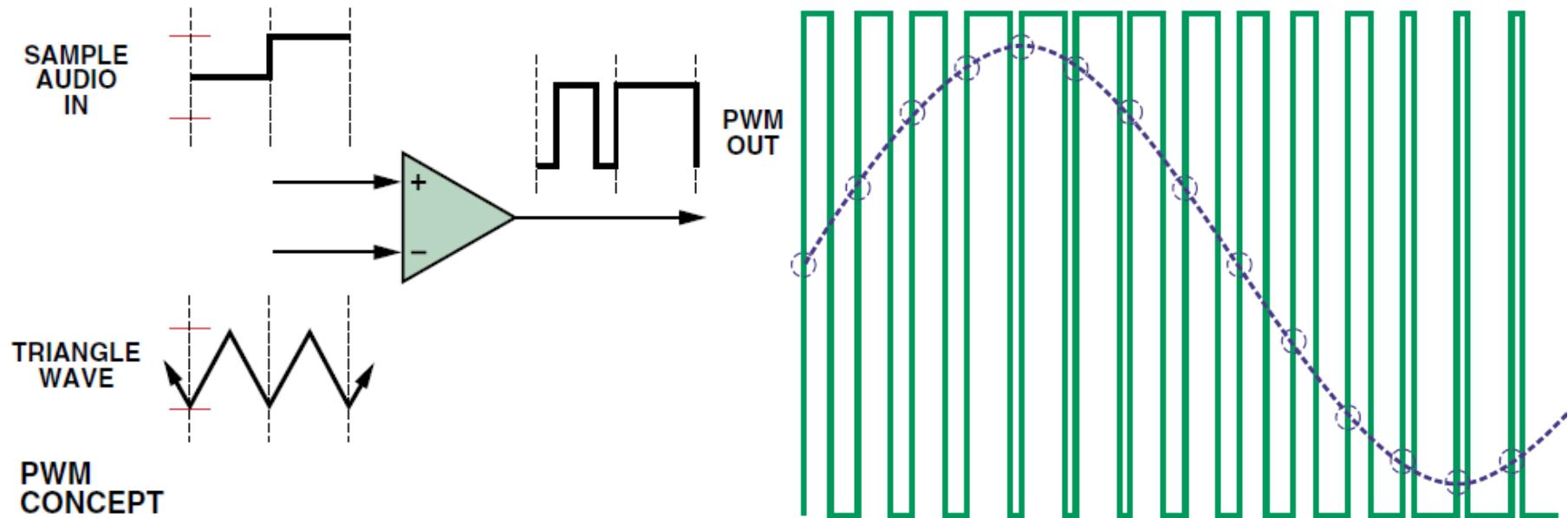


D类功放



D类功放的PWM调制

D类功放中最常用的调制技术是脉宽调制(PWM)。从原理上讲，PWM是将输入音频信号与以固定载波频率工作的三角波或斜波进行比较。这在载波频率条件下产生一串脉冲。在每个载波周期内，PWM脉冲的占空比正比于音频信号的幅度。



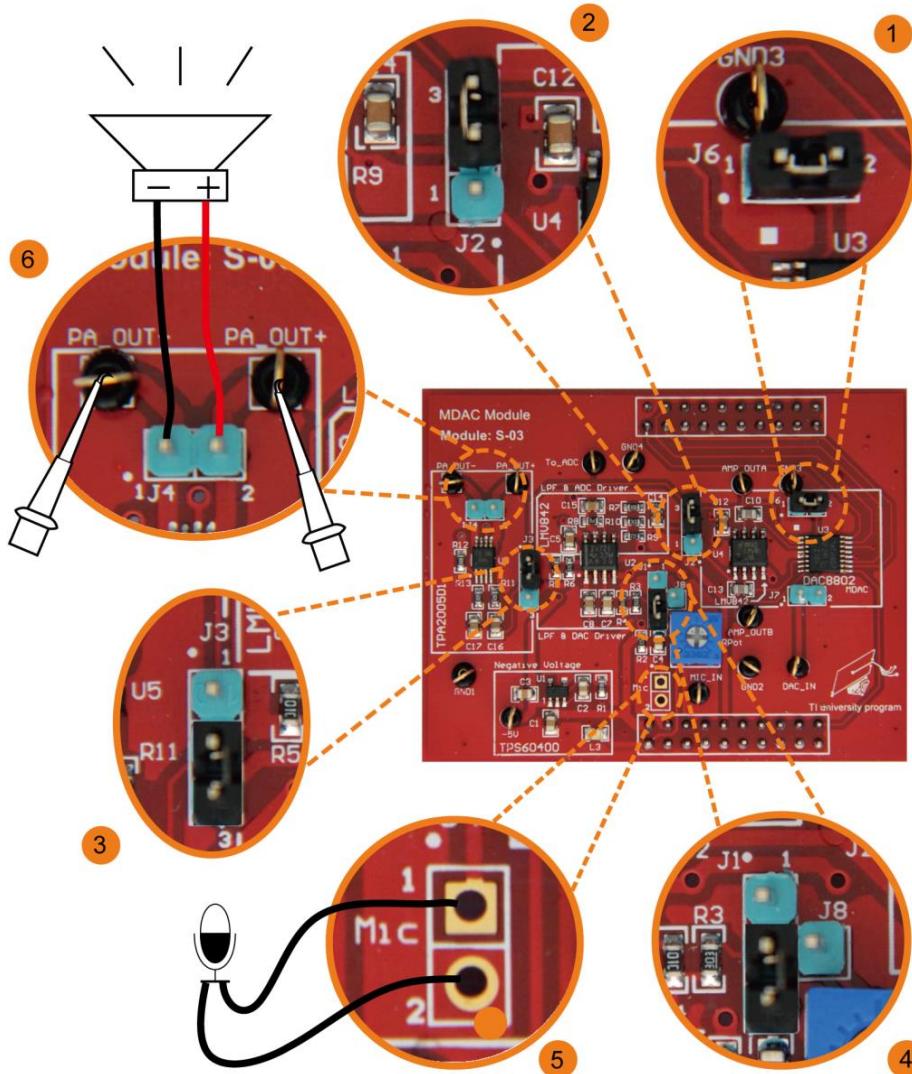
音频输出功率推动

- 1、理解原理图以后编写Launchpad代码，代码可参考网上资源。然后烧写代码。
- 2、在母板上TIVA、液晶、MDAC模块连接完成，准备实验。
- 3、在MDAC模块上完成跳线连接，如图①, ②, ③, ④ 短接J6, J2的2,3, J3的2,3, J1的2,3。
- 4、用杜邦线将话筒连接到MIC，如图⑤所示。将扩音器连接到J4，如图⑥所示。
- 5、打开TIVA开关，用示波器双踪观察PA_OUT+, PA_OUT-以及两个通道相减的波形。
- 6、断电后，短接J3的①, ②，打开TIVA开关。调节滚轮，听声音的变化。



注意

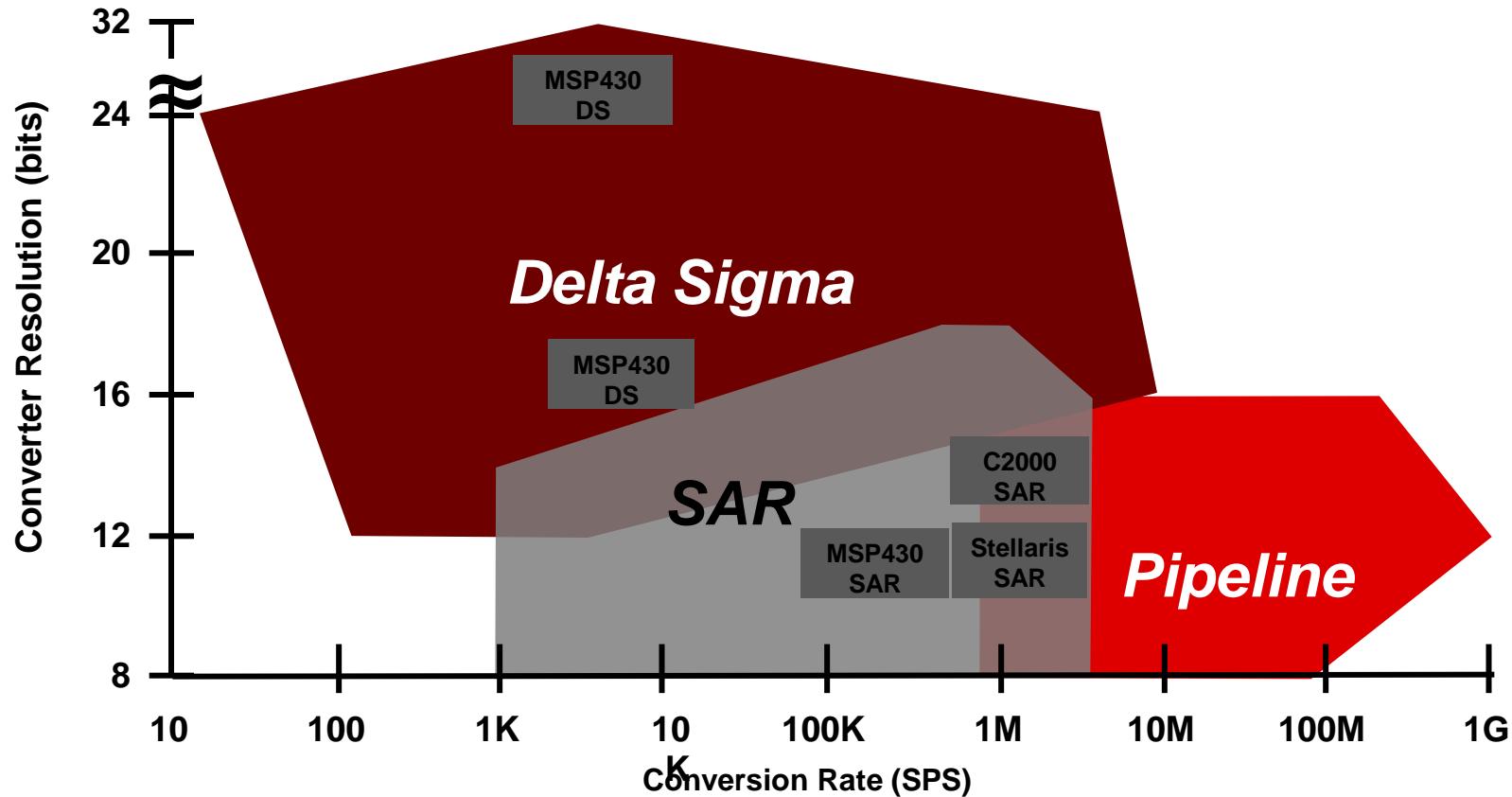
连接仪表及跳线时断开电源。





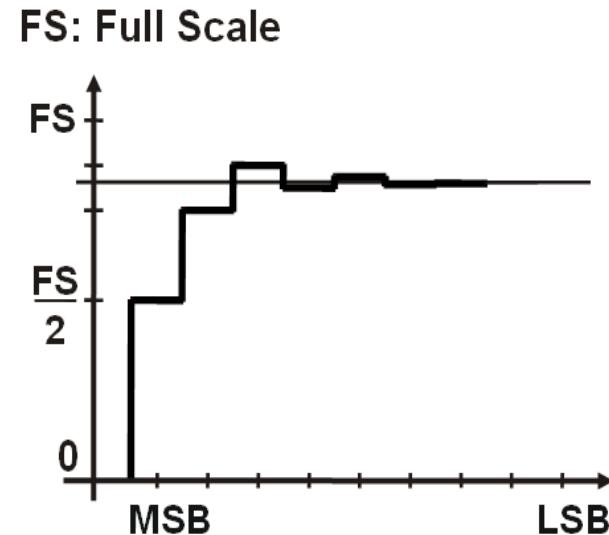
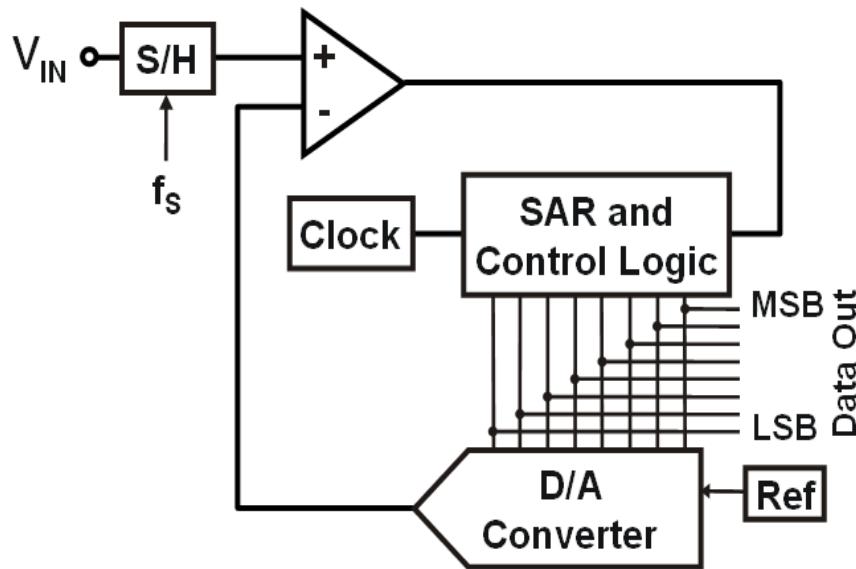
SAR型ADC使用技巧

ADC基本分类

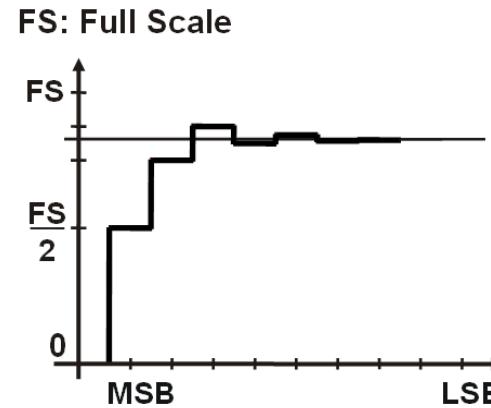
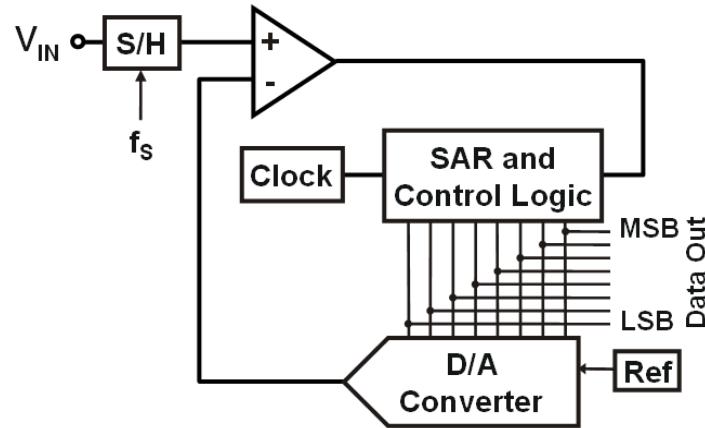


SAR型ADC

- SAR型ADC，即逐次渐进逼近型ADC，采用的是多次比较的方式，来获得最终的输出结果，具有简单易用，功耗低的特点。

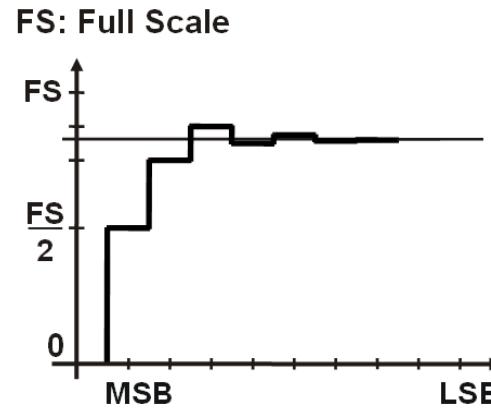
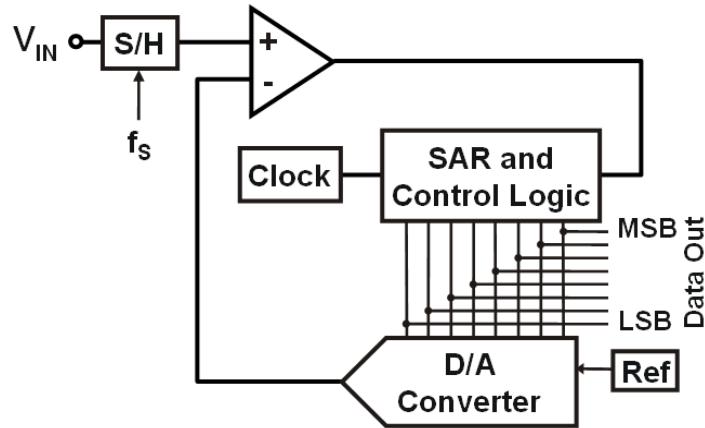


SAR型ADC 工作原理



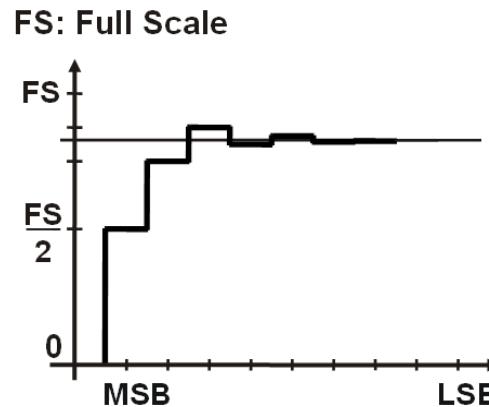
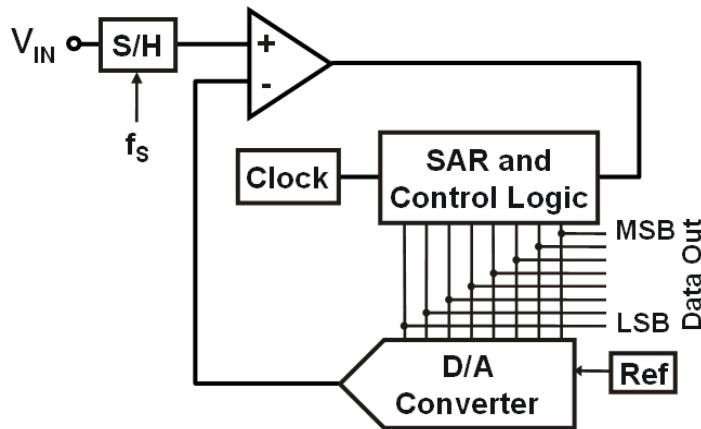
- 假设输入信号的伪代码为45， ADC为一个6位的ADC， 满量程输出为63

SAR型ADC 工作原理



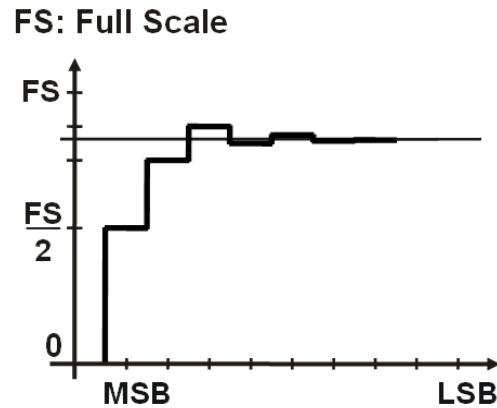
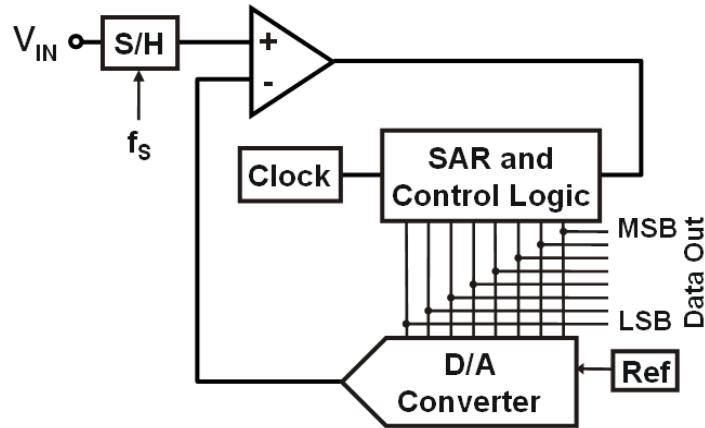
- 假设输入信号的伪代码为45，ADC为一个6位的ADC，满量程输出为63
- 1. 在采样阶段，ADC将输入信号采样至采样保持器(S/H)中并保持住；

SAR型ADC 工作原理



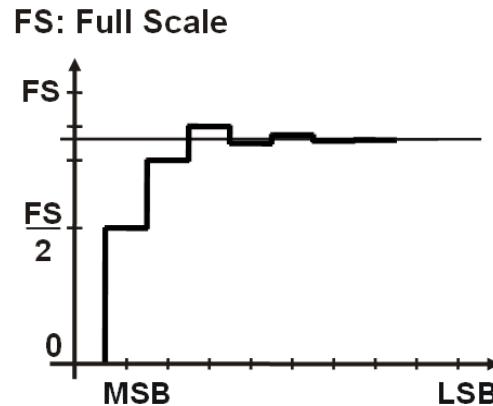
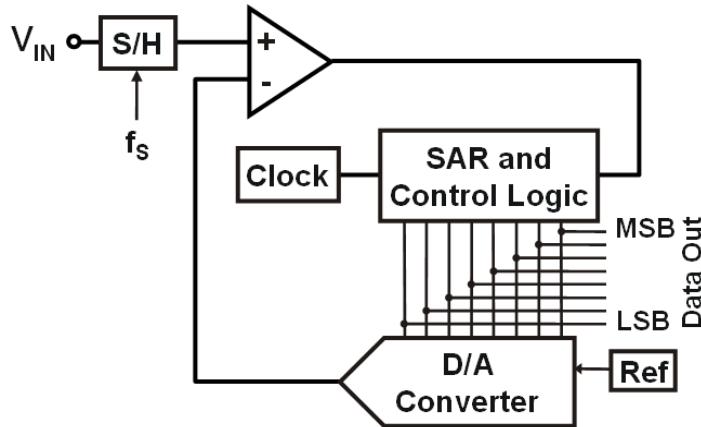
- 假设输入信号的伪代码为45，ADC为一个6位的ADC，满量程输出为63
- 1. 在采样阶段，ADC将输入信号采样至采样保持器(S/H)中并保持住；
- 2. 在转换的第一个时钟上升沿，SAR寄存器首先将最高位至1，即把32（半个满量程），送给一个DA转换器，DA转换器输出的模拟信号和S/H中的模拟信号相比较，因为45大于32，比较器输出为高，提示SAR的最高位应该置1，在时钟的下降沿，ADC就将输出最高位数据(MSB)为1；

SAR型ADC 工作原理



- 假设输入信号的伪代码为45，ADC为一个6位的ADC，满量程输出为63
- 在第二个转换时钟的上升沿，SAR会将MSB-1位置1，此时由于MSB已经固定为1，SAR寄存器中的值实际为48（ $32+32/2$ ），由于48大于45，比较器输出为低，提示SAR寄存器的MSB-1位应该为0，在时钟的下降沿，次高位的0也被输出，同时SAR寄存器也记住了次高位为0的事实；

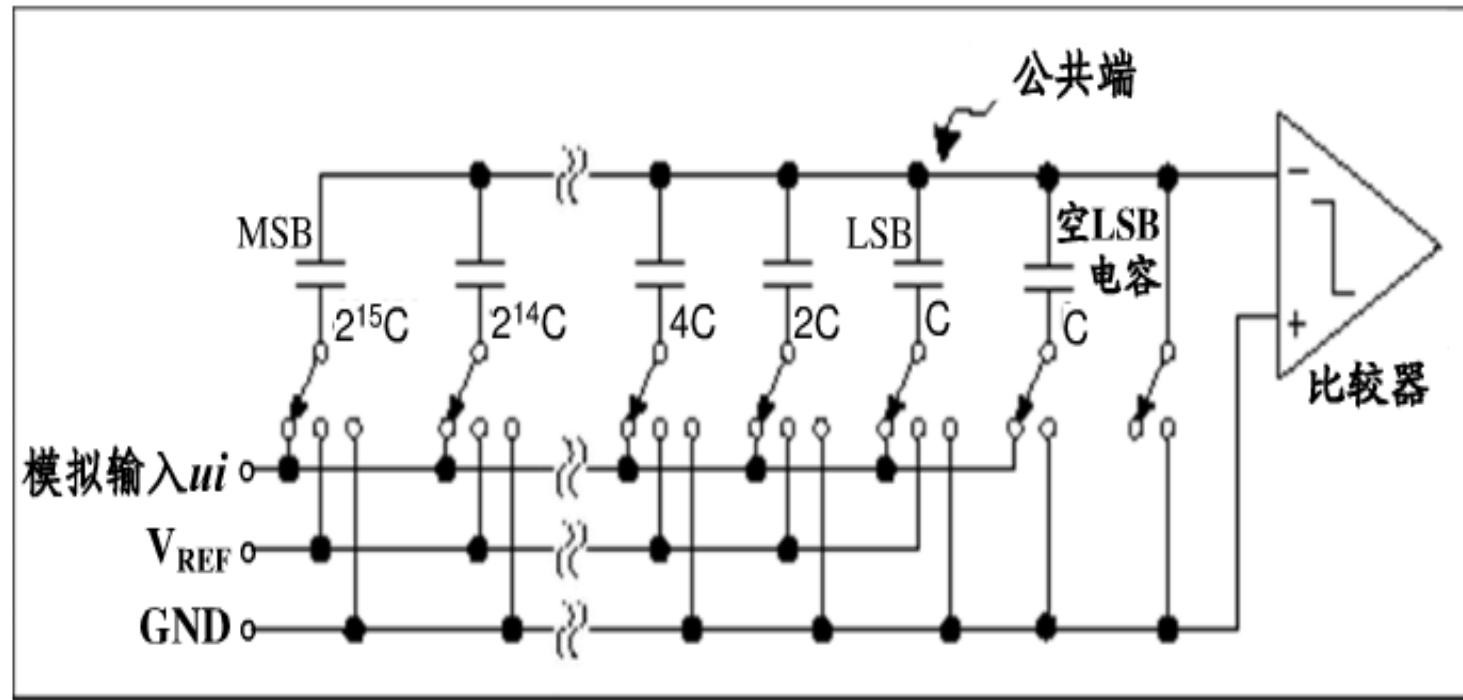
SAR型ADC 工作原理



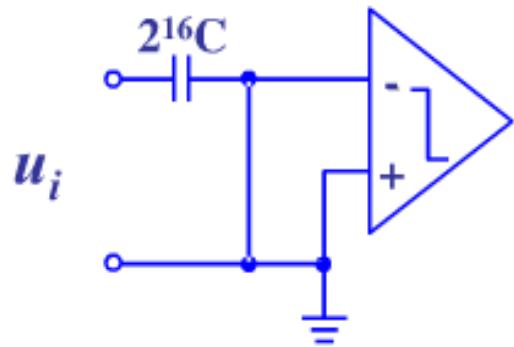
- 假设输入信号的伪代码为45， ADC为一个6位的ADC， 满量程输出为63
- 3. 在第二个转换时钟的上升沿， SAR会将MSB-1位置1， 此时由于MSB已经固定为1， SAR寄存器中的值实际为48（ $32+32/2$ ）， 由于48大于45， 比较器输出为低， 提示SAR寄存器的MSB-1位应该为0，在时钟的下降沿， 次高位的0也被输出， 同时SAR寄存器也记住了次高位为0的事实；
- 4. 依次类推， 最终可以得到输出结果为： 101101。

SAR型ADC

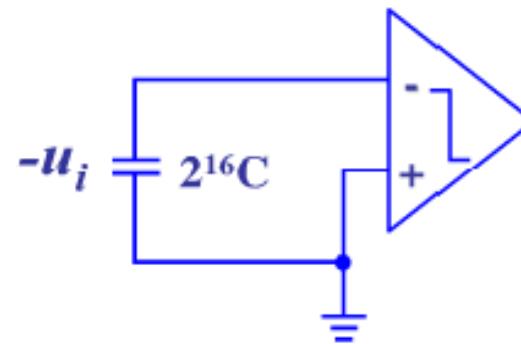
电容式DAC结构的现代SAR型ADC



SAR型ADC

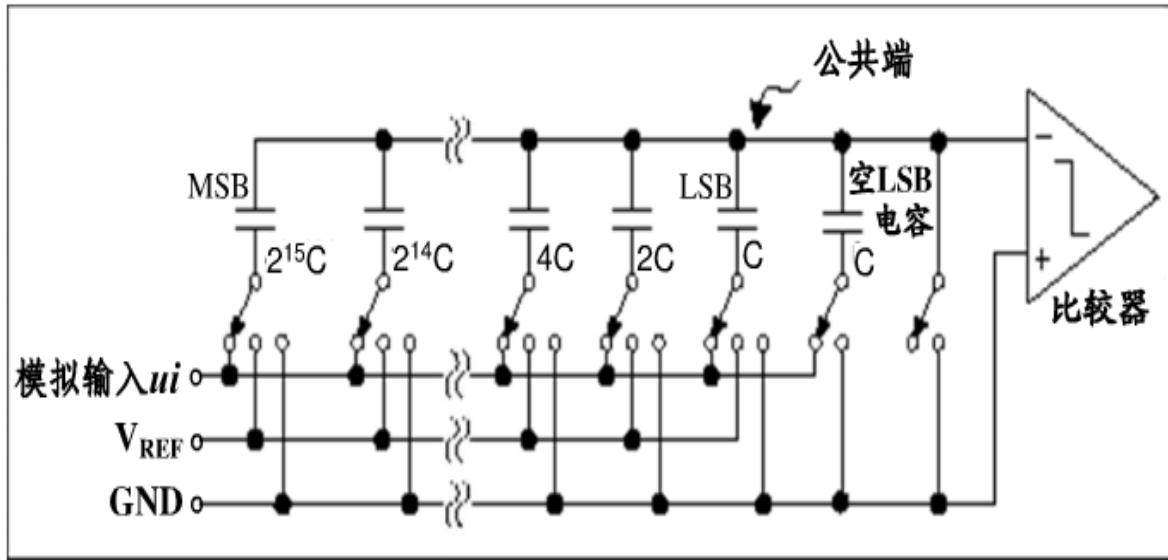


采样阶段



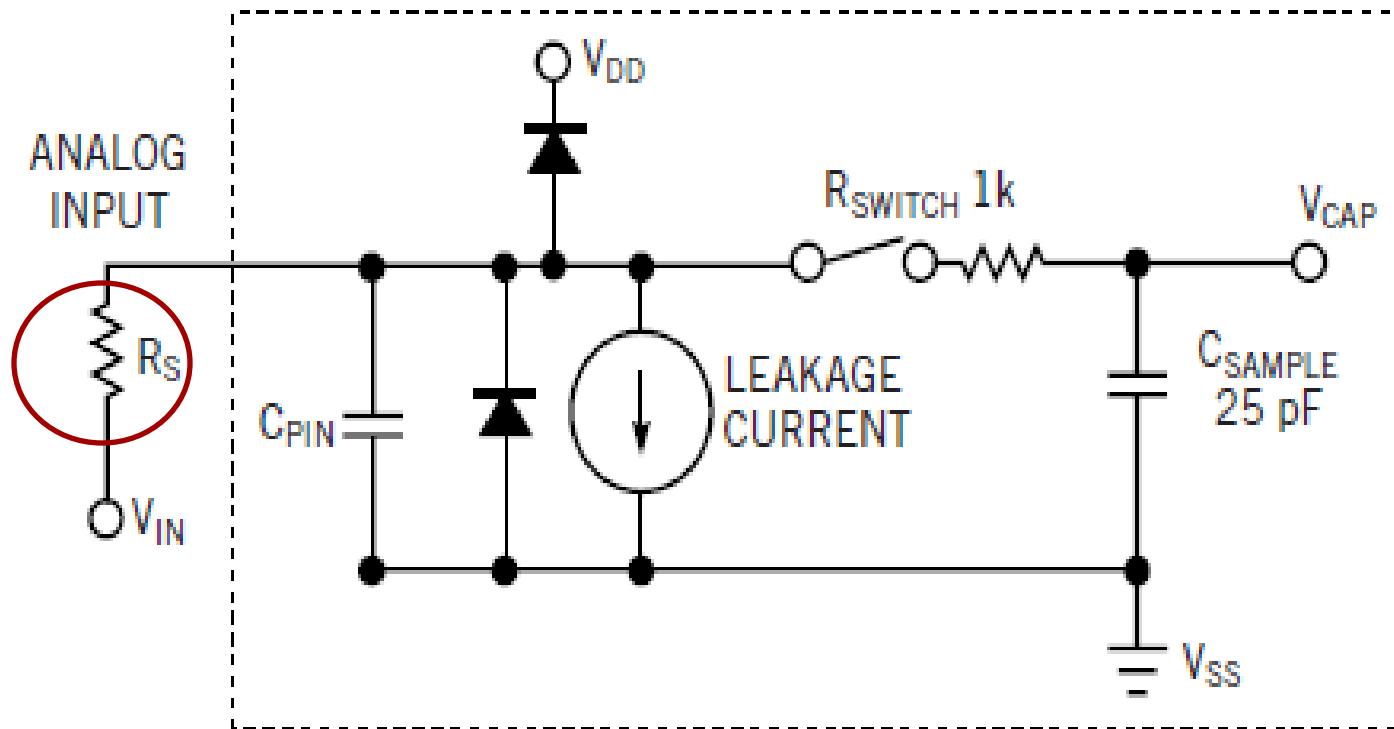
保持阶段

SAR型ADC

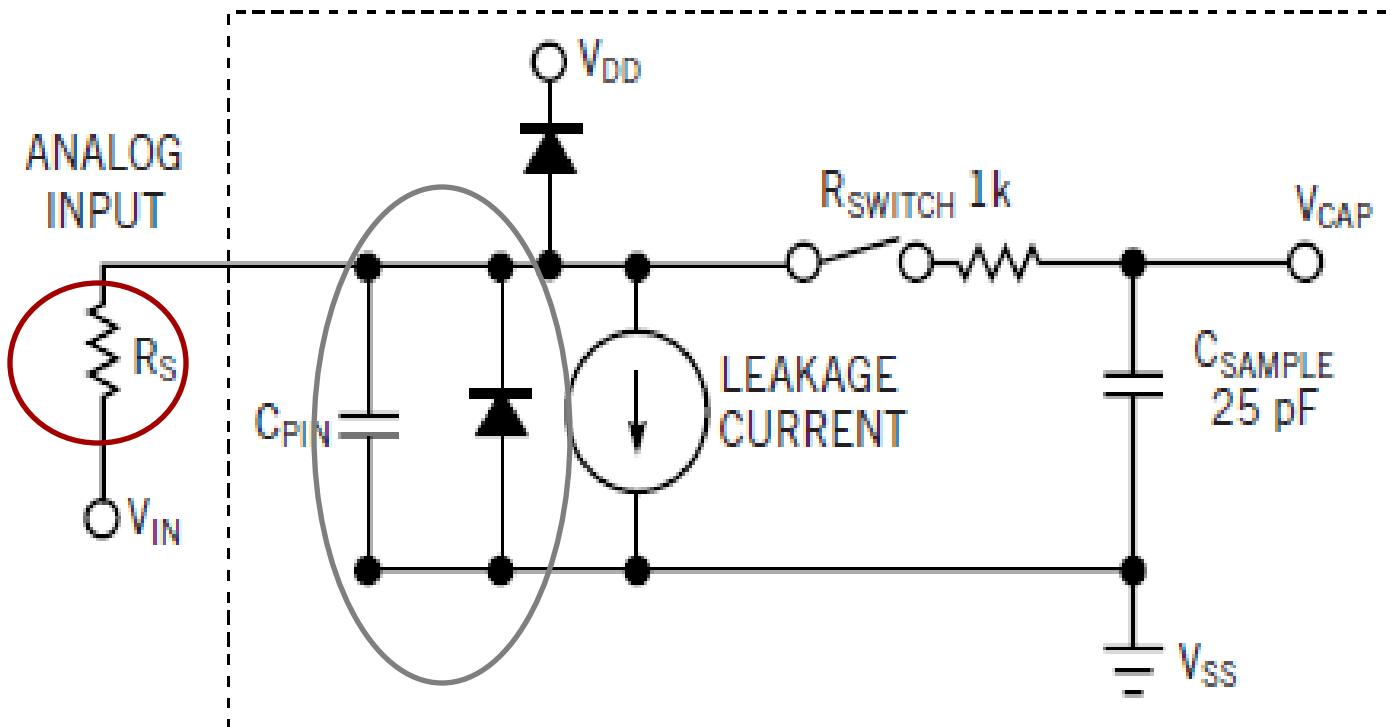


1. MSB电容自由端接Vref，其余电容自由端接地，此时公共端的电压为 $1/2V_{REF}$ ；
2. 如果输入电压 ui 大于 $1/2V_{REF}$ ，比较器输入为 $-ui+1/2V_{REF}$ 仍然小于零，此时比较器输出为逻辑“1”；
3. 保持MSB电容与Vref相连，将下一个电容连接到Vref，重复上面的判断过程，确定输出数字值；
4. 依次循环指导判定全部数位。

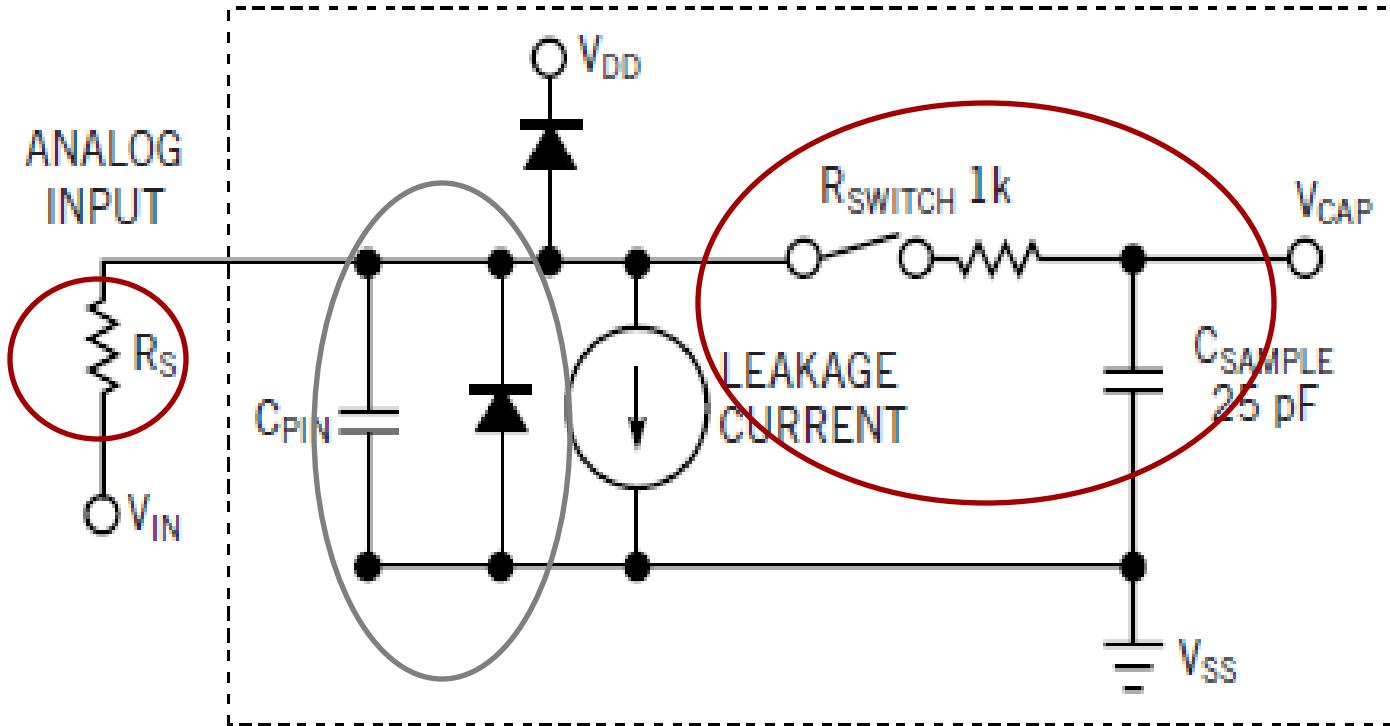
SAR型ADC输入级模型



SAR型ADC输入级模型



SAR型ADC输入级模型



$$t_{RC} = (R_S + R_{SWITCH}) \times C_{SAMPLE}$$

$$V_{IN} = (1 - e^{-\frac{t}{(R_S + R_{SWITCH}) \times C_{SAMPLE}}})$$

采样时间与ADC精度

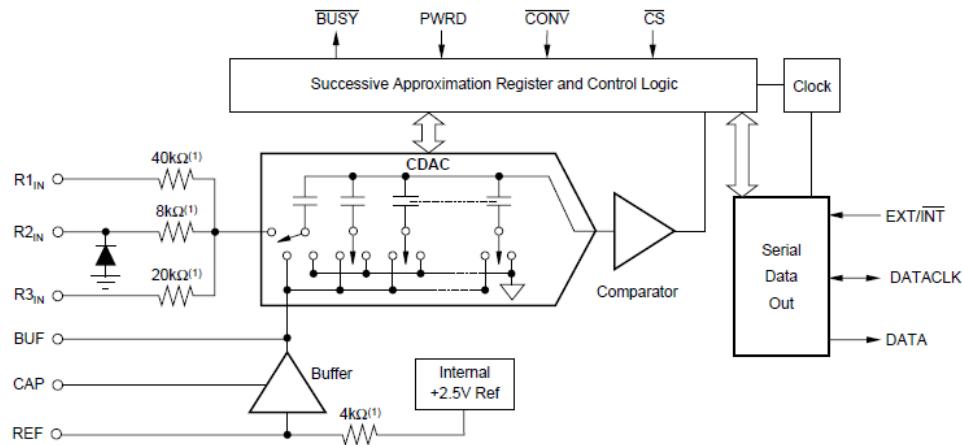
$$V_{IN} = (1 - e^{-\frac{t}{(R_s + R_{SWITCH}) \times C_{SAMPLE}}})$$

时间常数个数	1	5	8	9	10
$(R_s + R_{SWITCH}) \cdot C_{SAMPLE}$ (nSEC)	25	125	200	225	250
流过 C_{SAMPLE} 的百分比	63.2	99.3	99.966	99.987 7	99.995 5
C_{SAMPLE} 剩余百分比	36.8	0.67	0.034	0.0123	0.0045
ADC精度 (位)	1.4	7.2	11.5	13	14.43

举例：

一个采样时间为1.5个时钟周期的12位ADC，在时钟频率为2MHz时折算出的采样时间为750ns。当RS为0时，采样电容上能获得远高于12位的精度；但如果现在对信号源增加5KΩ内阻，此时t为150ns，如果要达到13bits精度，转换器需要1350ns（9个时间常数）的采样时间，750ns的采样时间就不再那么保险了。

使用运放驱动SAR型ADC



ADS7812

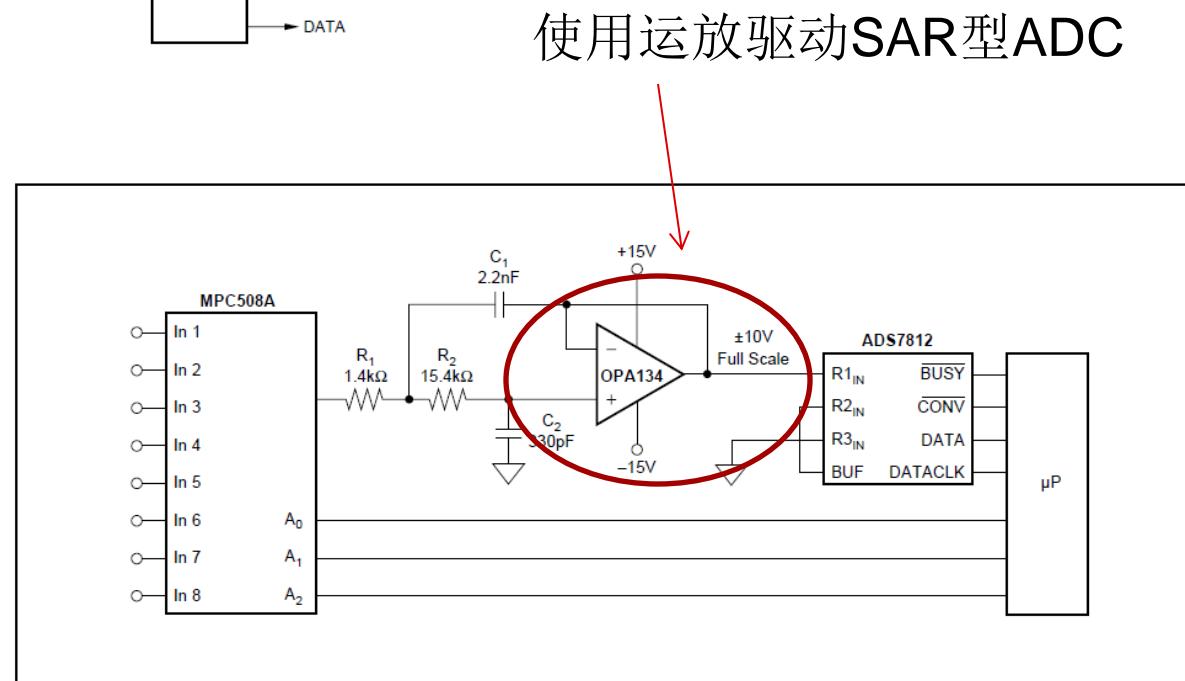
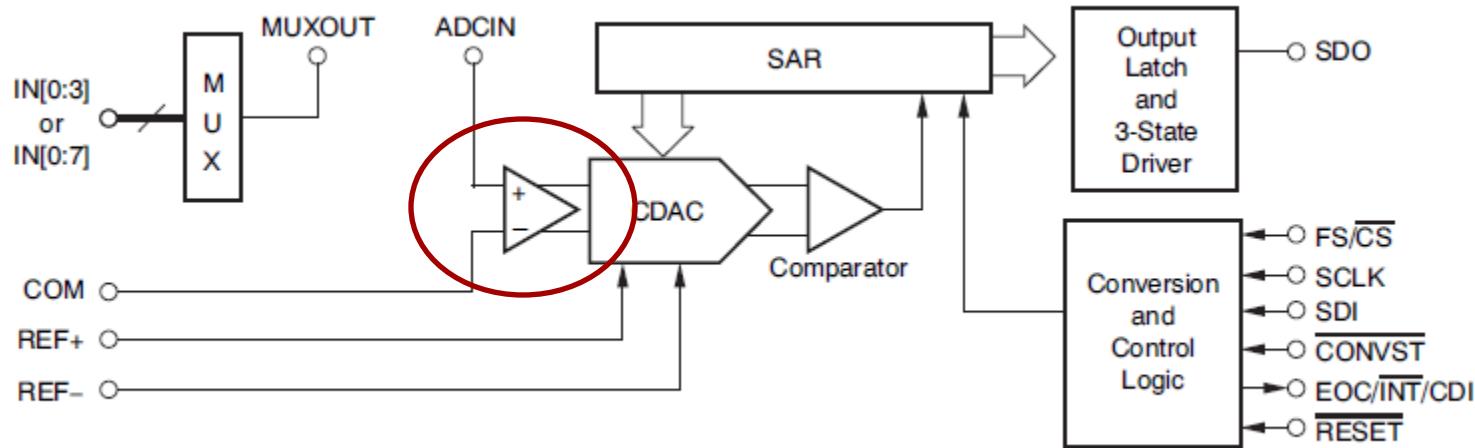


FIGURE 18. Multiplexed Data Acquisition Circuit.

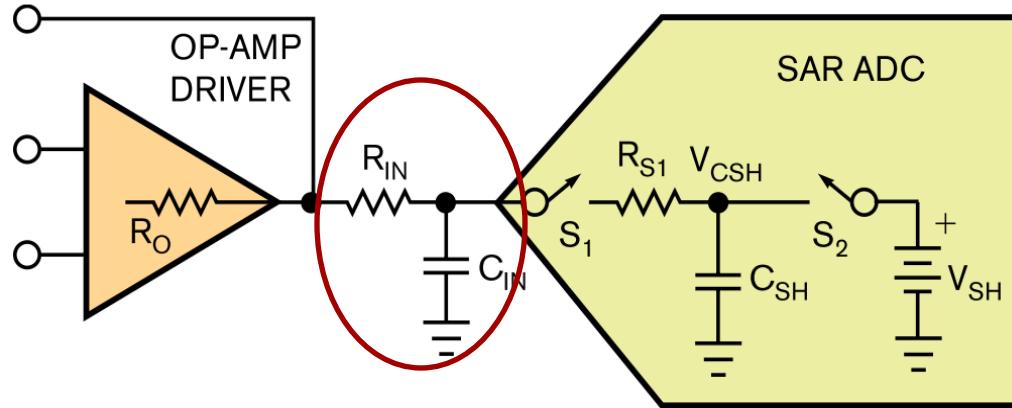


ADS8331内部结构图

某些伪差分/差分输入SAR型ADC内部集成有一个运放

使用运放驱动SAR型ADC

如何设计？

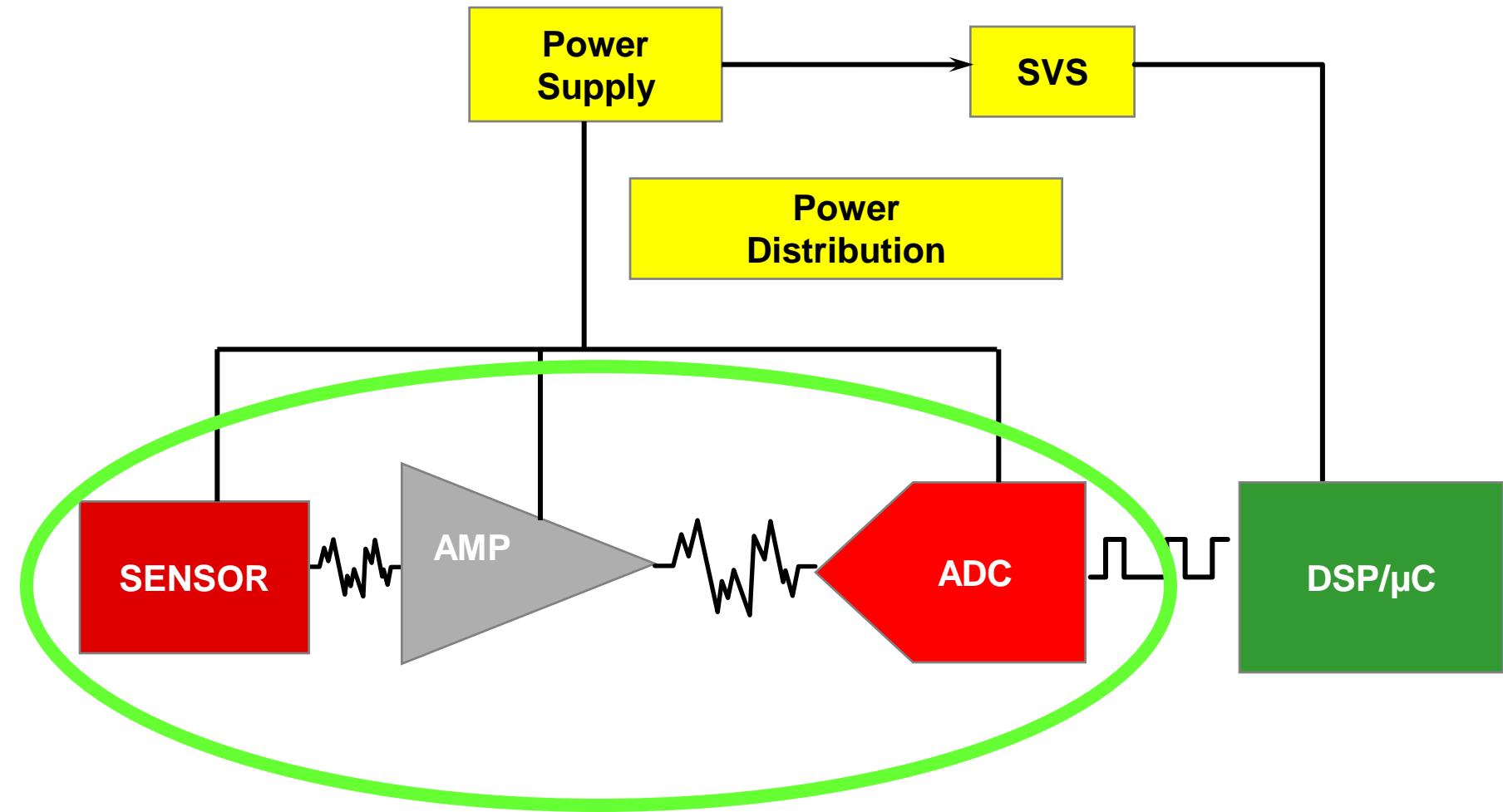


1. 在运放和ADC之前添加RC电路
2. CIN的角色是作为一个电荷存储器来为ADC的输入端提供足够的电荷
3. RIN用于避免运放与的CIN直接连接并使得运放工作更加稳定
4. 选择一个带宽与RINCIN时间常数相匹配的运算放大器

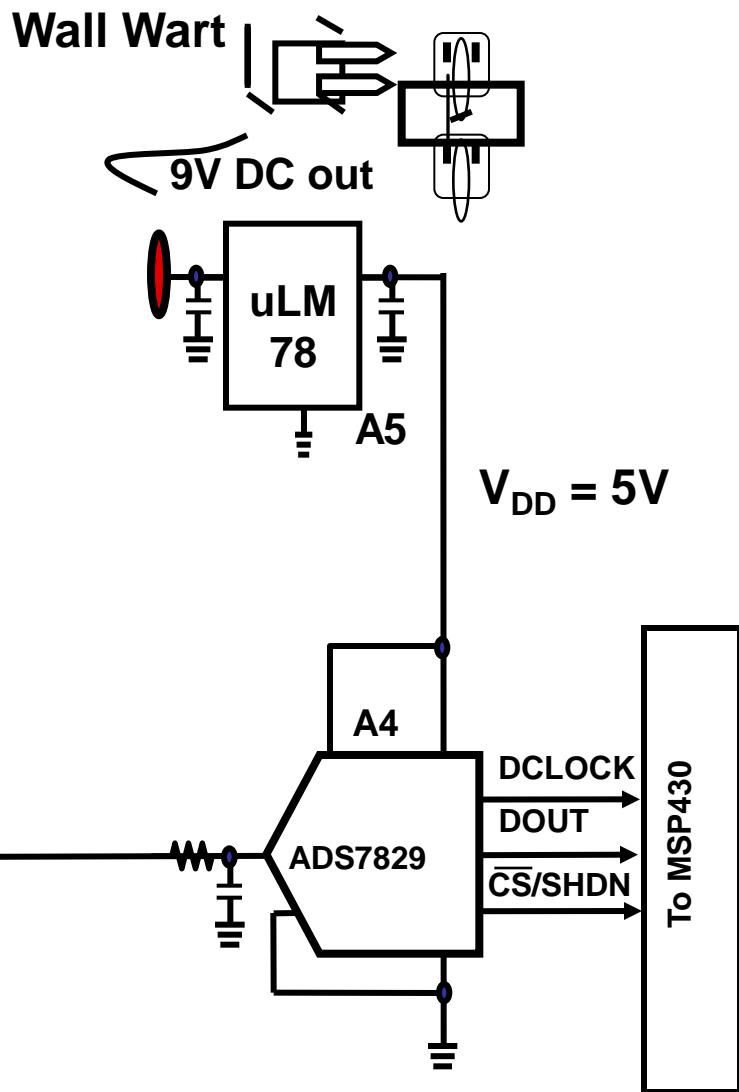
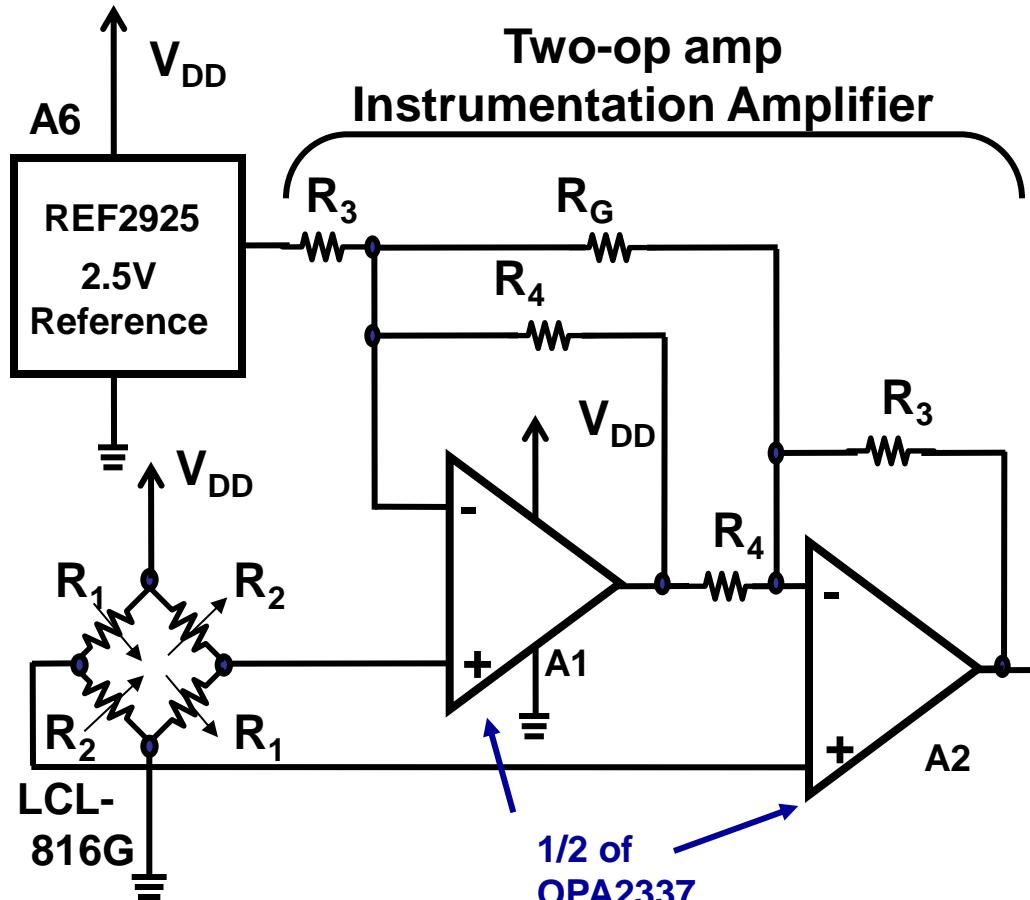
如何降低混合信号系统中的噪声

Author: Bonnie Baker

模拟信号链框图



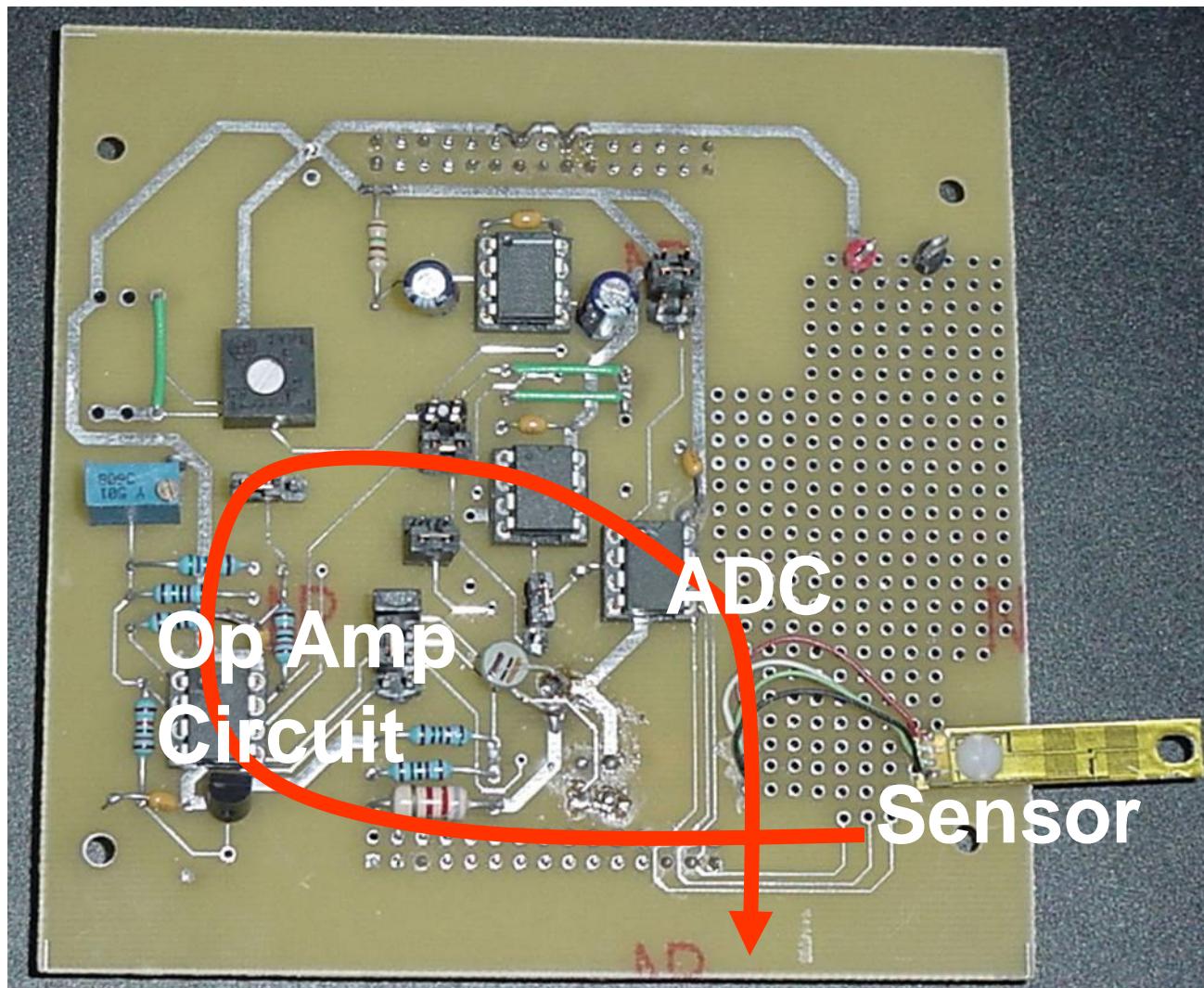
模拟电路设计原理图 #1



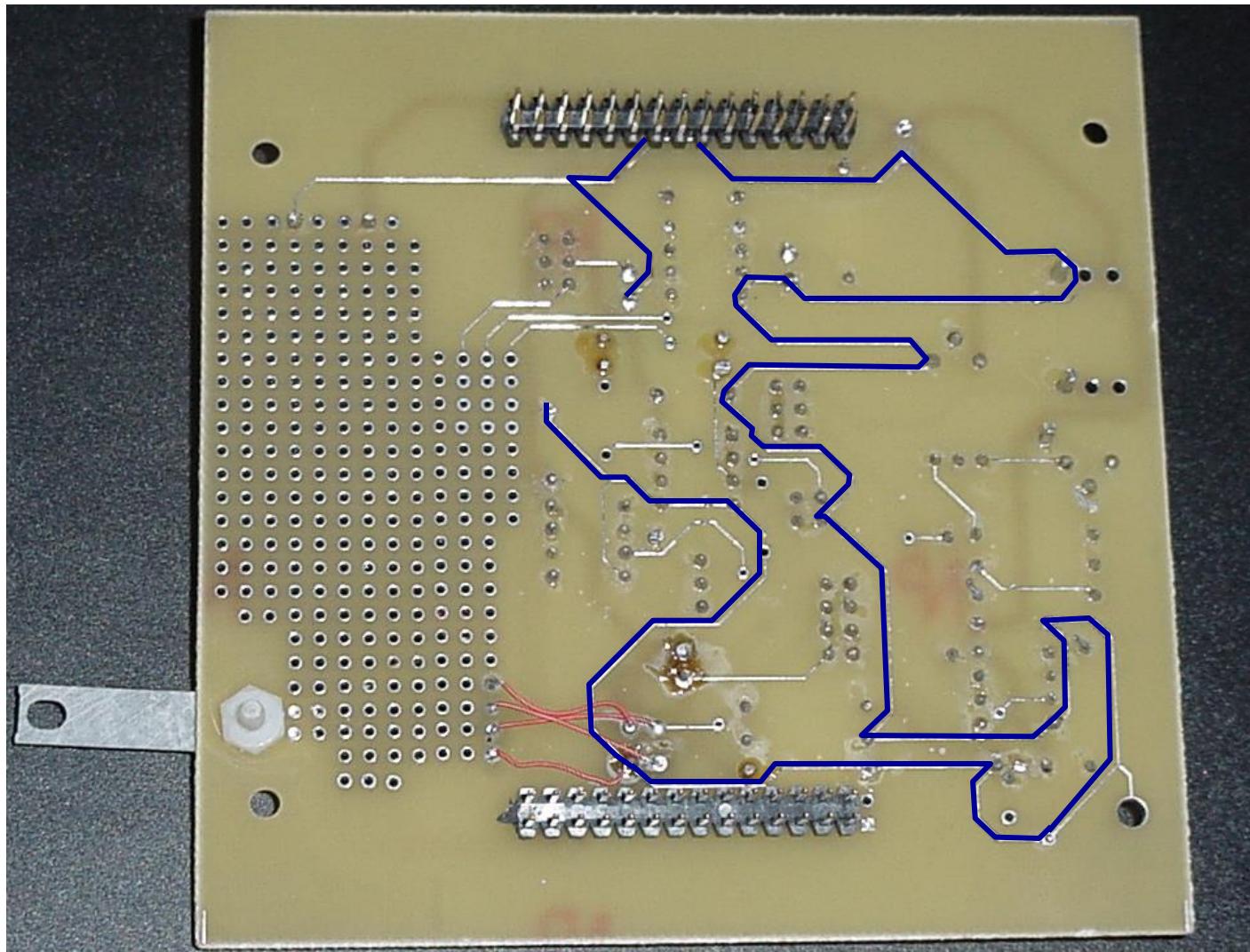
元器件参数

- 仪表放大器外围的电阻值
 - $R_3 = 400 \text{ k}\Omega$
 - $R_4 = 100 \text{ k}\Omega$
 - $R_G = 5.33 \text{ k}\Omega$
- OPA2337 = 单电源供电, CMOS, 双通道运算放大器
- ADS7829 = 12位, SAR型A/D转换器

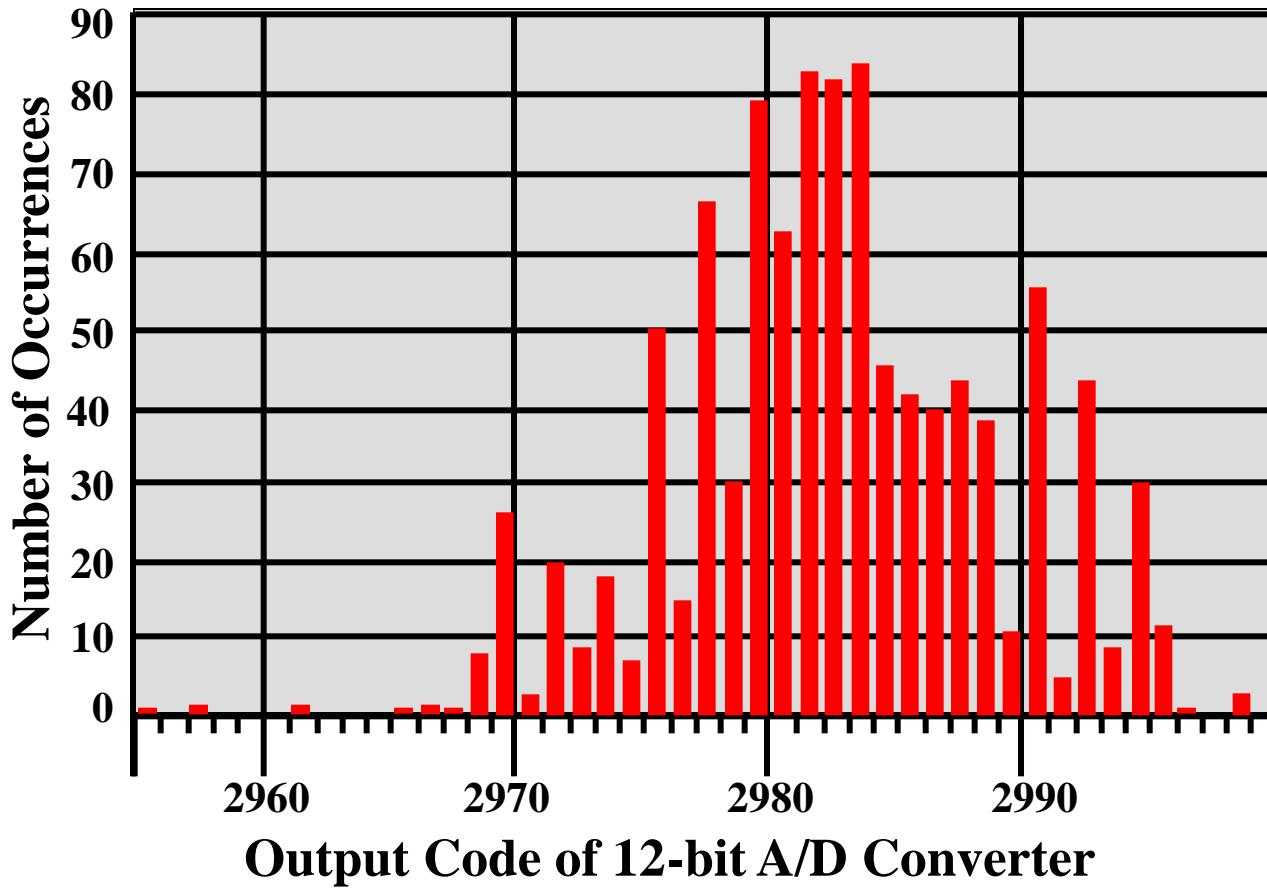
电路布局 #1



电路板 #1 底层



ADC采样结果测试 #1



采样点数: 1024
其中, 噪声点: 44

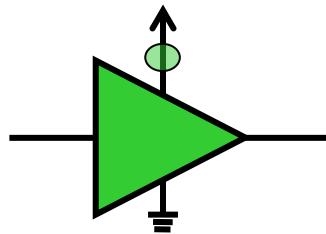
实际有效位数:
6.54-bits

对比实际需求

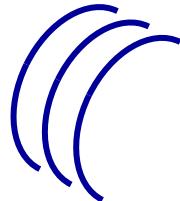
- 系统精度要求
 - 称重量程 – 32kg
 - 分辨率 – 10g (~11.65-bits)
 - 精度 – 20g (~10.65-bits) vs 6.54-bits
 - 无法达到系统设计需求
- 噪声来源
 - 传导或辐射噪声
 - 糟糕的PCB布局布线

噪声来源

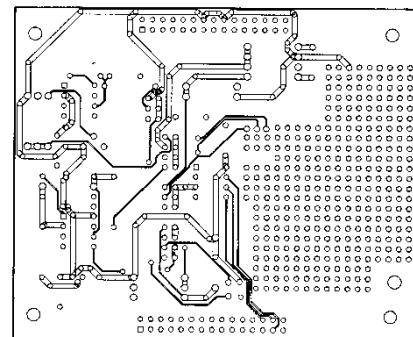
- 器件噪声 – 来源于器件的噪声



- 辐射噪声 – 外界引入的噪声

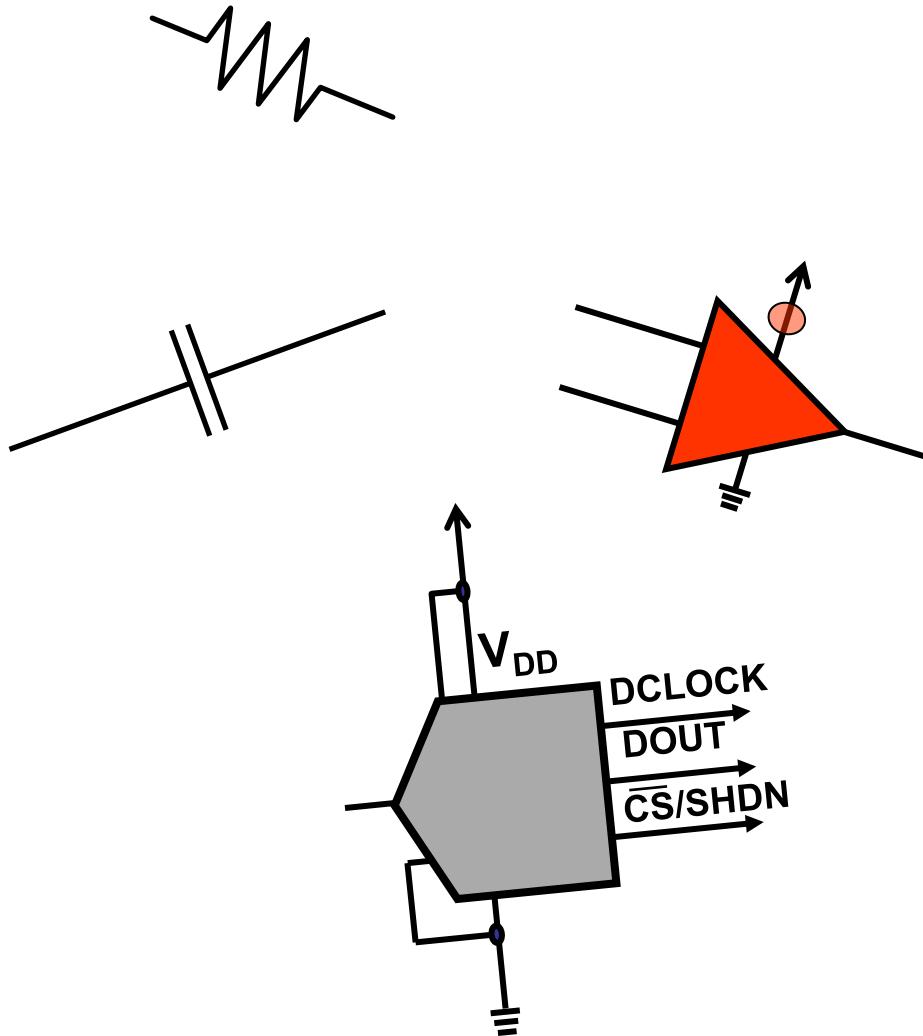


- 传导噪声 – 出现在板上走线



器件噪声

- 无源器件
 - 电阻
 - 电容
 - 电感
- 有源器件
 - 运算放大器
 - A/D D/A 转换器
 - 基准电压
 - 稳压器
 - 开关电源



电阻及运算放大器的噪声

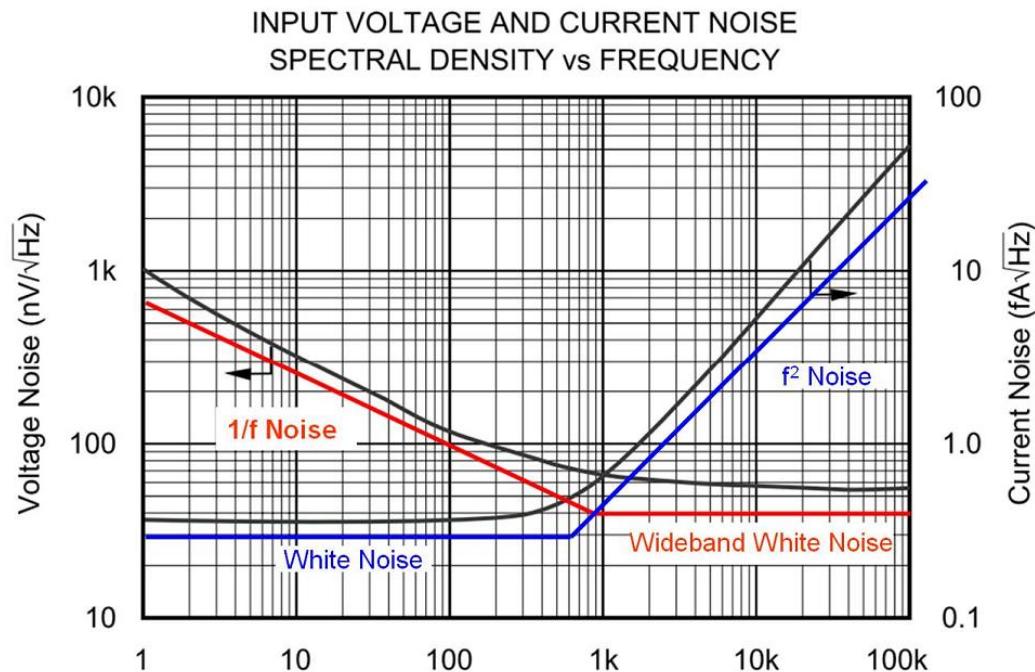
- 电阻
 - 所有的电阻都会产生噪声
 - 表现为热噪声，几乎覆盖所有频率
 - 理想噪声（最小）= $V_{RN} = \sqrt{4KTR(BW)} \text{ } \{\text{Vrms}\}$

- 理想情况下， $1 \text{ k}\Omega \Rightarrow 4 \text{ nV} / \sqrt{\text{Hz}}$

电阻及运算放大器的噪声

• 放大器

- OPA2337 1/f 噪声
 $6 \mu\text{V}_{\text{P-P}}$ ($f = 0.1 \text{ Hz}$ to 10 Hz)
- OPA2335 1/f 噪声
 $1.4 \mu\text{V}_{\text{P-P}}$ ($f = 0.01 \text{ Hz}$ to 10 Hz)



1/f噪声：和频率成反比，频率越低，噪声的功率谱密度越大；
数据手册通常会给出0.01-10Hz之间的峰峰值噪声大小。

宽带白噪声：平坦的噪声功率谱密度，总噪声大小与信号的带宽密切相关

原理设计 #2 器件更换

- 仪表放大器周围的电阻

$$R_3 = 400k\Omega \Rightarrow 40 k\Omega$$

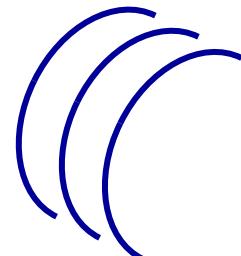
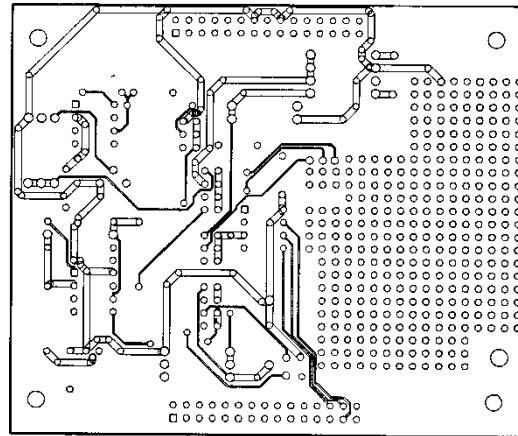
$$R_4 = 100k\Omega \Rightarrow 10 k\Omega$$

$$R_G = 5330 \Omega \Rightarrow 533 \Omega$$

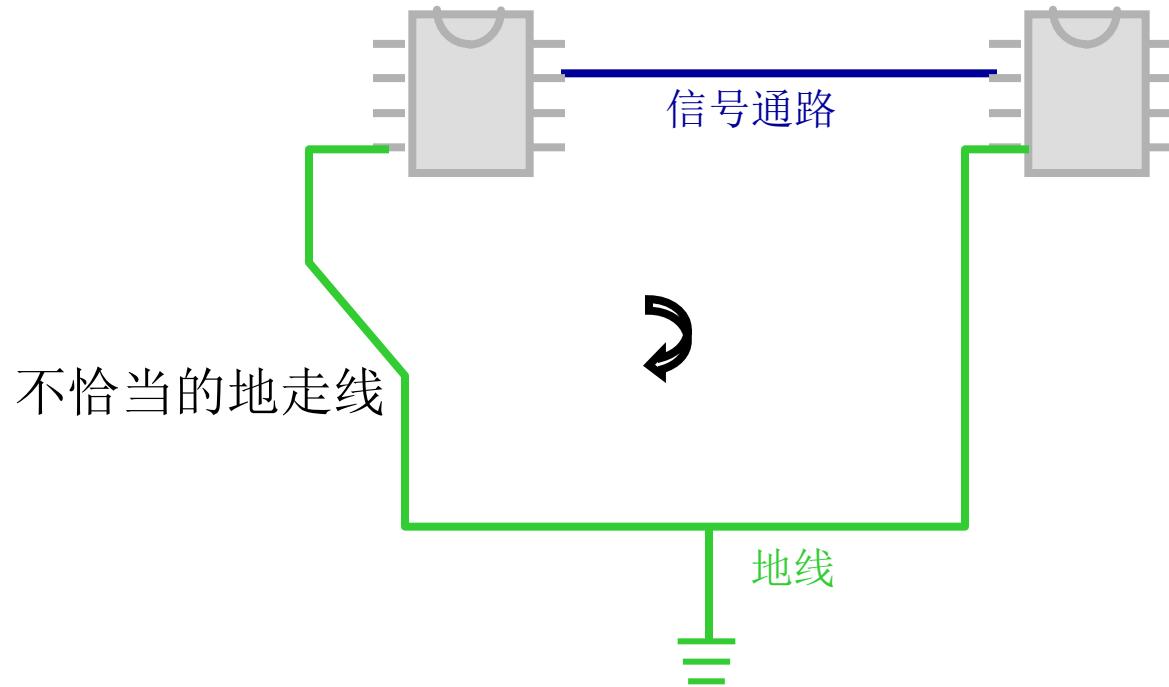
- OPA2337 \Rightarrow OPA2335
 $6 \mu V_{P-P} \Rightarrow 1.4 \mu V_{P-P}$ ($f = 0.01 \text{ Hz} \text{--} 10 \text{ Hz}$)
- ADS7829 = 12-bit, A/D SAR Converter

辐射噪声: B-Field

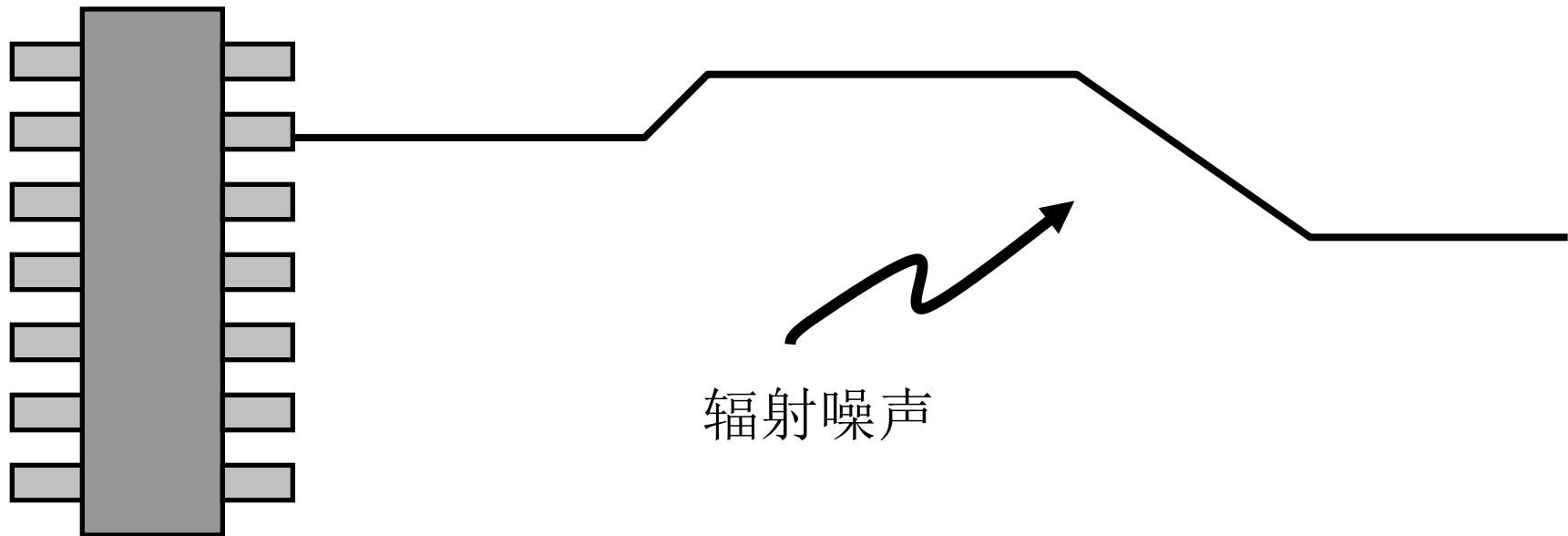
- 来源
 - 板上的变压器
 - 开关稳压器件
 - 周围环境中的噪声
- 易受影响的位置
 - 单端, 高阻输入
 - 环状走线
 - 典型案例: 环形接地
 - 不合适的信号线布局
 - 长走线(效果相当于天线)



辐射噪声：环状走线



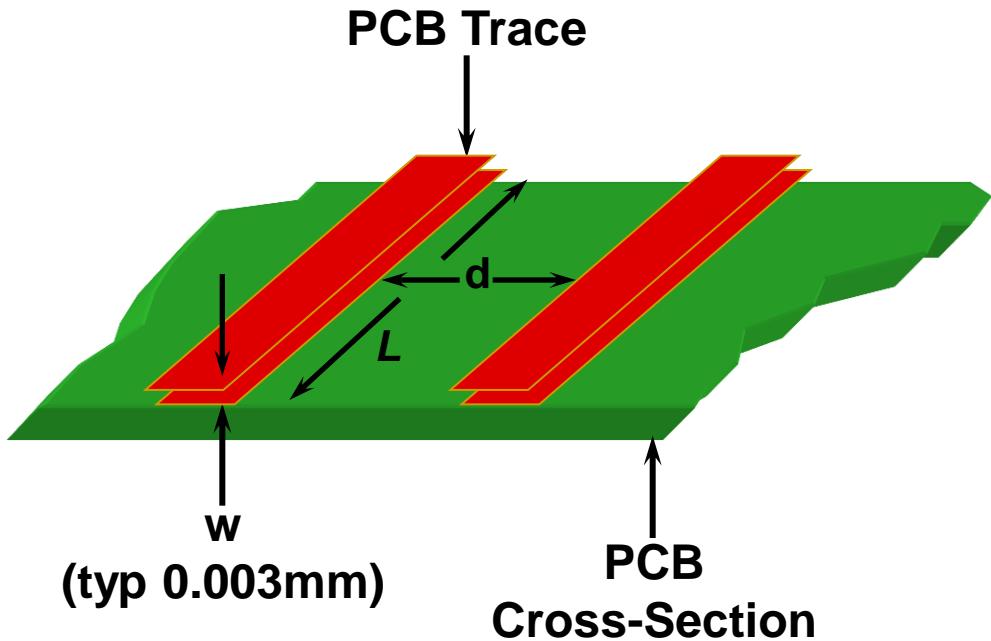
辐射噪声：长走线



PCB 板上电容 : E-Field

$$C = \frac{w \cdot L \cdot e_o \cdot e_r}{d} \text{ pF}$$

$$I = C \frac{dV}{dt} \text{ amps}$$



w = PCB走线的厚度

L = PCB走线的长度

d = 两条PCB走线间的距离

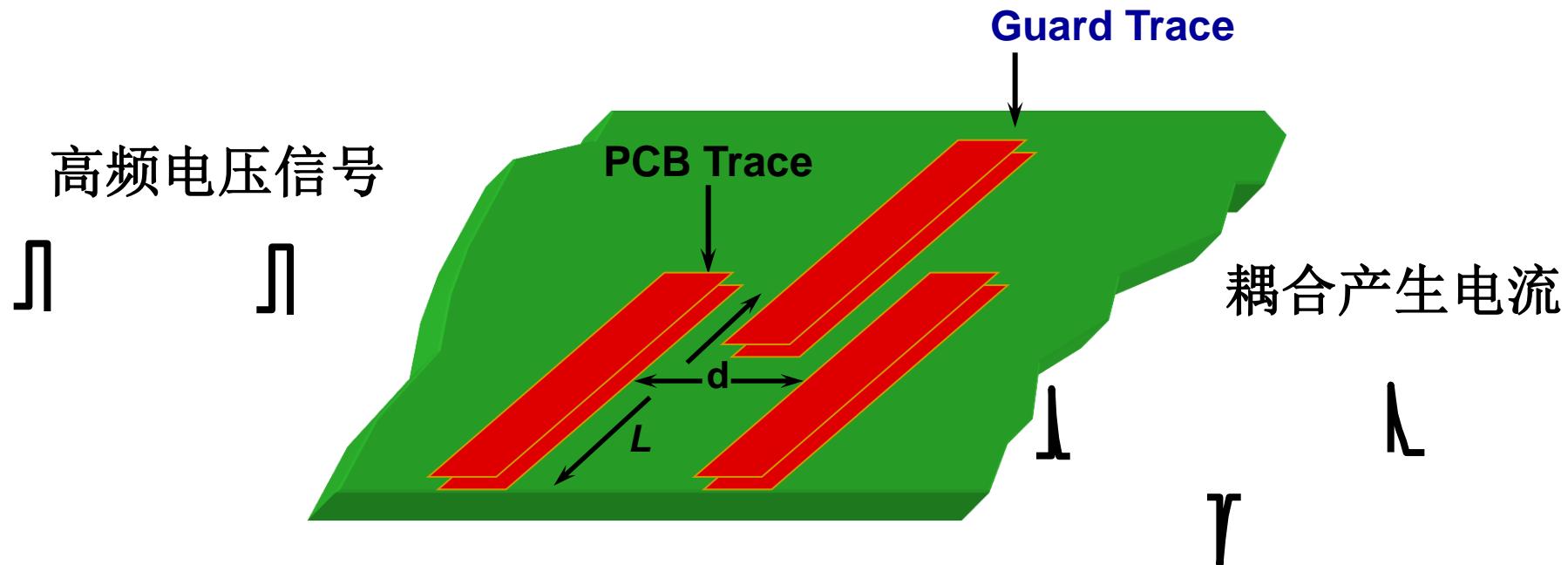
e_o = 空气的介电常数 = 8.85 X 10⁻¹² F/m

e_r = 介质相对于空气的介电常数

PCB耦合噪声抑制

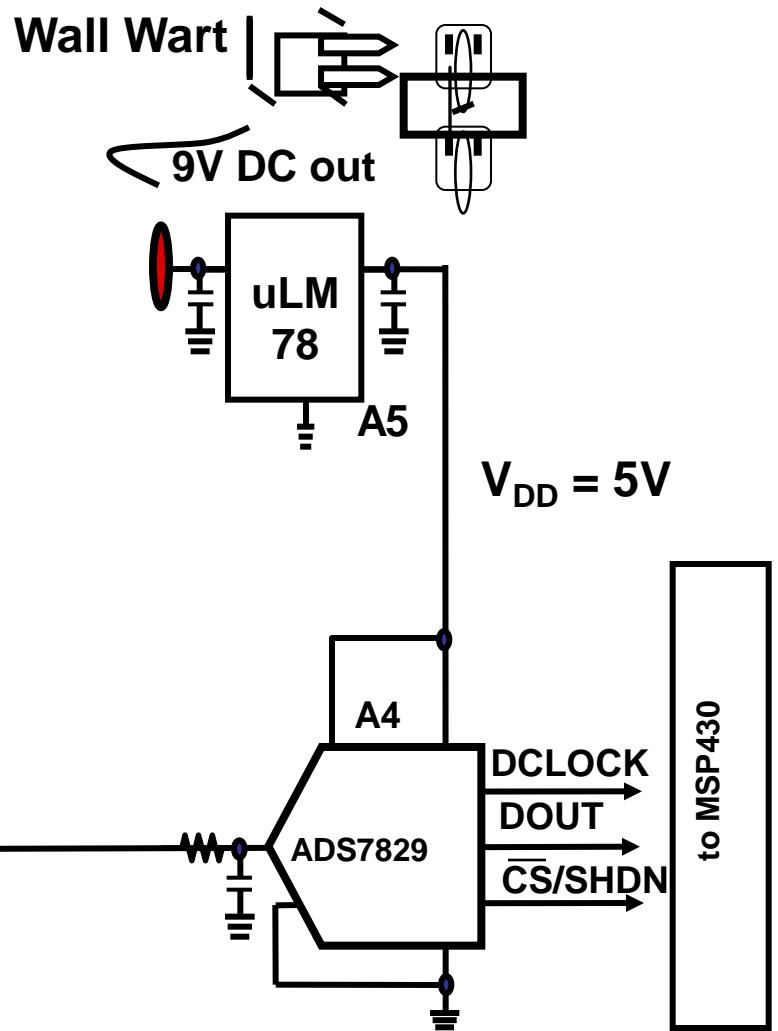
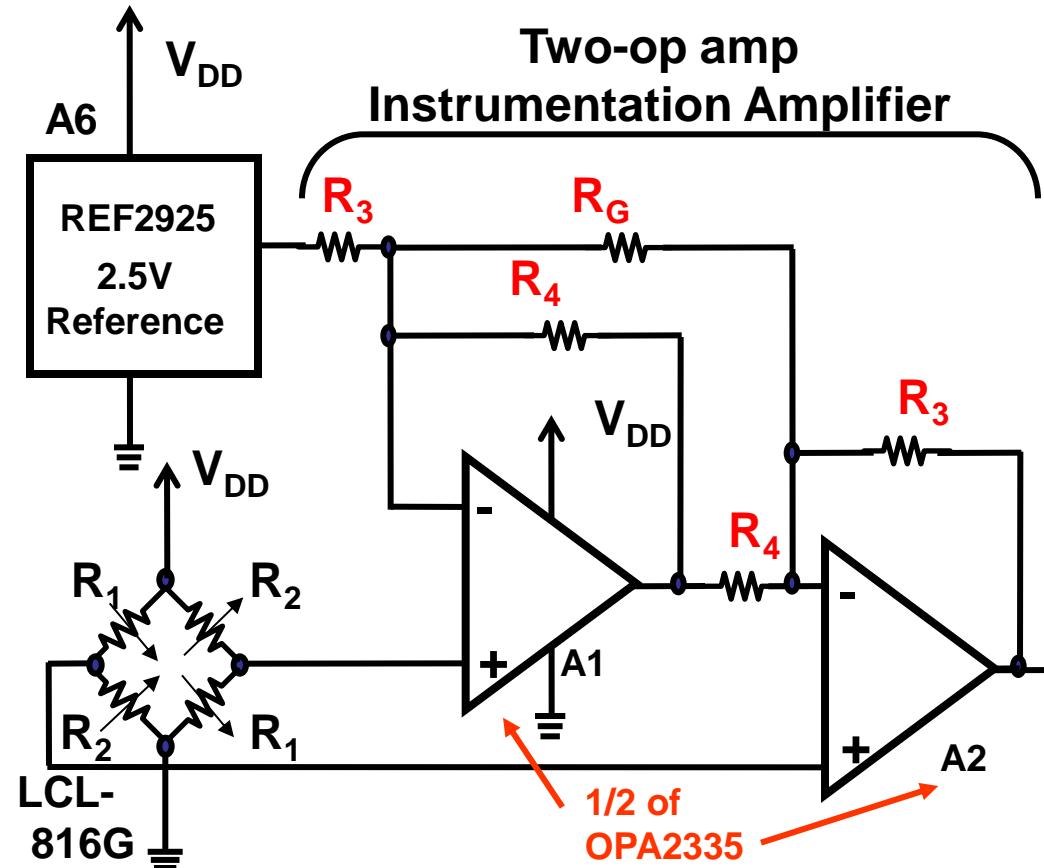
- 减小“L”或增加“d”
- 在走线间增加地线

$$C = \frac{w \cdot L \cdot \epsilon_0 \cdot \epsilon_r}{d} \text{ pF}$$

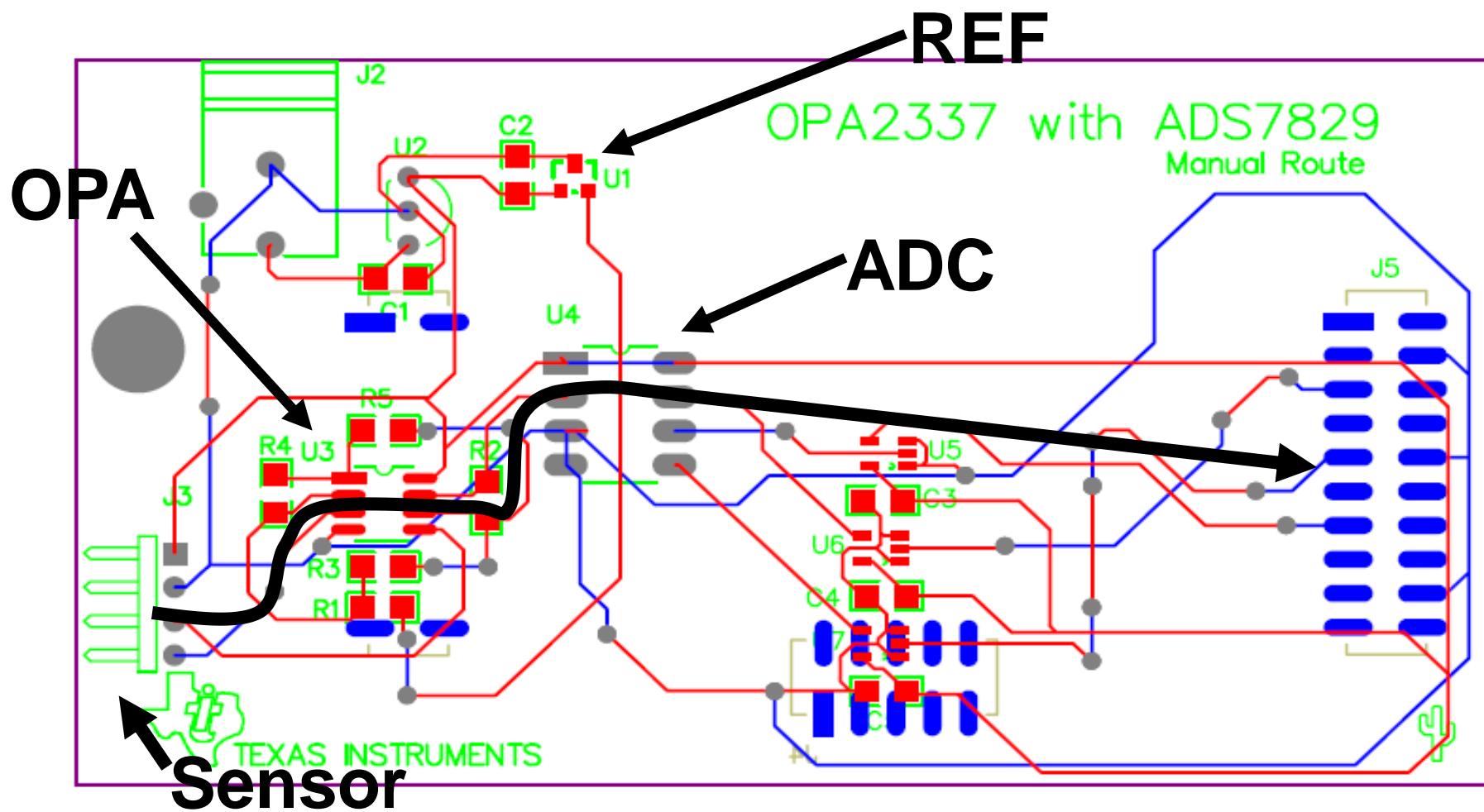


$$I = C \frac{dV}{dt} \text{ (amps)}$$

模拟电路原理设计 #2



调整PCB布局布线 #2

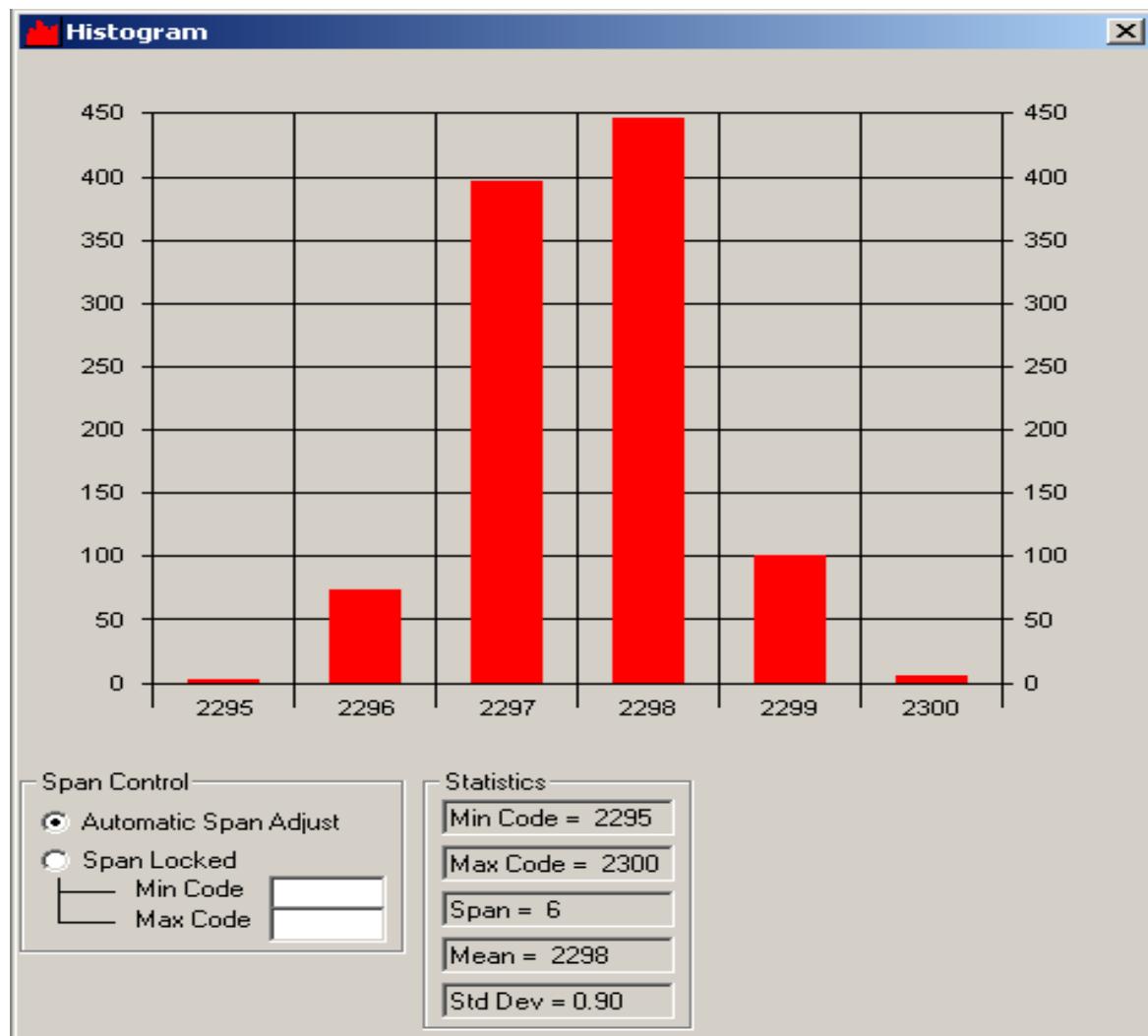


设计 #2 中的更改

- 器件选择（降低器件噪声）
 - 将电阻阻值减小10倍
 - 选择噪声更小的OPA2335（1/f 影响直流性能）
- PCB布局布线调整（降低辐射噪声）
 - 删减多余的线路
 - 避免环路的出现
 - 消除数字模拟电路间的耦合
 - 采用更短的走线

设计 #2 测试结果

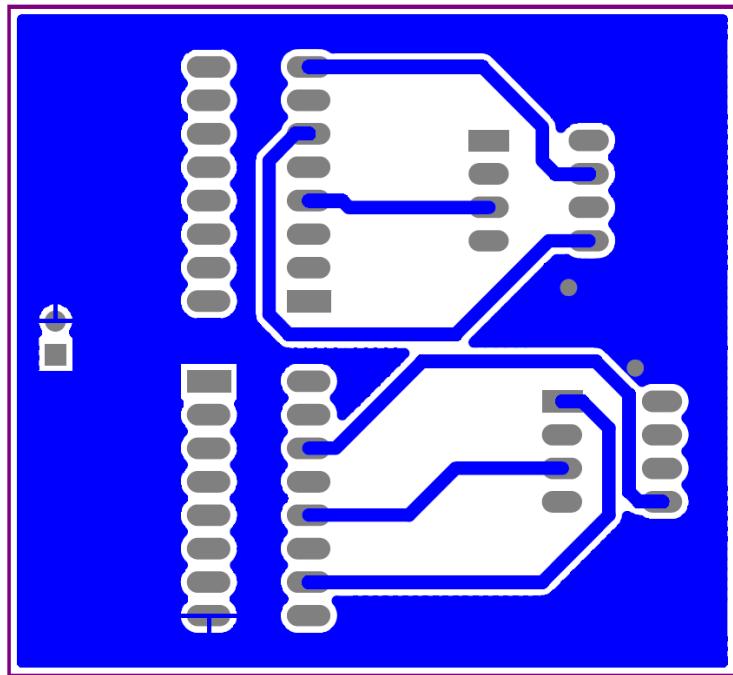
采样点数：1024
其中，噪声点：6



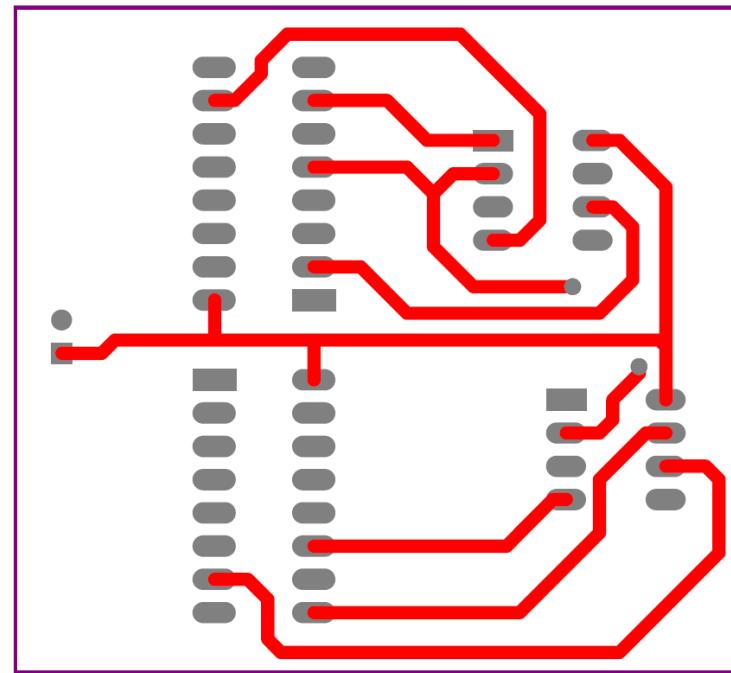
传导噪声

- 传导噪声存在于电路走线中
 - 地和电源
 - 50 Hz
 - 电源到地的回路
 - 信号通路
 - 数字开关
 - 前级器件产生的噪声
- 解决方法
 - 更换产生噪声的器件
 - 采用连续铺地
 - 添加滤波

不连续的地层



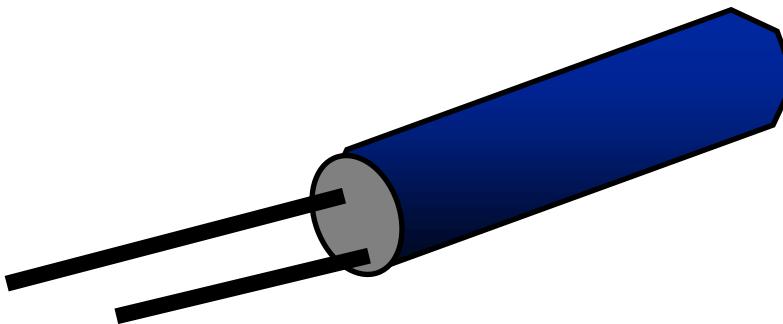
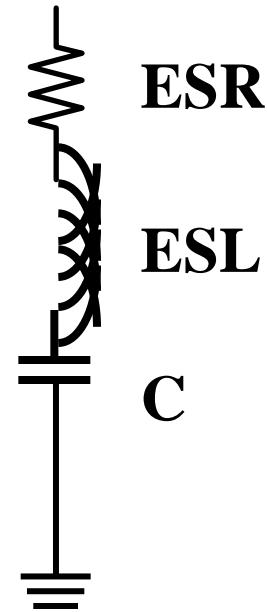
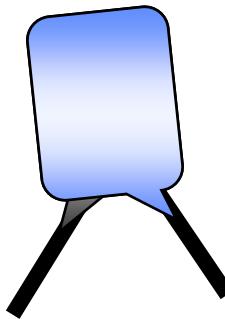
bottom



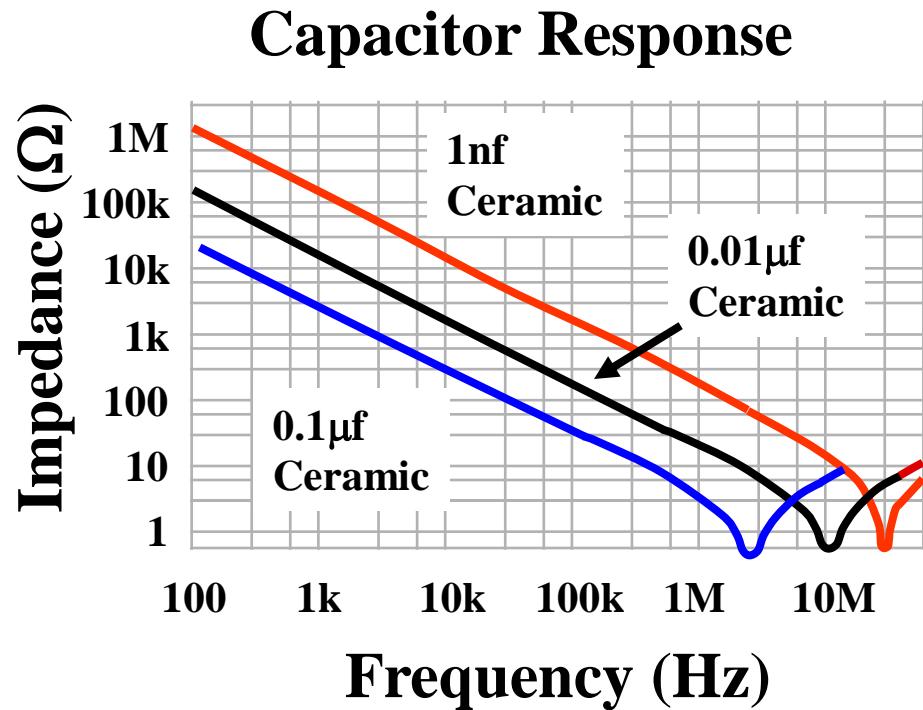
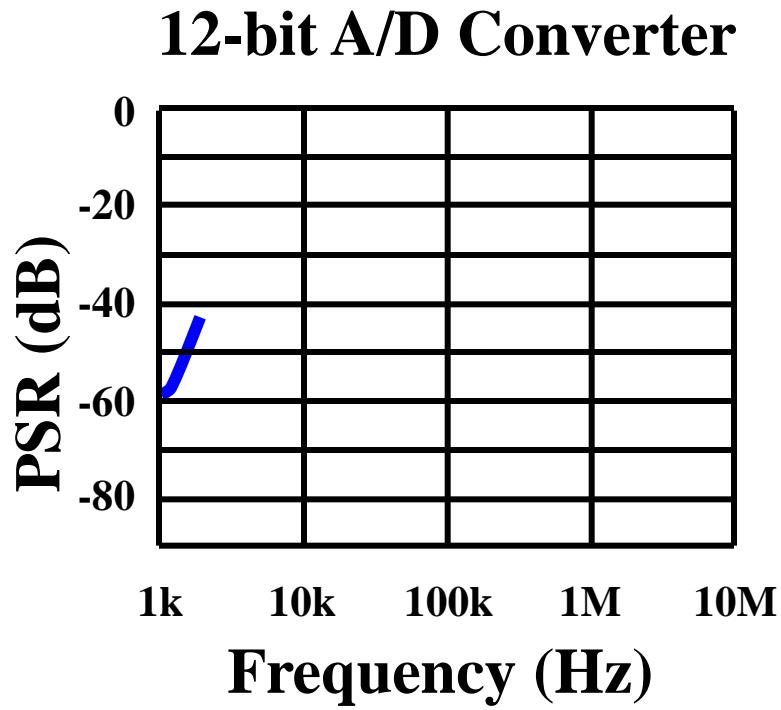
top

增加旁路电容

- 滤除高频噪声
 - 陶瓷电容
 - 体积小，价格低
 - C0G
 - X7R
- 在快速变化时起缓冲作用
 - 钽电容
 - 体积小
 - 容值大



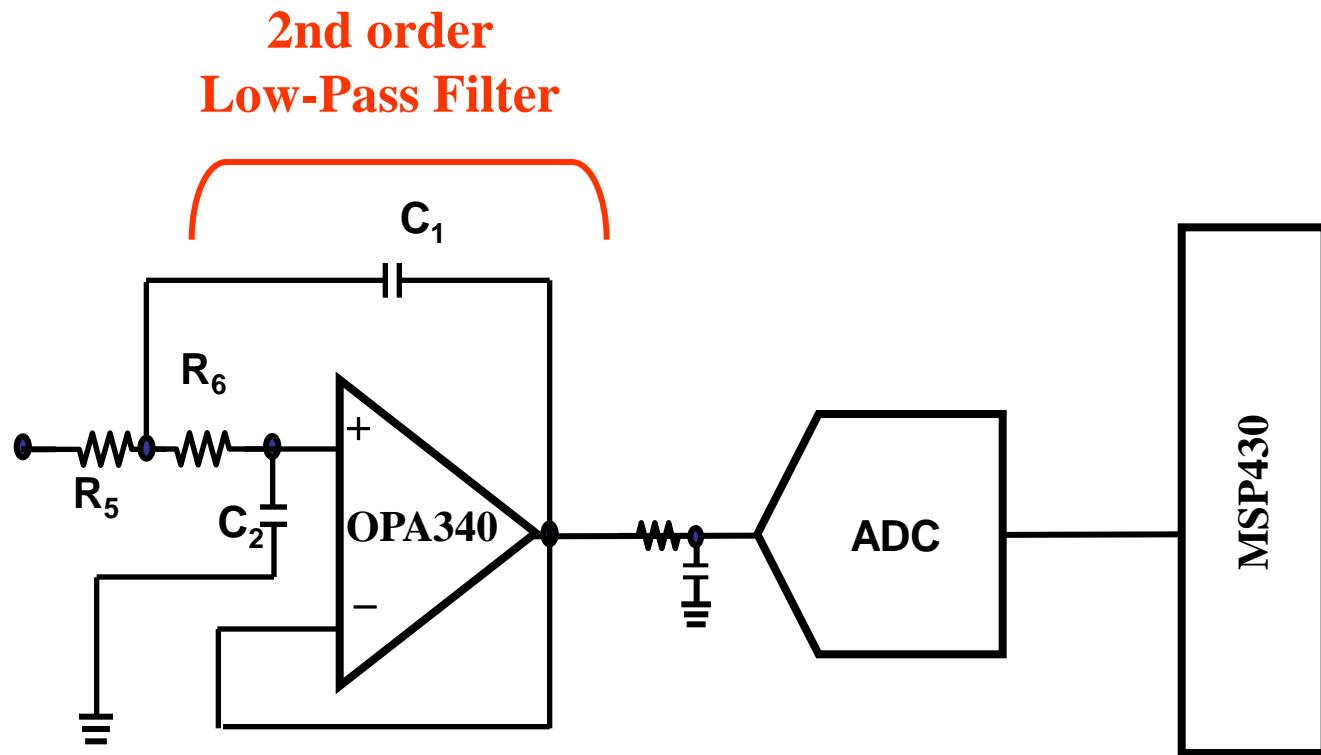
确定旁路电容容值



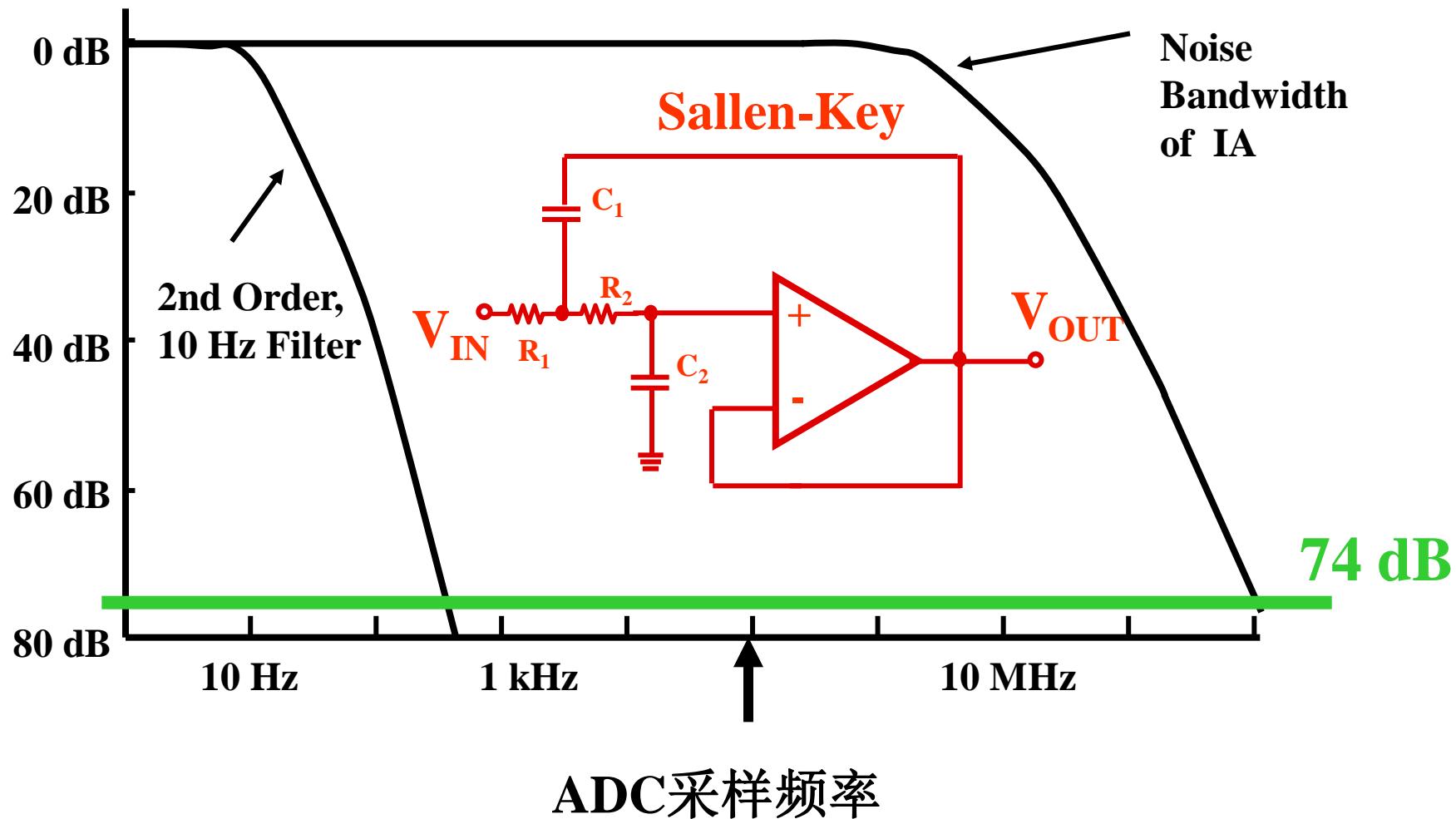
Assume: Supply = 5V \pm 20 mV (all white noise)

- To bring the noise to $\pm 1/4$ LSB (± 0.61 mV)
- PSR < -30.3 dB

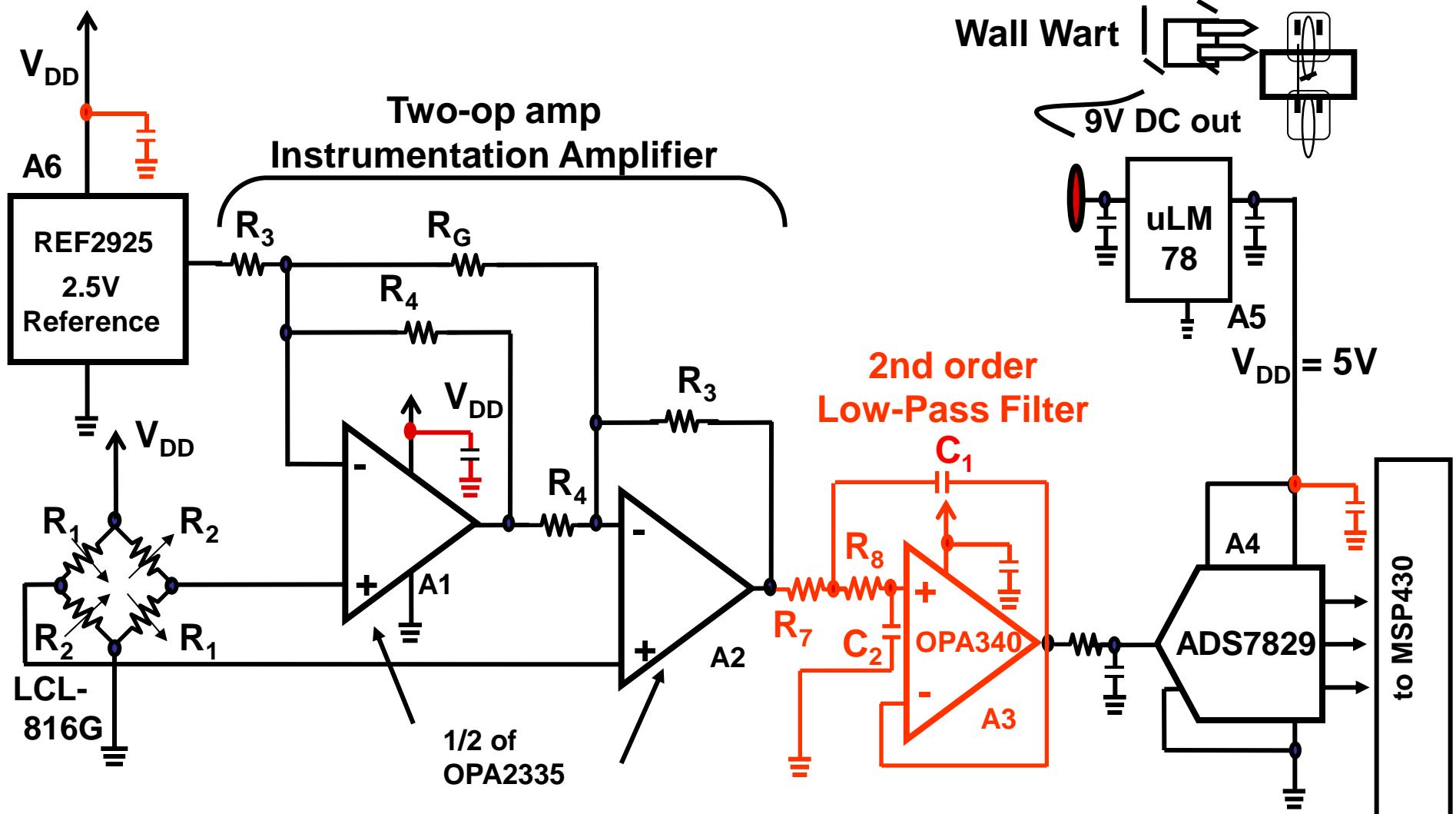
进入ADC前添加滤波器



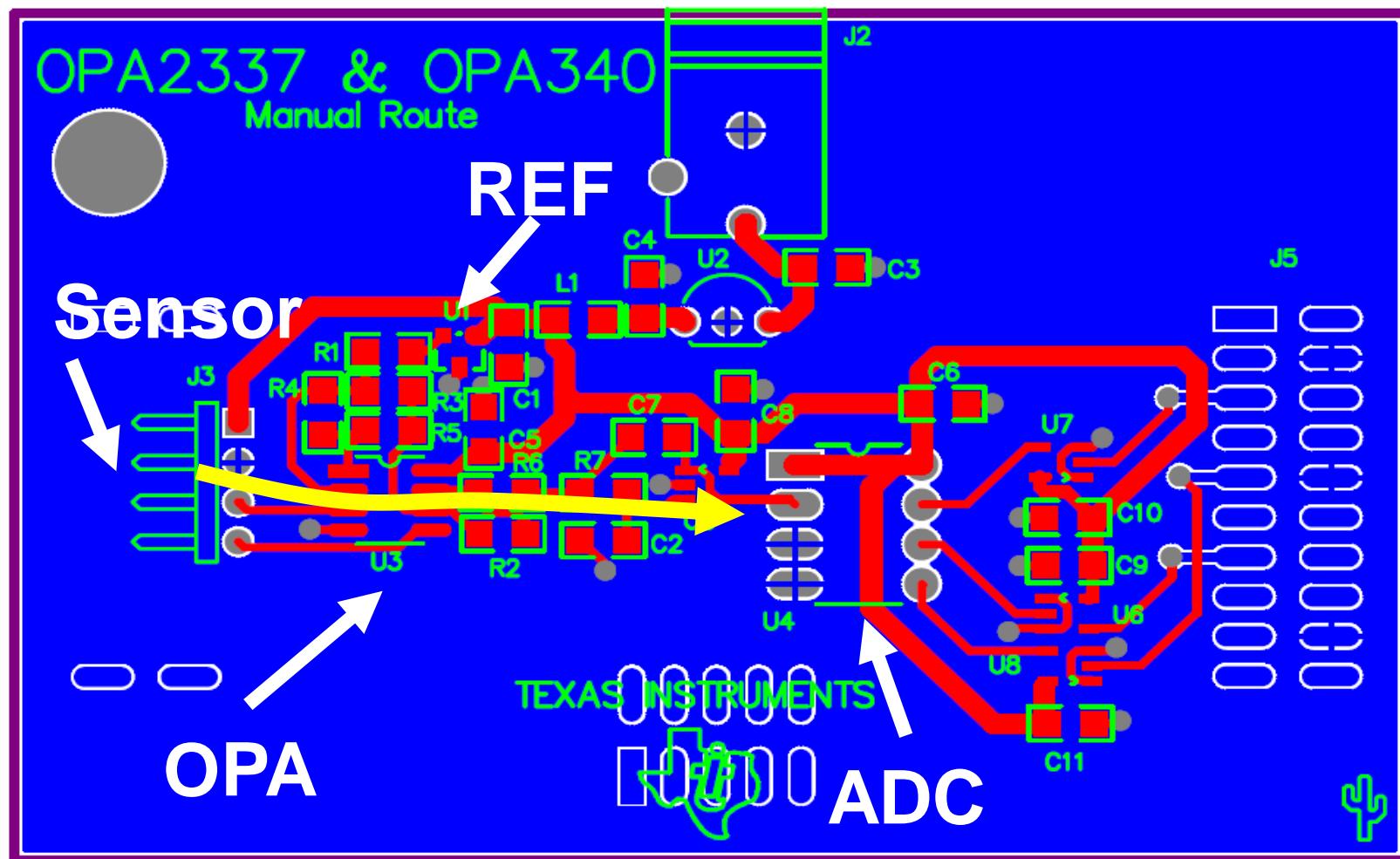
添加低通滤波器可以抑制噪声



电路原理设计图



重新布局PCB

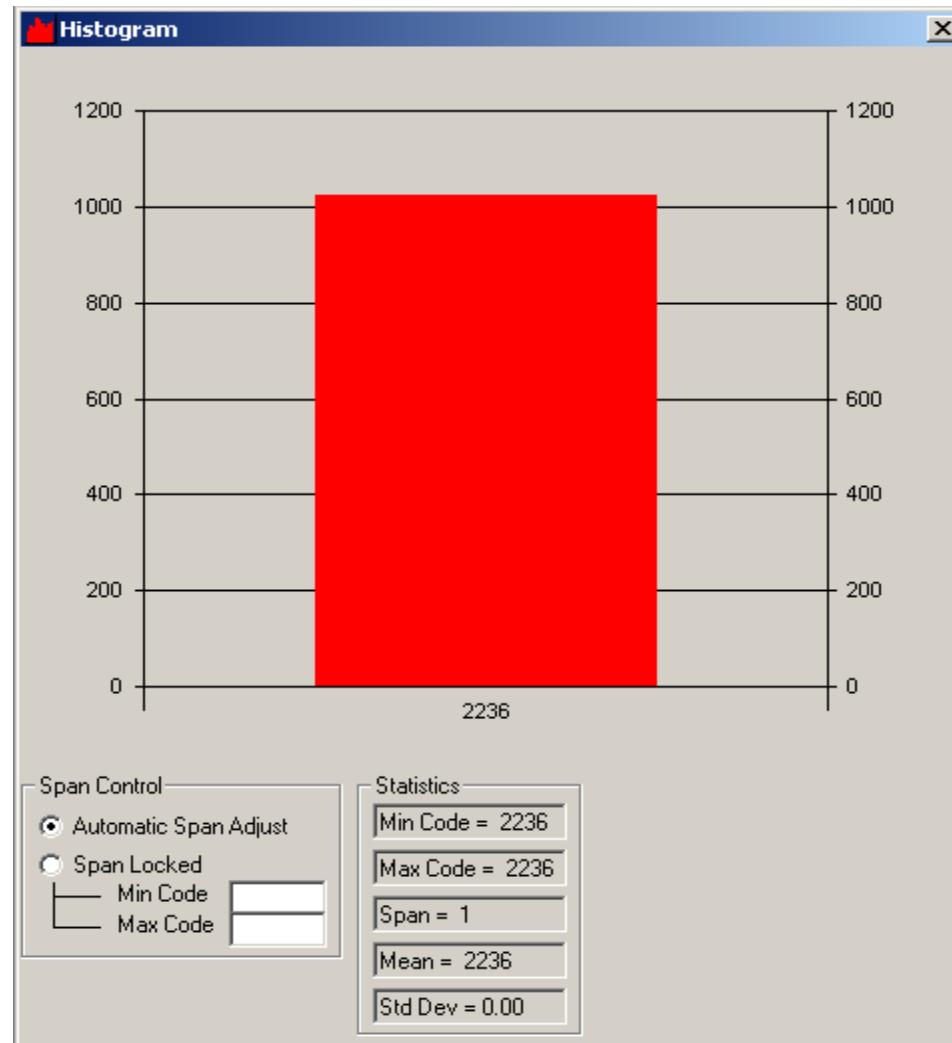


设计 #3 更改

- 添加二阶滤波器
- 增加旁路电容
- 添加铺地层
- 信号通路更直接
- 进一步缩减走线长度

设计 #3 测试结果

1024次采样得到一个点



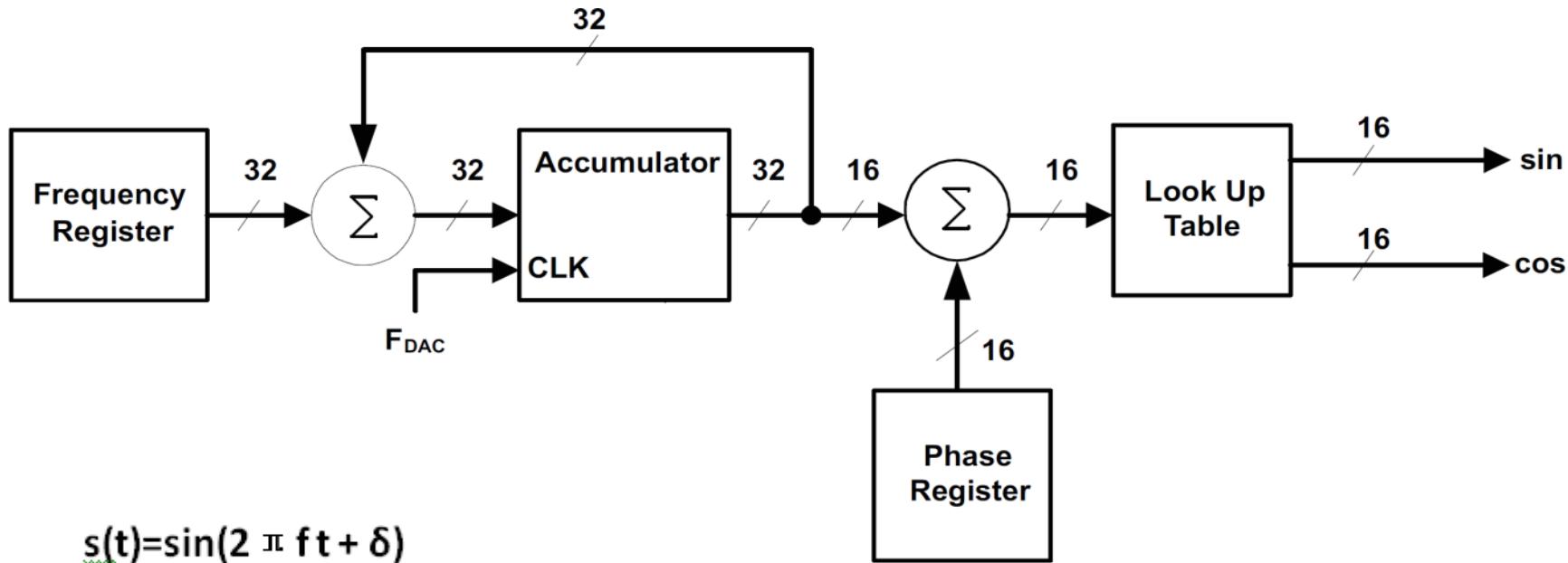
DAC5688 和MSP430实现高速DDS 信号源（**无需**FPGA提供高速数据流）

目录

- DDS的原理
- DAC5688内部的NCO
- 配置DAC5688实现DDS信号源
- 信号源的时钟
- 信号源的输出调节部分
- 信号源的扩展功能
- 与AD9854的对比



DDS的原理



$$s(t) = \sin(2\pi f t + \delta)$$

$$t = n * T_s \text{ and } T_s = \frac{1}{f_s}$$

$$s(nT_s) = \sin\left(2\pi f n * T_s + \delta\right) = \sin\left(\frac{2\pi f n}{f_s} + \delta\right) \quad n = 1, 2, 3, \dots$$

$$\text{Frequency Register} = \frac{f}{f_s} * 2^{32}$$

$$\text{Phase Register} = \frac{\delta}{2\pi} * 2^{16}$$



DAC5688 内部的NCO

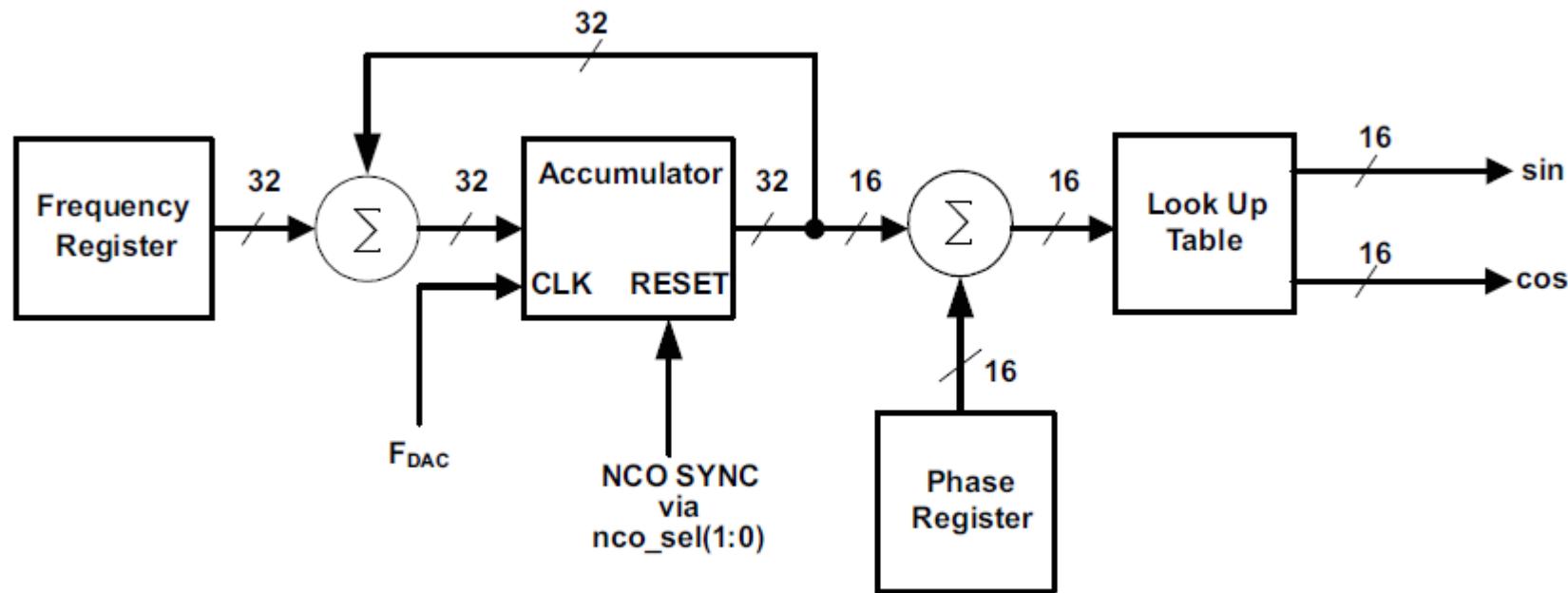
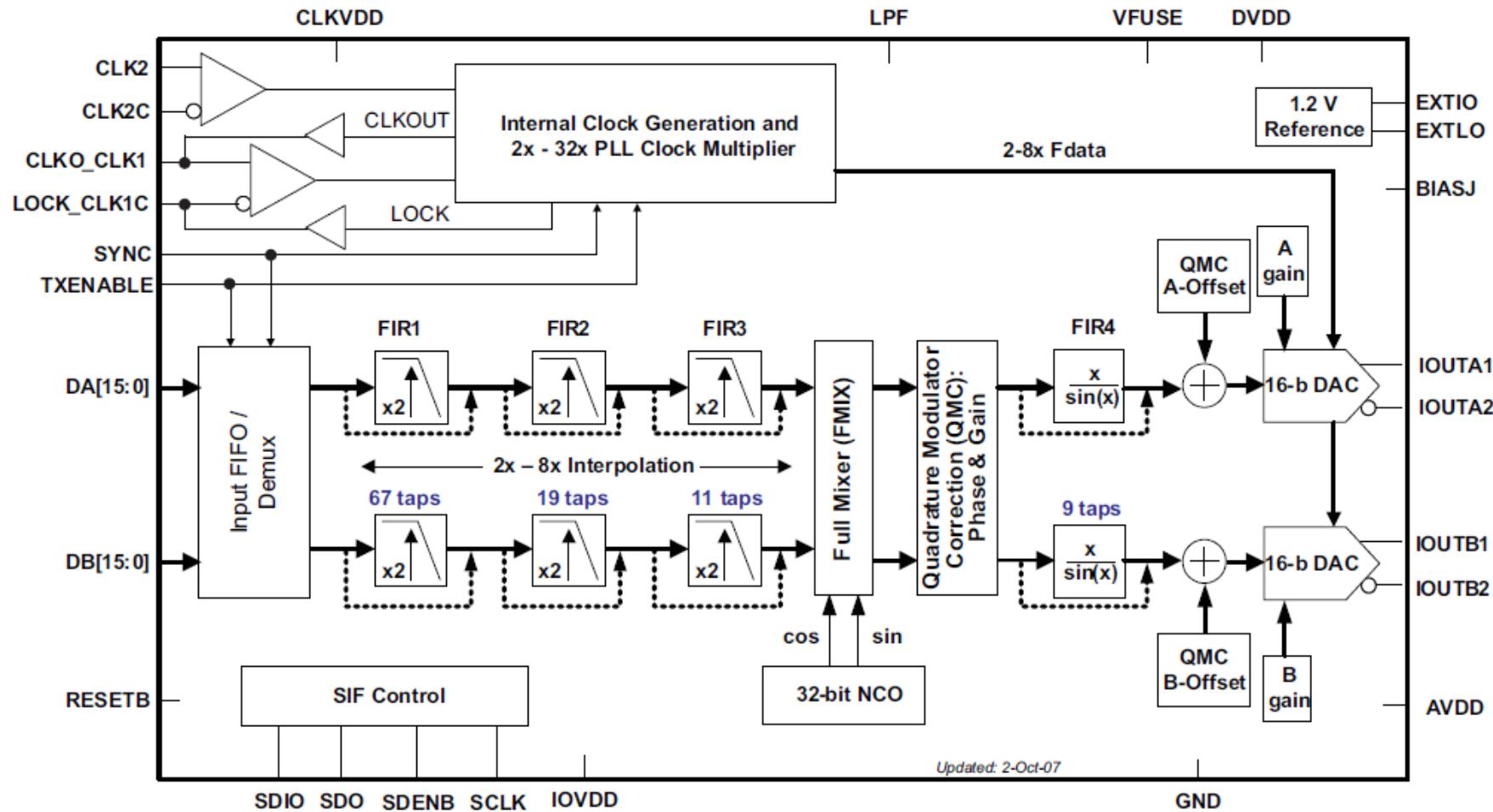


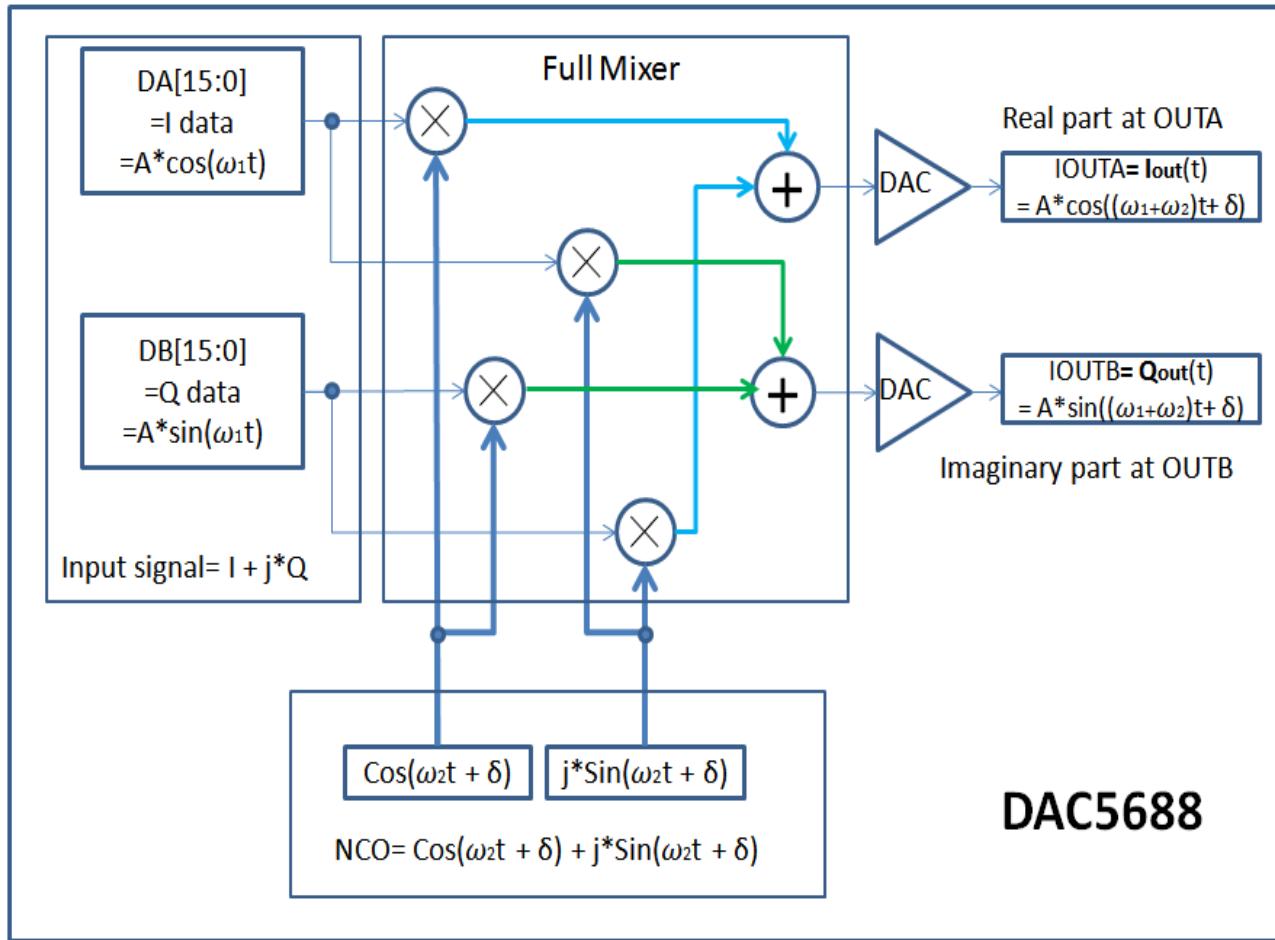
Figure 29. Block-Diagram of the NCO

CONFIG6	0x06	0x00	phaseoffset(7:0)
CONFIG7	0x07	0x00	phaseoffset(15:8)
CONFIG8	0x08	0x00	phaseadd(7:0)
CONFIG9	0x09	0x00	phaseadd(15:8)
CONFIG10	0x0A	0x00	phaseadd(23:16)
CONFIG11	0x0B	0x00	phaseadd(31:24)

配置DAC5688实现DDS信号源



配置DAC5688实现DDS信号源



Real part at OUTA

$$I_{OUT}(t) = I_{IN}(t) \cos(2\pi f_{NCO} t + \delta) - Q_{IN}(t) \sin(2\pi f_{NCO} t + \delta)$$

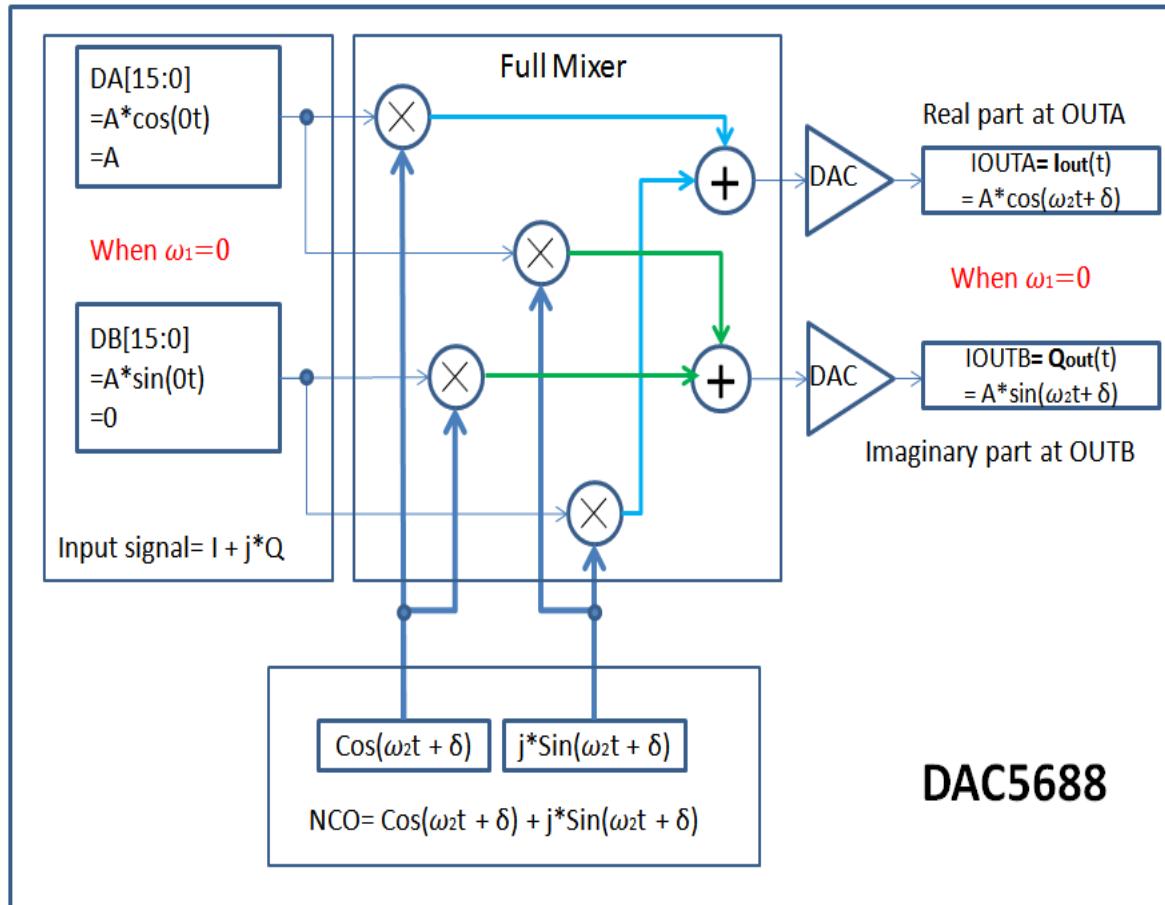
Imaginary part at OUTB

$$Q_{OUT}(t) = I_{IN}(t) \sin(2\pi f_{NCO} t + \delta) + Q_{IN}(t) \cos(2\pi f_{NCO} t + \delta)$$

Notes:

1. Input DAC5688: DA[15:0] = I = $I_{IN}(t)$ and DB[15:0] = Q = $Q_{IN}(t)$
2. Output of DAC5688: $I_{OUT} = I_{OUT}(t)$ and $Q_{OUT} = Q_{OUT}(t)$
3. f_{NCO} is the frequency of NCO and $2\pi f_{NCO} = \omega_2$
4. δ is the phase offset of NCO

配置DAC5688实现DDS信号源



$$I_{OUT}(t) = A \cos(0) \cos(\omega_2 t + \delta) - A \sin(0) \sin(\omega_2 t + \delta)$$

$$= A \cos(\omega_2 t + \delta)$$

$$Q_{OUT}(t) = A \cos(0) \sin(\omega_2 t + \delta) + A \sin(0) \cos(\omega_2 t + \delta)$$

$$= A \sin(\omega_2 t + \delta)$$

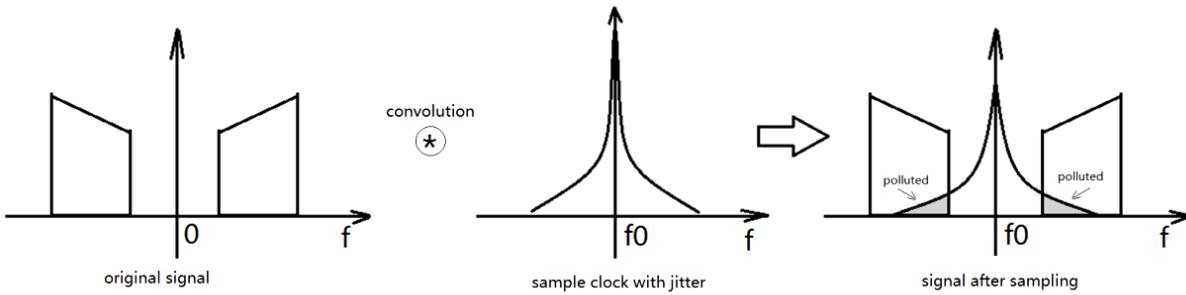
$$DA[15:0] = I_{IN}(t) = A \cos(0) = A$$

constant value A

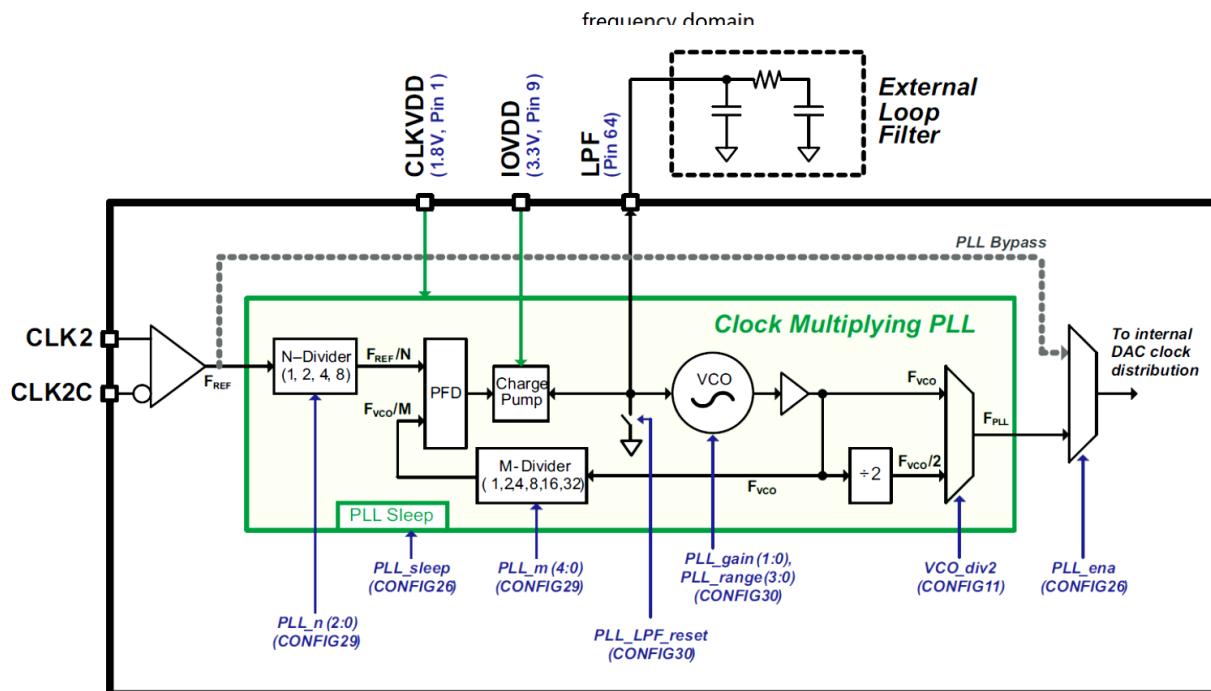
$$DB[15:0] = Q_{IN}(t) = A \sin(0) = 0$$

constant value 0

信号源的时钟

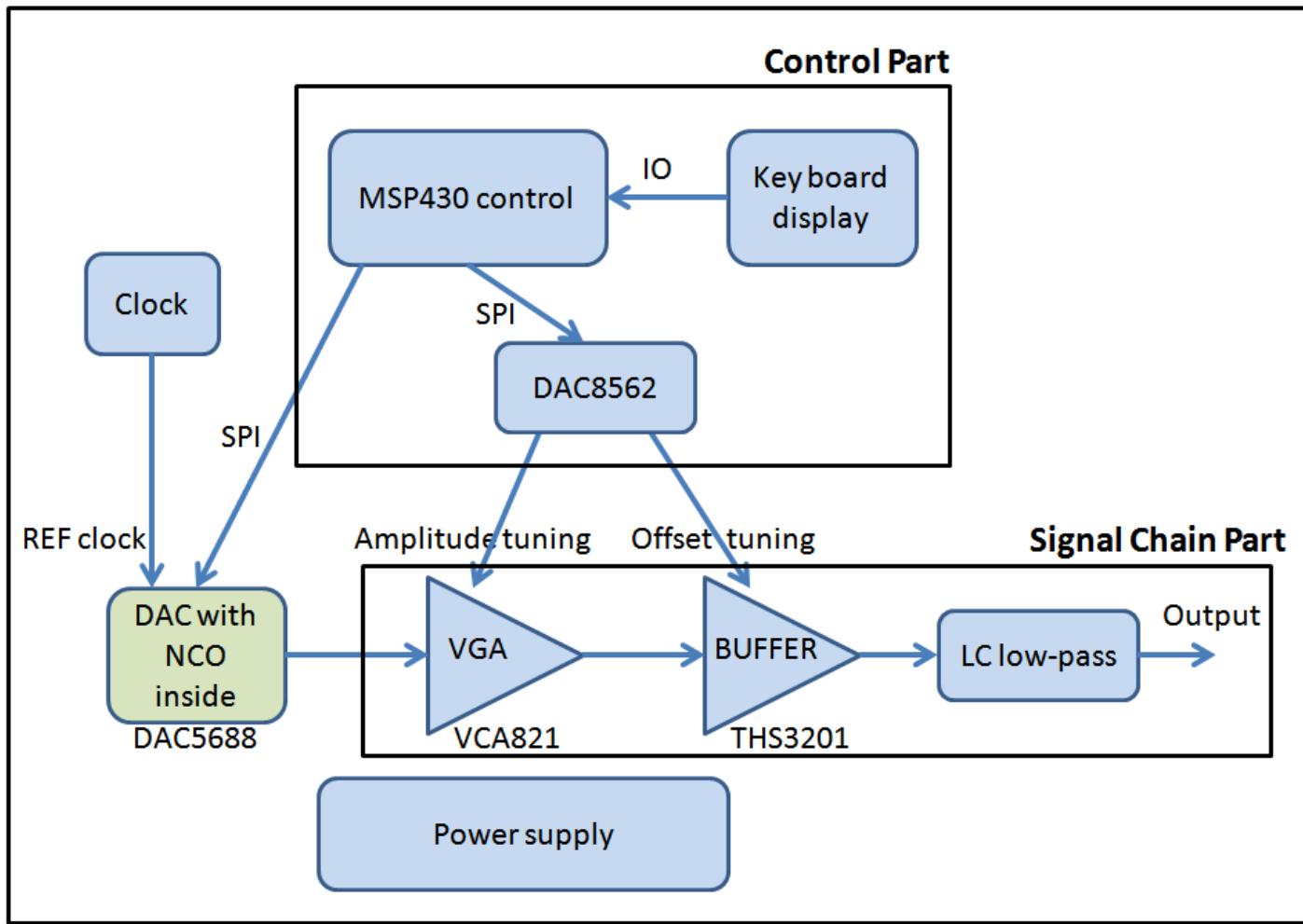


Phase noise 性能差的时钟。例如用FPGA的IO提供时钟。



DAC5688的内部PLL。利用低频的外部晶振，产生高质量时钟。

信号源的输出调节部分



信号源的扩展功能

- AM调制
 - MCU在DA[15:0]和DB[15:0]上提供低速调制信号
- FM调制
 - MCU控制NCO的频率寄存器
- 脉宽调制PWM
 - 输出上加高速比较器，比较基准用MCU的DAC控制
- 高速方波
 - 输出上加高速比较器，过零比较器

与AD9854的对比

	AD9854	DAC5688	
最大时钟频率/采样率	300MHz	800MHz	优于
分辨率	12bits	16bits	优于
最大输出电流	20mA	20mA	同等
SFDR 20MHz带宽	58dbc	79dbc	优于
SFDR 10MHz带宽	83dbc	83dbc	同等
最大功耗	3.475W	1.75W	优于
其它波形功能	寄存器控制	MCU控制	同等

测试结果

