关于 DM8127 watchdog reset 功能的补充

DM8127 内部有一个 watchdog 计时器,通常用户会用该 watchdog 来监测软件运行是否正常。但是在实际使用中用户会发现有时 watchdog 已经使能并且没有喂狗成功,但是 DM8127 仍然不能够复位。下面就以在 DM8127 IPNC 参考样机上的实际测试分析来说明这个问题。

26.1.2 Functional Block Diagram

Figure 26-1 shows a block diagram of the watchdog timer.

CLKIN32 WDTimer WDTimer WDTimer WDTINT To Subsystem

Figure 26-1. Watchdog Timer Block Diagram

在 IPNC 上的 watchdog 不能正常复位的现象:

- 1. 首先需要编译 saWatchdog 可执行程序来测试 Watchdog 功能。在 IPNC RDK release 中默认编译的 kernel 已经包含了 watchdog 功能,但是在 IPNC RDK Release 中并不包含 watchdog 的测试程序 saWatchdog. 用户可以从 TI 官方 EZSDK 下载地址下载 EZSDK 软件包,在 EZSDK 安装目录的/example-applications/linux-driver-examples-psp04.07.00.02/watchdog 位置有测试程序 saWatchdog 的源程序,直接编译可以得到测试可执行程序
- 2. saWatchdog 默认设定 watchdog reset 时间是 10s
 - #./saWatchdog 5

系统会正常工作,不会复位

#./saWatchdog 12

由于喂狗时间大于 10 S, 系统会复位。

3. 在 IPNC 参考样机中运行停止 VPSS_M3 的命令 disable VPSS M3,再运行看门狗设置程序,会发现这个时候系统无法复位。

#./fw load shutdown VPSS-M3

进行看门狗设置

#./saWatchdog 12

IPNC 不会复位成功

分析过程:

Step1: 连接 JTAG 到无法复位的 IPNC 参考样机,单步跟踪程序的运行。发现汇编程序在地址 0x4030DE1C 到 0x4030DE28 反复执行陷入死循环。如果在 0x4030DE24 这一步将 R3 的寄存器值改为十进制 1536,那么 IPNC 参考样机就能够正常启动,这说明 saWatchdog 设置的看门狗已经 warm reset DM8127 成功,问题是 reset 后系统不能够正常引导。

```
    Memory Browser ■ Disassembly 
    Disassembly 

                                                                                                                                     Enter location here
   4030ddf4:
                                   E5843008 STR
                                                                                                   R3, [R4, #8]
                                                                                                    R3, [R4, #4]
   4030ddf8:
                                   E5943004 LDR
   4030ddfc:
                                   E1540002 CMP
                                                                                                    R4, R2
                                                                                                    R3, R3, #536870912
   4030de00:
                                  13833202 ORRNE
                                                                                                   R3, R3, #<mark>536870912 = 536870912</mark>
R3, [R4, #+]
   4030de04:
                                   1383381A ORRNE
   4030de08:
                                  15843004 STRNE
                                                                                                   R3, [R4, #4]
   4030de0c:
                                   E5943004 LDR
   4030de10:
                                   E3C33502 BIC
                                                                                                    R3, R3, #8388608
   4030de14:
                                   E3833001 ORR
                                                                                                    R3, R3, #1
   4030de18:
                                   E5843004 STR
                                                                                                    R3, [R4, #4]
   4030delc:
                                   E5913000 LDR
                                                                                                    R3, [R1]
   4030de20:
                                   E2033C06 AND
                                                                                                    R3, R3, #1536
   4030de24:
                                   E3530C06 CMP
                                                                                                    R3, #1536
                                                                                                   0x4030DE1C
♦ 4030de28: 1AFFFFFB BNE
                                                                                                   R13!, {R3, R4, R5, R6, R7, PC}
R12, {R3, R6, R12, R14}
   4030de2c:
                                  E8BD80F8 LDMFD
   4030de30:
                                 481C5048 LDMMIFA
   4030de34:
                                 437A0000 CMNMI
                                                                                                   R10, #0
   4030de38:
                                   3FECCCCC SVCCC
                                                                                                   #15518924
   4030de3c:
                                   CCCCCCCD STCGTL
                                                                                                   P12, C12, [R12], #820
   4030de40:
                                   E59F203C LDR
                                                                                                   R2, 0x4030DE84
   4030de44:
                                 E3500000 CMP
                                                                                                   RØ, #0
   4030de48:
                                   E59F3038 LDR
                                                                                                    R3, 0x4030DE88
   4030de4c:
                                  11A03002 MOVNE
                                                                                                    R3, R2
   4030de50:
                                   E3A02000 MOV
                                                                                                   R2, #0
                                                                                                   R2, [R3, #96]
   4030de54:
                                   E5832060 STR
   4030de58:
                                   F583202C STR
                                                                                                   R2, [R3, #44]
   4030de5c:
                                   E5832094 STR
                                                                                                   R2, [R3, #148]
   4030de60:
                                 E59F2024 LDR
                                                                                                    R2, 0x4030DE8C
   4030de64:
                                   E583201C STR
                                                                                                    R2, [R3, #28]
   4030de68:
                                   E5832050 STR
                                                                                                    R2, [R3, #80]
    4030de6c:
                                   E5832084 STR
                                                                                                    R2, [R3, #132]
   4030de70:
                                   E3A02004 MOV
                                                                                                    R2, #4
   4030de74:
                                   E5832028 STR
                                                                                                    R2, [R3, #40]
```

Step2: 根据前面的分析能够确认问题出现在 DM8127 引导的 ROM code 中。根据 0x4030DE1C 中 R1 的值可以知道 ROM 在不断读取物理地址 0x481C5164 的值,查看 TRM 手册可以知道该地址是 PRCM 单元中的 ISPPLL_STATUS 寄存器。ROM code 需要判断 bit 10 和 bit 9 位,由于该两位为 0 导致 ROM 初始化不成功。

Step3: 查看数据手册第 7 章,可以发现 watchdog reset 不会对 PLL 和时钟配置进行复位。初步分析由于定制 VPSS-M3 功能时,并没有完全停止 ISP 的 PLL 部分,这样导致 ROM code 在检测 PRCM 功能单元的各个部分时发现状态异常而导致 ROM code 进入死循环。

Table 7-8. System-Level Reset Types

ТУРЕ	INITIATOR	RESETS ALL MODULES, EXCLUDING EMAC SWITCH, EMULATION, PLL AND CLOCK CONFIG	RESETS EMAC SWITCH	RESETS EMULATION	PLL AND CLOCK CONFIG	LATCHES BOOT PINS	ASSERTS RSTOUT_WD_OUT PIN
Power-on Reset (POR)	POR pin	Yes	Yes	Yes	Yes	Yes	Optional ⁽¹⁾⁽²⁾
External Warm Reset	RESET pin	Yes	Optional ⁽³⁾	No	No	Yes	Optional ⁽¹⁾⁽²⁾
Emulation Warm Reset	On-Chip Emulation Logic	Yes	Optional ⁽³⁾	No	No	No	Optional ⁽¹⁾
Watchdog Reset	Watchdog Timer	Yes	Optional ⁽³⁾	No	No	No	Yes
Software Global Cold Reset	Software	Yes	Optional ⁽³⁾	Yes	Yes	No	Optional ⁽¹⁾
Software Global Warm Reset	Software	Yes	Optional ⁽³⁾	No	No	No	Optional ⁽¹⁾
Test Reset	TRST pin	No	No	Yes	No	No	No

分析结论:

- 1. 如果在强制停止 VPSS-M3 模块后使用 watchdog 进行系统复位会复位不成功。 这是 ROM code 的固有检测特性,目前无法通过修改 ROM code 的方式解决。 是否能够修改 ipnc_rdk_fw_m3vpss.xem3 的方式解决该问题目前还未知。
- 2. 可能的解决方案是在 WD_OUT 引脚外面增加延时复位芯片,让复位芯片的输出连接到 POR reset 输入上使得系统上电复位来解决。

参考链接:

http://processors.wiki.ti.com/index.php/TI81XX PSP WDT Driver User Guide

http://software-dl.ti.com/dsps/dsps_public_sw/ezsdk/latest/index_FDS.html