OMAP-L138 EMIFA 访问效率

2015-9-7

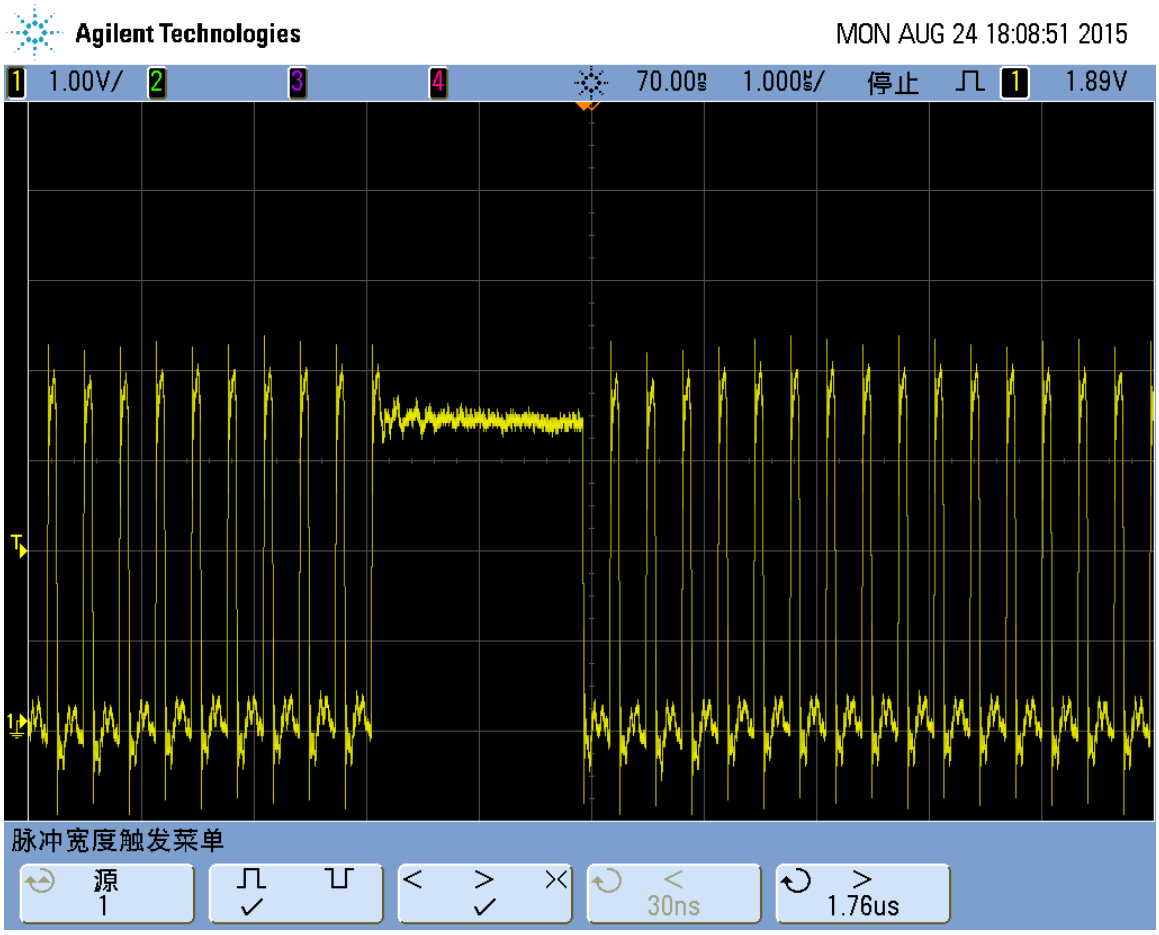
相关芯片：OMAP-L138，OMAP-L132， C6748， C6746， C6742， AM1808，AM1806，AM1802，AM1810.

有效条件：EMIFA 的 CS0 不用于 SDRAM 时。

方法：将 EMIFA 寄存器 SDCR[SR]=1，置 SDRAM 为自刷新模式，控制器不去刷新。

结果对比：

配置前：默认值 SDCR[SR]=0，在其它 CSn 上的访问波形如下，会出现固定周期的间隔，这个周期其实在 SDRAM 的默认配置的刷新周期间隔，间隔时间为 SDRAM 控制器的刷新动作。



配置后：SDCR[SR]=1 即配置为 SDRAM 自刷新模式，控制器不去刷新 SDRAM，即常说的一种当系统进入 idle 前的省电操作步骤，这时上面波形中的间隔就没有了，反正我们不用 SDRAM，就让 SDRAM 控制器一直在这种状态吧，不然它老是在刷新，还耗电呢。

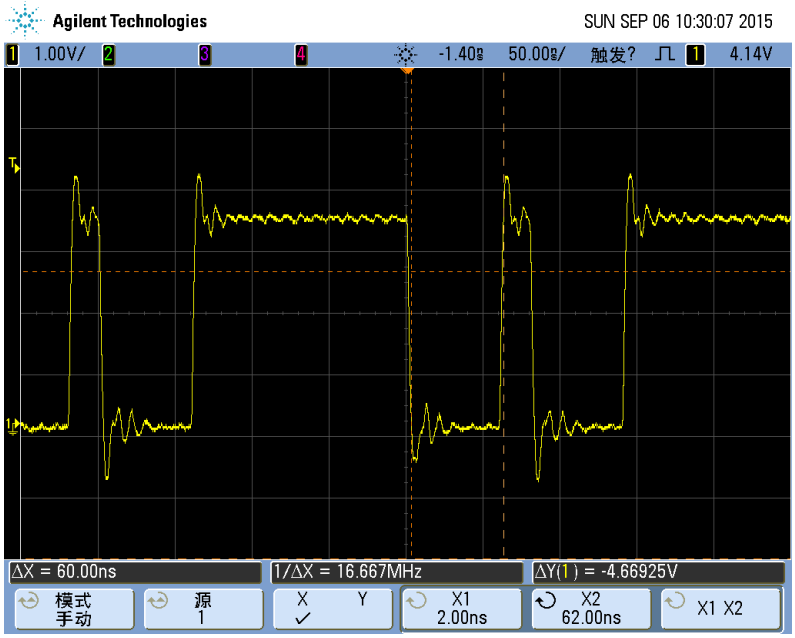
需要省电的朋友们，注意啦~~~.

EMIFA 以 CPU 写与 EDMA 写效率对比

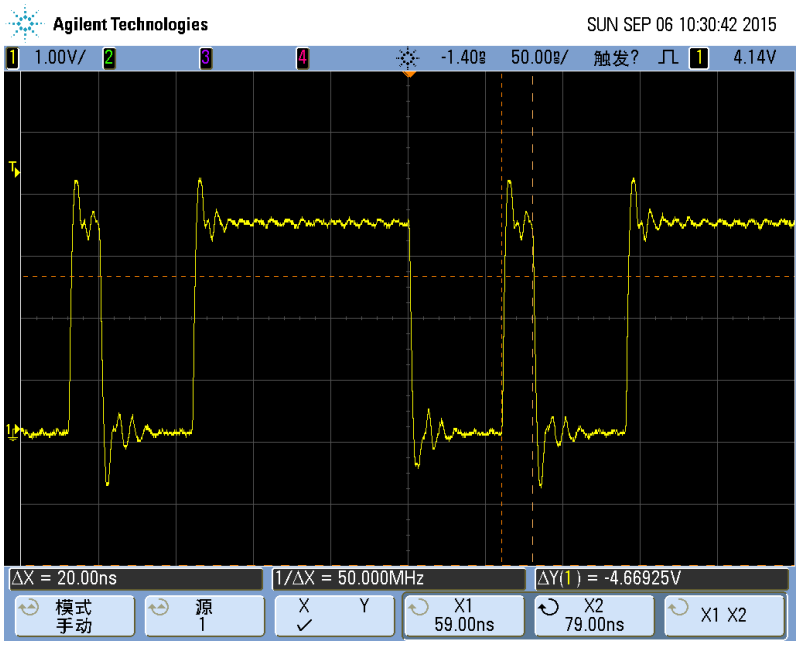
CEnCFG 配置为 1<<26|1<<20|1<<17|1<<13|1<<7|1<<4|1<<2|1，用户可根据所接外设的时序要求做相应优化， CPU 循环写 CS 信号波形如下:

ARM 端，没有开 Cache:

CS active 时间

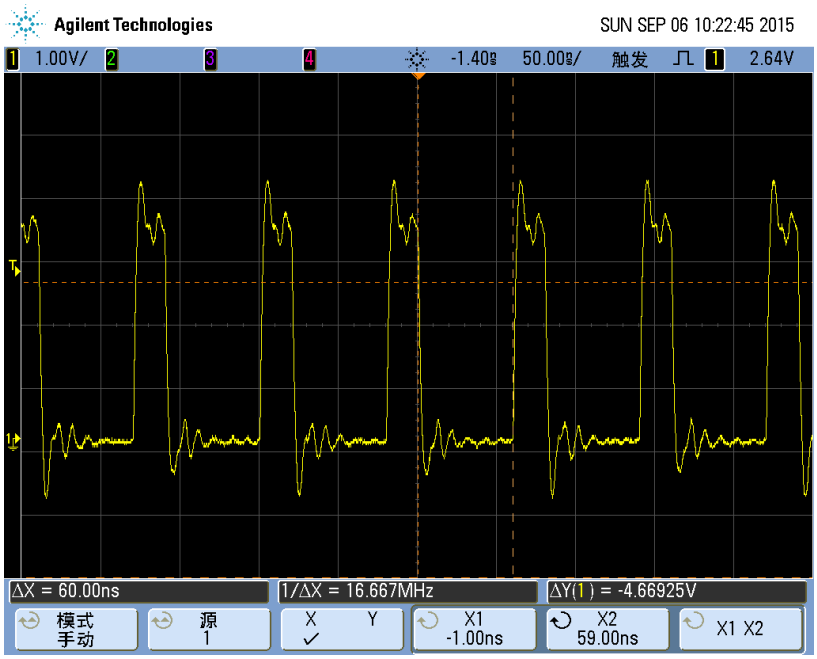


CS inactive 时间

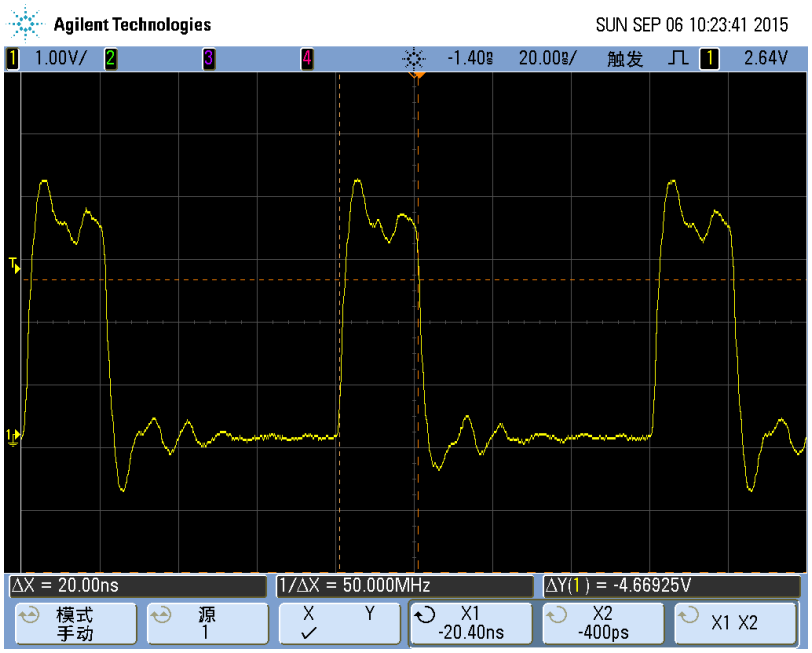


DSP 端，L1D，L1P 是默认打开的。

CS active 时间



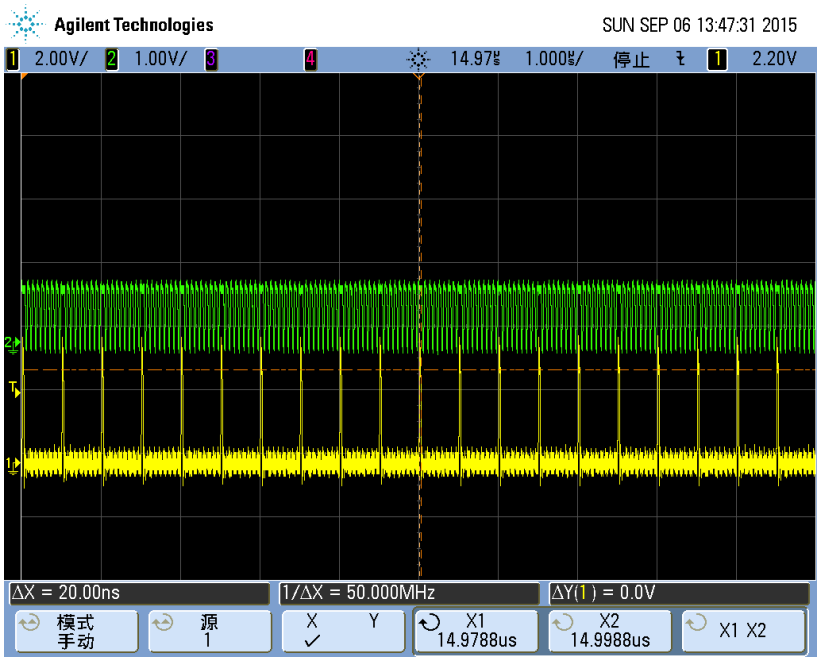
CS inactive 时间。



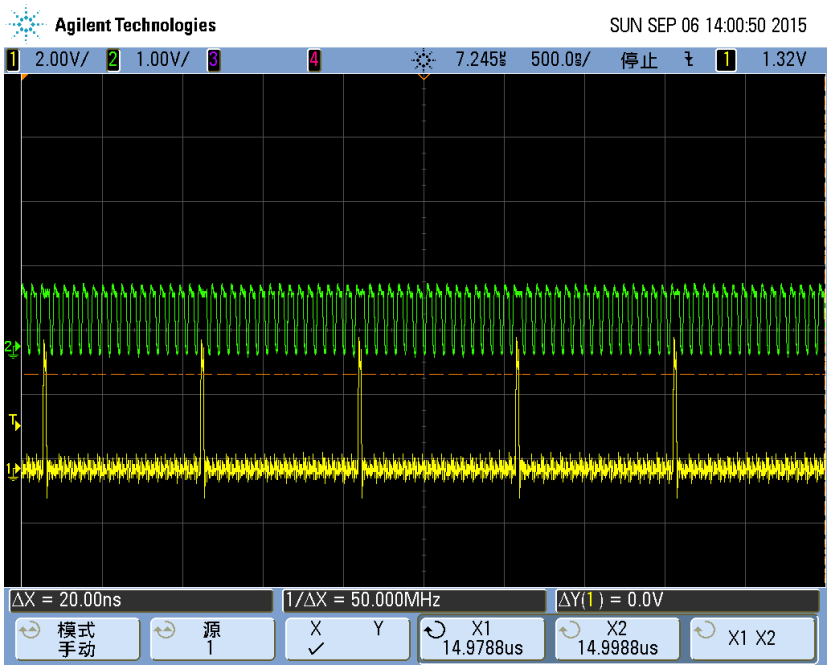
EDMA 写访问波形，绿色 WE，黄色为 CS：EDMA 设置的一帧为 1024Byte，从下图可以看出每隔一段传输后 CS 会拉高一下，这是由于 EMIFA 前的 bridge FIFO 深度限制的）

从下面的 CS 波形图可以看出，CS 为低期间连续访问了 32byte，相比于 CPU 访问一个 CS 访问一个数据，而且 CS 之间有间隔，EDMA 的访问效率要高很多。

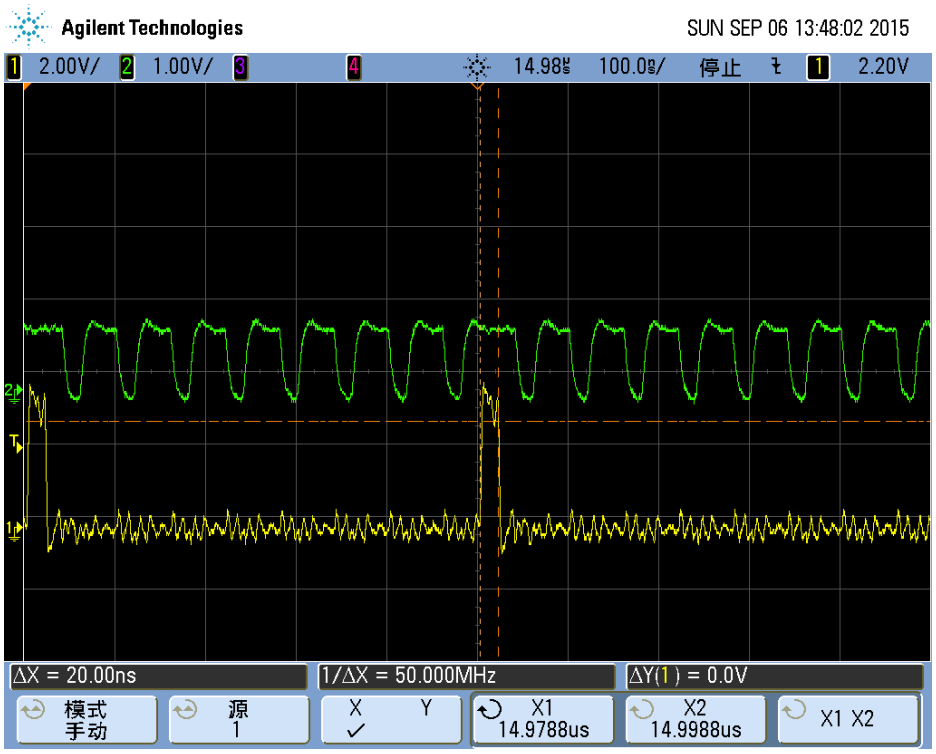
EDMA 的 burst size 默认设置为 16byte（配置 CFGCHIPn 寄存器相应的 EDMA3xTCxDBS）

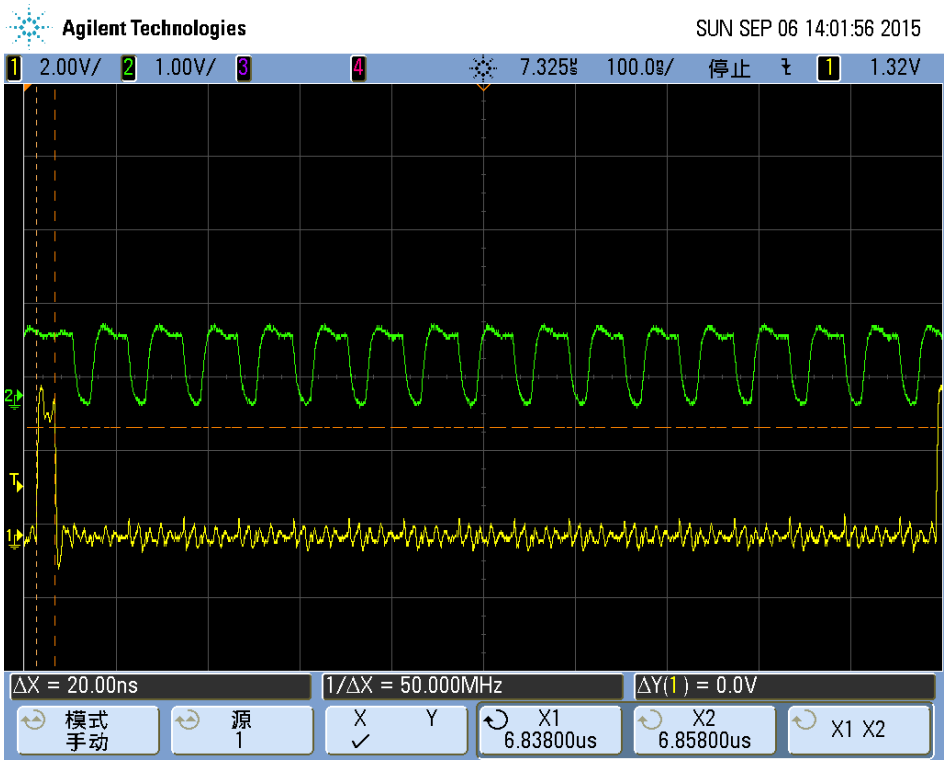


EDMA 的 burst size 设置为 64byte（配置 CFGCHIPn 寄存器相应的 EDMA3xTCxDBS）

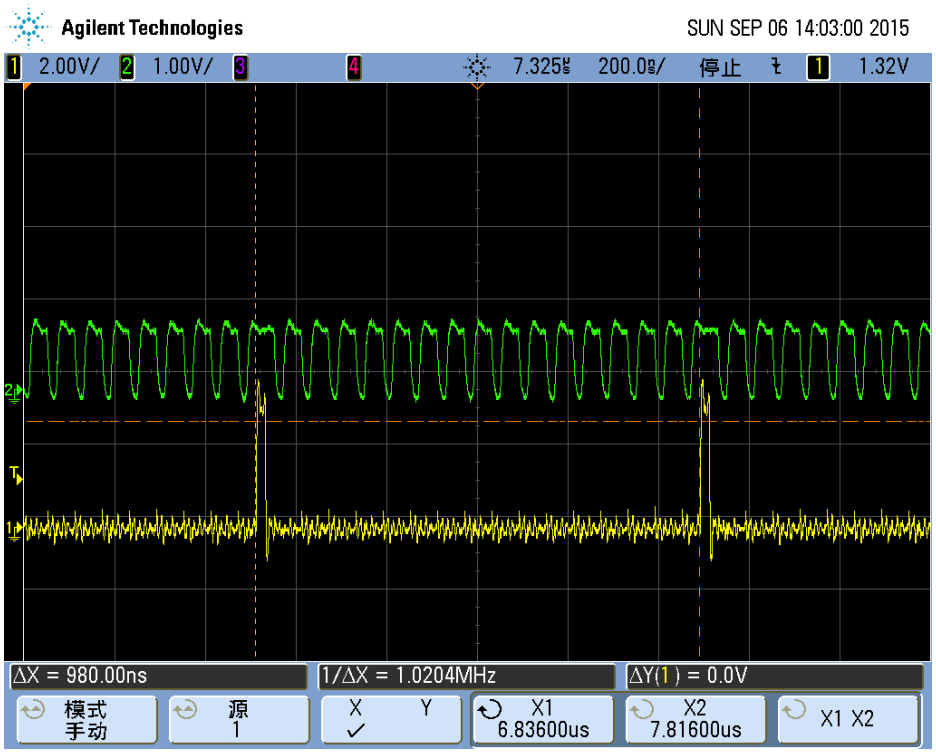


CS inactive 时间对比，从下面两个 EDMA3xTCxDBS 的配置来看，是一样的。





CS inactive 到 inactive 的时间间隔，自己可以算一下总的带宽能达到多少。



EMIFA 在 456MHz 版本的芯片上，核电压为 1.3V 时，最高可以运行到 148MHz，上面的波形是说明波形表现形式，并非最大吞吐率。EDMA3xTCxDBS