



# 基于开关转换器的高速ADC供电解决方案(上)

High-speed ADC Power Supply Solution Based on the Switch Converter

刘先锋 秦小虎 德州仪器公司

## 简介

当今越来越多的应用要求使用高精度高速的数模转换器(以下简称ADC),为了使ADC发挥最佳的性能,必须为其提供满足要求的直流电源。一般而言,系统设计人员愿意使用低压差线性稳压器(以下简称LDO)来为ADC供电,而不使用开关转换器(以下简称DC/DC)。这是因为LDO一般具有较低的纹波和噪声,他们担心DC/DC转换器的开关噪声、纹波以及电磁辐射等会导致ADC的信噪比(SNR)下降或者在ADC的输出端出现不希望的杂散。但是随着新一代的DC/DC转换器的出现,加之后置滤波以及精心的设计和布局布线,使得DC/DC转换器可以成为为高速ADC供电的高效率解决方案。

## ADC的模拟电源和数字电源

目前,大多数高速ADC至少都有两个电源域:模拟电源域(AVDD)和数字与输出驱动电源域(DVDD)。部分高速ADC还有一些附加的电源域,比如时钟电源域,通常也当做模拟电源域处理。高速ADC的模拟电源

和数字电源芯片内部是分离的,以防芯片数字部分,尤其是输出驱动部分产生的开关噪声通过芯片内部或者外部返

回到芯片的模拟输入端或时钟输入端,干扰芯片模拟端的模拟采样和处理,使ADC的噪声和杂散指标受到影响而使指标恶化。因此一般都建议使用独立的两组电源对芯片的模拟电源和数字电源进行供电。而且这两组电源之间应有足够的隔离,以防止数字电源的数字开关噪声影响高速ADC的模拟电源。但如果在这两个电源之间实现了充分的滤波和隔离,则采用一个调节器通常也能获得足够好的性能。

## ADC的电源抑制比(PSRR)

因为电源对高速ADC的影响至关重要,因此设计高速ADC时必须了解ADC对供电电源噪声影响的灵敏度,以及如何决定供电电源的最大噪声才能使ADC实现预期性能。确定高速ADC对电源噪声抑制能力的一个方法是将一个已知幅度和频率的信号分别耦合到ADC的不同电源域上,测量ADC输出中对应频率的信号的输出功率,从而考察其电源抑制能力。输入信号与输出频谱中出现的相对应信号的相对功率即为ADC在给定频率下的电源抑制比(PSRR)。

这个指标可以用最低有效位(LSB),百分比或者dB来表示。下图显示了典型高速ADC(ADS58C20)的PSRR与频率的关系。从图中可以看出,高速ADC对不同的电源域的噪声有不同的抑制能力。利用PSRR图,设计人员可以确定出在保证ADC性能时所允许的电源的最大纹波幅度。例如,如果一个电源芯片在1000kHz时具有5mVp-p的纹波,则从下面的PSRR图可知,转换器在此频率提供大约40dB的抑制。ADS58C20转换器的满量程为1.9Vp-p,因此原始5mV信号比输入满量

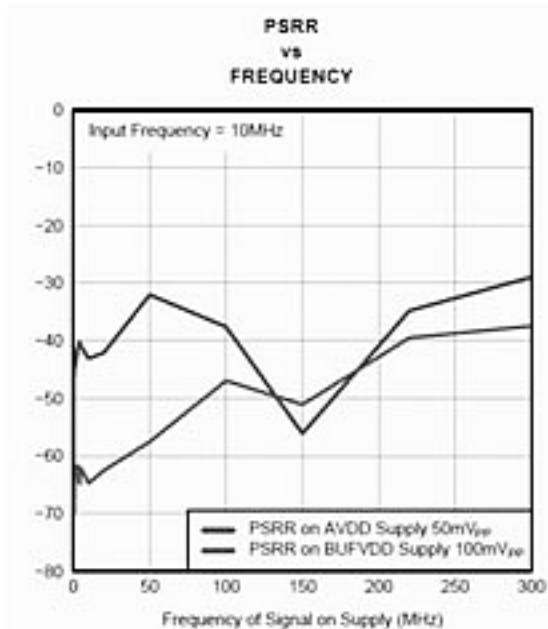


图1 ADS58C20 PSRR VS Frequency



程低52dB，此信号将进一步衰减40dB，从而比转换

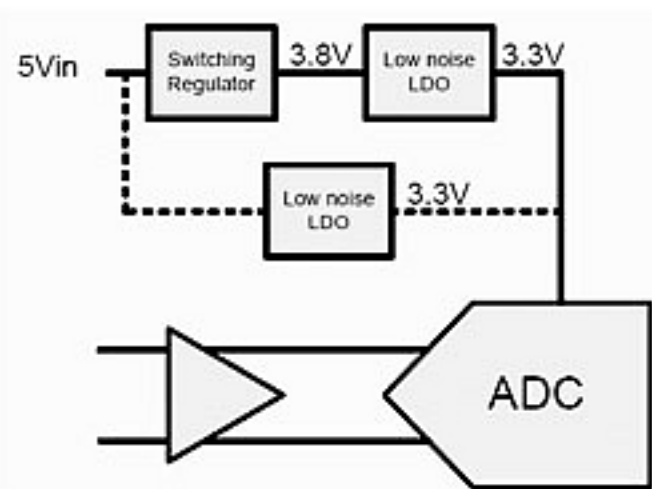


图2 用LDO供电的两种方法

器的满量程功率低92dB。这样，设计人员就能根据ADC的PSRR数据来确定在给定频率下ADC供电电源的容许纹波。如果知道ADC的电源在已知频率的纹波（例如来自上游开关转换器），则可以利用该方法来确定将此噪声衰减所需的额外滤波。

### DC/DC与LDO的讨论

传统上，系统设计人员一般使用LDO为转换器的模拟和数字电源域提供干净的电源，如图2所示。LDO能够抑制系统电源中的低频噪声，但更高频率的噪声会几乎毫无衰减地通过LDO。因此对于高频的噪声，必须在LDO之后外加额外滤波对其进行衰减，防止此噪声进入ADC。通常使用铁氧体磁珠、去耦电容和局部电源去耦相结合的方法来抑制高频噪声。这种方法虽然简单有效，但是却限制了效率，特别是从高出其输出电压达几伏的电源域进行降压的系统中，如从3.3V电源域得到1.8V ADC电源时，高达1.5V的压降会带来很高的功率损耗。

为了提高效率，一般情况下LDO的前级通常会会有一个DC/DC转换器。这导致电源设计的成本和复杂度随之增加，现代DC/DC转换器的开关频率越来越高，很可能高于典型LDO的环路带宽。来自这些高频开关转换器的噪声很容易通过LDO，必须利用下游滤波器对其进行衰减。因此设计人员必须确保LDO以及后续的滤波器电路能够抑制此开关转换器的频率。

与LDO相比，DC/DC的效率虽然高，但是因为DC/DC转换器本身固有的缺点，常规上不宜用于直接为ADC供电。DC/DC转换器主要有两类噪声：开关纹波和低频噪声。第一种是电感中的纹波电流在输出电容的ESR（等效寄生阻抗）上产生的纹波电压，它的大小取决于输出电感的电感量和输出电容的ESR值；第二种就是直流变换器中的开关管在导通和关断瞬间产生的振铃，这种高频

谐波是基于开关频率数倍的高频噪声，也就是 $di/dt$ 和 $dv/dt$ 引发的噪声，过高的开关频率会产生更加丰富的高频谐波，从某种角度上来说高频的谐波会有利于后级的滤波器设计，因为高频噪声是可以使用低ESR值的陶瓷电容滤除而有效地减少后级滤波器尺寸；对于大多数高频噪声，能量的分布不是在全带宽的范围内都拥有很高的数值，它只会在某一个带宽范围内拥有较高的能量，通常在30MHz范围内，这也就是说为什么在测量开关电源噪声时，通常将示波器设为不超过30MHz带宽限制，因为更高频率的高频谐波对于周边电路的影响会非常小。此外DC/DC转换器的功率开关连续不断的开关操作也会带来的电磁辐射。由于寄生参数的影响，这些噪声也会出现在除了开关频率及其整数倍以外频点的其他地方。

对这些噪声源均必须进行充分滤波，以免其干扰转换器的工作，降低转换器的性能。将DC/DC转换器的开

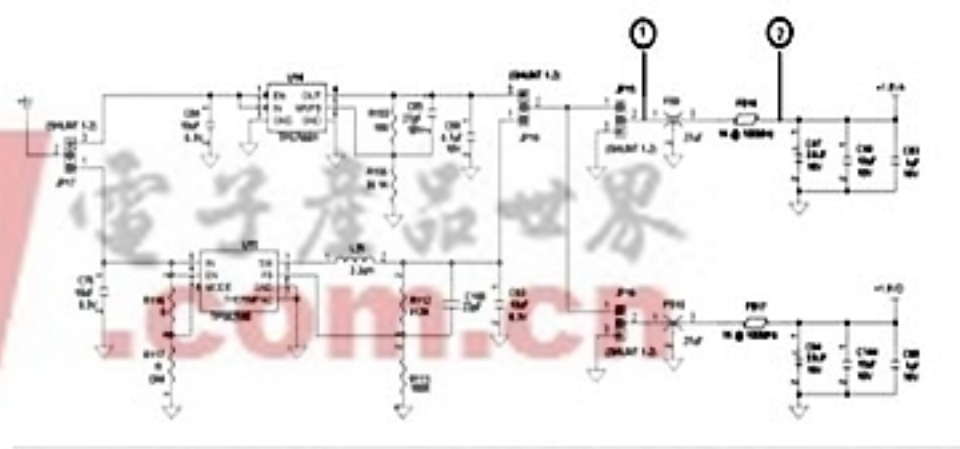


图3 ADS58C20EVM的电源结构

关噪声同ADC电源域隔离的一个关键的组件便是电源滤波器，它由铁氧体磁珠、去耦电容和局部电源去耦相结合组成。以降压变换器来说，如果我们在变换器的输出端额外加入一级LC滤波单元以用来滤除高频噪声，似乎这是一个很有效的办法，但是有的时候外加的LC滤波器会干扰直流降压变换器工作，使得它的稳定性下降，这是因为外加的LC滤波器会产生额外的极点，这样就抵消直流变换器的内部环路补偿回路原有的相位裕量从而引发稳定性问题，所以有效的安全的设计应该尽量使用电容方式或者磁珠方式滤除高频噪声，但是使用过低ESR值的电容依然会产生稳定问题，因为低的ESR值（比如大容量的陶瓷电容）会使得直流变换器的零点频率（ $1/(2\pi * ESR * C)$ ）过高，而使得相位裕量和增益裕量不够引发稳定性问题，所以我们可以利用三端电容或者称为穿心电容来达到良好的滤波效果，同时又不会引发稳定性问题。[1]