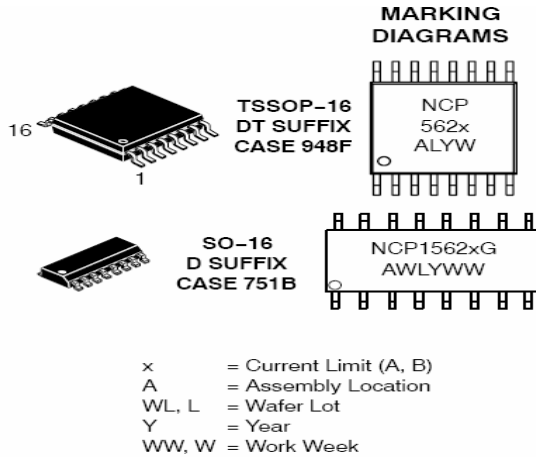


# NCP1562 中文说明书

新晔电子 李志坚 译 13420949204

NCP1562 的两个有重要特性是软关断和时间控制的跳周期电流限制功能.当发生重要问题时,软关断电路通过一个受控方式来关断转换器.在过流条件下,跳周期模式检测点将启动软关断时序.

NCP1562 其它的重要特点有电压前馈,频率同步最大到 1M Hz.前沿消隐的逐周期的电流限制功能,独立的过欠压检测功能,可调输出时序延迟,可调最大占空比,和内建的电流起动电路和软启动功能.



## 主要特性:

1. 双通道可调交迭延时受控输出.
2. >2A 的输出驱动
3. 受控的软关断方式关闭变换器.
4. 逐周期的电流限制.
5. 在连续电流限制的条件下起动跳周期模式.
6. 带输入电压前馈的电压控制模式.
7. 最大固定工作频率至 1.0MHz.
8. 双向频率同步.
9. 独立的欠压和过压检测.
10. 精确最大占空比限制.
11. 可程序最大伏秒积.
12. 内建 100V 启动电路.
13. 精确的 5V 参考电压.
14. 无铅产品.

## 应用范围:

1. 通讯电源转换器.
2. 低输出电压带同步整流转换器.
3. 工业电源转换器.
4. 42V 自动推进系统.
5. ATX 电源供应器.

## PIN 脚说明

- 1 输入电压 直接连接输入线电压以启动内建的起动机. 一个恒流源提供电流为 P16 的 VAUX PIN 的电容充电.不需要启动电阻,充电电流典型值为 10mA. 最大输入电压为 100V.
- 2 欠压和过压 输入电压成比例的减小并由电阻取样,过欠压保护均采用同一个 PIN 脚.采用新结构来达到这个效果.最小和最大输入电压是独立调整好的.欠压点为小于 2V,过压点为大于 3V,欠压点在生产中有 3%的误差,过欠压检测点均存在 100mV 的滞后.
- 3 电压前馈 从线电压上取的一个外接的 RC 分压器产生电压前馈斜坡.这个斜坡送到 PWM 比较器,用来设定占空比.形成直接输入线调节.每个周期通过内置的下拉晶体管对外部电容放电.一旦被放电,电容就被有效接地直到下个周期开始.
- 4 电流检测 过流检测输入,当 CS 电压超过 0.2V(或是 NCP1652B 超过 0.5V),变换器将工作在逐周期电流限制.一旦有检测到电流限制脉冲,跳周期定时器将被启动,在正常工作状态时,内建的前沿消隐脉冲将防止有破坏性的误触发.为了提高对故障的反应速度,前沿消隐脉冲在软起动和输出超载的时候失效.

# NCP1562A, NCP1562B

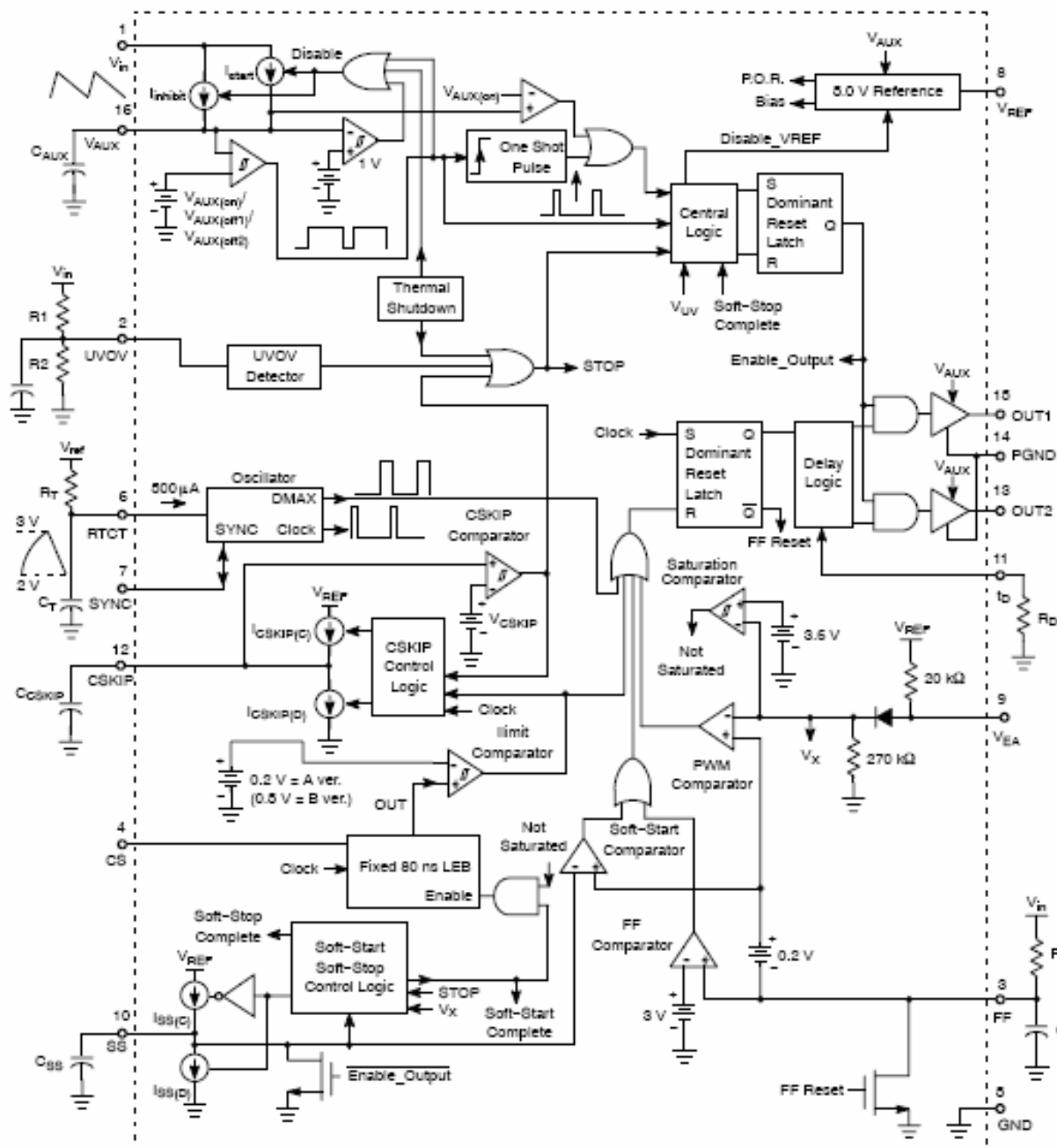


Figure 1 Detailed Block Diagram

5. GND 控制回路地 所有的控制和时间组件接地点,应采用最短的连接方式以提高对噪音的抗干扰能力.
6. RtCt 从参考电压取样的外置 RC 来设定主输出的工作频率和最大占空比,最大占空比到 1MHz,通过对 Ct 的连续充放电来产生一个幅值在 2V 到 3V 之间的锯齿波.锯齿波的峰值和最小值用来提供精确的占空比和频率,在 Ct 放电期间,输出被关断.
7. SYNC 双向的频率同步器允许跟另外一个 NCP1562 保持同步,低频率的那个成为从频率,同时也可以与外部信号保持同步.
8. VREF 精确的 5V 参考 最大输出电流为 5mA,外部需要一个旁路电容,推荐容量在 0.047-1.0uF.
9. VEA 外部误差信号输入,并与前馈斜坡相比较,在输入到 PWM 比较器之前,一个串联的二极管和电阻使电压有所下降,一个内置的上拉电阻允许直接连接到光耦.
10. 软启动,软关断 一个 10uA 电流源到这个脚的外接电容充电,在启动时通过比较这个脚的电压和前馈斜坡来限制占空比,在稳定的状态下,SS 电压大约在 3.8V,一旦发生欠压,过压,过温度或跳周期故障时,SS 电容将被一个受控的 100uA 的电流源放电.占空比将逐步下降到 0%.

- 11 **tD** 通过一个外接电阻下地来设定 OUT1 和 OUT2 间的延迟时间
- 12 **CSKIP** 跳周期时间 在连续过流的条件下,变换器将关断.故障时间定义和变换器的关断时间均由 P12 的电容来决定.当检测到电流限制发生时,跳周期定时器将被启动,一旦启动,CSKIP 将被一个 100uA 的电流源充电.如果过流故障在进入软关断前移除,电容将被 10uA 的电流源放电.一旦 CSKIP 达到 3.0V,变换器进入到软关断模式,同时 CSKIP 被 10uA 电流源放电,当 CSKIP 达到 0.5V,变换器将重新开启.如果过流能在这个阶段清除,CSKIP 将被放电到 0V,否则,又将从 0.5V 被重新充电,建立了一个打隔模式工作.
- 13 **OUT2** PWM 的第二个输出端,可以用来驱动复位开关,或是同步整流器,或是两者皆可,OUT2 有一个可调的前沿和后沿的交迭延时,与 OUT1 相反,OUT2 最大输出驱动为 1.0A.
- 14 **PGND** 连接到 OUT1 和 OUT2 的地,采用最短连接方式.
- 15 **OUT1** 控制器的主要输出端,最大输出驱动电流为 2.5A.
- 16 **VAUX** 正电压输入,外接一个电容用来储存电能,内置电流源从 PIN1 提供电流为电容充电.当 VAUX 达到 10.3V,电流源被关闭,同时启动输出,当 VAUX 下降到 8V,电流源将恢复充电.如果偏置电流的损耗超过启动电流,VAUX 将持续放电.当 VAUX 达到 7.0V,输出将被关断,并允许 VAUX 充电.在正常工作时,IC 通过辅助绕组来供电.启动电路将被关断一旦 VAUX 电压达到 10.3V,如果 VAUX 电压掉到 1.2V,启动电流将减少到 200uA.

## NCP1562A, NCP1562B

### MAXIMUM RATINGS (Notes 1 and 2)

Rating	Symbol	Value	Unit
Line Voltage	$V_{in}$	100	V
Auxiliary Supply, OUT1, OUT2	$V_{AUX}, V_{outx}$	20	V
All Other Inputs/Outputs Voltage	$V_{IO}$	10	V
All Other Inputs/Outputs Current	$I_{IO}$	5.0	mA
5.0 V Reference Output Current	$I_{REF}$	10	mA
5.0 V Reference Output Voltage	$V_{REF}$	-0.3 to 6.0	V
OUT1 Peak Output Current (D = 2%)	$I_{out1}$	2.5	A
OUT2 Peak Output Current (D = 2%)	$I_{out2}$	1.0	A
Operating Junction Temperature	$T_J$	-40 to +125	°C
Storage Temperature Range	$T_{stg}$	-55 to +150	°C
Power Dissipation ( $T_A = 25^\circ\text{C}$ , 2.0 Oz Cu, 1.0 Sq Inch Printed Circuit Copper Clad) DT Suffix, Plastic Package Case 948F (TSSOP-16) D Suffix, Plastic Package Case 751B (SO-16)	$P_D$	0.75 0.95	W
Thermal Resistance, Junction to Ambient (2.0 Oz Cu Printed Circuit Copper Clad) DT Suffix, Plastic Package Case 948F (TSSOP-16) 0.36 Sq In 1.0 Sq In D Suffix, Plastic Package Case 751B (SO-16) 0.36 Sq In 1.0 Sq In	$R_{JA}$	155 133 120 105	°C/W

Stresses exceeding Maximum Ratings may damage the device. Maximum Ratings are stress ratings only. Functional operation above the Recommended Operating Conditions is not implied. Extended exposure to stresses above the Recommended Operating Conditions may affect device reliability.

1. This device series contains ESD protection and exceeds the following tests:  
 Pins 2-16: Human Body Model 2000 V per MIL-STD-883, Method 3015.  
 Machine Model Method 160 V.  
 Pin 1 is the HV startup of the device and is rated to the max rating of the part, or 100 V.
2. This device contains Latchup protection and exceeds 100 mA per JEDEC Standard JESD78.

## NCP1562A, NCP1562B

**ELECTRICAL CHARACTERISTICS** ( $V_{in} = 48\text{ V}$ ,  $V_{AUX} = 12\text{ V}$ ,  $V_{UVOV} = 2.3\text{ V}$ ,  $V_{EA} = \text{open}$ ,  $V_{CSKIP} = 0\text{ V}$ ,  $V_{CS} = 0\text{ V}$ ,  $V_{SS} = \text{open}$ ,  $R_T = 13.3\text{ k}\Omega$ ,  $C_{AUX} = 10\text{ nF}$ ,  $C_T = 470\text{ pF}$ ,  $C_{out1} = C_{out2} = 100\text{ pF}$ ,  $C_{UVOV} = 0.01\text{ }\mu\text{F}$ ,  $C_{CSKIP} = 6800\text{ pF}$ ,  $R_D = 25\text{ k}\Omega$ ,  $R_{SYNC} = 5.0\text{ k}\Omega$ ,  $C_{REF} = 0.1\text{ }\mu\text{F}$ ,  $R_{FF} = 29.4\text{ k}\Omega$ ,  $C_{FF} = 470\text{ pF}$ . For typical values  $T_J = 25^\circ\text{C}$ , for min/max values,  $T_J$  is  $-40^\circ\text{C}$  to  $125^\circ\text{C}$ , unless otherwise noted.)

Characteristic	Symbol	Min	Typ	Max	Unit
<b>STARTUP CONTROL AND <math>V_{AUX}</math> REGULATOR</b>					
$V_{AUX}$ Regulation ( $V_{UVOV} = 0\text{ V}$ ) Inhibit Threshold Voltage Startup Threshold/ $V_{AUX}$ Regulation Peak ( $V_{AUX}$ Increasing) Operating $V_{AUX}$ Valley Voltage Minimum Operating $V_{AUX}$ Valley Voltage after Turn-On ( $V_{UVOV} = 2.3\text{ V}$ , $V_{EA} = 0\text{ V}$ )	$V_{inhibit}$ $V_{AUX(on)}$ $V_{AUX(off1)}$ $V_{AUX(off2)}$	– 9.65 7.42 6.50	1.15 10.3 8.0 7.0	1.5 10.97 8.48 7.42	V
Minimum Startup Voltage (Pin 1) $I_{AUX} = 1.0\text{ mA}$ , $V_{AUX} = V_{AUX(on)} - 0.2\text{ V}$	$V_{start(min)}$	–	–	23.2	V
Inhibit Bias Current $V_{AUX} = 0\text{ V}$	$I_{inhibit}$	70	170	270	A
Startup Circuit Output Current $V_{AUX} = V_{inhibit} + 0.2\text{ V}$ $V_{AUX} = V_{AUX(on)} - 0.2\text{ V}$	$I_{start1}$ $I_{start2}$	7.16 4.03	9.3 6.1	11.3 8.1	mA
Startup Circuit Off-State Leakage Current ( $V_{in} = 200\text{ V}$ , $V_{UVOV} = 0\text{ V}$ ) $T_J = 25^\circ\text{C}$ $T_J = -40^\circ\text{C}$ to $125^\circ\text{C}$	$I_{start(off)}$	– –	25 –	50 100	A
Startup Circuit Breakdown Voltage (Note 3) $I_{start(off)} = 50\text{ }\mu\text{A}$ , $T_J = 125^\circ\text{C}$	$V_{BR(DS)}$	100	–	–	V
Auxiliary Supply Current after $V_{AUX}$ Turn-On Outputs Disabled $V_{UVOV} = 0\text{ V}$ $V_{EA} = 0\text{ V}$ Outputs Enabled $V_{EA} = 4.0\text{ V}$	$I_{AUX1}$ $I_{AUX2}$ $I_{AUX3}$	– – –	3.0 4.2 5.5	3.6 4.94 7.0	mA
<b>LINE UNDER/OVERVOLTAGE DETECTOR</b>					
Undervoltage Threshold ( $V_{in}$ Increasing)	$V_{UV}$	1.979	2.05	2.116	V
Undervoltage Hysteresis	$V_{UV(H)}$	0.074	0.093	0.118	V
Undervoltage Ratio ( $V_{UV(H)}/V_{UV}$ )	$V_{UV(ratio)}$	3.65	4.50	5.62	%
Overvoltage Threshold ( $V_{in}$ Increasing)	$V_{OV}$	2.80	2.95	3.10	V
Overvoltage Hysteresis	$V_{OV(H)}$	0.075	0.093	0.127	V
Offset Current ( $V_{UVOV} = 2.8\text{ V}$ )	$I_{offset(UVOV)}$	38	48	58	A
Offset Current Turn ON Threshold ( $5\%$ , $I_{offset(UVOV)} = 40\text{ }\mu\text{A}$ )	$V_{offset(UVOV)}$	2.4	2.6	2.8	V
<b>LINE FEEDFORWARD</b>					
Peak Voltage (Volt-Second Clamp)	$V_{FF(peak)}$	2.8	3.0	3.2	V
Discharge Current ( $V_{FF} = 0.5\text{ V}$ , $V_{SS} = 0\text{ V}$ )	$I_{FF(D)}$	8.5	–	–	mA
Offset Voltage ( $V_{FF} = 0\text{ V}$ , Ramp Down $V_{SS}$ )	$V_{offset(FF)}$	0.118	0.185	0.268	V
Feedforward Offset Minus Soft-Stop Reset Voltage	(FF-SS)	7	70	183	mV

3. Guaranteed by design only.

## NCP1562A, NCP1562B

**ELECTRICAL CHARACTERISTICS (continued)** ( $V_{in} = 48\text{ V}$ ,  $V_{AUX} = 12\text{ V}$ ,  $V_{UVOV} = 2.3\text{ V}$ ,  $V_{EA} = \text{open}$ ,  $V_{CSKIP} = 0\text{ V}$ ,  $V_{CS} = 0\text{ V}$ ,  $V_{SS} = \text{open}$ ,  $R_T = 13.3\text{ k}\Omega$ ,  $C_{AUX} = 10\text{ nF}$ ,  $C_T = 470\text{ pF}$ ,  $C_{out1} = C_{out2} = 100\text{ pF}$ ,  $C_{UVOV} = 0.01\text{ nF}$ ,  $C_{CSKIP} = 6800\text{ pF}$ ,  $R_D = 25\text{ k}\Omega$ ,  $R_{SYNC} = 5.0\text{ k}\Omega$ ,  $C_{REF} = 0.1\text{ nF}$ ,  $R_{FF} = 29.4\text{ k}\Omega$ ,  $C_{FF} = 470\text{ pF}$ . For typical values  $T_J = 25^\circ\text{C}$ , for min/max values,  $T_J$  is  $-40^\circ\text{C}$  to  $125^\circ\text{C}$ , unless otherwise noted.)

Characteristic	Symbol	Min	Typ	Max	Unit
----------------	--------	-----	-----	-----	------

### CURRENT LIMIT AND THERMAL SHUTDOWN

Cycle-by-Cycle Threshold Voltage ( $V_{out} = 10\text{ V}$ ) NCP1562A NCP1562B	$V_{ILIM}$	191 476	203 495	217 512	mV
Propagation Delay to Output ( $V_{CS} = V_{ILIM}$ to $1.0\text{ V}$ , LEB Disabled, $V_{out} = 10\text{ V}$ ) $T_J = 25^\circ\text{C}$ $T_J = -40^\circ\text{C}$ to $125^\circ\text{C}$	$t_{ILIM}$	– –	78 –	90 110	ns
Thermal Shutdown Threshold (Junction Temperature Increasing, Note 4)	$T_{SHDN}$	–	160	–	$^\circ\text{C}$
Thermal Shutdown Hysteresis (Temperature Decreasing, Note 4)	$T_H$	–	25	–	$^\circ\text{C}$

### LEADING EDGE BLANKING

Offset Voltage	$V_{LEB(\text{offset})}$	–	10	–	mV
Blanking Time	$t_{LEB}$	50	80	110	ns
$V_{EA}$ Threshold the Disables LEB (Measured together with $t_{LEB}$ )	$V_{LEB(\text{dis})}$	4.1	–	–	V

### CYCLE SKIP CURRENT LIMIT MODE

Charge Current ( $V_{CSKIP} = 1.25\text{ V}$ )	$I_{CSKIP(C)}$	70	90	111	A
Discharge Current ( $V_{CSKIP} = 1.25\text{ V}$ )	$I_{CSKIP(D)}$	6.5	8.6	11	A
Number of Pulses to Exit Cycle Skip Mode	$\text{Pulse}_{CSKIP}$	–	3	–	–
Upper Threshold Voltage (Ramp up $V_{CSKIP}$ , $V_{CS} = 1.0\text{ V}$ )	$V_{CSKIP(\text{peak})}$	2.83	3.03	3.24	V
Lower Threshold Voltage (Ramp down $V_{CSKIP}$ )	$V_{CSKIP(\text{valley})}$	0.39	0.465	0.52	V
Threshold Voltage Hysteresis	$V_{CSKIP(H)}$	–	2.5	–	V

### 5.0 V REFERENCE

Output Voltage ( $I_{REF} = 0\text{ mA}$ )	$V_{REF}$	4.9	5.0	5.1	V
Load Regulation ( $I_{REF} = 0$ to $5.0\text{ mA}$ )	$V_{REF(\text{Load})}$	–	16	50	mV
Line Regulation ( $V_{AUX} = 7.5$ to $20\text{ V}$ , $I_{REF} = 0\text{ mA}$ )	$V_{REF(\text{line})}$	–	10	50	mV
Discharge Current ( $V_{UVOV} = 0\text{ V}$ , $V_{REF} = 2.5\text{ V}$ )	$I_{REF(D)}$	3.8	–	–	mA

### OSCILLATOR

Frequency $T_J = 25^\circ\text{C}$ $T_J = -40^\circ\text{C}$ to $125^\circ\text{C}$	$f_{OSC}$	222 211.2	246 –	272.2 277.2	kHz
Peak Voltage	$V_{RTCT(\text{peak})}$	–	2.95	–	V
Valley Voltage	$V_{RTCT(\text{valley})}$	–	2.1	–	V
Discharge Current ( $V_{RTCT} = 2.3\text{ V}$ )	$I_{RTCT}$	–	490	–	A
Maximum Operating Frequency (Note 4)	$f_{MAX}$	1.0	–	–	MHz
Duty Cycle ( $R_D = 25\text{ k}\Omega$ )	D	58.5	62.0	64.7	%
Adjustable Maximum Duty Cycle (Note 4)	$D_{MAX}$	85	–	–	%

4. Guaranteed by design only.

## NCP1562A, NCP1562B

**ELECTRICAL CHARACTERISTICS (continued)** ( $V_{in} = 48\text{ V}$ ,  $V_{AUX} = 12\text{ V}$ ,  $V_{UVOV} = 2.3\text{ V}$ ,  $V_{EA} = \text{open}$ ,  $V_{CSKIP} = 0\text{ V}$ ,  $V_{CS} = 0\text{ V}$ ,  $V_{SS} = \text{open}$ ,  $R_T = 13.3\text{ k}\Omega$ ,  $C_{AUX} = 10\text{ nF}$ ,  $C_T = 470\text{ pF}$ ,  $C_{out1} = C_{out2} = 100\text{ pF}$ ,  $C_{UVOV} = 0.01\text{ }\mu\text{F}$ ,  $C_{CSKIP} = 6800\text{ pF}$ ,  $R_D = 25\text{ k}\Omega$ ,  $R_{SYNC} = 5.0\text{ k}\Omega$ ,  $C_{REF} = 0.1\text{ }\mu\text{F}$ ,  $R_{FF} = 29.4\text{ k}\Omega$ ,  $C_{FF} = 470\text{ pF}$ . For typical values  $T_J = 25^\circ\text{C}$ , for min/max values,  $T_J$  is  $-40^\circ\text{C}$  to  $125^\circ\text{C}$ , unless otherwise noted.)

Characteristic	Symbol	Min	Typ	Max	Unit
----------------	--------	-----	-----	-----	------

## SYNCHRONIZATION

Output Pulse Width	$t_{O(SYNC)}$	70	110	–	ns
Output Voltage High ( $R_{SYNC} = \quad$ )	$V_{H(SYNC)}$	–	4.3	–	V
Sync Threshold Voltage (Note 5)	$V_{SYNC}$	3.5	–	–	V
Sync Input Pulse Width ( $V_{SYNC} = 3.5$ V)	$t_{SYNC}$	–	–	$t_{O(SYNC)min}$	ns
Maximum Sync Frequency (Note 5)	$f_{SYNC}$	–	–	1.0	MHz
Source Current (Note 5)	$I_{SYNC(D)}$	–	1.0	–	mA

## SOFT-START/STOP

Charge Current ( $V_{SS} = 1.6 \text{ V}$ )	$I_{SS(C)}$	8.3	10.2	13.1	A
Discharge Current ( $V_{UV OV} = 0 \text{ V}$ , $V_{SS} = 1.6 \text{ V}$ )	$I_{SS(D)}$	72	95	115	A
Soft-Stop Reset Voltage ( $V_{FF} = 0 \text{ V}$ )	$V_{reset(SS)}$	–	115	–	mV

## OUTPUTS

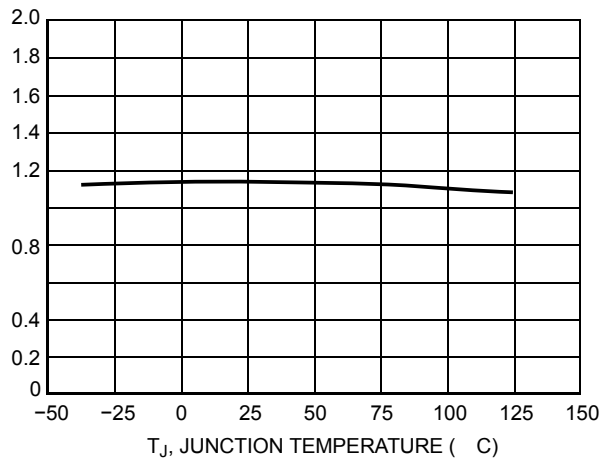
Overlap Time Delay (Tested at 50% of Waveform) Leading Trailing	$t_{D(leading)}$ $t_{D(trailing)}$	37 72	45 90	– –	ns
Output Voltage ( $I_{OUT} = 0$ mA, Note 5) Low State High State	$V_{OL}$ $V_{OH}$	– 11.8	– –	0.25 –	V
Drive Resistance (FT ONLY) OUT1 Sink ( $V_{RTCT} = 4.0$ V, $V_{out1} = 1.0$ V) $T_J = 25$ °C $T_J = -40$ °C to 125 °C OUT1 Source ( $V_{RTCT} = 2.5$ V, $V_{out1} = 11$ V) $T_J = 25$ °C $T_J = -40$ °C to 125 °C OUT2 Sink ( $V_{RTCT} = 4.0$ V, $V_{out2} = 1.0$ V) $T_J = 25$ °C $T_J = -40$ °C to 125 °C OUT2 Source ( $V_{RTCT} = 2.5$ V, $V_{out2} = 11$ V) $T_J = 25$ °C $T_J = -40$ °C to 125 °C	$R_{SNK1}$    $R_{SRC1}$    $R_{SNK2}$    $R_{SRC2}$    	– – – – – – – –	2.8 – 4.7 – 11.4 – 11.6 –	3.6 5.03 5.75 7.45 12.7 20.0 13.5 20.0	
Rise Time (10% to 90%, $C_{out1} = 2200$ pF, $C_{out2} = 220$ pF) OUT1 OUT2	$t_{r1}$ $t_{r2}$	– –	26 19	– –	ns
Fall Time (90% to 10%, $C_{out1} = 2200$ pF, $C_{out2} = 220$ pF) OUT1 OUT2	$t_{f1}$ $t_{f2}$	– –	10 10	– –	ns

## PWM COMPARATOR

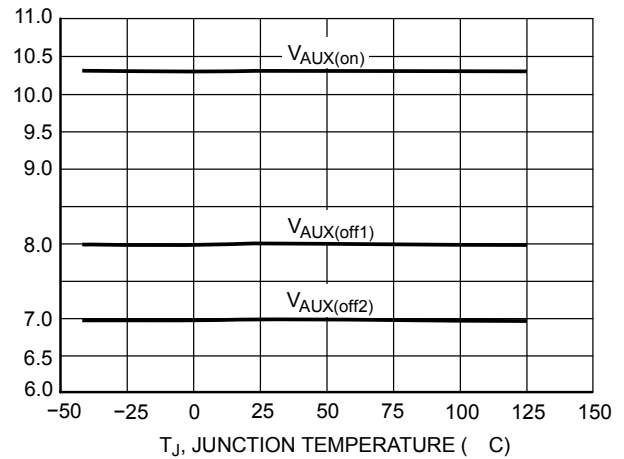
Input Resistance	$R_{IN(VEA)}$	14	25	50	k
Lower Input Threshold	$V_{EA(L)}$	0.48	0.83	1.04	V
Delay to Output (From $V_{OH}$ to 0.5 $V_{OH}$ )	$t_{PWM}$	–	100	–	ns

5. Guaranteed by design only.

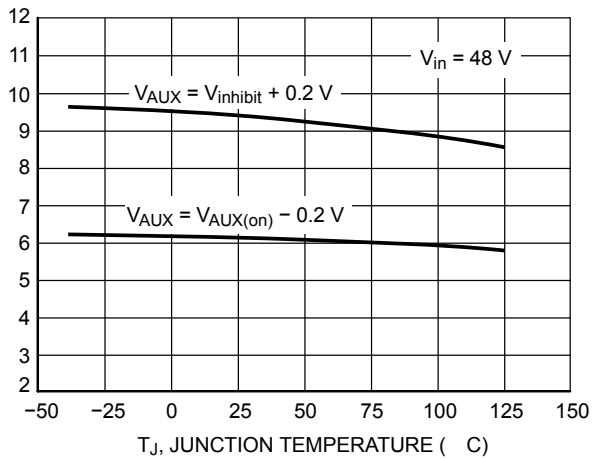
## NCP1562A, NCP1562B



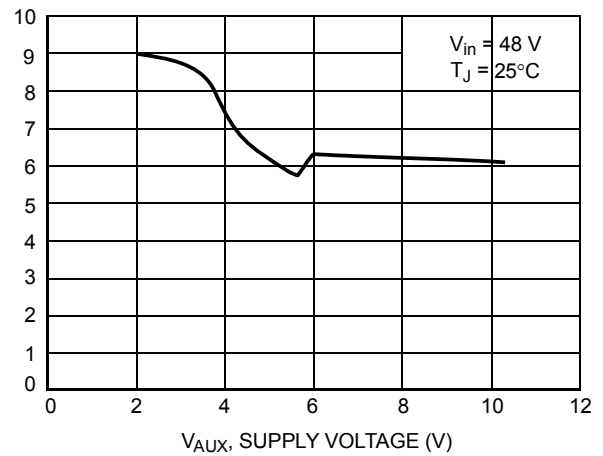
**Figure 2. Startup Circuit Inhibit Voltage Threshold vs. Junction Temperature**



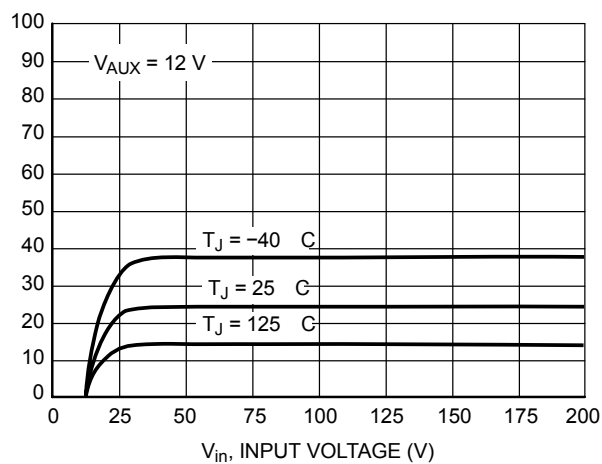
**Figure 3. Auxiliary Supply Voltage Thresholds vs. Junction Temperature**



**Figure 4. Startup Current vs. Junction Temperature**

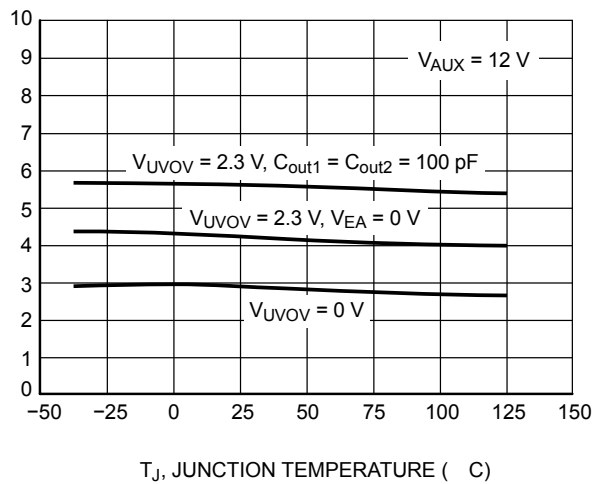


**Figure 5. Startup Current vs. Supply Voltage**

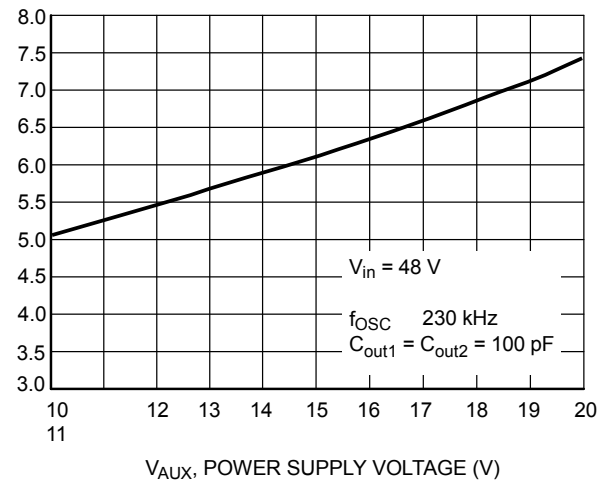


**Figure 6. Startup Circuit Leakage Current vs. Input Voltage**

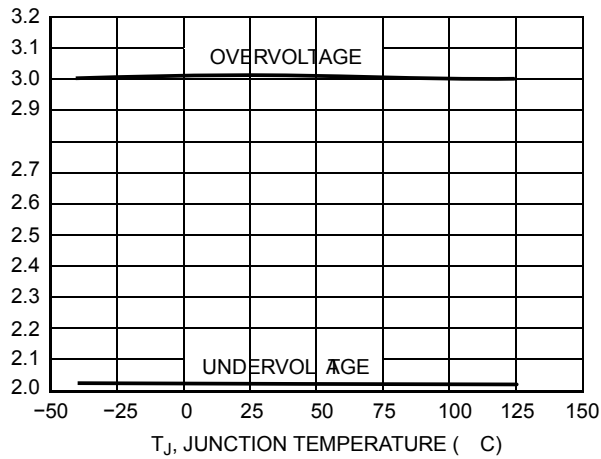
## NCP1562A, NCP1562B



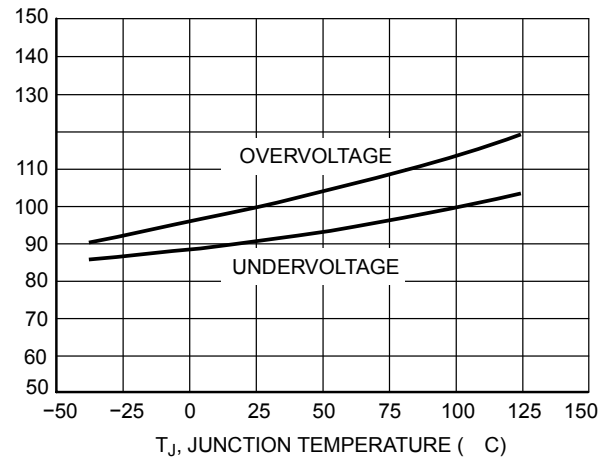
**Figure 7. Auxiliary Supply Current vs. Junction Temperature**



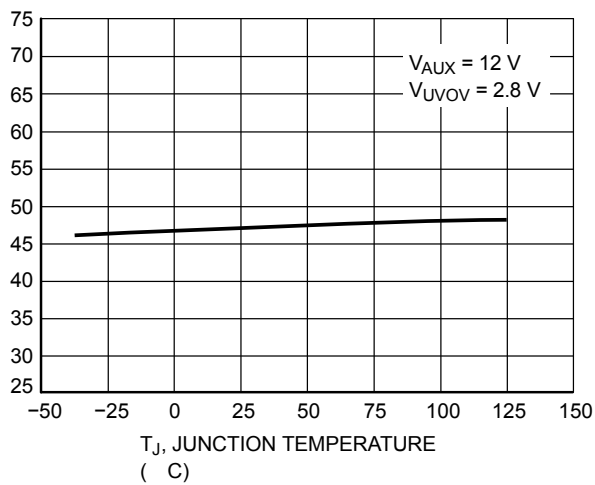
**Figure 8. Supply Current vs. Supply Voltage**



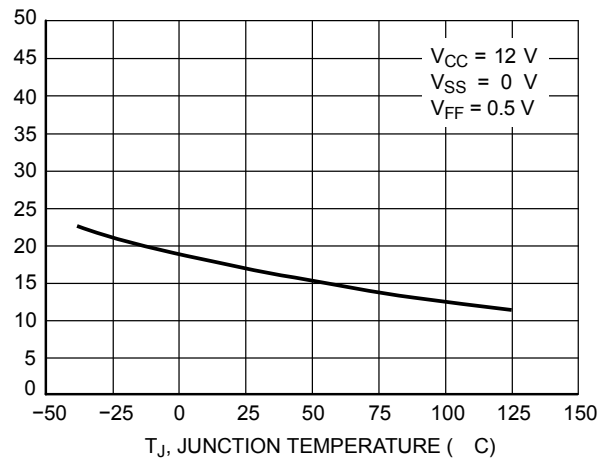
**Figure 9. Line Under/Overvoltage Thresholds vs. Junction Temperature**



**Figure 10. Line Under/Overvoltage Hysteresis vs. Junction Temperature**



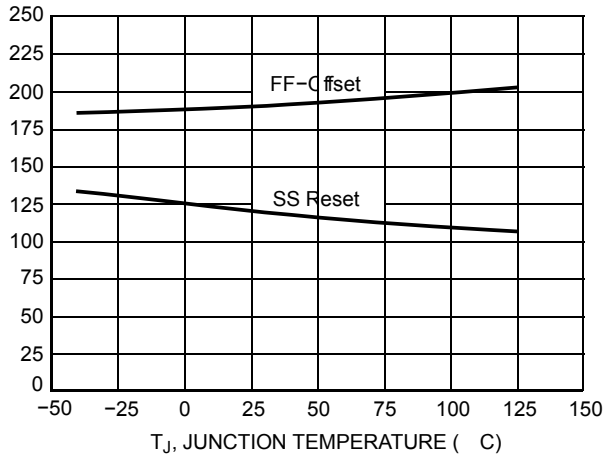
**Figure 11. UV OV Offset Current vs. Junction Temperature**



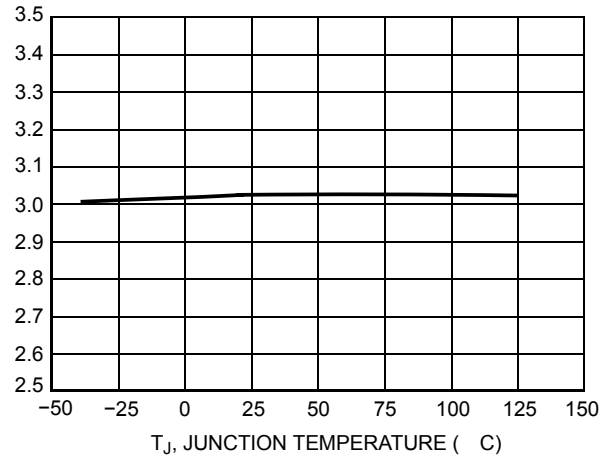
**Figure 12. FF Discharge Current vs. Junction Temperature**



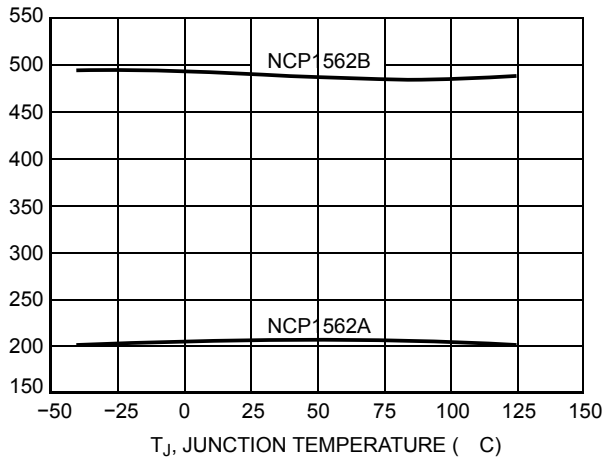
## NCP1562A, NCP1562B



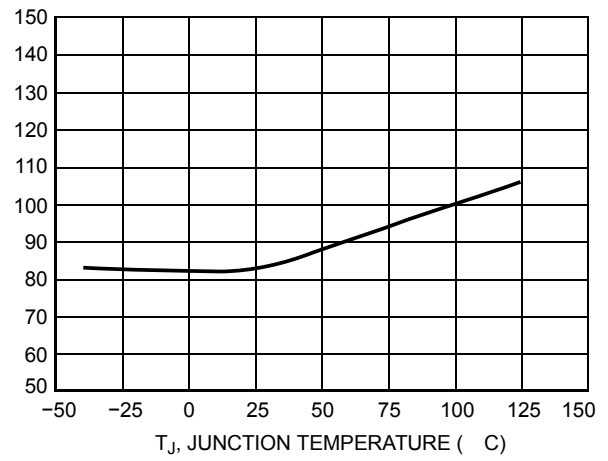
**Figure 13. FF Offset and SS Reset Voltages vs. Junction Temperature**



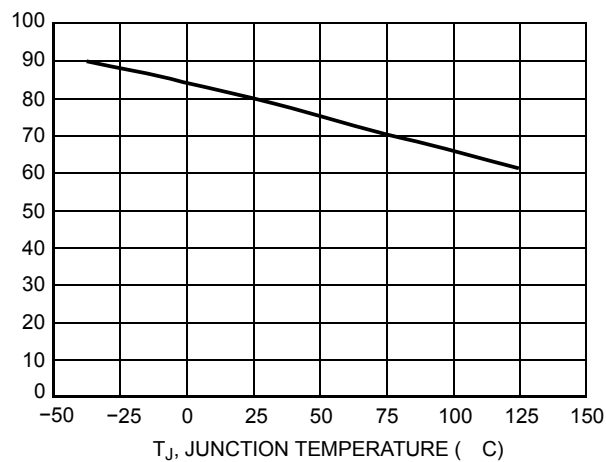
**Figure 14. Feedforward Peak Voltage vs. Junction Temperature**



**Figure 15. Current Limit Threshold Voltage vs. Junction Temperature**

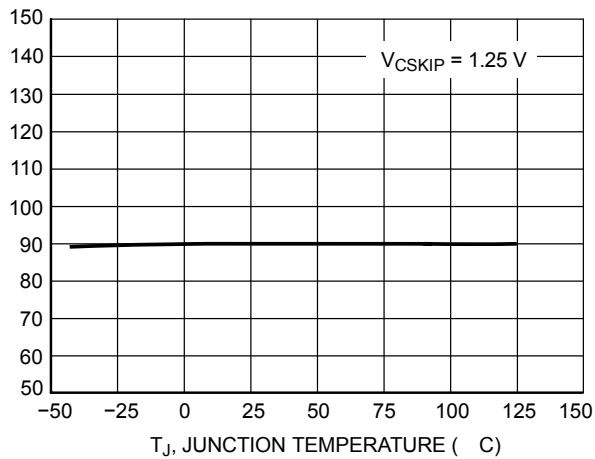


**Figure 16. Current Limit Propagation Delay vs. Junction Temperature**

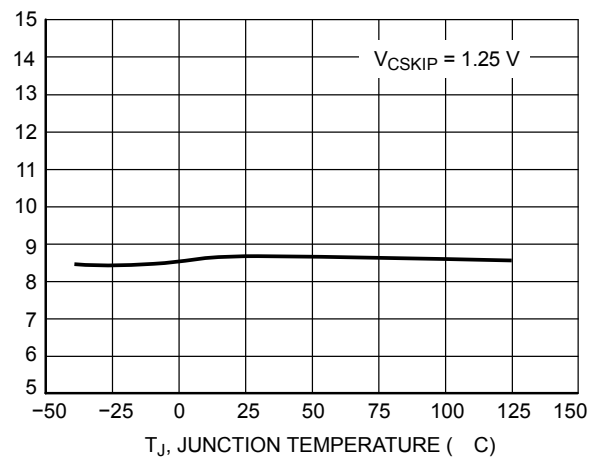


**Figure 17. Leading Edge Blanking Time vs. Junction Temperature**

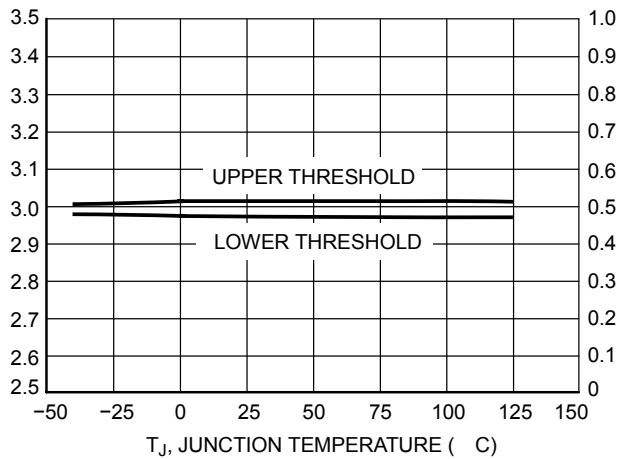
## NCP1562A, NCP1562B



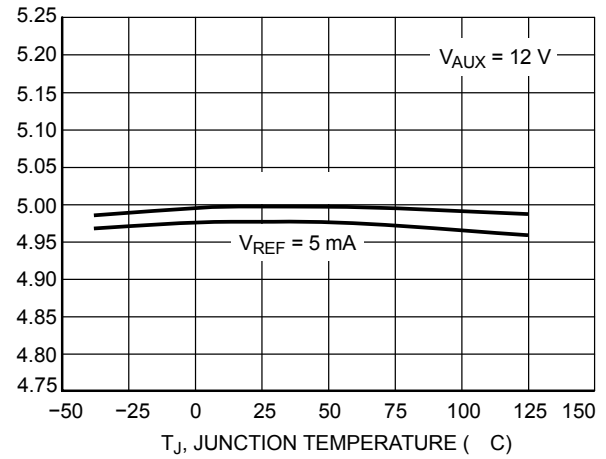
**Figure 18. Cycle Skip Charge Current vs. Junction Temperature**



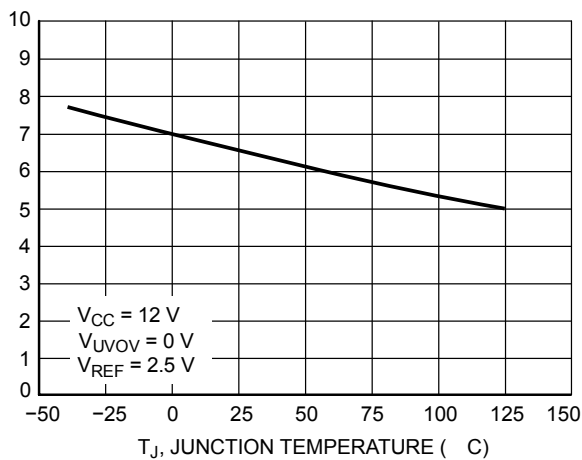
**Figure 19. Cycle Skip Discharge Current vs. Junction Temperature**



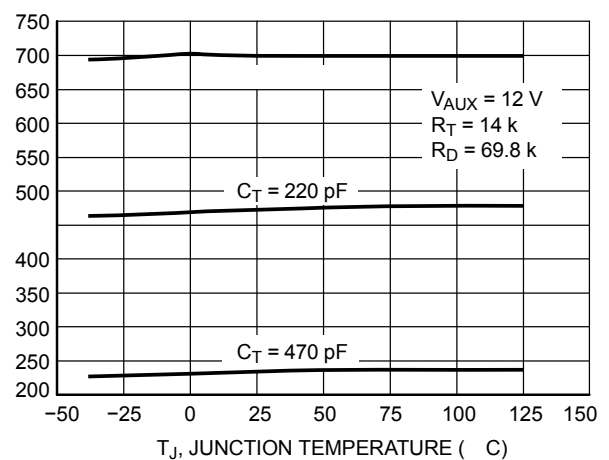
**Figure 20. Cycle Skip Voltage Thresholds vs. Junction Temperature**



**Figure 21. Reference Voltage vs. Junction Temperature**

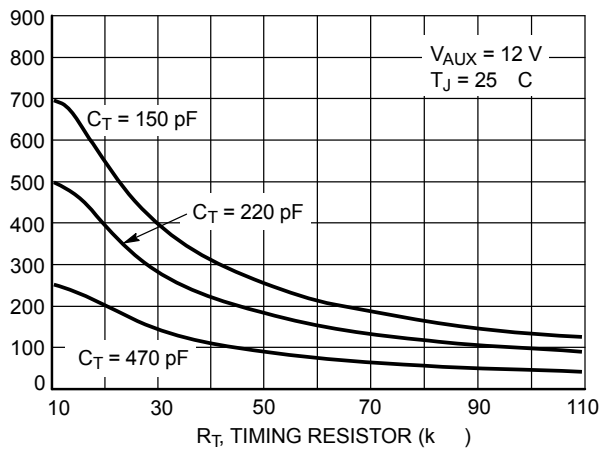


**Figure 22.  $V_{REF}$  Discharge Current vs. Junction Temperature**

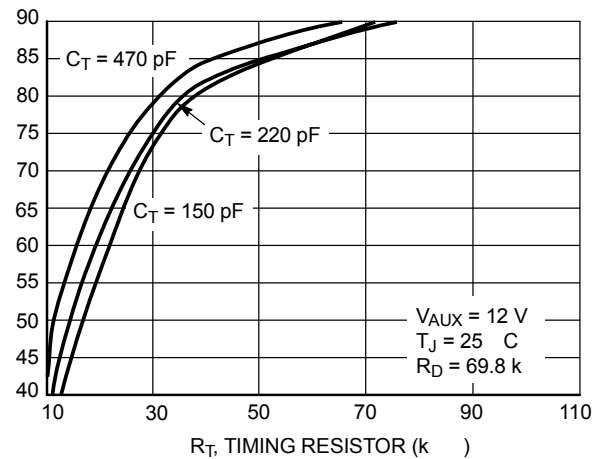


**Figure 23. Oscillator Frequency vs. Junction Temperature**

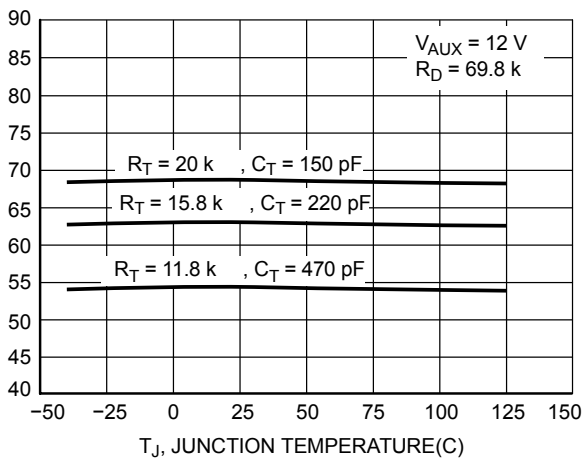
## NCP1562A, NCP1562B



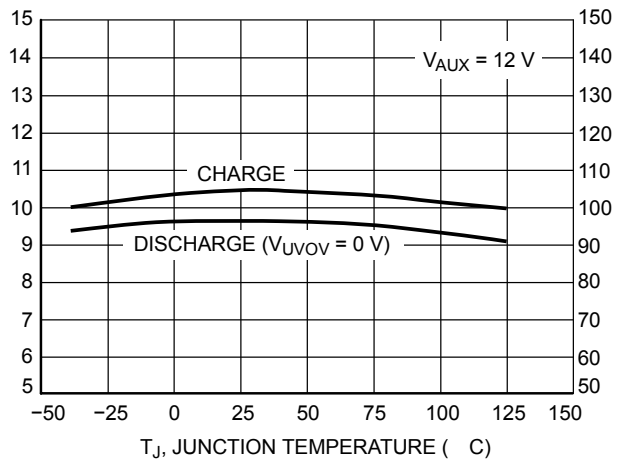
**Figure 24. Oscillator Frequency vs. Timing Resistor**



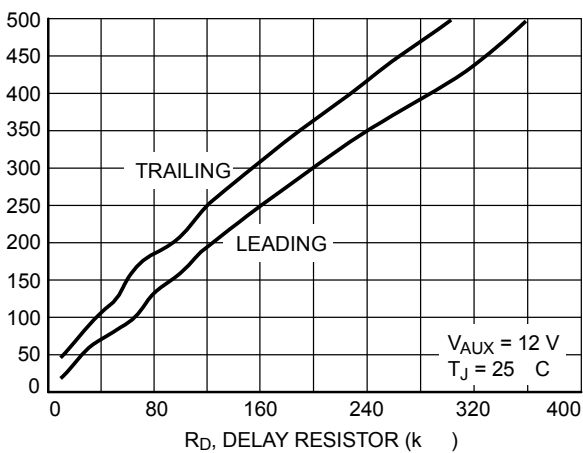
**Figure 25. Duty Cycle vs. Timing Resistor**



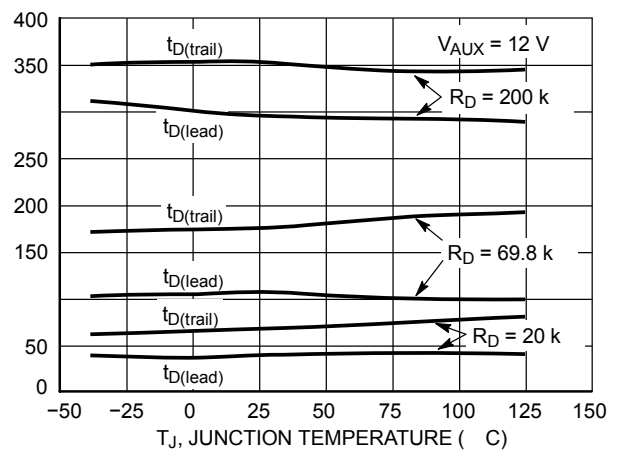
**Figure 26. Duty Cycle vs. Junction Temperature**



**Figure 27. Soft-Start/Stop Charge and Discharge Currents vs. Junction Temperature**

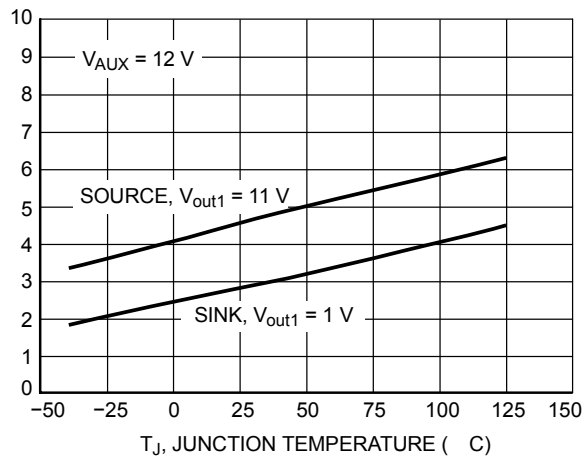


**Figure 28. Overlap Time Delay vs. Delay Resistor**

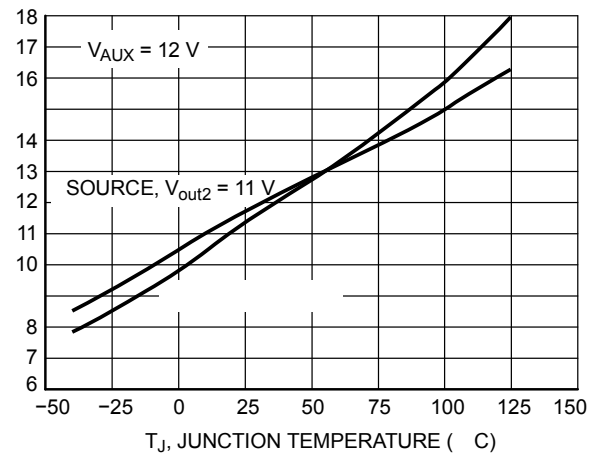


**Figure 29. Overlap Time Delay vs. Junction Temperature**

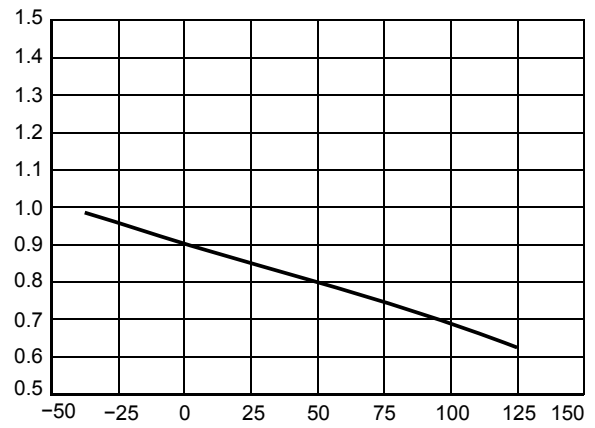
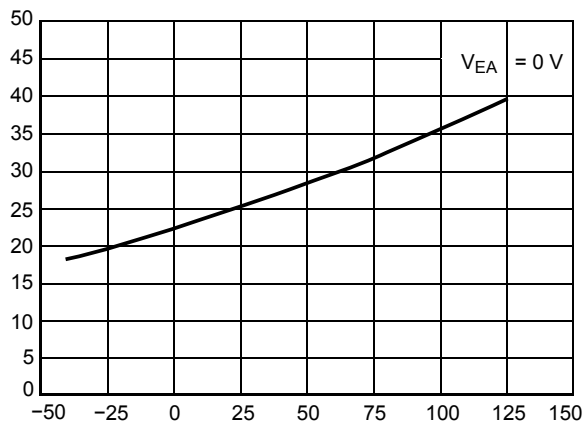
## NCP1562A, NCP1562B



**Figure 30. Output 1 Drive Resistance vs. Junction Temperature**



**Figure 31. Output 2 Drive Resistance vs. Junction Temperature**



**Figure 33. PWM Comparator Lower Input Threshold vs. Junction Temperature**

NCP1562X 系列是具有外围零件少,高效率的电压模式 DC DC PWM 控制器,控制器集成了两个交迭延时的同相输出,可以防止同时导通和有利于实现软开关.主输出可以用来驱动正激变换器的主 MOS,第二输出可以用来驱动有源钳位 MOS,二次侧的同步整流器,或者是不对称半桥线路.

NCP1562X 系列通过集成了几个高精度的重要功能,比如最大占空比限制,欠压保护和过流保护. NCP1562 的两个有重要特性是软关断和时间控制的跳周期电流限制功能.当发生重要故障时,软关断电路通过一个受控的方式来关断转换器.在过流条件下,跳周期模式检测点将启动软关断时序.

NCP1562 其它的重要特点有电压前馈,频率同步最大到 1M Hz.前沿消隐的逐周期的电流限制功能,独立的过欠压检测功能,可调输出时序延迟,可调最大占空比,和内建的电流起动电路和软启动功能.

### 软启动和软关断

NCP1562 采用了新的技术将软启动和软关断集成在一个脚上.

当出现故障时,软关断将逐步减少占空比直到 0%,在变换器关断期间逐步减小占空比,箝位电容被放电,这样可以防止功率变压器和箝位电容的振荡,确保变换器关断在一个理想状态.

在开机时,软启动逐步增加占空比,允许控制器逐步达到稳定工作状态,这两个组合的特征可以减少系统的应力和功率浪涌.

根据比较 VSS 脚和 VFF 脚的电压来确定占空比,软启动和软关断是独立通过对 SS 脚的电容缓慢充电或放电来实现的.一旦 VFF 电压大于 VSS 电压时,OUT1 将被关断.软启动的充电电流是 10uA,放电电流是 100uA,保证有个更快速的关断时间.

当发生欠压,过压,跳周期模式,或是热 DOWN 条件时,转换器进入到软关断时序.一旦进入到软关断状态,将保持在软关断状态直到 VSS 电压下降到 0.2V,即使故障提前下降到 0.2V 也不可以.

预先设定的充放电比为 1:10,可以通过在 VREF 和 SS 脚上并电容的方法来增加充电电流,但是总的电流不能超过 100uA,否则,变换器将无法完成软关断时序.

根据变换器的状态,软关断时序很难确保快速响应时间和防止系统故障.如果软关断时序开始时是在 VSS 达到 VFF RAMP 的最大钳位电压 3.0V 之前,同时 PWM 比较器 VEA 没有控制占空比,一个受控的放电源马上对 CSS 放电,主参考图 34. 然而,如果 VEA 仍然控制占空比,CSS 将被放电直到软关断设定的占空比等于 VEA 设定的占空比. 在受控的放电之后,如图 35 所示.如果 VSS 电压大于 VFF 的斜率,同时 VEA 并没有控制占空比的时候,在开始对 CSS 进行受控放电之前,VSS 将被强行下降至 VFF 斜坡的峰值,请参考图 36. 在软关断开始时的占空比绝对不会超过软关断前的占空比.

如果 VAUX 脚电压达到 VAUX (OFF2) 时, CSS 会被立即放电,同时关断输出, VSS 不可以外接上拉或下拉.

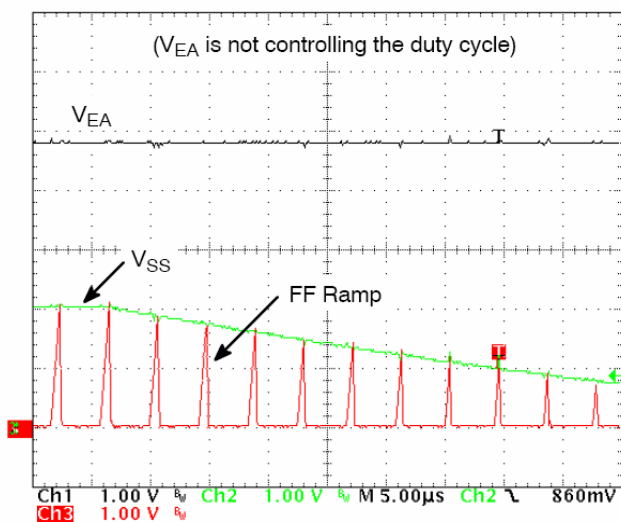


Figure 34. Soft-Stop Before Soft-Start is Complete and  $V_{EA}$  is Open.

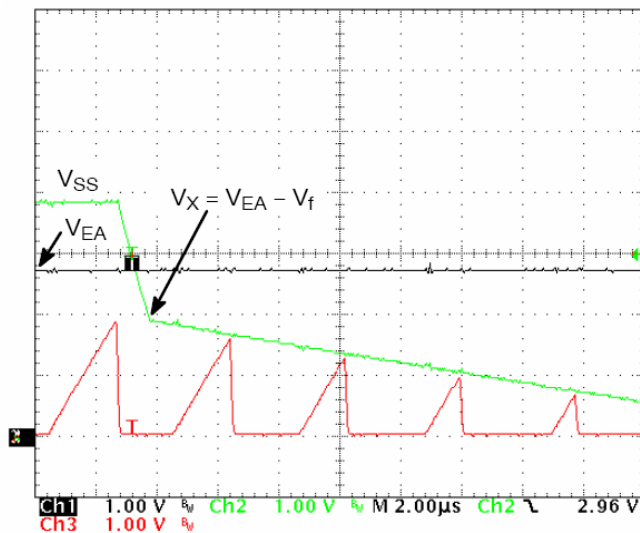


Figure 35. Soft-Stop Behavior when  $V_{EA}$  Controls the Duty Cycle.

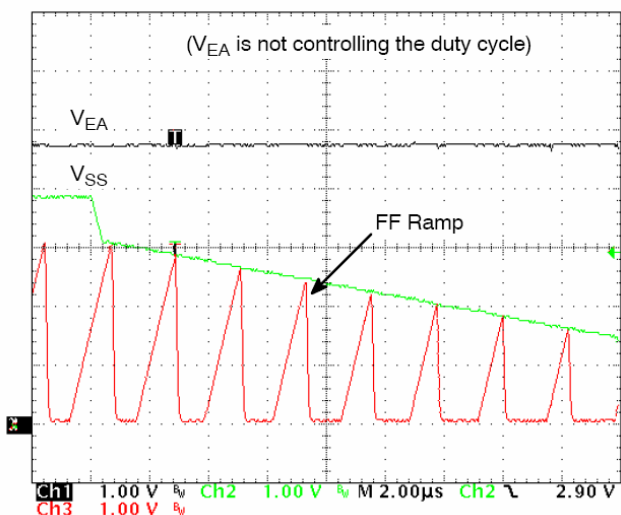


Figure 36. Soft-Stop Behavior After Soft-Start is Complete and  $V_{EA}$  is Open.

## 电流限制

NCP1562 有两种过电流模式，逐周和跳周期模式，在瞬间过流和连续过流时提供了有较好的保护。

### 逐周期模式

逐周期模式下，当 CS 脚电压达到电流限制点时，导通时间就被关断。NCP1562A 的电流限制点是 0.2V，NCP1562B 是 0.5V

### 跳周期模式

传统上，CS 脚上的电压高于  $V_{lim}$ ，就会触发跳周期模式。不幸的是，现代控制器的快速响应时间很难让 CS 脚上的电压高过  $V_{lim}$  点。NCP1562 使用了定时器来代替传统的采用较高电压节点来检测过电流的方式。通过监控过流限制比较器，如果有一个连续的逐周期电流限制条件存在就会关闭转换器，定时器关闭转换器和转换器关闭的时间由 CSKIP 脚上的电容来决定。

一旦检测到逐周期电流限制被触发时，跳周期模式检测电路通过一个连续的 100uA 的电流对 CSKIP 电容进行充电。如果过流限制现象仍然存在，CCSKIP 将持续被充电直到电压达到跳周期模式最高点 ( $V_{cskip\ peak} = 3V$ )，一旦达到，转换器将进入到软关断模式，同时 CCSKIP 将被一个 10uA 的恒定电流放电。当 VCSKIP 电压下降至 0.5V (即较低的跳周期节点时)，将重新开始下一个软启动时序。如果过流状态仍然存在，CSKIP 在下一个过流限制周期中将被继续充电，否则，CSKIP 就会被放电到 0V。

跳周期电容对之前的过流环境提供记忆效果。如要连续过流条件在上升到  $V_{CSKI} (PEAK)$  前结束， $CCSKIP$  将启动受控放电过程。如果在  $CCSKIP$  被完全放电前再一次检测到连续过流现象， $V_{CCSKIP}$  将会从现有电位基础上充电，用很少的时间达到  $V_{CCSKIP} (PEAK)$  值。图 37 显示了在连续过电流条件下的操作波形。为了得到一个最佳操作，跳周期的和电时间应该比软关机的时间要长。

在一些应用上，在检测到跳周期情况时，希望  $NCP1562$  被锁定来代替软启动，这个可以通过一个外围锁定电路来达到。图 38 和 39 分别显示了一个集成的和一个分立件的锁定电路。一般应用时通常把  $V_{CSKI}$  脚上拉到  $V_{ref}$ ，防止一旦  $V_{CSKI}$  电压达到锁定启动电位，达到谷底最低值。In general the circuits work by pulling  $CSKI$  to  $V_{ref}$ , preventing it from reaching  $V_{cskip}(\text{valley})$  once the  $CSKI$  voltage reaches the turn on threshold of the latch. 通过将  $PIN2$  过欠压点电压拉低到欠压点以下， $V_{ref}$  失效，即可解除锁定。

图 38 的锁定电路包含一个 ON MINIGATE 系列 TTL 三态输出的缓冲器。使能端 ( $OE$ ) 和输出端 ( $OUTY$ ) 端连接到  $V_{CSKI}$  和  $V_{CC}$ ，同时  $INA$  脚连接到  $V_{REF}$ ，当  $OE$  为低位准，缓冲器输出端进入高阻抗模式。当检测到连续过电流状态时， $CSKI$  定时器将被触发， $CSKI$  被充电。当  $CSKI$  电位达到缓冲器触发点时，缓冲器的输出端被拉到  $V_{REF}$ 。锁定  $CSKI$  定时器。缓冲器的使能端 ( $OE$ ) 典型电压为  $1.5V$ 。

图 39 显示了一个使用  $N MOS$  和  $P MOS$  的分立电路。当  $CSKI$  电位达到  $M1$  的启动点时即会被触发。当  $M1$  开通，将拉低  $M2$ ， $CSKI$  将通过  $M2$  连接到  $V_{ref}$ 。重点在上拉电阻选取正确取值。如果上拉电阻太大，在  $V_{REF}$  充电时不能保持  $M2$  关断，将造成变换器在最初开机时锁定。在这个详细图中， $M1$  的开启点是  $2V$ ，上拉电阻为  $24.9K$

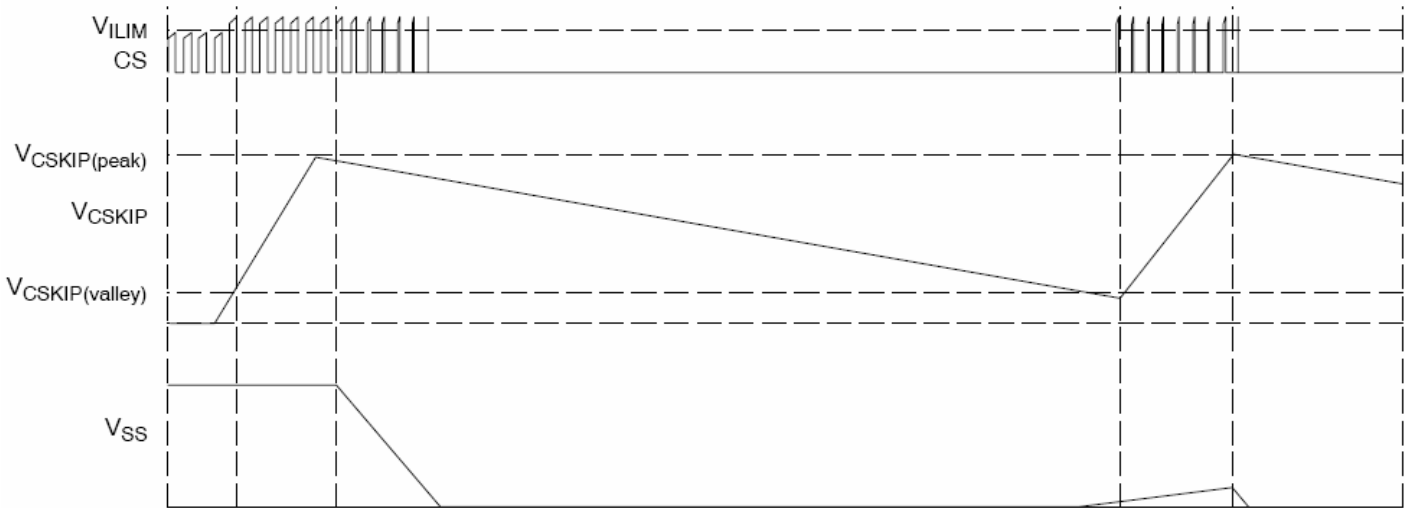


Figure 37. Cycle Skip Waveforms

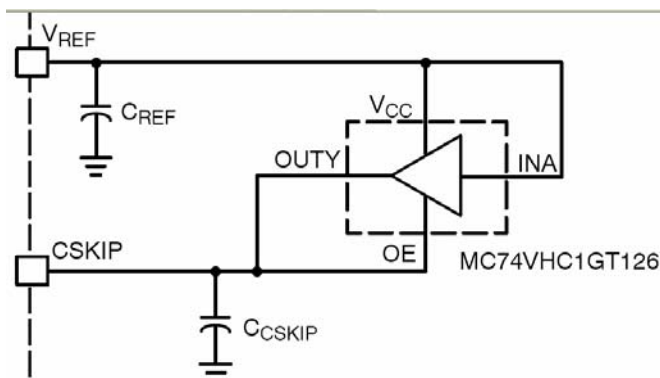


Figure 38. External Latch Implemented using ON Semiconductor's MiniGate™ Buffer

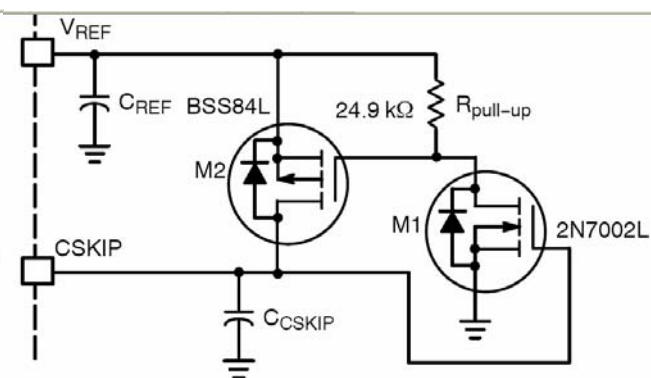


Figure 39. External Latch Implemented using Discrete N and P-Channel MOSFETs

## 前沿消隐

在开关过程中，电流检测信号近似于前沿尖峰。电流检测一般会通过一级 RC 低通滤波电路滤波以避免电流检测电路的误动作。然而低通滤波电路不可避免的会造成波形失真，并且增加成本和复杂程度。NCP1562 应用前沿消隐技术将每个电流脉冲的前部 70ns 消去，这样就可以除去前沿尖峰而且不会改变电流波形。在软启动时，将关闭消隐时间，因为消隐时间可能会大于启动占空比。在饱和比较器为低电位时也会关闭，标志着输出并没有受控，这个通常发生在开机或是某一组输出超载期间。

## 供电和启动电路

NCP1562 内置的启动电路可以无需外加启动电路。在正常工作时，由附加绕组供电，这部份电路不会有损耗，从而可以提高变换器的效率。NCP1562 集成了一个最优化的启动电路可以有效减小到供电电容的需要，这个在特殊尺寸限制的应用中是有重要意义的。

启动电路包含一个连续电流源，可以直接从  $V_{in}$  上取电压对  $VAUX$  脚的电容进行充电。启动电流典型值为 10mA。

当  $VAUX$  被充电到 10.3V 时，就会关闭启动电路，同时启动输出，当然是在没有过欠压，跳周期，和热 DOWN 故障的前提下。在  $VAUX$  电压掉到 8V 以前，启动电路是不会动作的。当达到 8V，启动电路会被启动。如果  $CAUX$  外的偏置电流在于启动电流， $VAUX$  将被放电，直到达到较低的电压点  $VAUX (OFF2) = 7V$ 。当达到 7V 时，输出被关断。输出被关断，则 IC 电流就会减小， $VAUX$  将被重新充电。这种工作模式允许减小  $VAUX$  电容的尺寸，因为并不是所有的电源启动电路都要求  $CAUX$  储能。这种供电方式叫做动态自供电 (DSS)。图 40 显示了  $VAUX (ON)$ ， $VAUX (OFF1)$ ， $VAUX (OFF2)$  和欠压 UV 的关系。在 UV 没有移除和  $VAUX$  没达到  $VAUX (ON)$  之前，输出电路是不会动作的。

当  $VAUX$  电压在  $VAUX (ON)$  之上时，启动电路关闭，这个特征允许 NCP1562 工作在独立的 12V 供电，如果工作在独立供电，那么  $V_{in}$  和  $V_{aux}$  脚可以连在一起使用。独立的供电将维持  $V_{aux}$  在  $V_{aux} (on)$  之上。否则输出锁定将无法设定和输出保持关闭直至问题移除。

启动电路给  $VAUX$  脚提供启动电流，建议在  $CAUX$  和辅助供电间连接一个二极管。这样可以让 NCP1562 直接对  $CAUX$  充电和避免电流流入  $AUX$  供电中。

当工作在自偏置和动态自供电模式时， $CAUX$  提供电力给 NCP1562，在转换器开启期间， $CAUX$  的选取必须保证在辅助绕组电压建立过程中的  $VAUX$  要大于  $VAUX (OFF2)$ 。否则  $VAUX$  电压不够和 NCP1562 被关闭。同时  $VAUX$  放电时间（从 10.3V 到 7.0V）必须大于软启动的充电时间，以确保转换器的正常开启。IC 的偏置电流，输出门极充电负载 (MOS  $C_{iss}$ )，和 5V 基准负载都会要求一个正确的  $CAUX$ 。外部 MOS 驱动的电损耗计算如下： $I_{aux} (gate\ charge) = f \cdot Q_g$  f: 工作频率。Qg: 是门极电容量 ( $C_{iss}$ )。



一个内置的监控电路监控  $V_{aux}$ ，同时防止在  $VAUX$  脚意外短路中造成过多的功率损耗。当  $V_{aux}$  电压低于 1.2V，启动电路被关闭，内建电流源会以一个 50uA 电流对  $VAUX$  充电。当  $VAUX$  达到 1.2V 时，即会开启启动电路。所以当  $VAUX$  低于 1.2V 时，要注意  $VAUX$  不要带大于 50uA 的负载，否则  $VAUX$  无法被充电。如果负载大于 50uA，可以在  $V_{in}$  和  $V_{aux}$  脚之间串一个电容来帮助  $V_{aux}$  充电到 1.2V。

启动电路的最大额定电压为 100V，如果电路工作在 DSS（动态自供电模式），功率损耗可以避免超过 IC 的最大损耗。如果超过 IC 的损耗，可以串联一个电阻在  $V_{in}$  脚上，这样可以减少 IC 的损耗，并将损耗转变到串联电阻上。

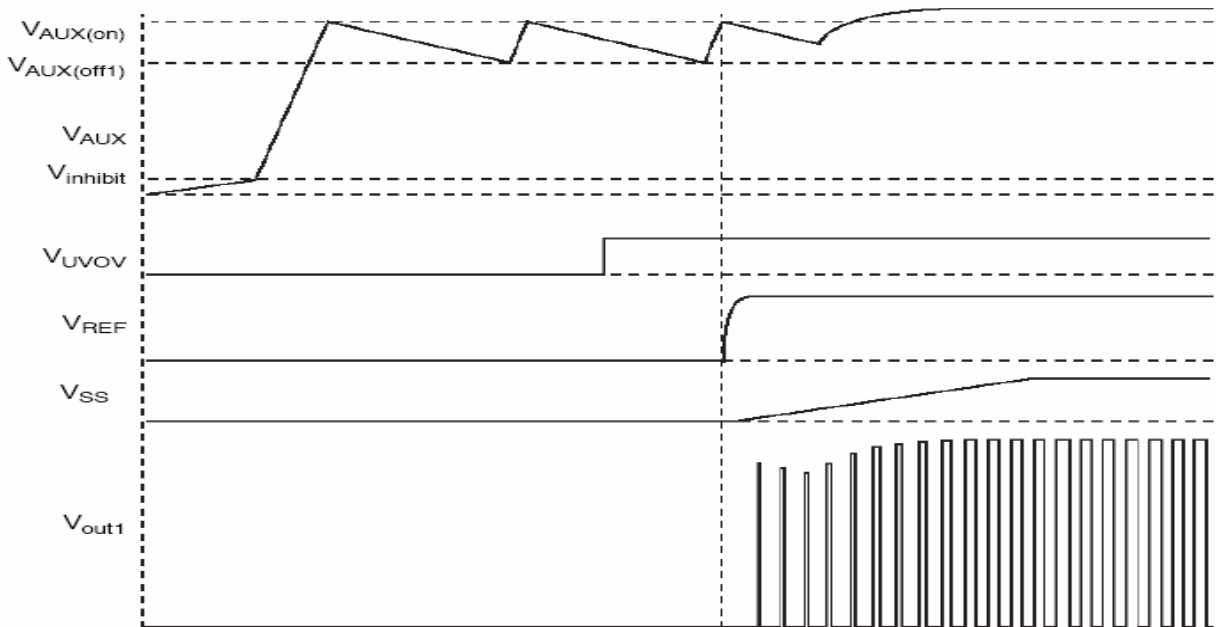


Figure 40. Startup Circuit Waveforms

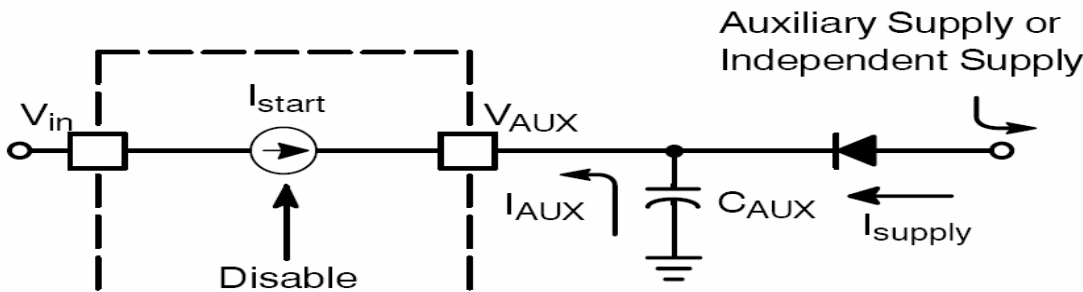


Figure 41. Recommended  $V_{AUX}$  Configuration

### 输入欠压和过压:

通过一个有专利保护的新颖结构功能在同一个 PIN 脚上实现 UV 和 OV 检测功能。这种结构允许单独设定过压和欠压点。UV 和 OV 都会有 100mV 的滞后。

### 外接电阻分压器为图 42:

欠压条件是过欠压脚电压低于欠压点，典型的 2.0V，R1 和 R2 的比率决定欠压启动点。如果 UVOV 点电压超过 2.5V，一个内置电流源 ( $I_{offset}$  (OVUV)) 将以 50uA 注入注到 UVOV 脚，当 R1 上流过的电流不足  $I_{offset}$  (OVUV)，这样使得 UVOV 脚电压可以被钳位在 2.5V。如果输入电压持续增加，超过 50uA 的电流

源，那么 UVOV 点的电压将会上升。过压条件是 UVOV 脚上电压超过 OVP 点，典型值为 3.0V。图 43 显示了输入电压和 UVOV 点之间的关系。

当内置电流源关闭时，UVOV 电压由 R1 和 R2 的分压比决定。转换器可以启动的输入电压由等式 1 决定。一旦内置电流源启动，TURN OFF 点电压将由 R1 的绝对值和 R1，R2 之和决定。具体如等式 2 所示。

$$V_{in(UV)} = V_{UV} \times \frac{(R_1 + R_2)}{R_2} \quad (\text{eq. 1})$$

$$V_{in(OV)} = V_{OV} \frac{(R_1 + R_2)}{R_2} + (I_{\text{offset(UVOV)}} \times R_1) \quad (\text{eq. 2})$$

欠压点将因为生产商得到 3%的精度而能够平衡。

如果输入电压在正常工作范围内，Vaux 电压达到 Vaux on，就会启动输出和软启动时序动作。如果随后发现欠压或是过压现象，转换器就会时入到软关断模式。一个小电容大于 1000pF 连接在 UVOV 点与地间，以防止 UVOV 脚与滤波器的瞬态振荡。

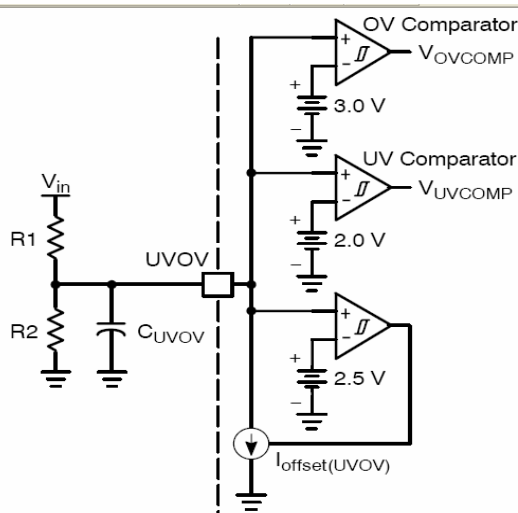


Figure 42. Line UVOV Detectors

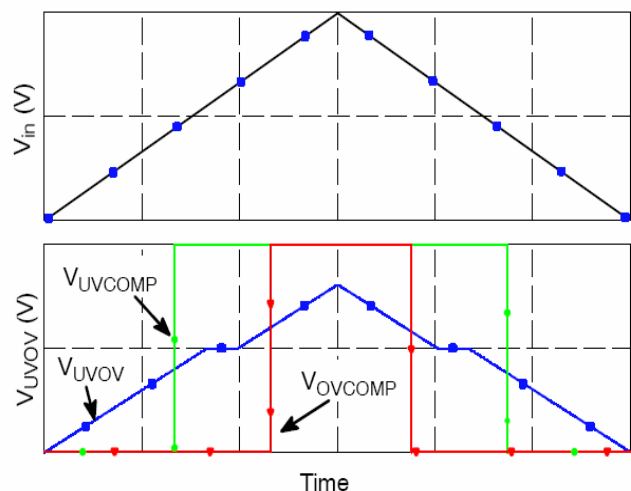


Figure 43. UVOV Detectors Typical Waveforms

### 输入电压前馈：

NCP1562 合成了一个输入电压前馈来限制最大伏秒积。It is the line voltage times the ON time.这个限制用来防止在正激和反激电路拓扑中的变压器饱和。电压前馈的另外一个好处就是输入电压受控频率增益的独立。一个恒定的增益可以促进转换器的频率补偿。

通过产生一个与 Vin 电压成比例的斜坡与误差信号相比较来实现电压前馈。在输入电压固定的时候，误差信号单独控制占空比。如果输入电压变化，FF 电压斜坡也会跟着改变，占空比也会随即调整，以取代等待反馈回路调整和回馈电压到误差信号的时间。

FF 上升斜坡是通过外接一个从 Vin 电压上分压下来的 RC 来实现的。如图 44 所示，分压器的选择以上升斜坡达到 3.0V 的时间来决定最大开通时间。通过在 OFF 时对 Cff 电容有效接地来终止 FF 斜坡。这个可以通过 Vff 电压斜坡达到 3.0V 来触发，或是其它可以限制占空比的方式。

Vff 脚在正常工作模式或是待机模式时需要被有效接电放电，以防止被充电到 Vin 电压。（也就是每一个周期都要被有效放电在 OUTPUT1 OFF 的时候）。

$R_{FF}$  电阻的最小值由放电电流  $I_{FF(D)}$  来决定。为了达到时显示的 FF 电压斜坡,  $R_{FF}$  ( $I_{RFF}$ ) 电流必须最少得比  $I_{FF(D)}$  电流小十倍。等式 3 和 4 用来定义  $R_{FF}$  和  $C_{FF}$

$$3. \dots V_{in} / (10 \times I_{FF(D)}) \leq R_{FF}$$

$$4. \dots C_{FF} = D / [\ln(V_{in} / (V_{in} - 3V))] \times f \times R_{FF}$$

这里的  $f$  是工作频率, 建议为了有个好的信噪比应该为 FF 电路提供足够的电流。

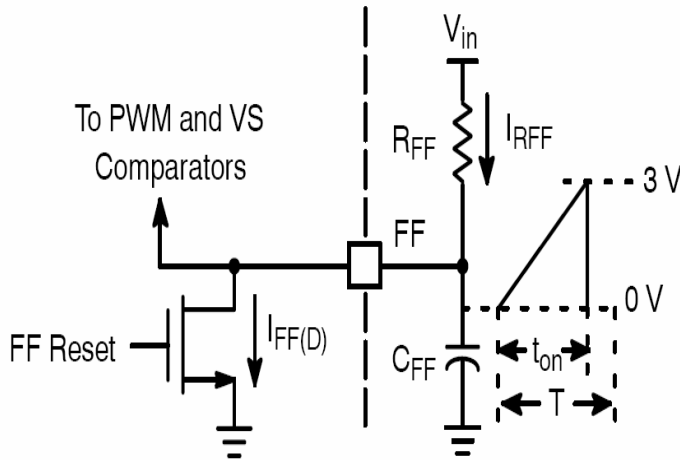


Figure 44. Feed Forward Ramp Generation

$$\frac{V_{in}}{10 \times I_{FF(D)}} \leq R_{FF} \quad (\text{eq. 3})$$

$$C_{FF} = \frac{D}{\ln\left(\frac{V_{in}}{V_{in} - 3V}\right) \times f \times R_{FF}} \quad (\text{eq. 4})$$

### PWM 比较器

在正常工作状态时, PWM 比较器通过比较误差信号和 FF 斜坡来决定占空比。这个误差信号是加入到 **Vea** 脚。**Vea** 脚可以直接连接光电耦合器, 而并不需要外接上拉电阻。如图 45 所示。在一些应用场合需要外接一个小于内置  $R_4$  的上拉电阻至 **Vref**, 来调整隔离型 TOP 的增益。这个可以与  $R_4$  并联一个外部电阻  $RE_A$  即可以实现。 $RE_A$  连接在 **VREF** 和 **VEA** 之间, 有效上拉阻抗是  $R_4$  和  $RE_A$  的并联参数。

**VEA** 脚通过简单内部集成一个串联二极管和电阻。串联二极管在 **VEA** 输入和 PWM 比较器的反向输入端之前提供了一个 0.7V 的压降。这样可以允许占空比下降到零, 而且不用将 **VEA** 脚拉低到地。当 **Vea** 电压接近 0.5V 大于 FF 斜坡的谷底时, 将启动输出。

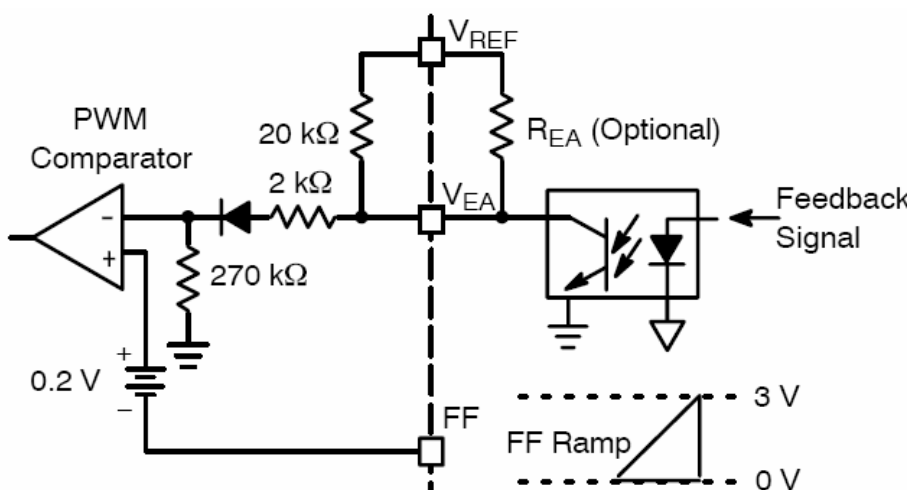


Figure 45. Optocoupler Driving  $V_{EA}$  Input

输出

NCP1562 有两个可调死区时间的同相的输出驱动。主要输出, OUT1, 带一个 4R 的上升电阻和一个 2.5R, 辅助输出输入电阻均为 12R。OUT1 最大驱动电流 2A, OUT2 最大输出为 1A 如果需要更强的驱动则需要外接驱动电路 如图 46 所示。

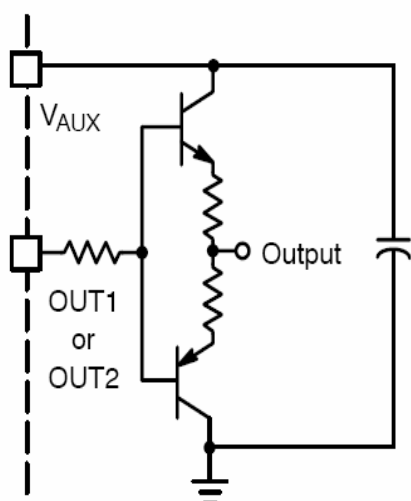


Figure 46. Discrete Boost Drive Stage

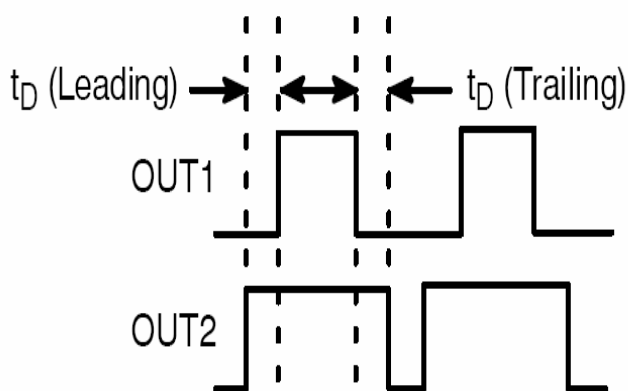


Figure 47. Output Timing Diagram

OUT1 驱动主 MOS, OUT2 驱动一个 P 沟有源钳位 MOS。或是高边钳位或二次同步整流。OUT2 故意设计驱动电流小于 OUT1, 因为他只是流过钳位电流。然而, 一个小 Ciss 小电流的 MOS, 来做有源钳位即可。

在没有故障出现的前提下, 当  $V_{AUX}$  上升到  $V_{aux} (on)$  10.3V 时, 内部启动电路关断, 同时开始输出。否则输出会保持关断直到故障排除, 同时  $V_{AUX}$  电压要达到 10.3V 电压点。如果  $V_{AUX}$  低于  $V_{AUX} (ON)$  或者  $V_{AUX}$  还低于 7V, 则会一个软关断时序后关闭输出。

输出是直接从  $V_{AUX}$  上取的偏置电压, 所以高电位接近  $V_{AUX}$ 。所以最大  $V_{AUX}$  辅助供电电压不能大于主 MOS 或是钳位 MOS 的最大钳位电压。

大的电流驱动会产生自感应尖峰如果无法减少输出自感系数, 所以驱动和负载的走线要尽量短和粗。

## 交迭延时

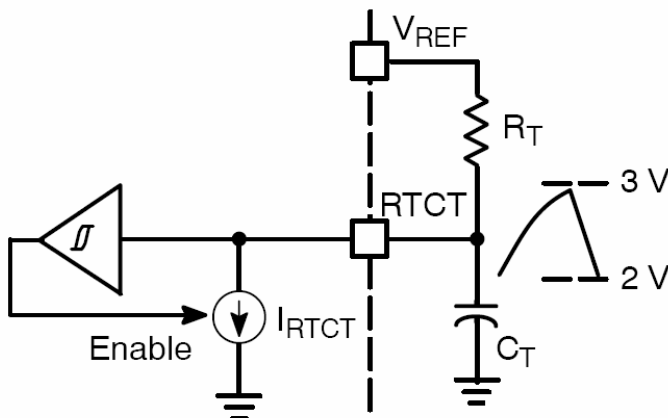
交迭延时可以防止主 MOS 和钳位 MOS 的共态直通现象.第二个输出,在低电位到高电压的转换过程中超前 OUT1.同时在高到低电位转换的过程中滞后于 OUT1. 图 47 显示了输出 1 和 2 之前的关系.交迭延时时间由连接在第 11 脚的下地电阻来确定.延时时间与电阻成比例的.如果 Td 直接下地的话则只有 20ns 的延时.前端延时时间故意比下降时间设定得长些.这样允许使用者优化主开关的开通延时和确保钳位开关始终在零电压开关状态.

## 模拟地和功率地(PGND)

NCP1562 有个模拟地 GND 和一个功率地 PGND,模拟地是 VREF,RTCT 和 FF 连接地,而 PGND 是给大电流连接,比如内部输出驱动.建议是一个单独的模拟地和一个单独的功率地,然后采用单点地连接.连接到系统地更适合的地方.这样可以防止 PGND 的地电流噪声流入模拟 GND.PGND 的连接尽可能短而宽以尽可能的减少自感干扰.

## 振荡器

振荡频率和最大占空比是通过 RTCT 连接到 VREF 来设定的,如图 48 所示.当 Ct 电容被充电到最高峰值 3.0V 后将会被一个 500uA 电流源(IRTCT)放电。一旦 Ct 电容被放电到最低谷值 2.0V 时, Irtct 就会关闭,同时重新通过 RT 对 CT 进行充电。最终在 RTCT 脚上测试出来的波形象锯齿波。



**Figure 48. Oscillator Configuration**

当 Vrtct 电压达到最低点 2.0V 时, OUT2 即变为高电位。紧跟着变为高电平的是被交迭延时后的 OUT1, 当 Vrtct 达到峰值 3.0V 时, OUT1 变为低电平, 紧跟着变为低电平的是被 tD 延时后的 OUT2

占空比是 Ct 充电时间 (Trtct) 减去交迭延时后的总的充电和放电时间。充电和放电时间通过等式 5 和 6 来计算。然而这些等式也只是近似值, 因为他们并没有把内部比较器的延时计算在内。

占空比 D, 通过等式 7 来计算, 代换等式 5, 6, 7 和经过数学处理计算和代换一些参数, 可以简化如下式。

$$t_{RTCT}(C) = R_T C_T \times \ln \left( \frac{V_{RTCT}(\text{valley}) - V_{REF}}{V_{RTCT}(\text{peak}) - V_{REF}} \right) \quad (\text{eq. 5})$$

$$t_{RTCT(D)} = R_T C_T \times \ln \left( \frac{(I_{RTCT} \times R_T) + V_{RTCT(peak)} - V_{REF}}{(I_{RTCT} \times R_T) + V_{RTCT(valley)} - V_{REF}} \right) \quad (\text{eq. 6})$$

$$D = \frac{t_{RTCT(C)} - t_D}{t_{RTCT(C)} + t_{RTCT(D)}} \quad (\text{eq. 7})$$

$$D = \frac{\ln \left( \frac{V_{RTCT(valley)} - V_{REF}}{V_{RTCT(peak)} - V_{REF}} \right) - \frac{t_D}{R_T C_T}}{\ln \left( \frac{V_{RTCT(valley)} - V_{REF}}{V_{RTCT(peak)} - V_{REF}} \times \frac{(I_{RTCT} \times R_T) + V_{RTCT(peak)} - V_{REF}}{(I_{RTCT} \times R_T) + V_{RTCT(valley)} - V_{REF}} \right)} \quad (\text{eq. 8})$$

$$f = \frac{1}{R_T C_T \times \ln \left( \frac{V_{RTCT(valley)} - V_{REF}}{V_{RTCT(peak)} - V_{REF}} \times \frac{(I_{RTCT} \times R_T) + V_{RTCT(peak)} - V_{REF}}{(I_{RTCT} \times R_T) + V_{RTCT(valley)} - V_{REF}} \right)} \quad (\text{eq. 9})$$

通过观察我们可以发现  $D$  是由  $R_T$ ,  $C_T$  和  $t_D$  来共同决定的。这个等式有两个变量，可以通过迭代计算解决。一般来说，延时时间只是开通时间的一小部份，在初次的近似计算中可以忽略。那就可以通过选取  $R_T$  来设定特定的占空比了。一旦  $R_T$  设定好了，那么就可以通过等式 9 的计算来获得理想工作频率的  $C_T$  了。

图 23 到 26 显示了几个不同  $R_T$  电阻在相同  $C_T$  电容的基础下测出来的频率和占空比。 $R_T$  最好是不要小于 6K。否则  $RTCT$  充电电流将会超过下拉电流，同振荡器的工作将会变得不稳定。

## 同步器

一个独立双向频率同步器结构允许多个 NCP1562 同步到一个主副结构中。他们可以同步到低于或是高于自由工作的那个频率。

在  $RTCT$  斜坡的充电期间， $SYNC$  脚保持高阻抗模式，在这个时间振荡器接受外来的  $SYNC$  同步信号。如果没有发现有脉冲大于  $RTCT$  斜坡  $PEAK$  值，将会产生一个 100nS 的同步信号，这个同步脉冲是通过把同步信号脚连接到参考电压  $V_{REF}$  脚上产生。 $SYNC$  脚的电压峰值典型值是 4.3V，当 100ns 定时器结束时， $SYNC$  脚即会进入高阻抗模式，然后通过外部电阻来拉低电位。如图 49 所示。

$SYNC$  脚的回转斜率（即是上升和下降斜率）是通过这个  $P$  脚的电容和外部下接电阻来定义的。 $SYNC$  脚最大电流源为 1mA。以在下个周期开始前能完成放电来决定  $t_D$  大小的。

如果在内部脉冲产生前有接收到外部脉冲，那么控制器将会时入到副属工作模式。如果工作在附属模式， $C_T$  开始被放电， $RTCT$  斜坡的较高点（ $PEAK$ ）将增加到 4.0V。如果控制器在附属工作模式时，在  $RTCT$  电位达到 4.0V 之前，没有接收到同步脉冲，那么较高点仍然会被设定回 3.0V，同时变换器将工作回主机模式。为了确保转换器工作在附属模式，主控制器的最小时钟周期要小于 2V 到 4V 的充电时间。

NCP1562 的同步需要将  $SYNC$  脚连接在一起，在开机时产生同步脉冲的 IC 成为主控制器。一个二极管串联在两个 IC  $SYNC$  脚之间用来设定一人固定的主控 IC。二极管可以防止主控制器接收来自从控制器的信

号。如图 50 所示。

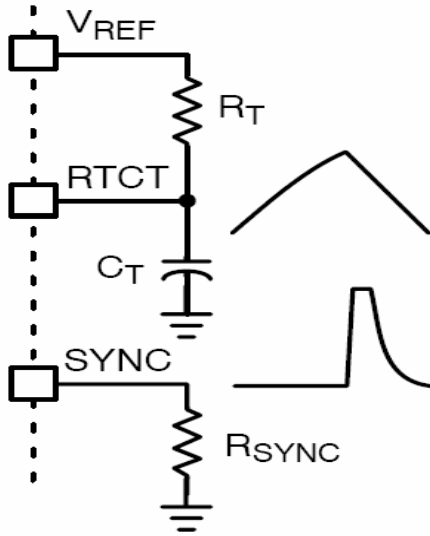


Figure 49. SYNC Pulse

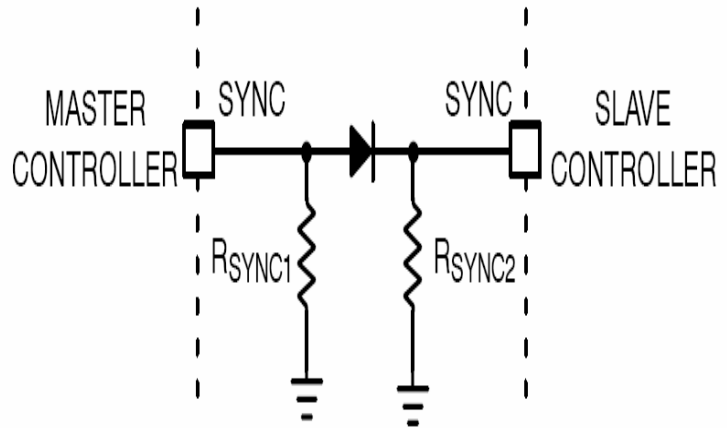


Figure 50. Master-Slave Configuration

### 5.0V 电压参考

NCP1562 有一个精密的 5V 基准电压输出。它是内部基准的缓冲。5V 基准直接由 VAUX 提供偏置，最大可以提供 5mA 的电流输出。在指定的工作范围内，负载调整率在 50mV，输入调整率在 100mV，需要外接一个电容来做旁路。旁路电容用来作为内部调整器的补偿和主频噪音滤波。电容连接在 VREF 对地端。一般最大用到 0.1uF 就足够了。需要较大的电容来减少由振荡造成的电压纹波。推荐的电容容量由 0.047uF 到 1.0uF 均可。在开机过程中，只要 VAUX 达到 VAUX (ON) 且不存欠压问题，VREF 即会产生输出。否则，没有解决 UV 和 VAUX 电压之前，VREF 是没有输出的。

如果在参考电压正常以后有检测到欠压 UV 功能，在执行软关断是序后，UV 仍然没有解决，参考电压会被关闭。如果在软关断结束之前解决 UV 问题，则 VREF 仍然有效。

### 应用信息

ONSEMI 有提供一个电子设计工具，一个 DEMO 板，和一些应用注意事项以便更快的设计 NPC1562。所在工具均可以在 [WWW.ONSEMI.COM](http://WWW.ONSEMI.COM) 网站上下载。

电子设计工具可以帮助设计者很方便简单的确定有源钳位电路的多数参数。设计工具有评估好电源和有源钳位与系统间的频率响应。这个工具可以用来设计 48V 的电信系统。变换器输出 100W 3.3V，电路原理如图 51，变换器设计描述为应用事项的 AND8273/D。

END

