

多协议完全集成 13.56MHz 射频识别 (RFID) / 近场通信 (NFC) 收发器集成电路 (IC)

查询样品: [TRF7970A](#)

1 介绍

1.1 特性

- 支持近场通信 (NFC) 标准 NFCIP-1 (ISO/IEC 18092) 和 NFCIP-2 (ISO/IEC 21481)
- 针对 ISO15693, ISO18000-3, ISO14443A/B, 和 Felica 的完全集成协议处理
- 针对所有三位速率 (106kbps, 212kbps, 424kbps) 和卡仿真的集成编码器、解码器、和数据组帧 NFC 发送方、有源和无源目标方操作
- 针对 NFC 无源应答机仿真操作的带有可编程唤醒电平的 RF 场检测器
- 针对 NFC 物理层冲突避免的 RF 场。
- 针对 ISO14443A 防冲突 (不完整字节) 操作的集成状态机 (应答机模拟或者 NFC 无源目标方)
- 输入电压范围: **2.7VDC 至 5.5VDC**
- 可编程输出功率: **+20dBm (100mW), +23dBm (200mW)**
- 从 1.8VDC 至 5.5 VDC 的可编程 I/O 电压电平
- 来自 13.56MHz 或者 27.12MHz 晶振或者振荡器的可编程系统时钟频率输出 (RF, RF/2, RF/4)
- 针对其它系统组件 (微控制器 (MCU)、外设、指示器) 的集成电压稳压器输出, 20mA (最大值)
- 可编程调制深度
- 具有针对“读取漏洞”消除和邻近读取器系统或者周围环境频带内噪声检测的接收信号强度指示器 (RSSI) 的双接收器架构
- 针对超低功耗系统设计的可编程功率模式 (断电时 < 1 μ A)
- 并行或者串行外设 (SPI) 接口 (带有 128 字节 FIFO)
- 温度范围: -40°C 至 110°C
- 32 引脚四方扁平无引线 (QFN) 封装 (5mm x 5mm)

1.2 应用范围

- 移动器件 (平板电脑、手机)
- 安全配对 (蓝牙、WiFi、其它可配对的无线网络)
- 公共运输或者事件票务
- 护照或者付费 (POS) 读取器系统
- 近程无线通信任务 (固件升级)
- 产品识别或者认证
- 医疗设备或者消耗品
- 访问控制、数字门锁
- 电子业务卡共享

1.3 说明

TRF7970A 是一款用于 13.56MHz RFID/近场通信系统的集成模拟前端和数据组帧器件。内置编程选项使得此器件适合于广泛的相邻或者附近识别系统的应用。

它能够执行以下三种模式中的任一模式: RFID/NFC 读取器、NFC 对等点、或者卡仿真模式。内置用户可配置编程选项使得此器件适合于范围宽广的应用。通过在控制寄存器中选择所需的协议可对 TRF7970A。到所有控制寄存器的直接存取可根据需要对不同的读取器参数进行微调。

可提供文档、参考设计、评估模块 (EVM)、和 TI MCU (MSP430, ARM) 源代码。



Please be aware that an important notice concerning availability, standard warranty, and use in critical applications of Texas Instruments semiconductor products and disclaimers thereto appears at the end of this data sheet.

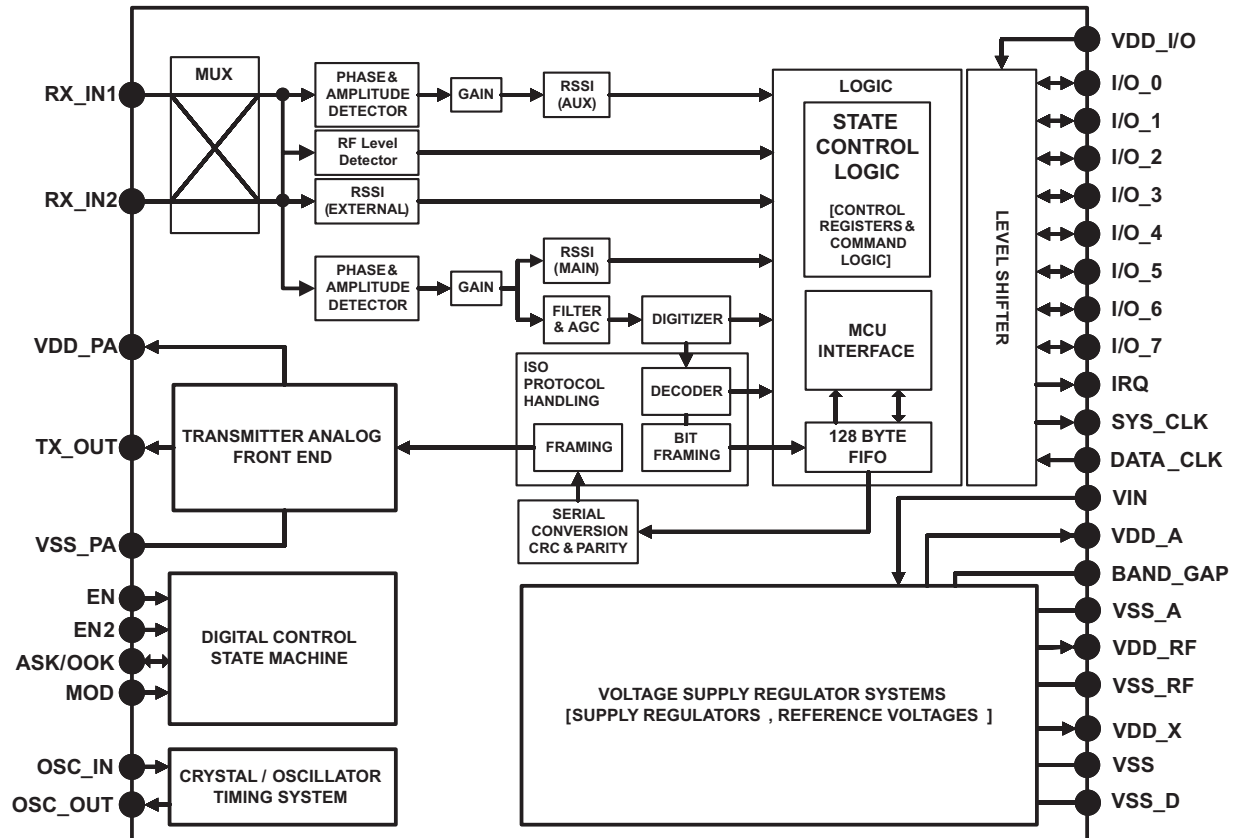


图 1-1. 方框图

1.3.1 详细说明

RFID/NFC操作-读取器/写入器

TRF7970A是一款高性能 13.56MHz 高频 (HF) RFID/NFC收发器 IC，此器件由一个集成的模拟前端 (AFE) 和一个针对 ISO15693, ISO 14443A, ISO14443B, 和 FeliCa 的内置数据组帧引擎组成。这包括针对 ISO14443 的高达 848kbps 的数据速率，包括板上全部组帧和同步任务（在默认模式下）。TRF7970A也支持 NFC 标签类型 1, 2, 3, 和 4 操作。这个架构使得用户能够建立一个完整且划算而又高性能的多协议 13.56MHz RFID/NFC /NFC系统和一个低成本微控制器（例如，MSP430）。

通过使用器件提供的直接模式中的两个，可执行其它标准，甚至定制的协议。这些直接模式（0 和 1）使得用户能够完全控制模拟前端 (AFE) 并获得到原始副载波数据或者非成帧数据（但已经是 ISO 格式数据）和相关（被提取的）时钟信号的存取权限。

接收器系统有一个双输入接收器架构。此接收器还包括多种自动和手动增益控制选项。接收到的输入带宽可被选择来包含广泛范围的输入副载波信号选项。

通过 RSSI 寄存器可获得接收到的来自应答机、周围信号源或者内部电平的信号强度。接收器输出可在一个数字化副载波信号和任一集成型副载波解码器间进行选择。所选择的副载波解码器将数据比特流和数据时钟作为输出发送。

TRF7970A还包括一个接收器组帧引擎。这个接收器组帧引擎执行 CRC 或者奇偶校验，移除 EOF 和 SOF 设置，并且将数据组织成用于 ISO14443-A/B, ISO15693, 和 FeliCa 协议的字节格式。然后通过一个 128 字节 FIFO 寄存器，微控制器 (MCU) 可访问已组帧的数据。

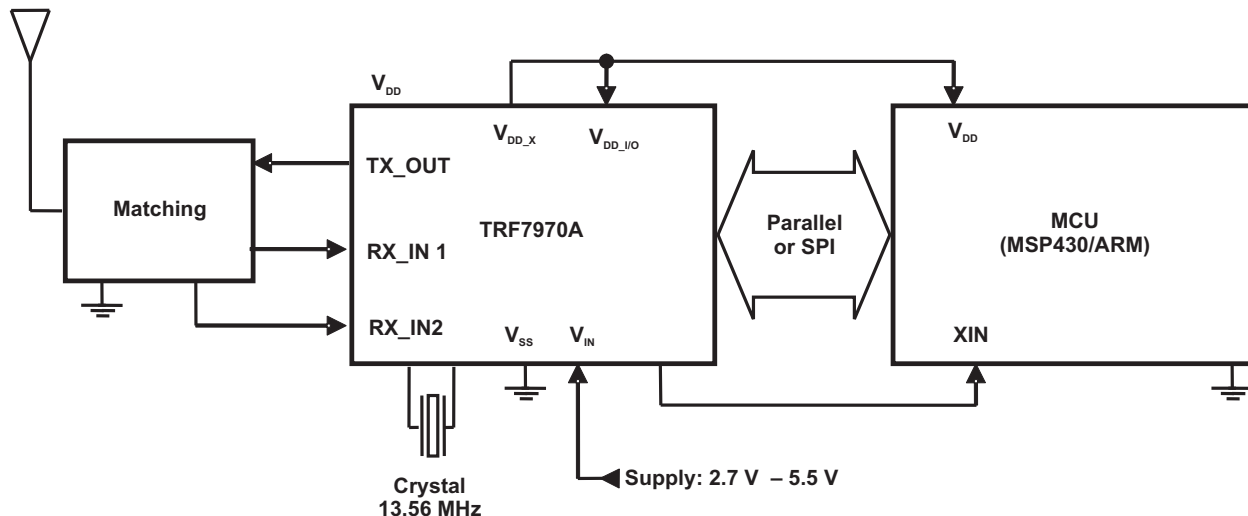


图 1-2. 应用方框图

一个并行或者串行接口 (SPI) 可被用于 MCU 和 TRF7970A 读取器间的通信。当使用内置的硬件编码器和解码器的时候，发射和接收功能使用一个 128 字节 FIFO 寄存器。对于直接发射或者接收功能，由于编码器或者解码器可被旁路绕开，所以 MCU 可实时的处理数据。对于 MCU I/O 接口，TRF7970A 支持从 1.8V 至 5.5V 的数据通信电平。当使用一个 5V 电源时，发射器有一个等同于 50Ω 负载的 100 mW (+20 dBm) 或者 200 mW (+23 dBm) 的可选输出功率水平。

发射器支持具有可选调制深度的通断键控 (OOK) 和幅移键控 (ASK) 调制。TRF7970A 还有一个数据传输引擎，此引擎包含针对 ISO15693, ISO14443A/B 和 FeliCa 的低阶编码。发送数据编码包括自动生成的帧开始 (SOF)、帧结束 (EOF)、循环冗余校验 (CRC)、和奇偶校验位。

几个集成的电压稳压器确保了对于完整读取器系统适当的电源噪声抑制。内置的可编程辅助电压稳压器 V_{DD_X} (引脚 32) 为微控制器和读取器系统内的附加外部电路提供高达 20mA 的电源。

NFC 器件操作-初始方

所需系统的操作 (比特率) 通过选择与 RFID 读取器操作中一样的方法，即在控制寄存器中选择选项位来实现。到外部 MCU 的通信和数据交换也是完全一样的。

发射系统包含一个用于初始 (或者响应) RF 冲突避免的 RF 电平检测器 (可编程电平)。RF 冲突避免序列通过发送一个直接命令来启动。如果成功的话，NFC 初始方能够发送已经由 MCU 载入到 FIFO 寄存器的数据或者命令。这个数据的编码由使用 ISO14443A/B 格式或者 FeliCa 格式的硬件编码器完成。此编码器还提供 CRC 和奇偶校验位 (如果需要的话) 并且自动添加所选协议定义的前导码、SOF、EOF、和同步字节。

接收器提供一样的模拟特性 (AGC, AM/PM, 带宽选择等) 正如之前 RFID/NFC 读取器/写入器说明中描述的那样。此系统包含针对无源目标方 (ISO14443A/B 标签或者 FeliCa) 或者有源目标方 (ISO14443A/B 读取器或者 FeliCa) 集成的解码器。对于所有这些选项，此系统还支持包括 CRC 和奇偶校验在内的组帧并且按照所选协议的规定移除 SOF, EOF, 和同步字节。

NFC 器件操作-目标方

所需系统的操作 (比特率) 通过选择与 RFID 读取器操作中一样的方法来实现，即在控制寄存器中选择选项位。到外部 MCU 的通信和数据交换也是完全一样的。

当天线上检测到足够的 RF 场水平时，NFC 目标方的激活完成。可选择唤醒所需的水平并将其存储在非易失性寄存器中。

当激活发生时，系统执行自动加电并等待将要接收到的第一个命令。基于这条命令，系统将知道它是否应该运行于无源或有源目标方以及运行在多少比特率上。激活之后，接收器系统提供同样的模拟特性 (例如，AGC, AM/PM, 和带宽选择)，与 RFID 读取器中的情况一样。

当被用作 NFC 目标方时，此芯片通常处于断电或者待机模式。如果 EN2 = H，此芯片将电源系统保持在开状态。如果 EN2 = L 并且 EN = L，则此芯片处于完全断电状态。为了运行在 NFC 目标方或者标签仿真器状态下，MCU 必须向目标方侦测电平寄存器 (b0-b2) 中载入一个非零 (0) 值，此操作将开启 RF 计量系统 (由 VEXT 供电，所以此系统在完全断电期间仍可运行并且其功耗只有 3.5μA)。RF 计量一直监控天线输入上的 RF 信号。当天线输入上的 RF 水平超过目标方侦测电平寄存器中定义的值的时候，芯片被自动激活 (EN 是内部强制高电平)。

当电压电源系统和振荡器已被启动并处于稳定状态时，osc_ok 变成高电平 (RSSI 电平和振荡器状态寄存器的 B6) 并且在 IRQ 寄存器的位 B2 = 1 (场改变) 的情况下，IRQ 被发送。寄存器中的 NFC 目标方协议 B7 位直接显示 RF 水平侦测的状态 (在正常模式期间也持续运行)。这将通知 MCU，此芯片应该开始运行并作为 NFC 目标方器件。当第一个来自初始方的命令被接收到时，IRQ 寄存器的 B6 (RX 启动) 被设定，另外一个 IRQ 被发出。由于在第二个 IRQ 之后内部加电终止，所以 MCU 必须在两个 IRQ 间隔的时间内设定 EN = H (确认加电)。第一个初始方 (或者对于一个标签仿真器而言，第一个读取器) 命令定义目标方必须使用的通信协议类型。所以在接收到第一个命令之后，可以马上在 NFC 目标方协议寄存器中获得通信协议类型。

基于来自初始方的第一个命令，采取以下行动：

- 如果第一个命令为 SENS_REQ 或者 ALL_REQ，为了开始 106kbps 无源通信，目标方必须进入 SDD 协议；之后根据系统需求，波特率可被更改为 212kbps 或者 424kbps。如果 NFC 目标方侦测水平寄存器的 B5 位没有被设定，则 MCU 处理 SDD 并且接收到的命令被发送到 FIFO。如果 B5 位被设定，则使用内部 SDD 状态机。MCU 必须将器件的 ID (NFCID1) 载入到 SDD 状态机所使用的 128 字节的 NFCID 号寄存器中。SDD 中使用的 ID 长度由 NFC 目标方侦测水平寄存器的 B6 和 B7 位定义。当 SDD 是完整的并且初始方发送在正确层叠水平上具有完全 UID 的 SEL_REQ 的时候，SDD 状态机用 SEL_RES 进行应答，表明目标方支持数据交换协议。IRQ (B3 被设定) 被发送至 MCU 以表明 SDD 的成功终止 (这个器件现在被选为目标方)。然后 SDD 状态机被关闭。如果任何时候 RF 场被关闭 (NFC 目标方协议寄存器的 B7 位变为低电平)，系统发出一个到 MCU 的 IRQ，IRQ 寄存器的 B2 位 (RF 场变化) 被设定为高电平。这将通知 MCU 此过程被放弃并且系统必须被复位。在这个模式下，时钟提取器被自动激活。
- 如果命令是 SENS_REQ 或者 ALL_REQ 并且 ISO 控制寄存器的标签仿真位被设定的话，系统仿真一个 ISO1443A 或者 FeliCa 标签。这一过程与之前描述的运行在 106kbps 的无源目标方没有什么不同。在这个模式下，时钟提取器被自动激活。
- 如果第一个命令是轮询 (POLLING) 请求，系统成为一个使用 212kbps 或者 424kbps 进行无源通信的目标。SDD 相对简单可由 MCU 直接处理。轮询请求在 MCU 自动计算出的时间段中的某一个时间槽内被发出 (第一时间槽在命令结束后 2.416 ms 开始，1.208 ms 之后其它的时间槽开始)。
- 如果第一个命令是 ATR_REQ，系统使用与初始方所使用的同样的通信速度和位编码作为一个有源目标方运行。再一次，所有的应答由 MCU 处理。芯片只需为响应冲突避免计时，这一步由 MCU 的直接命令完成。当 RF 场被打开并且最小等待时间已过的时候，芯片将 B1 (RF 冲突避免完成) 设定为高电平来发送一个 IRQ。这通知 MCU 它可以发送应答了。
- 如果第一个命令被编码为 ISO1443B 并且标签仿真被设定在 ISO 控制寄存器中，则系统进入 ISO1443B 仿真器模式。防冲突必须由 MCU 来处理，并且这个芯片提供所有用于此协议的物理级编码、解码、和组帧。

有源目标方

如果 RF 接口接收到的第一个命令将系统定义为一个有源目标方，那么接收器选择合适的数据解码器 (ISO14443A/B 读取器或者 FeliCa) 以及组帧选项。只有原始 (已解码的) 数据通过 FIFO 发送给 MCU。SOF、EOF、帧头、同步字节、CRC、和奇偶校验字节由组帧器进行检查并丢弃。

发射系统包含一个用于 RF 冲突避免的 RF 电平检测器 (可编程电平)。RF 冲突避免序列通过发送一个直接命令来启动。如果成功的话，NFC 初始方能够发送已经由 MCU 载入到 FIFO 寄存器的数据或者命令。这个数据的编码由使用 ISO14443A/B 格式 (106kbps 系统) 或者 FeliCa 格式 (212kbps 和 424kbps 系统) 的硬件编码器完成。此编码器还提供 CRC 和奇偶校验位 (如果需要的话) 并且自动添加所选协议定义的前导码、SOF、EOF、和同步字节。

无源目标方

如果 RF 接口接收到的第一个命令将系统定义为一个无源目标方，那么接收器选择合适的数据解码器（ISO14443A/B 读取器或者 FeliCa）以及组帧选项。再一次，只有原始（已解码的）数据通过 FIFO 被发送至 MCU；SOF、EOF、帧头、同步字节、CRC、和奇偶校验字节由组帧器检查并丢弃。接收器与此情况中的有源目标方工作方式一致。

对于运行在 106kbps 上的无源目标方，可提供一个内部单器件检测 (SDD) 状态机并且能够如 ISO14443A/B 中定义的那样执行此 SDD（与 RFID 标签中的防冲突一样）。这一功能使得 MCU 不用再处理“不完整字节”这一要求严格的任务。为了与初始方同步，在内部和外部时钟之间集成了一个带有无毛刺脉冲开关单元的 13.56MHz 时钟提取器。此时钟提取器可由应用禁用。

处于无源目标方模式下的发射系统是不同的且与标准标签的运行方式相似。在没有 RF 冲突避免系列的地方，使用一个编码器将数据编码为 ISO14443A/B 标签（106kbps 时，启动）或者 FeliCa（212kbps 时，启动）格式。此编码系统添加协议所需的全部 SOF，EOF，CRC，奇偶校验位、和同步字节。在物理层，通过在 4Ω 和开路之间改变天线的终端阻抗来完成初始方 RF 场的调制。

卡仿真

芯片可通过设置合适的选项位来进入这个模式。有两个选项来仿真一个卡。对于 ISO14443A/B，仿真支持 106kbps 数据速率启动。对于 ISO14443A，可通过使用一个内部状态机来执行防冲突算法，这使得 MCU 不用执行任何实时任务。防冲突所需的唯一 ID 在系统唤醒之后由 MCU 提供。

表 1-1. 支持的协议

器件	支持的协议						
	ISO-14443A/B				ISO-15693, ISO-18000-3 (模式 1)	FeliCa 212kbps, 424 kbps	NFC 类型 1 - 类型 4
	106kbps	212kbps	424kbps	848kbps			
TRF7970A	√	√	√	√	√	√	√

1.4 订购信息

封装的器件 ⁽¹⁾	封装类型 ⁽²⁾	传输介质	数量
TRF7970ARHBT	RHB-32	卷带封装	250
TRF7970ARHBR			3000

(1) 要获得最新的封装和订购信息，请见本文档末尾的封装选项附录，或者浏览 TI 网站 www.ti.com。

(2) 封装图示，标准包装数量，散热数据，符号以及 PCB 设计指南可从以下网址获得：。

1	介绍	1	5.3	接收器 - 模拟部分	18
1.1	特性	1	5.4	接收器 - 数字部分	19
1.2	应用范围	1	5.5	振荡器选择	24
1.3	说明	1	5.6	发射器 - 模拟部分	25
1.4	订购信息	5	5.7	发射器 - 数字部分	25
2	物理特性	7	5.8	发射器 - 外部功率放大器和副载波检测器	27
2.1	端子功能	7	5.9	TRF7970AIC 通信接口	27
3	电气规范	10	5.10	为改进 MIFARE 兼容性的特别直接模式	48
3.1	最大绝对额定值	10	5.11	NFC 模式	48
3.2	建议的运行条件	10	5.12	从 MCU 至读取器的直接命令	51
3.3	耗散额定值	10	6	寄存器描述	54
3.4	电气特性	11	6.1	寄存器复位	54
4	应用电路原理图和布局规划	12	6.2	寄存器概述	54
4.1	TRF7970A使用并行微控制器接口的读取器系统	12	6.3	详细寄存器模描述	56
4.2	TRF7970A使用包含从器件选择 (SS) 模式的 SPI 读 取器系统	13	7	系统设计	74
5	详细系统描述	14	7.1	布局注意事项	74
5.1	系统方框图	14	7.2	阻抗匹配 TX_OUT (引脚5) 到 50Ω	74
5.2	电源	14	7.3	读取器天线设计指南	76
			8	修订历史记录	77

2 物理特性

2.1 端子功能

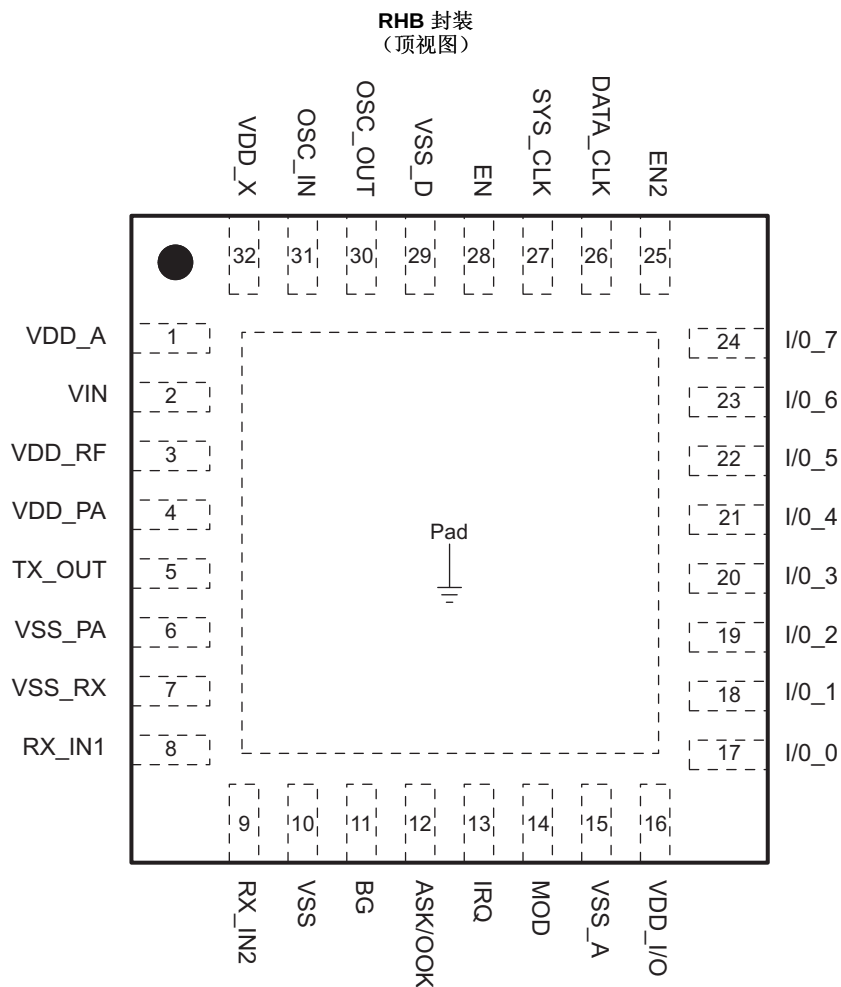


图 2-1. 引脚分配

表 2-1. 端子功能

端子		类型 ⁽¹⁾	说明
名称	编号		
V _{DD_A}	1	OUT	针对模拟电路的内部稳压电源 (2.7V 至 3.4V)
V _{IN}	2	SUP	到芯片的外部电源输入 (2.7V 至 5.5V)
V _{DD_RF}	3	OUT	内部稳压电源 (2.7V 至 5.5V)，通常连接到 V _{DD_PA} (引脚4)
V _{DD_PA}	4	INP	功率放大器 (PA) 的电源；通常外部连接至 V _{DD_RF} (引脚 3)
TX_OUT	5	OUT	射频 (RF) 输出 (V _{DD} =5V 时，输出功率可选，100mW 或者 200mW)
V _{SS_PA}	6	SUP	PA 的负电源；通常连接至电路接地
V _{SS_RX}	7	SUP	RX 输入负电源；通常被连接至电路接地
RX_IN1	8	INP	主 RX 输入
RX_IN2	9	INP	辅助 RX 输入
V _{SS}	10	SUP	芯片基板接地
带隙 (BAND_GAP)	11	OUT	带隙电压 (V _{BG} =1.6V)；内部模拟电压基准
幅移键控 (ASK) / 通断键控 (OOK)	12	BID	针对直接模式 0 或者 1，在幅移键控 (ASK) 和通断键控 (OOK) 调制 (0=ASK, 1=OOK) 之间进行选择。 可被配置为一个输出以提供所接收到的模拟信号的输出。
IRQ	13	OUT	中断请求
MOD	14	INP	针对直接模式 0 或者 1 的外部数据调制输入
		OUT	副载波数字数据输出 (参见寄存器 0x1A 和 0x1B)
V _{SS_A}	15	SUP	内部模拟电路的负电源；被接至 GND
V _{DD_I/O}	16	INP	针对 I/O 通信 (1.8V 至 V _{IN}) 电平转换器的电源。不应超过 V _{IN} 。
I/O_0	17	BID	用于并行通信的 I/O 引脚
I/O_1	18	BID	用于并行通信的 I/O 引脚
I/O_2	19	BID	用于并行通信的 I/O 引脚 发送启用 (TX_Enable) (在特别直接模式中)
I/O_3	20	BID	用于并行通信的 I/O 引脚 发送数据 (TX_Data) (在特别直接模式中)
I/O_4	21	BID	用于并行通信的 I/O 引脚 串行外设接口 (SPI) 模式下的从器件选择信号
I/O_5	22	BID	用于并行通信的 I/O 引脚 直接模式 1 和特别直接模式中的数据时钟输出
I/O_6	23	BID	用于并行通信的 I/O 引脚 用于串行通信 (SPI) 的主器件输入，从器件输出 (MISO) 直接模式 1 下的串行位数据或者直接模式 0 下的副载波信号
I/O_7	24	BID	用于并行通信的 I/O 引脚 用于串行通信 (SPI) 的主器件输出，从器件输入 (MOSI)
EN2	25	INP	选择断电模式。如果 EN2 被连接至 V _{IN} ，那么在断电模式 2 期间 (例如，为 MCU 供电时)，V _{DD_X} 被激活。
数据时钟 (DATA_CLK)	26	INP	针对 MCU 通信的数据时钟输入 (并行和串行)
系统时钟 (SYS_CLK)	27	OUT	如果 EN=1 (EN2 = 无关)，MCU 的系统时钟被配置。根据所使用的晶体，选项如下 (参见寄存器 0x09)： 13.56MHz 晶体：关闭，3.39MHz，6.78MHz，或者 13.56MHz 27.12MHz 晶体：关闭，6.78MHz，13.56MHz，或者 27.12MHz 如果 EN=0 且 EN2=1，那么系统时钟被设定为 60kHz
EN	28	INP	芯片使能输入 (如果 EN=0，那么芯片处于睡眠或者断电模式)。
V _{SS_D}	29	SUP	内部数字电路的负电源
振荡器输出 (OSC_OUT)	30	OUT	晶体或者振荡器输出

(1) SUP = 电源，INP = 输入，BID = 双向，OUT = 输出

表 2-1. 端子功能 (continued)

端子		类型 ⁽¹⁾	说明
名称	编号		
振荡器输入 (OSC_IN)	31	INP	晶体或者振荡器输出
		OUT	晶体振荡器输出
V _{DD_X}	32	OUT	用于数字电路和外部器件（例如，MCU）的内部稳压电源（2.7V 至 3.4V）
散热垫	PAD	SUP	芯片基板接地

3 电气规范

3.1 最大绝对额定值⁽¹⁾⁽²⁾

在自然通风温度范围内运行（除非另有说明）

V_{IN}	输入电压范围		-0.3V 至 6V
I_{IN}	最大电流 V_{IN}		150mA
静电 放电 (ESD)	静电放电额定值	HBM（人体模型）	2kV
		CDM（充电器件模型）	500V
		MM（机器模型）	200V
T_J	最大运行等效结温	任何条件下	140°C
		持续运行，长期可靠 ⁽³⁾	125°C
T_{STG}	储存温度范围		-55°C 至 150°C

- (1) 在超过那些绝对最大额定值下列出的应力下运行有可能会对器件造成永久损坏。这些值只是应力额定值，而器件在这些条件下或者在任何其它超过运行条件中所显示的那些条件下的功能运行并未包含在内。长时间运行在最大绝对额定条件下会影响设备的可靠性。
- (2) 所有的电压值是相对于基板接地端子 V_{SS} 的值。
- (3) 针对持续运行的最大结温受到封装的限制。在超过这个温度条件下运行有可能降低此器件的可靠性或者缩短使用寿命。

3.2 建议的运行条件

在自然通风条件下的工作温度范围内（除非另有说明）

		最小值	典型值	最大值	单位
V _{IN}	运行输入电压	2.7	5	5.5	V
T _A	运行环境温度	-40	25	110	°C
T _J	运行等效结温	-40	25	125	°C

3.3 耗散额定值

封装	θ_{JC}	θ_{JA} ⁽¹⁾	功率额定值 ⁽²⁾	
			$T_A \leq 25^\circ\text{C}$	$T_A \leq 85^\circ\text{C}$
RHB（32 引脚）	31°C/W	36.4°C/W	2.7W	1.1W

- (1) 使用 JEDEC 标准高 K 测试印刷电路板 (PCB) 获取这个数据。
- (2) 在结温温度为 125°C 时，功率额定值被确定。从这一点开始，失真开始大大增加。最终 PCB 的散热管理应该力求将结温温度保持在或者低于 125°C 以达到最佳性能和长期的可靠性。

3.4 电气特性

典型运行条件为 $T_A = 25^\circ\text{C}$, $V_{IN} = 5\text{ V}$, 全功率模式（除非额外注明）

参数	测试条件	最小值	典型值	最大值	单位
I_{PD1} 断电模式 1 下的电源电流	所有的标准部件被禁用, 其中包括电源电压稳压器; 500ms 稳定时间后进行测量 ($EN = 0$, $EN2 = 0$)		0.5	5	μA
I_{PD2} 断电模式 2 下的电源电流 (睡眠模式)	SYS_CLK 生成器和 V_{DD_X} 保持激活状态以支持外部电路; 100ms 稳定时间后进行测量 ($EN = 0$, $EN2 = 1$)		120	200	μA
I_{STBY} 待机模式下的电源电流	振荡器运行, 电压电压稳压器处于低功耗模式下 ($EN = 1$, $EN2 = x$)		1.9	3.5	mA
I_{ON1} 不含天线驱动器电流的电源电流	振荡器, 稳压器, RX 和自动增益控制 (AGC) 有效, TX 关闭		10.5	14	mA
I_{ON2} 电源电流 - TX (半功率)	振荡器, 稳压器, RX 和 AGC 和 TX 驱动器有效, $P_{OUT} = 100\text{ mW}$		70	78	mA
I_{ON3} 电源电流 - TX (全功率)	振荡器, 稳压器, RX 和 AGC 和 TX 驱动器有效, $P_{OUT} = 200\text{ mW}$		130	150	mA
V_{POR} 加电复位电压	V_{IN} 上的输入电压	1.4	2	2.6	V
V_{BG} 带隙电压 (引脚11)	内部模拟基准电压	1.5	1.6	1.7	V
V_{DD_A} 用于模拟电路的稳压输出电压 (引脚1)	$V_{IN} = 5\text{ V}$	3.1	3.5	3.8	V
V_{DD_X} 用于外部电路的稳压电源	输出电压引脚 32, $V_{IN} = 5\text{ V}$	3.1	3.4	3.8	V
I_{VDD_Xmax} 最大输出电流 V_{DD_X}	输出电流引脚 32, $V_{IN} = 5\text{ V}$			20	mA
R_{RFOUT} 天线驱动器输出电阻 ⁽¹⁾	半功率模式, $V_{IN} = 2.7\text{ V}$ 至 5.5 V		8	12	Ω
	全功率模式, $V_{IN} = 2.7\text{ V}$ 至 5.5 V		4	6	
R_{RFIN} RX_IN1 和 RX_IN2 输入电阻		4	10	20	$\text{k}\Omega$
V_{RF_IN} 最大值 RX_IN1 和 RX_IN2 上的最大 RF 输入电压	V_{RF_IN} 最大值 不应超过 V_{IN}		3.5		V_{pp}
V_{RF_IN} 最小值 RX_IN1 和 RX_IN2 上的最小 RF 输入电压 (输入灵敏度) ⁽²⁾	$f_{\text{副载波}} (\text{SUBCARRIER}) = 424\text{ kHz}$		1.4	2.5	mV_{pp}
	$f_{\text{SUBCARRIER}} = 848\text{ kHz}$		2.1	3	
f_{SYS_CLK} SYS_CLK 频率	在功率模式 2 中, $EN = 0$, $EN2 = 1$	25	60	120	kHz
f_C 载波频率	由外部晶体定义		13.56		MHz
$t_{CRYSTAL}$ 晶体磨合期时间	振荡器稳定被设定前的时间 (寄存器 $0x0F$) ⁽³⁾		3		ms
f_{D_CLK} 最大值 最大 $DATA_CLK$ 频率 ⁽⁴⁾	取决于 I/O 线路上的电容负载, 推荐频率为 2MHz ⁽⁴⁾	2	8	10	MHz
V_{IL} 输入电压 - 逻辑低电平	I/O 线路, IRQ , SYS_CLK , $DATA_CLK$, EN , $EN2$			$0.2 \times V_{DD_I/O}$	V
V_{IH} 输入电压阈值, 逻辑高电平	I/O 线路, IRQ , SYS_CLK , $DATA_CLK$, EN , $EN2$			$0.8 \times V_{DD_I/O}$	V
R_{OUT} 输出电阻 I/O_0 至 I/O_7			500	800	Ω
R_{SYS_CLK} 输出电阻, R_{SYS_CLK}			200	400	Ω
$t_{LO/Hi}$ $DATA_CLK$ 时间高或低, 50% 占空比下的 $DATA_CLK$ 的一半	取决于 I/O 线路上的电容负载 ⁽⁴⁾	250	62.5	50	ns
t_{STE_LEAD} 从器件选择前置时间, 从器件选择到时钟的低电平			200		ns
t_{STE_LAG} 从器件选择滞后时间, 到从器件的最后时钟选择高电平			200		ns
t_{SU_SI} $MOSI$ 输入数据建立时间		15			ns
t_{HD_SI} $MOSI$ 输入数据保持时间		15			ns
t_{SU_SO} $MISO$ 输入数据建立时间		15			ns
t_{HD_SO} $MISO$ 输入数据保持时间		15			ns
t_{VALID_SO} $MISO$ 输出数据有效时间	$DATA_CLK$ 边沿到 $MISO$ 有效, $C_L \leq 30\text{ pF}$	30	50	75	ns

(1) 天线驱动器输出电阻

(2) 使用 RX_IN1 或者 RX_IN2 上的副载波信号进行测量并且在寄存器 $0x16$ 的位 $6 = 1$ 时测量 MOD 引脚上的数字输出。

(3) 取决于晶体参数和组件

(4) 建议将 $DATA_CLK$ 的速度设为 2MHz ; 更高的数据时钟取决于电容负载。最大 SPI 时钟速度不应超过 10MHz 。这个时钟速度只有当外部电容负载少于 30pF 时才可接受。 $MISO$ 驱动器有一个 400Ω 的典型输出电阻 (当使用 30pF 负载时, 时间常数为 12ns)。

4 应用电路原理图和布局规划

4.1 TRF7970A使用并行微控制器接口的读取器系统

4.1.1 一般应用考虑

图 4-1显示了最灵活的TRF7970A应用电路原理图。 ISO15693, ISO14443 和 FeliCa 系统都可被设定地址。 由于 DATA_CLK 线路上的低时钟频率，并行接口是将TRF7970A连接至 MCU 的最稳健耐用的方法。

图 4-1显示了匹配至一个 50Ω 端口，这样可实现到一个适当匹配的 50Ω 天线电路或者 RF 测量设备的连接（例如，一个频谱分析仪或者一个功率计）。

4.1.2 电路原理图

图 4-1显示了一个并行 MCU 接口的示例应用电路原理图。

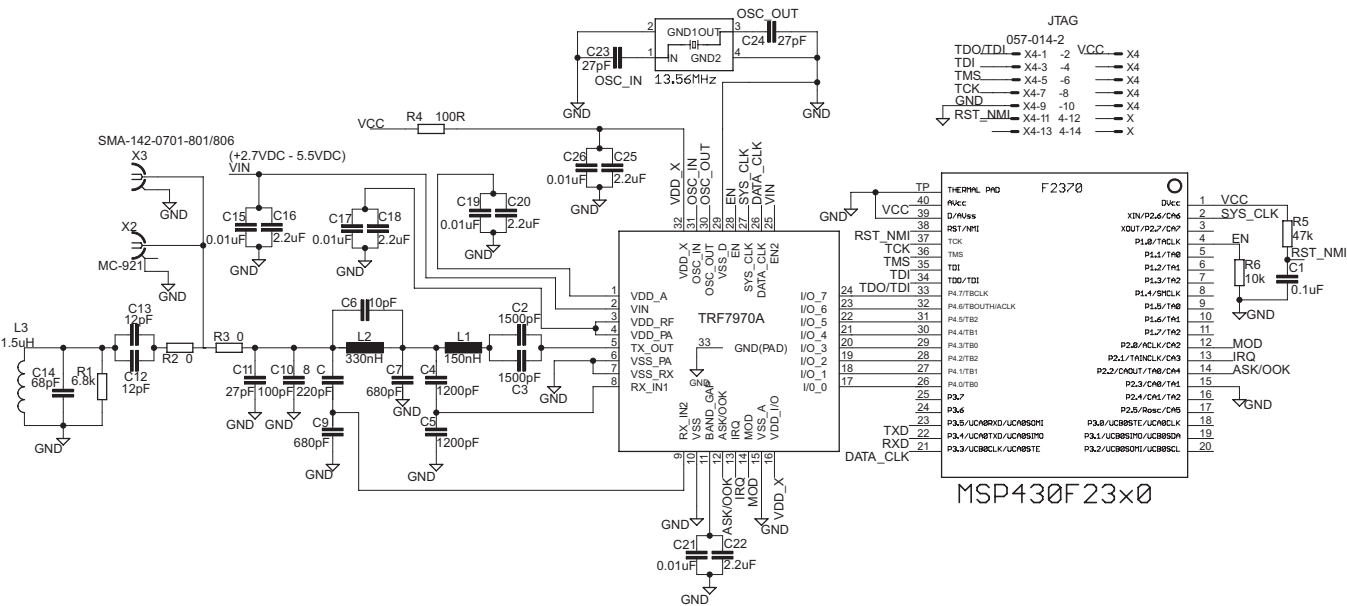


图 4-1. 应用电路原理图 - 并行 MCU 接口

一个 MSP430F2370 (32kB 闪存, 2k BRAM) 显示在图 4-1中。最小 MCU 需求取决于应用要求和编码风格。如果只需支持一个 ISO 协议或者一个协议的有限命令集，则对于 MCU 闪存和 RAM 的要求将会大大减少。请注意递归目录和防冲突命令比单槽运行要求更多的 RAM。例如，ISO15693 (含主机接口) 目前的基准固件大约为 8kB，使用512B RAM；对于所有支持的协议（具有同样的主机接口），此基准固件接近 12kB 并且最少使用 1kB 的 RAM。为了实现直接模式 0 运行需要一个 GPIO 运行频率能达到 13.56MHz 的 MCU。

4.2 TRF7970A使用包含从器件选择 (SS) 模式的 SPI 读取器系统

4.2.1 一般应用考虑

图 4-2显示了针对使用串行端口接口 (SPI) 的 ISO15693 和 ISO14443 系统而进行了优化的TRF7970A应用电路原理图。 较短的 SPI 线路, 无线电设备频率线路的正确隔离, 和一个恰当的接地区域对于避免干扰十分重要。 DATA_CLK 线路上的推荐时钟频率为 2MHz。

图 4-2显示了匹配至一个 50Ω 端口, 这样可实现到一个适当匹配的 50Ω 天线电路或者 RF 测量设备的连接 (例如, 一个频谱分析仪或者一个功率计)。

4.2.2 电路原理图

图 4-2显示了一个具有 SS 模式 MCU 接口的SPI 的示例应用电路原理图。

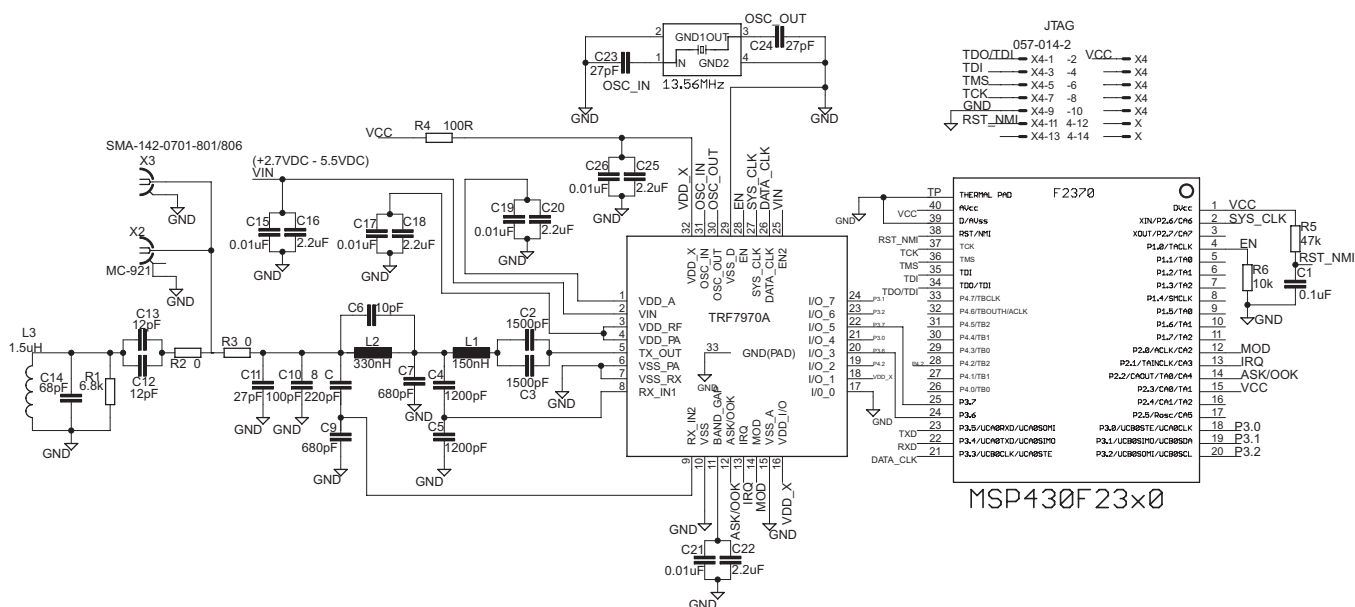


图 4-2. 应用电路原理图 - 具有 SS 模式 MCU 接口的SPI

一个MSP430F2370 (32kB 闪存, 2kB RAM) 图 4-2。 最小 MCU 需求取决于应用要求和编码风格。 如果只需支持一个 ISO 协议或者一个协议的有限命令集, 则对于 MCU 闪存和 RAM 的要求将会大大减少。 用户应该注意递归目录/防冲突命令比单槽运行要求更多的 RAM。 例如, ISO15693 (含主机接口) 目前的基准固件大约为 8kB, 使用512B RAM; 对于所有支持的协议 (具有同样的主机接口), 此基准固件接近 12kB 并最少使用 1kB 的 RAM。 为了实现直接模式 0 运行需要一个 GPIO 运行频率能达到 13.56MHz 的 MCU。

5 详细系统描述

5.1 系统方框图

图 5-1 显示了一个 TRF7970A 的方框图。

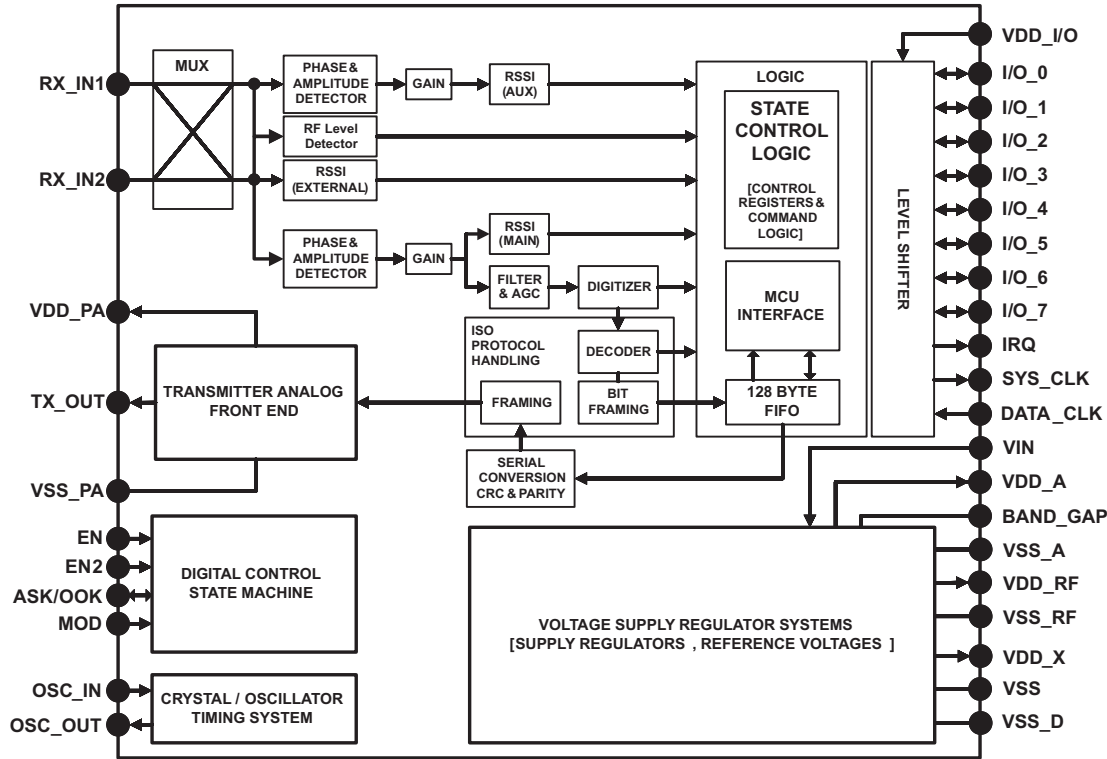


图 5-1. 系统方框图

5.2 电源

TRF7970A 正电源输入 V_{IN} (引脚 2) 为 3 个内部稳压器提供输出电压 V_{DD_RF} , V_{DD_A} 和 V_{DD_X} 。所有稳压器使用外部旁路电容器用于电源噪音过滤并必须如参考电路原理图中指示的那样进行连接。这些稳压器提供一个 RFID 读取器系统所需的高电源抑制比 (PSRR)。通过 V_{IN} (引脚2) 为所有稳压器供电。

这些稳压器并不是独立的并且在寄存器 0x0B 中有公共控制位用于输出电压设置。这些稳压器可被配置运行在自动或者手动模式下 (寄存器 0x0B, 位 7)。自动稳压器设置模式确保 PSRR 和 RF 输出的最高可能电源电压之间达到最优折中方案 (为了保证最大 RF 功率输出)。手动模式允许用户手动配置此稳压器的设置。

5.2.1 电源安排

稳压器电源输入: V_{IN}

在 V_{IN} (引脚2) 上的正电源具有一个范围为 2.7V 至 5.5V 的输入电压。 V_{IN} 用输出电压 V_{DD_RF} , V_{DD_A} 和 V_{DD_X} 为 3 个内部稳压器提供电源输入源。必须使用过滤电源噪音的外部旁路电容器 (根据参考电路原理图)。

注

V_{IN} 必须是提供给 TRF7970A 的最高电压。

RF 功率放大器调节器: V_{DD_RF}

V_{DD_RF} (引脚3) 稳压器正在为此 RF 功率放大器供电。此电压稳压器可被设定为 5V 或者 3V 运行。必须使用过滤电源噪音的外部旁路电容器 (根据参考电路原理图)。当被配置为 5V 手动运行模式时, V_{DD_RF} 输出电压可在 4.3V 至 5V 范围内设定 (步长 100mV)。在 3V 手动运行模式下, 输出可编程范围为 2.7V 至 3.4V (步长 100mV)。5V 运行下的最大输出电流能力为 150mA 而在 3V 运行下, 这个值为 100mA。

模拟电源稳压器: V_{DD_A}

稳压器 V_{DD_A} (引脚1) 为此器件的模拟电路供电。输出电压设置取决于输入电压并可被设定为 5V 和 3V 运行。当被配置为 5V 手动运行时, 此输出电压固定在 3.4V 上。必须使用过滤电源噪音的外部旁路电容器 (根据参考电路原理图)。在 3V 手动运行模式下, V_{DD_A} 输出设定范围为 2.7V 至 3.4V (步长 100mV) (见表 5-2)。

注意: V_{DD_A} 和 V_{DD_X} 稳压器的配置互相关联。 V_{DD_A} 的输出电流不应超过 20mA。

数字电源稳压器: V_{DD_X}

数字电源稳压器 V_{DD_X} (引脚32) 为内部数字组成部件供电并且还可读取器系统内的外部电子元件供电。在 3V 手动运行模式下, 输出设定范围为 2.7V 至 3.4V (步长 100mV)。必须使用过滤电源噪音的外部旁路电容器 (根据参考电路原理图)。

注意: V_{DD_A} 和 V_{DD_X} 稳压器的配置互相关联。 V_{DD_X} 的输出电流不应超过 20mA。

RF 功率放大器调节器 (V_{DD_RF}), 模拟电源稳压器 (V_{DD_A}) 和数字电源稳压器 (V_{DD_X}) 可被配置为运行在节 5.2.2 中描述的自动或者手动模式下。自动稳压器设置模式确保 PSRR 和最高可能电源电压之间达到最优折中方案以保证最大 RF 功率输出。

默认条件下, 此稳压器被设定在自动稳压器设置模式。在这个模式下, 稳压器每次通过将 EN 设置为高电平或者每次将寄存器 0x0B 中的自动稳压器设置位, B7, 设定为 1 来自动将系统激活。此动作开始于 0 到 1 转换时。这意味着, 如果用户想从自动设置位已经是高电平的状态来重新运行这个自动设置, 自动设置位 (寄存器 0x0B 中的 B7 位) 应该被改变: 1-0-1。

在默认情况下, 此稳压器设置算法将稳压器输出设定为一个比 V_{IN} 低 250mV 的“三角接线电压”, 但此电压最多比 V_{DD_RF} 高 5V, 比 V_{DD_A} 和 V_{DD_X} 高 3.4V。自动稳压器模式中的“三角接线电压”可被增高至最高 400mV (细节请参见寄存器 0x0B 中的位 B0 和位 B2)。

功率放大器电源: V_{DD_PA}

TRF7970A 的功率放大器由 V_{DD_PA} (引脚 4) 供电。用于 RF 功率放大器的正电源引脚外部连接至稳压器输出 V_{DD_RF} (引脚3)。

I/O 电平转换器电源: V_{DD_IO}

TRF7970A 具有一个为内置 I/O 电平转换器供电的独立电源输入 V_{DD_IO} (引脚 6)。支持的输入电压范围为 1.8V 至 V_{IN} , 不超过 5V。引脚 16 用于为 I/O 接口引脚 (I/O_0 至 I/O_7), IRQ, SYS_CLK, 和读取器的 DATA_CLK 引脚供电。在典型应用中, V_{DD_IO} 直接连接至 V_{DD_X} , 同时 V_{DD_X} 也为 MCU 供电。这样确保了 MCU 的 I/O 信号电平与 TRF7970A 的逻辑电平相匹配。

负电源连接: V_{SS} , V_{SS_TX} , V_{SS_RX} , V_{SS_A} , V_{SS_PA}

每个功能块的负电源连接 V_{SS_X} 全部外部连接至 GND。

基板连接为 V_{SS} (引脚10), 模拟负电源是 V_{SS_A} (引脚5), 逻辑负电源为 V_{SS_D} (引脚29), RF 输出级负电源为 V_{SS_PA} (引脚6), 以及 RF 接收器的负电源 V_{SS_RX} (引脚7)。

5.2.2 电源稳压器设置

需要选择读取器的输入电源电压模式。这一操作由在芯片状态控制寄存器 (0x00) 中完成。寄存器 0x00 的位 0 在 5V 或者 3V 输入电源电压中进行选择。默认配置为 5V, 反映出运行电源电压范围为 4.3V 至 5.5V。如果电源电压低于 4.3V, 则应使用 3V 配置。

多种稳压器可被配置为运行在自动或者手动模式下。这一操作由表 5-1 和表 5-2 中显示的稳压器和 I/O 寄存器 (0x0B) 完成。

表 5-1. 电源电压设置: 5V 系统

寄存器地址 (十六进制)	稳压器控制寄存器中的选项位 ⁽¹⁾								注解
	B7	B6	B5	B4	B3	B2	B1	B0	
自动模式（默认模式）									
0B	1	x	x	x	x	x	1	1	自动稳压器设置 250mV 压差
0B	1	x	x	x	x	x	1	0	自动稳压器设置 350mV 压差
0B	1	x	x	x	x	x	0	0	自动稳压器设置 400mV 压差
手动模式									
0B	0	x	x	x	x	1	1	1	V _{DD_RF} = 5 V, V _{DD_A} = 3.4 V, V _{DD_X} = 3.4 V
0B	0	x	x	x	x	1	1	0	V _{DD_RF} = 4.9 V, V _{DD_A} = 3.4 V, V _{DD_X} = 3.4 V
0B	0	x	x	x	x	1	0	1	V _{DD_RF} = 4.8 V, V _{DD_A} = 3.4 V, V _{DD_X} = 3.4 V
0B	0	x	x	x	x	1	0	0	V _{DD_RF} = 4.7 V, V _{DD_A} = 3.4 V, V _{DD_X} = 3.4 V
0B	0	x	x	x	x	0	1	1	V _{DD_RF} = 4.6 V, V _{DD_A} = 3.4 V, V _{DD_X} = 3.4 V
0B	0	x	x	x	x	0	1	0	V _{DD_RF} = 4.5 V, V _{DD_A} = 3.4 V, V _{DD_X} = 3.4 V
0B	0	x	x	x	x	0	0	1	V _{DD_RF} = 4.4 V, V _{DD_A} = 3.4 V, V _{DD_X} = 3.4 V
0B	0	x	x	x	x	0	0	0	V _{DD_RF} = 4.3 V, V _{DD_A} = 3.4 V, V _{DD_X} = 3.4 V

(1) x = 无关值

表 5-2. 电源稳压器设置: 3V 系统

寄存器地址 (十六进制)	稳压器控制寄存器中的选项位 ⁽¹⁾								注解
	B7	B6	B5	B4	B3	B2	B1	B0	
自动模式（默认模式）									
0B	1	x	x	x	x	x	1	1	自动稳压器设置 250mV 压差
0B	1	x	x	x	x	x	1	0	自动稳压器设置 350mV 压差
0B	1	x	x	x	x	x	0	0	自动稳压器设置 400mV 压差
手动模式									
0B	0	x	x	x	x	1	1	1	V _{DD_RF} = 3.4 V, V _{DD_A} = 3.4 V, V _{DD_X} = 3.4 V
0B	0	x	x	x	x	1	1	0	V _{DD_RF} = 3.3 V, V _{DD_A} = 3.3 V, V _{DD_X} = 3.3 V
0B	0	x	x	x	x	1	0	1	V _{DD_RF} = 3.2 V, V _{DD_A} = 3.2 V, V _{DD_X} = 3.2 V
0B	0	x	x	x	x	1	0	0	V _{DD_RF} = 3.1 V, V _{DD_A} = 3.1 V, V _{DD_X} = 3.1 V
0B	0	x	x	x	x	0	1	1	V _{DD_RF} = 3.0 V, V _{DD_A} = 3.0 V, V _{DD_X} = 3.0 V
0B	0	x	x	x	x	0	1	0	V _{DD_RF} = 2.9 V, V _{DD_A} = 2.9 V, V _{DD_X} = 2.9 V
0B	0	x	x	x	x	0	0	1	V _{DD_RF} = 2.8 V, V _{DD_A} = 2.8 V, V _{DD_X} = 2.8 V
0B	0	x	x	x	x	0	0	0	V _{DD_RF} = 2.7 V, V _{DD_A} = 2.7 V, V _{DD_X} = 2.7 V

(1) x = 无关值

此稳压器配置功能默认将稳压器输出调节为低于 V_{IN} 电平 250mV, 但是不比 V_{DD_RF} 高过 5V, 不比 V_{DD_A} 和 V_{DD_X} 高 4.3V。这样确保了 RF 输出级的最高可能电源电压, 而同时又保持一个足够的 PSRR (电源抑制比)。

为了进一步改进 PSRR, 有可能将 V_{DD_X}/V_{DD_A} 上目标电压压差由默认值增加到 350mV 或者到400mV (更多细节请见稳压器以及表 5-1和表 5-2中定义的 I/O 控制寄存器 (0x0B))。

5.2.3 功率模式

此芯片具有几个功率状态, 这些状态由 2 个输入引脚 (EN 和 EN2) 以及芯片状态控制寄存器(0x00) 内的几个位进行控制 (参见表 5-3)。

表 5-3. 功率模式 (1)

模式	EN2	EN	芯片状态 控制寄存器 (0x00)	稳压器控 制寄存器 (0x0B)	发射器	接收器	SYS_CLK (13.56 MHz)	SYS_CLK (60 kHz)	V _{DD_X}	典型电流 (mA)	典型功率 输出 (dBm)	时间 (从之前的 状态)
5VDC 下的模式 4 (全功率)	X	1	21	07	ON	ON	ON	X	ON	105	23	大约20-25μs
3.3VDC 下的模式 4 (全功率)	X	1	20	07	ON	ON	ON	X	ON	68	17	
5VDC 下的模式 3 (半功率)	X	1	31	07	ON	ON	ON	X	ON	82	20	大约20-25μs
3.3VDC 下的模式 3 (全功率)	X	1	30	07	ON	ON	ON	X	ON	53	14	
5VDC 下的模式 2	X	1	03	07	OFF	ON	ON	X	ON	13	—	大约20-25μs
3.3VDC 下的模式 2	X	1	02	00	OFF	ON	ON	X	ON	10	—	
5VDC 下的模式 1	X	1	01	07	OFF	OFF	ON	X	ON	5	—	大约20-25μs
3.3VDC 下的模式 1	X	1	00	00	OFF	OFF	ON	X	ON	3		
5VDC 下的待机模式	X	1	81	07	OFF	OFF	ON	X	ON	3	—	4.8ms
3.3VDC 下的待机模 式	X	1	80	00	OFF	OFF	ON	X	ON	2	—	
断电模式 2 (睡眠)	1	0	X	X	OFF	OFF	OFF	ON	ON	0.120	—	1.5ms
断电模式 1 (全PD)	0	0	X	X	OFF	OFF	OFF	OFF	OFF	<0.001	—	开始

(1) X = 无关值

表 5-3 显示了使用 5V 或者 3V 系统电源时的针对不同功率模式的配置。主读取器启用信号为引脚 EN。当 EN 被设定为高电平时，所有的读取器稳压器被启用，此 13.56MHz 振荡器运行并且 SYS_CLK（外部微控制器的输出时钟）也可用。

输入引脚 EN2 有 2 个功能：

- 从 EN2 到 V_{IN} 的直接连接确保了稳压电源 V_{DD_X} 的可用性并确保了用于外部 MCU 的辅助时钟信号 (60kHz, SYS_CLK)。这个模式 (EN = 0, EN2 = 1) 用于 MCU 也由读取器电源稳压器 (V_{DD_X}) 供电并且 MCU 时钟由读取器的 SYS_CLK 输出提供的系统。这使得睡眠期间，MCU 电源和时钟可用。
- EN2 使读取器系统能够从完全断电状态中启动 (EN = 0, EN2 = 0)。在这个情况下，EN 输入由完全断电期间没有电源电压（因此不能控制 EN 输入）的 MCU（或者其它系统器件）控制。应用于 EN2 输入上的上升沿（接近 1V 阈值电平）启动读取器电源系统和 13.56MHz 振荡器（与条件 EN = 1 一样）。

当用户 MCU 正在控制 EN 和 EN2 时，在 EN 和 EN2 之间必须使用 5ms 延迟。如果 MCU 只由 EN 控制，建议将 EN2 连接至 V_{IN} 或者接地，这取决于应用 MCU 对于 V_{DD_X} 和 SYS_CLK 的需求。

注

由于会引起误操作，启动时不应使 EN = 1 和 EN2 = 1 并行。

在所有稳压器和 13.56MHz 振荡器稳定之前，这个启动模式将持续。如果 EN 输入被 MCU（或者其它系统器件）设定为高电平 (EN = 1)，此读取器保持激活状态。如果在 SYS_CLK 输出从辅助时钟 (60kHz) 切换到高频时钟（来自晶体振荡器）的 100μs 之内 EN 输入没有被设定为高电平，则此读取器系统返回完全断电模式 1。通过使用一个按钮开关或者发送一个单一脉冲，这个选项可被用于将读取器系统从完全断电 (PD 模式 1) 中唤醒。

在读取器 EN 线路为高电平之后，在芯片状态控制寄存器 (0x00) 中的控制位选择其它的功率模式。表 5-3 中列出了功率模式选项和状态。

当 EN 被设定为高电平（或者在 EN2 的上升沿并且然后被 EN = 1 确认），电压稳压器被激活并且 13.56MHz 振荡器启动。当电源和振荡器频率已稳定，SYS_CLK 输出被从 60kHz 的辅助频率切换至来自晶体振荡器的 13.56MHz 频率。在这点上，读取器可进行通信并执行所需任务。然后此 MCU 可对芯片状态控制寄存器 0x00 进行编程并通过对附加寄存器进行编程来选择运行模式。

- 待机模式（寄存器 0x00 的位 7 = 1），此读取器能够在 100μs 恢复到完全运行。
- 模式 1（RF 输出禁用，寄存器 0x00 的位 5 = 0 并且位 1 = 0 的激活模式）是一个低功率模式，此模式使得读取器能够在 25μs 内恢复到完全运行。

- 如果读取器到读取器的防冲突被执行，模式2（只有 RF 接收器有效，寄存器 0x00 的位 1 = 1的激活模式）可被用于测量外部 RF 场（正如 RSSI 测量段描述的那样）。
- 模式 3 和 4（具有整个 RF 部件有效，寄存器0x00 的位 5 = 1）是用于正常发射和接收操作的正常模式。

5.3 接收器 - 模拟部分

5.3.1 主和辅助接收器

TRF7970A有 2 个接收器输入：RX_IN1（引脚 8）和 RX_IN2（引脚 9）。每个输入被连接至一个外部电容电压分配器以确保 2 个输入中至少有 1 个输入上的来自标签的经调制信号可用。此架构消除了由标签到读取器的任何可能的通信漏洞。

这 2 个输入（RX_IN1 和 RX_IN2）被复用成2个接收器 - 主接收器和辅助接收器。只用主接收器用于接收，而辅助接收器用于信号质量监控。接收器输入复用由芯片状态控制寄存器上的位 B3控制（地址 0x00）。

启动后，RX_IN1 复用到主接收器，此接收器包含一个 RF 包迹检测，第一增益和带通滤波级，第二增益和具有自动增益控制 (AGC) 的滤波级。只有这个主接收器被连接至输出连接至数字处理器数字处理块的数字化级。这个主接收器还有一个 RSSI 计量级，用来测量已解调信号的强度（副载波信号）。

辅助接收器的主要功能是通过测量已调制副载波信号的 RSSI 来监控 RX 信号质量（内部 RSSI）。启动后，RX_IN2 被复用到这个辅助接收器。这个辅助接收器有一个 RF 包迹检测级，第一增益和含有 AGC 级的滤波以及最后的辅助 RSSI 块。

这个默认 MUX 设置为 RX_IN1 被连接至主接收器而 RX_IN2 被连接至辅助接收器。为了确定信号质量，“主”（引脚 RX_IN1）和“辅助”（引脚 RX_IN2）RSSI 检测来自标签的响应。对 2 个值进行测量并存储在 RSSI 电平寄存器（地址 0x0F）中。MCU 能够从TRF7970ARSSI 寄存器中读取 RSSI 的值并确定交换输入信号是否可取。将芯片状态控制寄存器（地址 0x00）的 B3 设为 1，连接 RX_IN1（引脚 8）至辅助接收器并将 RX_IN2（引脚 9）连接至主接收器。需要使用这个机制来避免读取漏洞。

主辅接收器输入级为 RF 包迹检测器。对于电源电平大于 3.3V 的 V_{IN} ，RX_IN1 和 RX_IN2 上的 RF 振幅应该接近 3VPP。如果 V_{IN} 电平更低，RF 输入峰值到峰值电平不应超过 V_{IN} 的电平。

5.3.2 接收器增益和滤波器级

第一增益和滤波级有一个 15dB 的额定增益和一个可调节带通滤波器。这个带通滤波器在 110kHz 至 450kHz（高通滤波器）之间和 570kHz 至 1500kHz（低通滤波器）之间有可编程 3dB 转折频率。带通滤波器后面，是另外一个额定增益为 8dB 并且频率特性与第一带通级一样的增益 - 和 - 滤波级。

根据 ISO 控制寄存器内（地址 0x01）的所选 ISO 通信标准，内部滤波器被自动配置。如果需要，通过向 RX 特别设置寄存器（地址0x0A）直接写入可进行额外微调。

主接收器还有一个第二接收器增益和包含在 AGC 环路中的数字转换器级。通过设置芯片状态控制寄存器 (0x00) B2 = 1，AGC 环路被激活。被激活后，此 AGC 持续监控输入信号电平。如果信号电平远远高于内部阈值电平，增益衰减被激活。

默认情况下，在副载波信号的前 4 个脉冲之后，AGC 被冻结。这将防止 AGC 对剩余数据包的接收产生干扰。在特定情况下，这个 AGC 冻结并不是最佳选择，所以可通过设置 RX 特别设置寄存器（地址0x0A）B0 = 1来去除这一状态。

表 5-4. RX 特别设置寄存器(0x0A)

位	功能	注解
B7	带通从 110kHz 至 570kHz	适合于任何 212kHz 副载波系统（例如，FeliCa）
B6	带通从 200kHz 至 900kHz	适合于 424kHz 副载波系统（例如，在ISO15693 中使用）
B5	带通从 450kHz 至 1.5MHz	适合于曼彻斯特 (Manchester) 编码的106kbps 848kHz 副载波系统（例如，用于ISO14443A 中）
B4	带通从 100kHz 至 1.5MHz	适合于高比特率 ISO14443B 中使用的最高比特率 (848kbps) 增益减少了 7dB。

表 5-4. RX 特别设置寄存器(0x0A) (continued)

位	功能	注解
B3	00 = 无增益衰减 01 = 增益衰减 5dB 10 = 增益衰减 10 dB 11 = 增益衰减 15dB	设定 RX 数字增益衰减（改变数字化比较器的窗口）
B2		
B1	0 = 最小数字化电平 的 5 倍 1 = 最小数字化电平 的 3 倍	AGC 激活电平改变。从最小 RX 数字化电平的 5 倍到最小数字化电平的 3 倍。最小 RX 数字化电平可由 B2 和 B3 调节（增益衰减）
B0	0 = 16 个副载波边沿之后的 AGC 冻结 1 = 接收时 AGC 一直开启	AGC 活动并不受接收的时间和启动的限制。AGC 活动可在接收过程中的任一时间完成。因此，在启用期间，AGC 只能增加且固定在峰值 RX 电平。在每个接收的启动帧开始时，AGC 电平被自动复位。

表 5-4 显示了接收器模拟部分的多种设置。请注意将 B4, B5, B6, 和 B7 设置为 0 会引起一个 240kHz 至 1.4MHz 的带通特性，此特性适合于 ISO14443B 106kbps, 212kbps 和 424kbps 以及 FeliCa 424kbps 的 ISO14443A/B 数据速率。

5.4 接收器 - 数字部分

TRF7970A 模拟接收器块的输出是一个数字化副载波信号并且还是到数字接收器块的输入。这个数据块包括一个协议位解码器部分和组帧逻辑部分。

此协议位解码器将副载波编码信号转化为一串比特流和一个数据块。这个解码器逻辑为最大容错而设计。这部分能使解码器部分即使在部分负载波信号损坏的情况下成功解码，否则，这些信号将由于噪音或者干扰而丢失。

在组帧逻辑部分，串行比特流数据为字节格式。特别信号，诸如帧开始 (SOF)，帧结束 (EOF)，通信开始，和通信结束被自动去除。奇偶校验位和 CRC 字节也被检查并去除了。然后，这个“干净”数据被发送到 128 字节 FIFO 寄存器，此寄存器可由外部微控制器系统读取。以这种方式提供数据，与 TRF7970A 的定时寄存器设置协同工作意味着固件开发人员必须了解更少的 ISO 协议的更详细的细节来创建一个非常稳健耐用的应用，特别是在代码空间宝贵并仍需高性能的低成本平台上更是如此。

接收操作开始（成功接收到 SOF）设定 IRQ 和状态寄存器 (0x0C) 的 IRQ 标志。接收操作的末尾通过设定引脚 13 (IRQ) 为高电平来传送至外部系统 MCU。当 FIFO 中接收到数据时，一个中断被发送至 MCU 以表示有数据将从 FIFO 中被读取。此 FIFO 状态寄存器 (0x1C) 应该被用于提供实际 FIFO 读取期间应该被核对的字节数量。

数据格式，奇偶校验，或者 CRC 中的任何错误被检测到并通过一个中断请求脉冲通知到外部系统。中断寄存器脉冲的源条件可从 IRQ 状态寄存器 (0x0C) 中获得。控制接收器的数字部分的主寄存器是此 ISO 控制寄存器 (0x01)。通过写入此寄存器，用户可选择使用的协议。根据这个寄存器中的每个新的写入项，预先设定的默认值被重新载入所有相关的寄存器，所以为了实现正确运行，无需对其它寄存器做进一步调整。

注

如果为了微调此系统而需要改变寄存器设置的话，则他们只能在设定 ISO 控制寄存器 (0x01) 之后完成。

组帧部分也如 ISO14443A 中规定的那样支持位冲突检测。当侦测到位冲突时，一个中断请求被发送并且在 IRQ 和状态寄存器 (0x0C) 中设定一个标志。位冲突的位置被写入 2 个寄存器：冲突位寄存器 (0x0E) 以及碰撞位置和中断掩码寄存器 (0x0D) 中的一部分（位 B6 和 B7）。

此冲突位置的表现形式为顺序比特数，在开始位之后马上开始计数。这意味着当这些寄存器的内容在被读取之后进行组合时，一个位于 UID 的第一位上的冲突会将值 00 0001 0000 写入这些寄存器。（计数从 0 开始并且头 16 位是命令代码和有效位的数量 (NVB) 字节）

接收部分也包含 2 个定时器。RX 等待时间定时器由 RX 等待时间寄存器控制 (0x08)。这个定时器定义了发射操作结束之后的时间间隔，在此时间间隔内接收解码器并未激活（被保持在复位状态）。这防止由发射操作结束后的瞬态所引起的错误检测。RX 等待时间寄存器 (0x08) 的值定义此时间增加 9.44μs。根据每个标准定义的最小标签响应时间，这个寄存器在每次向 ISO 控制寄存器 (0x01) 写入时被预设置。

RX 无响应定时器由 RX 无响应等待时间寄存器(0x07) 控制。这个定时器测量从防冲突序列的开始位直到标签响应开始之间的时间。如果在定义的时间内没有标签响应,则发送一个中断请求并且在 IRQ 状态寄存器(0x0C) 内设定一个标志。这使得外部控制器不用承担检测空位的任务。这个存储在寄存器的等待时间增加了 37.76 μ s。这个寄存器也为每个全新协议选择而被自动预置。

此模拟接收器的数字化输出是在接收器数字部分的输入上。这个输入信号是副载波编码信号,它是 RF 包迹上调制信号的数字化表达。

接收器的数字部分包含部分重叠的 2 部分。第一个部分包含用于多种协议的位解码器。这个位解码器将副载波编码信号转换为一个比特流还有数据时钟。这样副载波编码信号被变换为串行数据并且数据时钟被提取。解码器逻辑线路的设计是为了实现最大容错。这使得解码器能够成功解码,即使部分副载波信号损坏(由于噪音或者干扰)的情况下也是如此。

第二部分包含由位解码器部分所支持的并用于协议的组帧逻辑电路。在组帧部分,串行比特流的格式为字节。在这个过程中,像 SOF(帧开始),EOF(帧结束),通信开始,通信终止等特别信号被自动去除。奇偶校验位和 CRC 字节也被检查和去除。最终结果是“干净或者原始”数据,此数据被发送至可由外部微控制器系统读取的 128 字节 FIFO 寄存器。

接受操作开始(成功接收到 SOF)在 IRQ 和状态寄存器内设定标志。通过发送一个中断请求(引脚 13 IRQ),接收操作终止被传送到外部系统(MCU)。如果接收到的数据包长于 96 字节,当接收到的数据占据了 FIFO 75% 的容量时,一个中断被发出以表示数据应该从 FIFO 中移除了。

数据格式,奇偶校验或者 CRC 中的任何错误会被侦测到并且通过一个中断请求脉冲使外部系统注意到这一错误。中断请求脉冲的类型可从 IRQ 和状态寄存器(地址 0x0C)中获得。节 6.3.3.1 中显示了这个寄存器的位编码说明。如果芯片被配置为 RFID 读取器或者 NFC 器件(包括标签仿真),则 IRQ 和状态寄存器中的信息会有所不同。NFC 操作的案例被显示在节 5.11 中。

控制接收器数字部分的主寄存器为 ISO 控制寄存器(地址 0x01)。通过写入这个寄存器,用户选择使用的协议。同时(与每次对这个寄存器的写入)所有相关寄存器的默认预置完成,所以无需为了保证正常操作而对其它寄存器进行进一步调整。表 5-5 显示了 ISO 控制寄存器的编码(0x01)。

表 5-5. ISO 控制寄存器的编码

位	信号名称	功能	注解
B7	rx_crc_n	接收不含 CRC	1 = 无 RX CRC 0 = RX CRC
B6	dir_mode	直接模式类型	0 = 输出是副载波数据 1 = 输出是比特流和来自 ISO 位所选择的解码器的时钟
B5	RFID	RFID 模式	0 = RFID 读取器模式 1 = 近场通信 (NFC) 或者卡仿真模式
B4	ISO_4	RFID协议, NFC 目标方	RFID: 模式选择 NFC: 0 = NFC 目标方 1 = NFC 初始方
B3	iso_3	RFID协议, NFC 模式	RFID: 模式选择 (请见表 5-6) NFC: 0 = 无源模式 1 = 有源模式
B2	iso_2	RFID协议, 卡仿真	RFID: 模式选择 NFC: 0 = NFC 正常模式 1 = 卡仿真模式
B1	iso_1	RFID协议, NFC 比特率	RFID: 模式选择 NFC: 比特率选择或者卡仿真选择 (请见表 5-7)
B0	iso_0	RFID协议, NFC 比特率	RFID: 模式选择 NFC: 比特率选择或者卡仿真选择 (请见表 5-7)

表 5-6. 用于 RFID 模式的 ISO 控制寄存器的编码(B5 = 0)

Iso_4	Iso_3	Iso_2	Iso_1	Iso_0	协议	备注
0	0	0	0	0	ISO15693 低比特率, 一个副载波, 4 选 1	
0	0	0	0	1	ISO15693 低比特率, 一个副载波, 256 选 1	
0	0	0	1	0	ISO15693 高比特率, 一个副载波, 4 选 1	对于 RFID IC 默认
0	0	0	1	1	ISO15693 低比特率, 一个副载波, 256 选 1	
0	0	1	0	0	ISO15693 低比特率, 双副载波, 4 选 1	
0	0	1	0	1	ISO15693 低比特率, 双副载波, 256 选 1	
0	0	1	1	0	ISO15693 高比特率, 双副载波, 4 选 1	
0	0	1	1	1	ISO15693 高比特率, 双副载波, 256 选 1	
0	1	0	0	0	ISO14443A, 比特率 106kbps	
0	1	0	0	1	ISO14443 A 高比特率 212kbps	当 TX 与 RX 的速率不同时, RX 的比特率 (参见寄存器 0x03)
0	1	0	1	0	ISO14443A 高比特率 424kbps	
0	1	0	1	1	ISO14443A 高比特率 848kbps	
0	1	1	0	0	ISO14443 B 比特率 106kbps	
0	1	1	0	1	ISO14443 B 高比特率 212kbps	当 TX 与 RX 的速率不同时, RX 的比特率 (参见寄存器 0x03)

表 5-6. 用于 RFID 模式的 ISO 控制寄存器的编码(B5 = 0) (continued)

Iso_4	Iso_3	Iso_2	Iso_1	Iso_0	协议	备注
0	1	1	1	0	ISO14443 B 高比特率 424bps	
0	1	1	1	1	ISO14443 B 高比特率 848kbps	
1	0	0	1	1	保留	
1	0	1	0	0	保留	
1	1	0	1	0	FeliCa 212kbps	
1	1	0	1	1	FeliCa 424kbps	

表 5-7. 用于 NFC 模式 (B5 = 1, B2 = 0) 或者卡仿真 (B5 = 1, B2 = 1) 的 ISO 控制寄存器的编码

Iso_1	Iso_0	NFC (B5 = 1, B2 = 0)	卡仿真 (B5 = 1, B2 = 1)
0	0	不可用	ISO14443A
0	1	106kbps	ISO14443B
1	0	212kbps	不可用
1	1	424kbps	不可用

组帧部分也支持 ISO14443A 中规定的位冲突检测。在检测到位冲突事件中，一个中断请求被发出并且在 IRQ 和状态寄存器中设定标志。位冲突的位置被写入 2 个寄存器：冲突位置寄存器 (0x0E) 以及冲突位置和中断掩码寄存器 (0x0D) 的一部分，其中只有位 B7 和 B6 用于冲突位置。冲突位置表示为顺序比特数，在开始位之后马上开始计数。这意味着，UID 第一个位上的冲突将向冲突位置寄存器写入值 00 0001 0000（计数从 0 开始并且前 16 位是命令代码和 NVB 字节）。

接收部分也包含 2 个定时器。RX 等待时间定时器设置由 RX 等待时间寄存器(0x08) 的值控制。这个定时器定义发射操作终止之后的时间，在这个时间内接收解码器并未激活（被保持在复位状态）。这将防止任何由发射操作之后瞬态引起的错误检测。RX 等待时间寄存器的值定义了这个时间并将其增加了 9.44μs。根据每个标准所定义的最小标签响应时间，这个寄存器在每次写入 ISO 控制寄存器 (0x01) 时被预置。

RX 无响应定时器设置由 RX 无响应等待时间寄存器 (0x07) 控制。这个定时器测量从防冲突序列的开始位直到标签响应开始的时间。如果在定义的时间内没有标签响应，一个中断请求被发送并且在 IRQ 状态控制寄存器内设定一个标志。这使得外部控制器不必承担检测空槽位的任务。此等待时间增量 37.76μs 并存储在寄存器内。对于每个新选择的协议，这个寄存器也自动被预置。

5.4.1 接收到的信号强度指示器 (RSSI)

TRF7970A 组装在全部 3 个独立 RSSI 构造块内：内部主 RSSI，内部辅助 RSSI 和外部 RSSI。内部 RSSI 部件正在测量副载波信号的振幅；外部 RSSI 部件测量接收器输入上的 RF 载波信号的振幅。

5.4.1.1 内部 RSSI - 主和辅接收器

每个接收器路径有它自己的 RSSI 部件来测量已解调的 RF 信号（副载波）的包迹。内部主 RSSI 和内部辅助 RSSI 完全相同，然而它们被连接在不同的 RF 输入引脚上。内部 RSSI 供设定正确的 RX 路径条件的诊断目的使用。

内部 RSSI 值可被用于调整 RX 增益设置或者决定由哪个 RX 路径（主或辅）提供更大的振幅并从而决定是否需要对 MUX 进行重新编程以交换 RX 输入信号。这个测量系统将此峰值锁存，因此在每个接收到的数据包的末尾之后可读取 RSSI 电平。读取器的每次传送 (TX) 后，RSSI 寄存器值被复位。这就确保有针对每个全新标签响应的更新的 RSSI 测量。

内部 RSSI 具有 7 步长（3 位），每个步长大约 4 dB 的典型增量。运行范围介于 600mV_{PP} 和 4.2V_{PP} 之间，其典型步长增量大约为 600mV。内部主和辅 RSSI 的值存储在 RSSI 电平和振荡器状态寄存器 (0x0F) 中。输入 RF 峰值电平和 RSSI 值之间的额定关系显示在图 5-2 中。

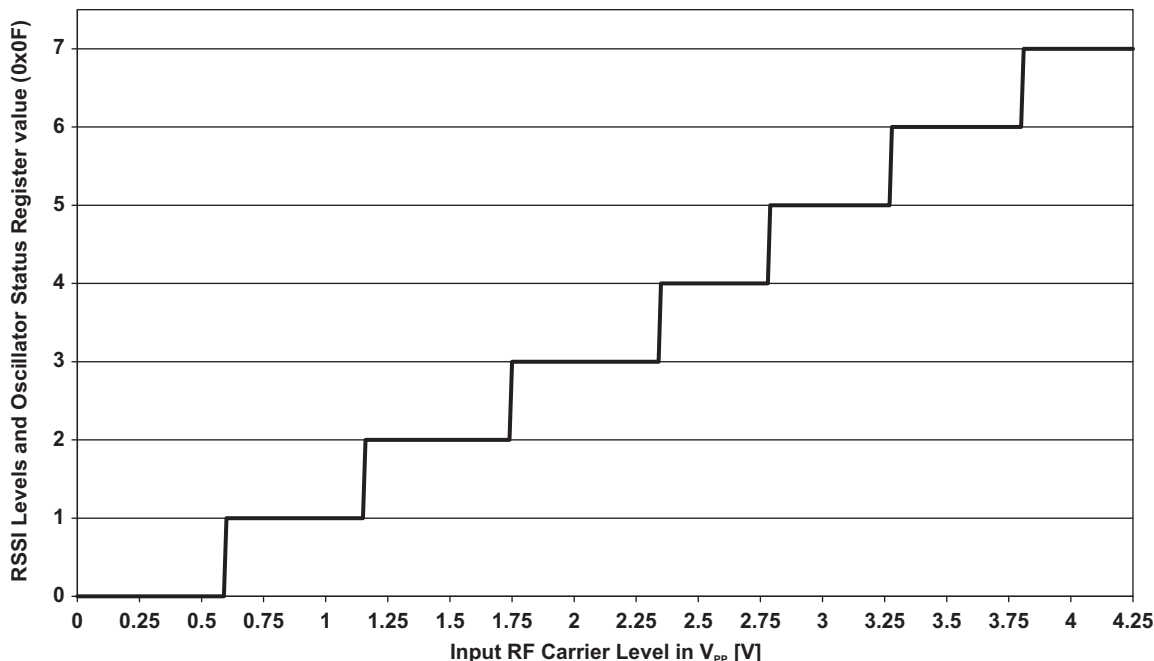


图 5-2. 数字内部 RSSI（主和辅）值与 V_{pp} [V] 中的 RF 输入电平的关系

这个 RSSI 计量在与标签的通信期间完成；这意味着 TX 必须打开。芯片状态控制寄存器 (0x00) 中的位 1 定义了是否内部 RSSI 或者外部 RSSI 值被存储在 RSSI 电平和振荡器状态寄存器 0x0F 中。直接命令 0x18 用于触发一个内部 RSSI 测量。

5.4.1.2 外部 RSSI

外部 RSSI 主要用于测试和诊断来感应接收器 RX_IN1 输入上任何 13.56MHz 信号的振幅。当接收器打开但是发射器输出关闭的时候，外部 RSSI 测量通常在有源模式下完成。在天线上接收到的 RF 信号电平被测量并被存储在 RSSI 电平和振荡器状态寄存器 0x0F 中。RX_IN1 输入上的电压和 3 位代码的关系显示在图 5-3 中。

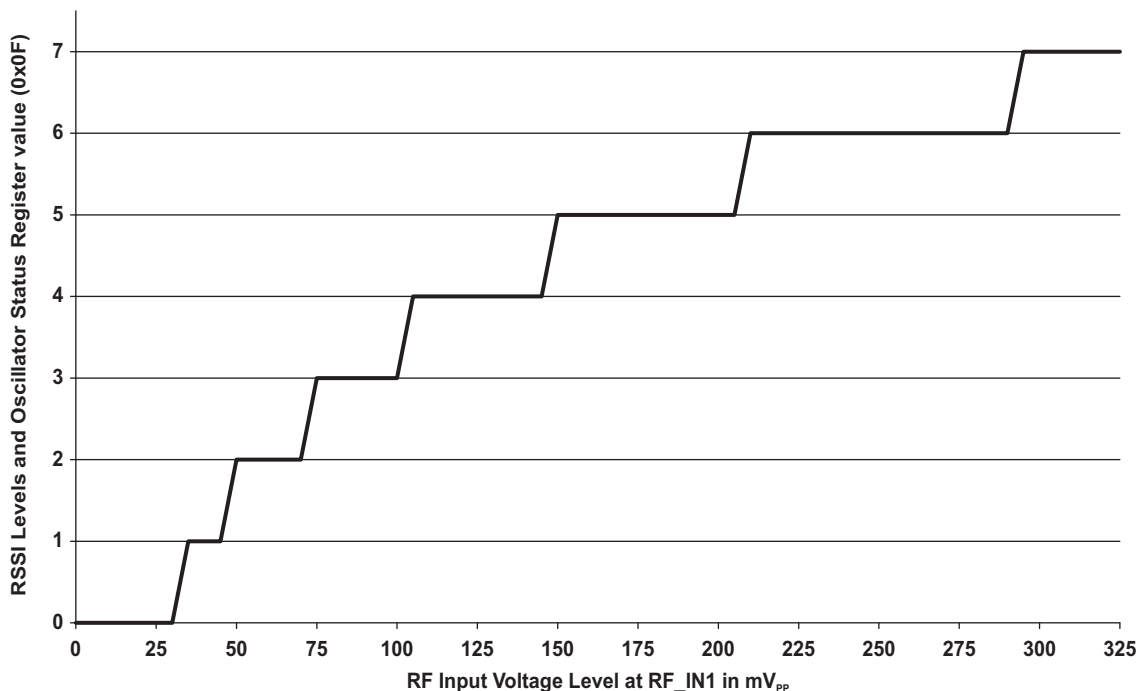


图 5-3. 数字外部 RSSI 值与 V_{PP} [mV] 中 RF 输入电平的关系

3 位编码和由天线感应到的外部 RF 场强度 (A/m) 间的关系必须通过计算确定或通过对每个天线设计的实验获得。天线的 Q 因子和到 RF 输入的连接将会影响结果。直接命令 0x19 用于触发一个内部 RSSI 测量。

需进一步明确，为了独立于任何其它操作之外来检查内部或者外部 RSSI 值，用户必须：

- 使用芯片状态控制寄存器 (0x00) 的位 5 来将发射器设定为所需状态（打开或者关闭）
- 使用直接命令 0x17 来设定接收器。
- 分别使用直接命令 0x18 或者 0x19 来检查内部或者外部 RSSI。这一操作将 RSSI 值置入 RSSI 寄存器
- 使用直接命令 0x0F 来读取 RSSI 寄存器；值域为 0x40 至 0x7F。
- 由于每次读取之后寄存器将被复位，所以根据需要重复步骤 1 - 4。

5.5 振荡器选择

通过芯片状态控制寄存器 (0x00) 和 EN, EN2 端子来控制 13.56MHz 或者 27.12MHz 晶体（或者振荡器）。振荡器为 RF 输出级生成 RF 频率以及用于数字部分的时钟源。引脚 27 (SYS_CLK) 上为任何其它的外部电路提供缓冲时钟信号。调制和 SYS_CLK 寄存器 (0x09) 内的 B4 和 B5 用于将引脚 27 上的外部 SYS_CLK 信号分成 1 份，2 份，或者 4 份。

从完全断电中的典型启动时间在 3.5ms 之内。

在断电模式 (EN = 0, EN2 = 1) 期间，SYS_CLK 的频率切换为 60kHz（典型值）。

此晶体需要连接在引脚 30 和引脚 31 之间。C₁ 和 C₂ 的外部并联电容器的值必须基于所使用晶振的额定负载电容来计算。外部并联电容器计算为 2 个完全一样的串联电容器加上 TRF7970A 的杂散电容以及与晶振并联的寄生 PCB 电容值。

此寄生电容 (C_S - 离散和寄生 PCB 电容值) 估计为 4 至 5pF（典型值）。

作为示例，使用一个含有 18pF 所需负载电容 (C_L) 的晶体，计算如下：公式 1

$$C_1 = C_2 = 2 \times (C_L - C_S) = 2 \times (18 \text{ pF} - 4.5 \text{ pF}) = 27 \text{ pF} \quad (1)$$

在引脚 30 和引脚 31 之间需要放置一个 27pF 电容器以确保正确的晶体振荡器操作。

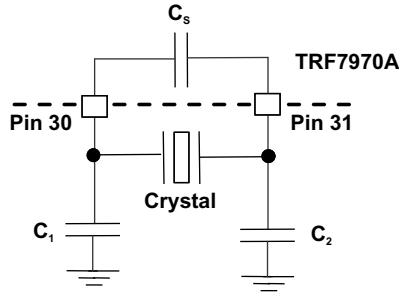


图 5-4. 晶体方框图

与TRF7970A一起使用的任一晶振应该具有表 5-8所示的最少特性。

表 5-8. 最小晶体需求

参数	规格
频率	13.56 MHz 或者 27.12 MHz
运行模式	基本定律
回声类型	并行
频率容限	±20ppm
老化	<5ppm/年
运行温度范围	-40°C 至 85°C
等值串联电阻	50Ω

作为替代，一个外部时钟振荡器源可被连接至引脚 31 以提供系统时钟；引脚 30 可保持开状态。

5.6 发射器 - 模拟部分

13.56MHz 振荡器为 PA 级生成 RF 信号。此功率放大器包含一个可选额定输出电阻为 4Ω 或者 8Ω 的驱动器。发射功率级由芯片状态控制寄存器 (0x00) 的 B4 位控制。当设置为 5V 自动运行时，发射功率级可在100mW（半功率）或者 200mW（全功率）之间进行选择。当设置为 3V 自动运行时，发射功率级可在33mW（半功率）或者 70mW（全功率）之间进行选择。

ASK 调制深度由调制器中的 B0, B1, 和 B2 位以及 SYS_CLK 控制寄存器 (0x09) 控制。ASK 调制深度可在 7% 至 30% 或者 100% 之间调节 (OOK)。

有可能通过将 ISO 控制寄存器 (0x01) 设置为直接命令模式而实现对发射调制深度的外部控制。当在直接命令模式下操作TRF7970A时，可通过在引脚 12 上选择调制类型 ASK 或者 OOK 来完成发射调制。只有将调制器和 SYS_CLK 控制寄存器(0x09)的 B6 设置为 1，才能对调制类型进行外部控制。

在正常运行模式下，调制脉冲的长度由 ISO 控制寄存器 (0x01) 所选的协议定义。通过使用一个高 Q 天线，调制脉冲通常被拉长，并且标签侦测一个比目标脉冲更长的脉冲。对于这些情况，需要使用 TX 脉冲长度寄存器 (0x05) 对调制脉冲长度进行修正。

如果此寄存器为全 0，则脉冲长度由协议选择管理。如果寄存器的值不是 0x00，则脉冲长度等于寄存器的值乘以 73.7ns；因此，脉冲长度可在73.7ns 和 18.8ns（增量73.7ns）间进行调节。

5.7 发射器 - 数字部分

发射器的数字部分是一个接收器的镜像。控制 ISO 控制寄存器 (0x01) 的设置正如接收器一样被应用于发射器。在TRF7970A的缺省模式下，TRF7970A自动添加这些特别信号：通信开始，通信终止，SOF，EOF，奇偶校验位和 CRC 字节。

然后此数据被编码为调制脉冲电平并被发送到 RF 输出级调制控制单元。就像和接收器一起工作，这意味着此外部系统 MCU 只需载入含数据的FIFO，所有的微编码自动完成，这又为固件开发人员节省了编码空间和编码时间。此外，当一个全新选择进入 ISO 控制寄存器 (0x01) 时，所有用于发射参数控制的寄存器自动预置到最佳值。

注意：在开始与直接命令 0x0F 间的任一传送之前，FIFO 必须被复位。

有两种方法启动发射操作：

- 载入将要发送的字节数到寄存器 0x1D 和 0x1E 并将即将发送的数据载入到 FIFO（地址 0x1F），随后发送一个发射命令（参见直接命令部分）。当接收到发射命令后，传送开始。
- 发送发射命令和最先发射的字节数，然后开始发送数据到 FIFO。当第一个数据字节被写入 FIFO 时，传送开始。

注

如果数据长度大于 FIFO 的容量，当来自 FIFO 的大部分数据已经被发射时，TRF7970A 通过发送一个含有标志（此标志位于 IRQ 寄存器内用于标示 FIFO 的低或高状态）的中断请求来通知外部系统 MCU。外部系统应该通过向 FIFO 加载下一个数据包来做出响应。

在发射操作的末尾，一个含有标志（位于 IRQ 寄存器 (0x0C) 内用于标示 TX 已经完成（示例值 = 0x80））的中断请求 (IRQ) 通知外部系统 MCU。

TX 长度寄存器还支持不完整字节传送。寄存器 0x1D 中的 2 个高半字节和寄存器 0x1E 中包含位 B4 到 B7 的半字节存储已经被发射的完整字节的数量。寄存器 0x1E 中的位 B0 是一个标志，用于标示还有额外的位将被发射，这些位并未形成一个完整的字节。位的数量存储在同一寄存器 (0x1E) 的 B1 到 B3。

一些协议有选项，并且有 2 个次级配置寄存器可用来选择 TX 协议选项。

- ISO14443B TX 选项寄存器 (0x02)。这个寄存器控制 SOF 和 EOF 选择和 ISO14443B 协议的 EGT 选择。
- ISO14443A 高比特率选项和奇偶校验寄存器 (0x03)。这个寄存器使得在 ISO14443 高比特率协议中为 RX 和 TX 启用不同的比特率并且还可选择 ISO14443 A 高比特率协议的奇偶校验方法。

数字部分也有一个定时器。此定时器可在与一个所选事件一致的规定时间开始发射操作。

5.8 发射器 - 外部功率放大器和副载波检测器

TRF7970A可与一个外部 TX 功率放大器或者针对接收器路径的外部副载波检测器协同工作。 在这个例子中，特定寄存器必须进行如下编程：

- 稳压器和 I/O 控制寄存器 (0x0B) 的位 B6 必须被设定为 1。这个设置有两个功能：首先，如果需要，为发射器提供一个经调制信号，其次，为一个外部经解调副载波输入配置TRF7970A接收器输入。
- 调制和 SYS_CLK 控制寄存器 (0x09) 的 B3 位必须被设定为1（见节 6.3.2.8）。这个功能将 ASK/OOK 引脚配置为一个数字输出或者一个模拟输出（B3 = 0 启用一个数字输出，B3 = 1 启用一个模拟输出）。设计外部功率放大器需要对 RF 知识有深入的了解。在市场上也有已经设计好并经认证的高功率 HF 读取器模块。

5.9 TRF7970AIC 通信接口

5.9.1 简介

到读取器的通信接口可被配置为 2 种方式：具有8 线并行接口 (D0:D7) 加上 DATA_CLK，或者具有 3 线制或者 4 线制串行外设接口 (SPI)。 SPI 接口使用传统的主输出/从输入 (MOSI)，主输入/从输出 (MISO)，IRQ，和 DATA_CLK 线路。 SPI 可在使用或者不使用从器件选择线路的情况下运行。

这些通信模式是互相排斥的；也就是说，在应用中一次只能使用一种模式。

当 SPI 接口被选择后，没有使用的I/O_2，I/O_1，和I/O_0 引脚必须如表 5-9中那样实线连接。 加电时，TRF7970A对这三个引脚的状态进行采样，然后进入可能 SPI 模式中的一个。

TRF7970A一直作为从器件运行，而微控制器 (MCU) 作为主器件运行。 MCU 发起所有与TRF7970A的通信，并且TRF7970A使用并行和 SPI 模式中的中断请求 (IRQ) 引脚来提示 MCU 进行处理。

表 5-9. 在并行和串行接口连接或者直接模式中的引脚分配。

引脚	并行	并行（直接模式）	支持 SS 的 SPI	不支持 SS 的 SPI
DATA_CLK	DATA_CLK	DATA_CLK	来自主设备的 DATA_CLK	来自主设备的 DATA_CLK
I/O_7	A/D[7]	（未使用）	MOSI ⁽¹⁾ = 数据输入（读取器输入）	MOSI ⁽¹⁾ = 数据输入（读取器输入）
I/O_6	A/D[6]	直接模式，数据输出（副载波或者比特流）	MISO ⁽²⁾ = 数据输出（MCU 输出）	MISO ⁽²⁾ = 数据输出（MCU 输出）
I/O_5 ⁽³⁾	A/D[5]	直接模式，选通脉冲 - 位时钟输出	请参阅 ⁽³⁾	请参阅 ⁽³⁾
I/O_4	A/D[4]	（未使用）	SS – 从器件选择 ⁽⁴⁾	（未使用）
I/O_3	A/D[3]	（未使用）	（未使用）	（未使用）
I/O_2	A/D[2]	（未使用）	在 VDD 上	在 VDD 上
I/O_1	A/D[1]	（未使用）	在 VDD 上	在 V _{SS} 上
I/O_0	A/D[0]	（未使用）	在 V _{SS} 上	在 V _{SS} 上
IRQ	IRQ 中断	IRQ 中断	IRQ 中断	IRQ 中断

(1) MOSI = 主器件输出，从器件输入

(2) MISO = 主器件输入，从器件输出

(3) 当数据从芯片中输出时（例如，从芯片读取1个字节），I/O_5 引脚只用作参考。 首先有必要写入寄存器地址（8 个时钟），然后为数据读取生成另外 8 个时钟。 在第二组 8 个时钟期间，I/O_5 引脚变为高电平。 但是对于正常 SPI 运行，不使用 I/O_5 引脚。

(4) 从器件选择 (SLAVE_SELECT) 是低电平有效

通信由一个启动条件初始化，此启动条件之后通常跟随一个地址/命令字 (Adr/Cmd)。 地址/命令 (Adr/Cmd) 为8位长，并且它的格式显示在表 5-10中。

表 5-10. 地址/命令字位分配

位	说明	位功能	地址	命令
B7	命令控制字	0 = 地址 1 = 命令	0	1

表 5-10. 地址/命令字位分配 (continued)

位	说明	位功能	地址	命令
B6	读/写	0 = 写 1 = 读	R/W	0
B5	持续地址模式	1 = 持续地址模式	R/W	0
B4	地址/命令位 4		Adr4	Cmd4
B3	地址/命令位 3		Adr 3	Cmd 3
B2	地址/命令位 2		Adr 2	Cmd 2
B1	地址/命令位 1		Adr 1	Cmd 1
B0	地址/命令位 0		Adr 0	Cmd 0

MSB（位7） 确定这个字用作命令还是地址。表 5-10 中的最后两列显示了独立位的功能，即写入的是地址还是命令。一旦地址字被发出，就进入数据接收等待状态。在持续地址模式（继续模式 = 1），地址之后的第一组数据被写入（或者读取）到（自）指定的地址。对于每个附加数据，地址增量为 1。持续模式可被用于在不改变地址的前提下写入一个位于单一数据流中的控制寄存器的数据块；例如，从到读取器的 MCU 非易失性存储器建立预定义的标准控制寄存器。在非持续地址模式下（简单寻址模式），在地址以后只等待一个数据字。

地址模式用于写或者读配置寄存器或者 FIFO。当把多余 12 字节的数据写入 FIFO 时，持续地址模式应被设定为 1。

命令模式用于输入一个导致读取器动作的命令（例如，初始化传送，启用读取器，以及把读取器打开/关闭）。

MCU 和 TRF7970A 间的预计通信示例显示在以下部分中。

5.9.1.1 持续地址模式

表 5-11. 持续地址模式

开始	Adr x	数据 (x)	数据 (x + 1)	数据 (x + 2)	数据 (x + 3)	数据(x + 4)	...	数据 (x + n)	StopCont
----	-------	--------	------------	------------	------------	-----------	-----	------------	----------

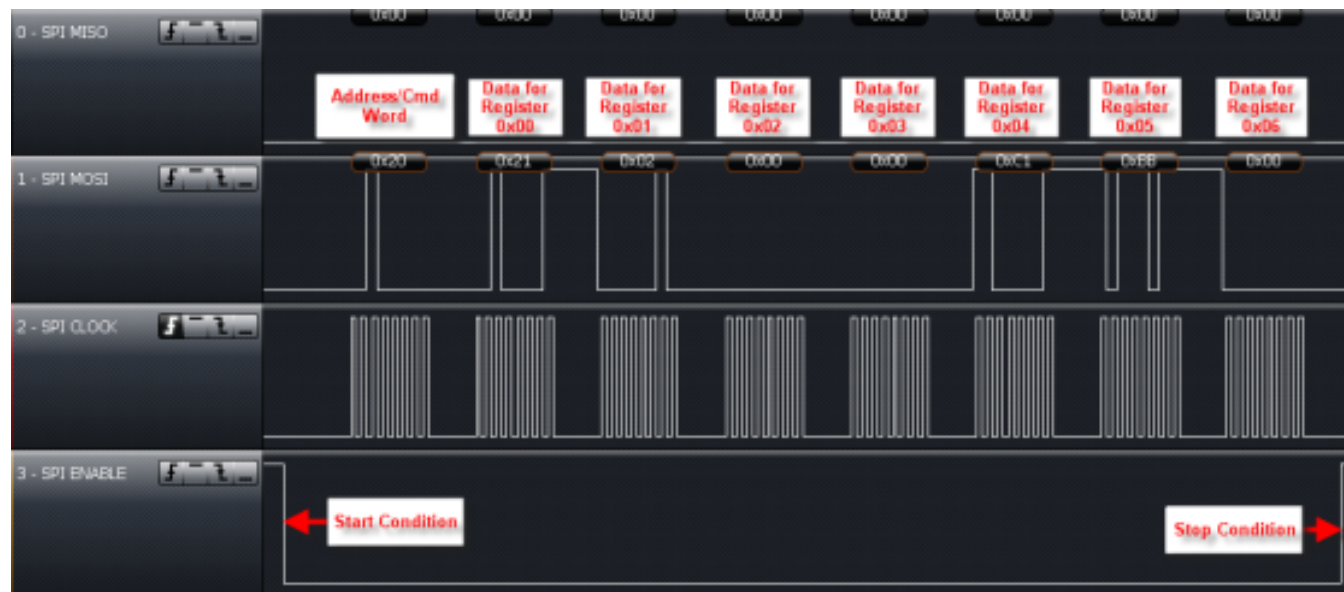


图 5-5. 持续地址寄存器

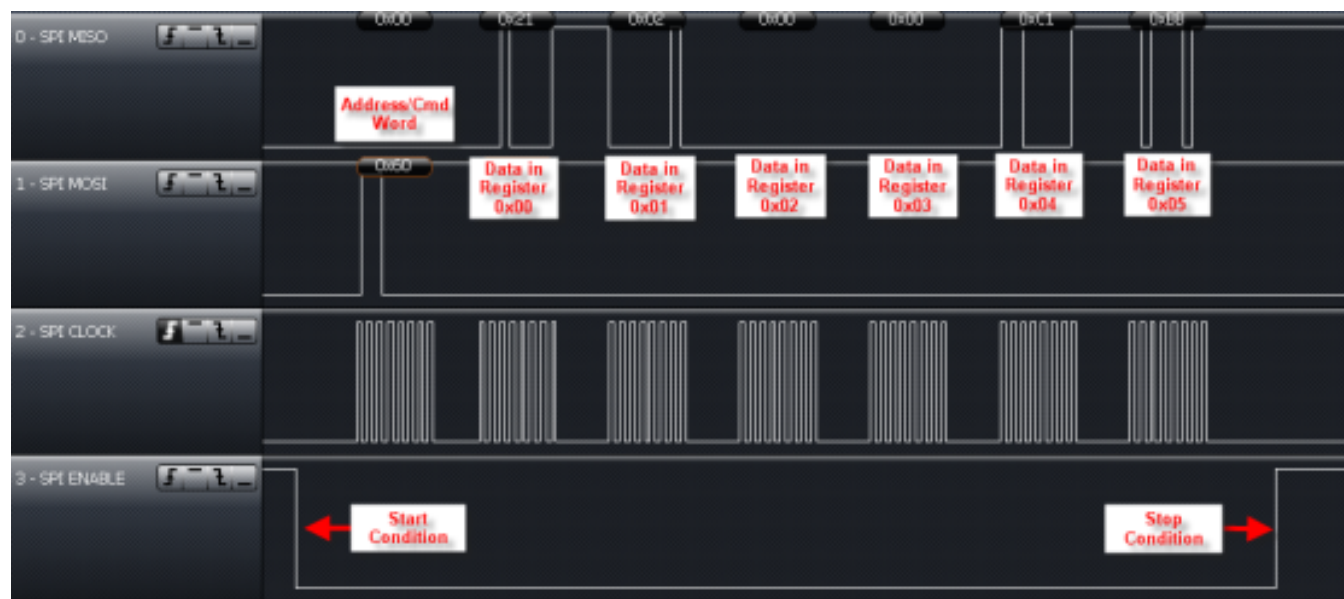


图 5-6. 持续地址寄存器读取示例从寄存器 0x00 开始，此寄存器使用支持 SS 的 SPI

5.9.1.2 非持续地址模式（单一地址模式）

表 5-12. 非持续地址模式（单一地址模式）

开始	Adr x	数据 (x)	Adr y	数据 (y)	...	Adr z	数据 (z)	StopSgl
----	-------	--------	-------	--------	-----	-------	--------	---------

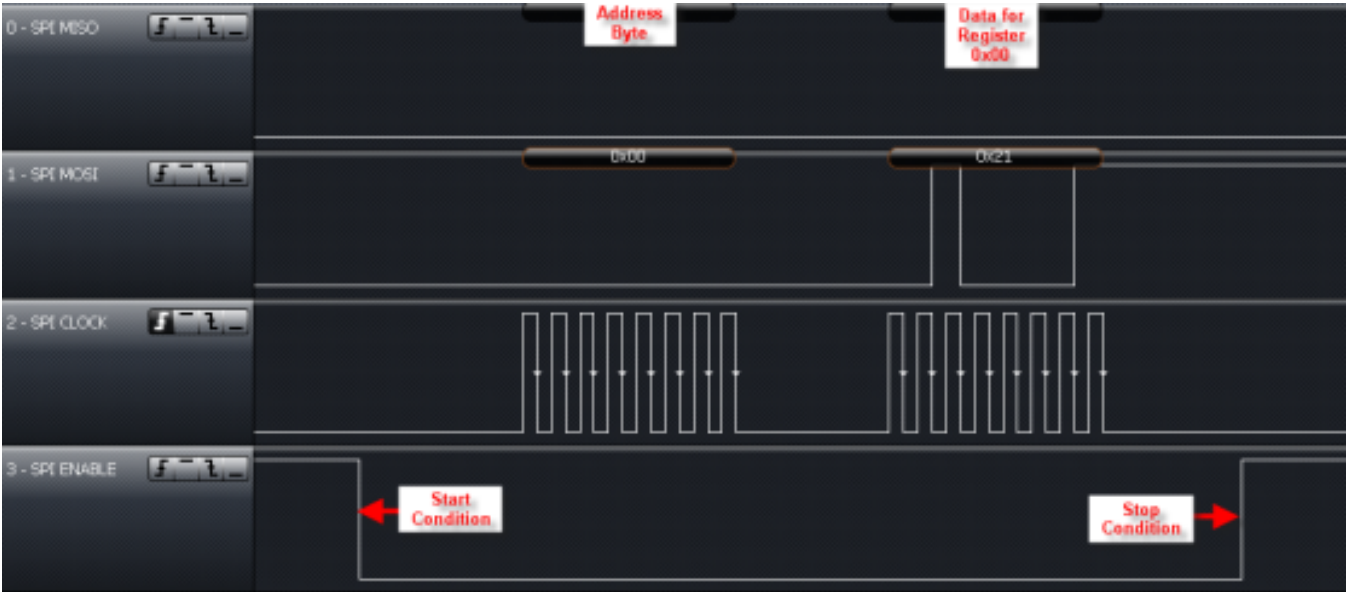


图 5-7. 使用支持 SS 的 SPI 的单一地址寄存器的写入示例

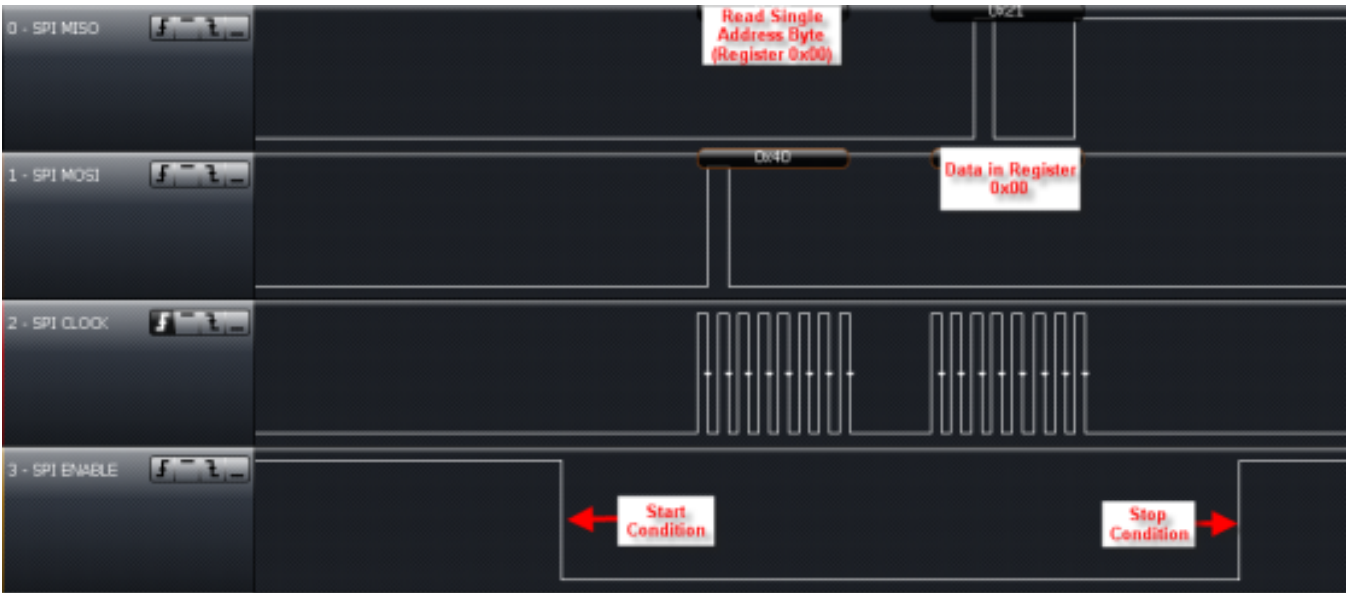


图 5-8. 使用支持 SS 的 SPI 的单一地址寄存器的写入示例

5.9.1.3 直接命令模式

表 5-13. 直接命令模式

开始	Cmd x	(可选数据或者命令)	停止
----	-------	------------	----

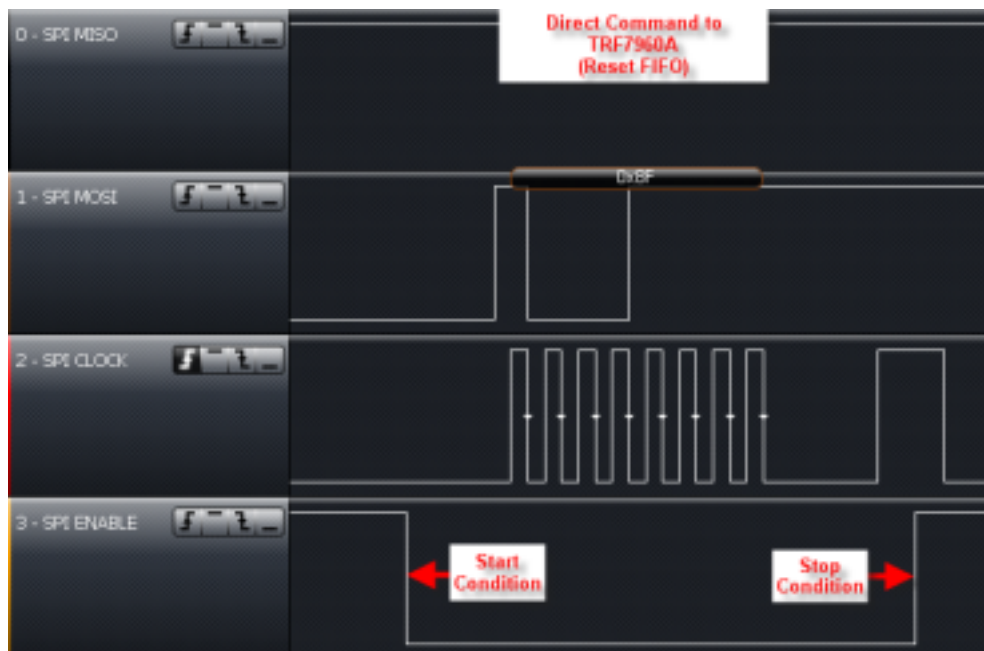


图 5-9. 使用具有 SS 的 SPI 发送 0x0F（复位）的直接命令示例

从 MCU 到 TRF7970A 的其它直接命令代码在节 5.12 中进行了说明。

5.9.1.4 FIFO 操作

FIFO 是地址为 0x1F 的 128 字节寄存器，其字节存储单元为 0 至 127。FIFO 数据被使用循环方式载入并且可被一个复位命令 (0x0F) 清除（参见显示了这个直接命令的图 5-9）。

与 FIFO 相关联的是 2 个计数器和 3 个 FIFO 状态标识。第一计数器是一个 7 位 FIFO 字节计数器（寄存器 0x1C 中的 B0 至 B6），此计数器跟踪载入进 FIFO 的字节数量。如果 FIFO 中的字节数量是 n，那么寄存器的值为 n（FIFO 寄存器中的字节数量）。例如，如果 FIFO 中有 8 个字节，则 FIFO 计数器（寄存器 0x1C）有一个为 0x08 的十六位进制的值（二进制值为 00001000）。

第二计数器（12 位宽）标示一个数据帧中被发射（寄存器 0x1D 和 0x1E）的字节数量。对传送字节计数器的扩展也是一个由寄存器 0x1E（位 B0 至 B3）提供的 4 位不完整字节计数器。这些计数器一起组成了 TX 长度值，此长度值确定读取器何时生成 EOF 字节。

FIFO 状态标识如下：

- **FIFO 溢出**（寄存器 0x1C 位 B7）– 表示 FIFO 载入的数据已经超过 128 字节

在传送期间，FIFO 被检查是否处于接近空状态，在接收期间，被检查时候处于接近满状态。在一个单一可被载入 FIFO 中的单一序列字节的最大数量是 128 个字节。

注

一个帧中发射或者接收的字节数量可大于 128 字节。

发送期间，MCU 载入TRF7970AIC 的 FIFO（或者接收期间，MCU 将数据从 FIFO 中移除），并且 FIFO 计数器计算已经被载入到 FIFO 的字节数量。同时，字节计数器一直跟踪已经发射的字节数量。如果 FIFO 中的字节数量少于 32 或者大于96，则生成一个中断请求，以便 MCU 能够发送根据需要新数据或者移除数据。MCU 还会检查将要发送的数据字节数量，目的在于不超过在TX 长度字节中定义的值。当数据的最后一个字节已被发送或者已在接收期间从 FIFO 中移除，MCU 还会向发射逻辑电路传送信号。在第一个字节被写入 FIFO 后，传送自动开始。

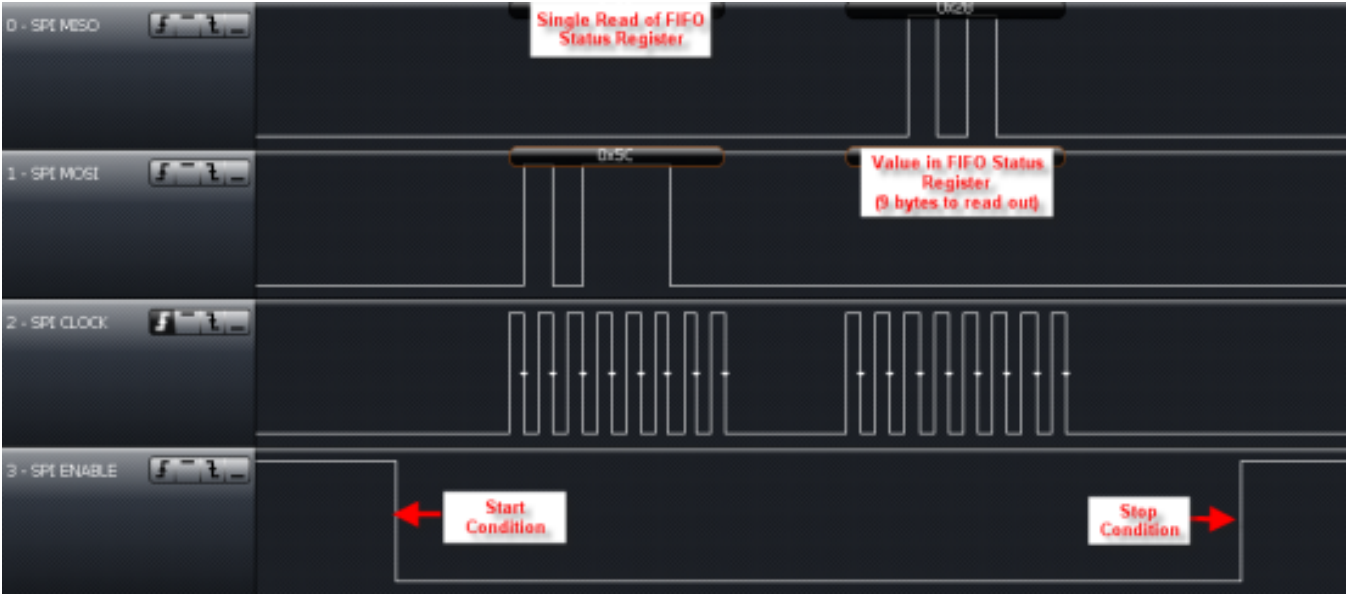


图 5-10. 检查 FIFO 状态寄存器（此寄存器使用支持 SS 的 SPI）的示例

5.9.2 并行接口模式

在并行模式，在 I/O_7 引脚的上升沿生成启动条件，同时 CLK 处于高电平。这用于将接口逻辑电路复位。图 5-11 显示了数据的排序，其中首先是 8 位地址字，其后是数据。通信由以下条件终止：

- StopSmpl 条件，在这一条件中等待 I/O_7 引脚上的下降沿，同时CLK为高电平。
- StopSmpl 状态，其中 I/O_7 引脚必须有一个连续的上升和下降沿而 CLK 为低电平以将并行接口复位并为新的通信序列做好准备。
- StopSmpl状态也用于终止直接模式。

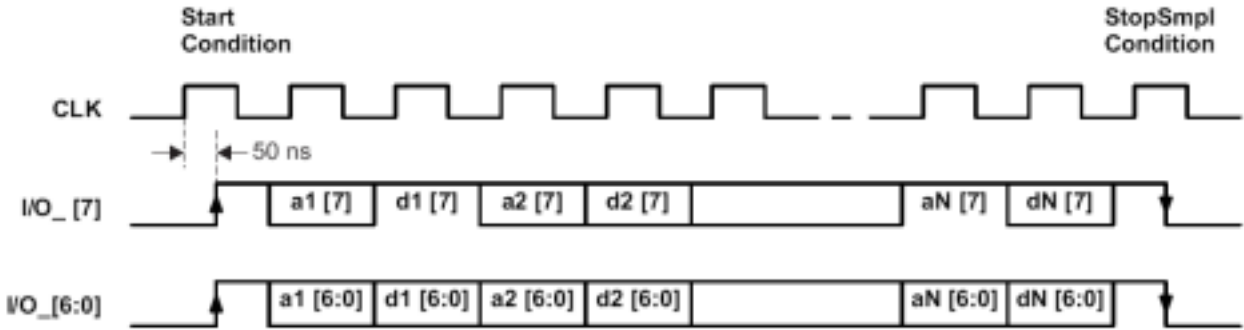


图 5-11. 具有简单停止状态 (StopSmpl) 的并行接口通信

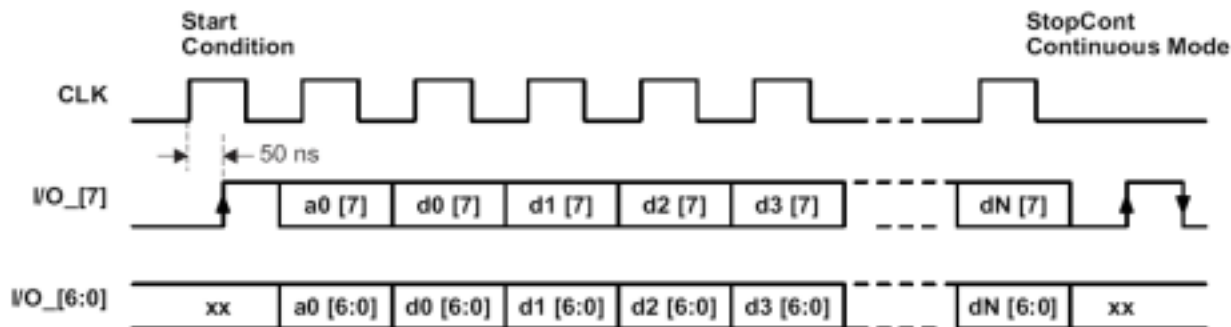


图 5-12. 具有持续停止状态 (StopCont) 的并行接口通信

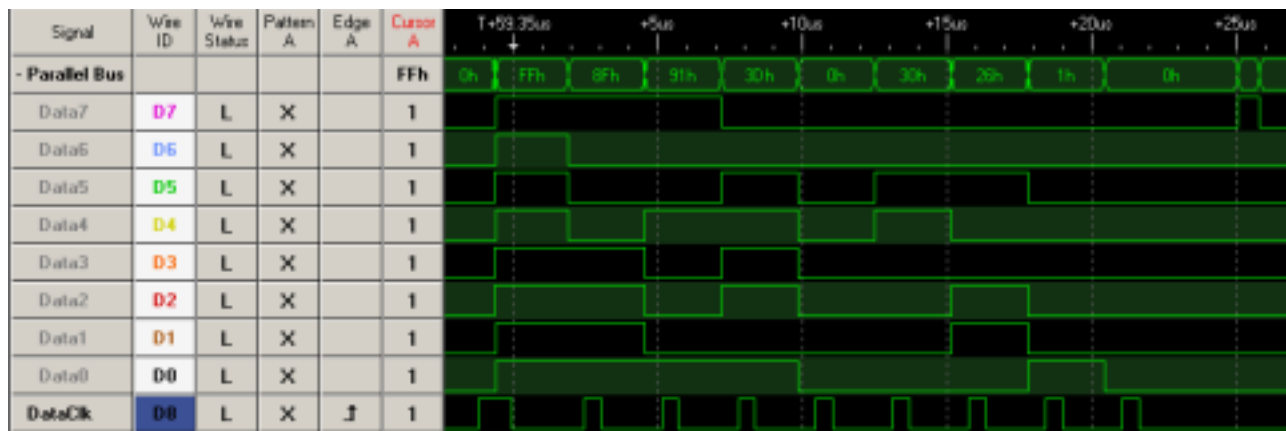


图 5-13. 具有持续停止状态的并行接口通信示例

5.9.3 无线接口数据的接收

在接收操作启动时（当成功侦测到 SOF），IRQ 状态寄存器的 B6 被设定。如果接收数据串少于或者等于 8 字节的话，在接收操作的末尾一个中断请求会被发送到 MCU。MCU 接收到这个中断请求，然后它会通过读取 IRQ 状态寄存器 (0x0C) 来检查以确定中断的原因，之后 MCU 从 FIFO 读取数据。

如果接收到的数据包大于 96 字节，当第 96 个字节被载入到 FIFO 中（满容量的75%）时，在接收操作终止前，中断被发出。MCU 应该重新读取 IRQ 状态寄存器的内容以确定中断请求的原因。如果 FIFO 已经达到满容量的75%（由 IRQ 状态寄存器的标志 B5 标出并读取 FIFO 状态寄存器），MCU 通过从 FIFO 中读取数据作出响应以为新来的接收数据腾出空间。当接收操作完成时，中断被发出并且在完成读取操作前 MCU 必须检查还有多少字仍然在 FIFO 中。

如果读取器侦测到一个接收错误，在 IRQ 状态寄存器中相应的错误标志被设定（组帧错误，CRC 错误），指示 MCU 接收没有正确完成。

5.9.4 到 MCU 的数据传送

在开始数据传送前，FIFO 应该一直被一个复位命令 (0x0F) 清除。数据传送由一个选定的命令初始化（参见节 5.12）。然后，MCU 命令此读取器从寄存器 0x1D 开始执行一个持续写命令 (0x3D)。写入到寄存器 0x1D 的数据为 TX 长度字节 1（上部和中部半字节），而随后寄存器 0x1E 中的字节为 TX 长度字节 2（较低半字节和不完整字节长度）（见表 6-34 和 表 6-35）。请注意，TX 字节长度确定读取器何时发送帧结束 (EOF) 字节。在 TX 长度字节被写入后，FIFO 数据被载入到寄存器 0x1F 中，其字节存储单元位于 0 至 127。在第一个字节被写入到 FIFO 后，数据传送自动开始。由于地址是按顺序排列的，TX 长度字节和 FIFO 的载入可由一个持续写命令完成。

传送开始时，IRQ 状态寄存器的标志 B7 (IRQ_TX) 被设定，并且在传送操作结束时，发送一个中断以通知 MCU 此任务已完成。

5.9.5 串行接口通信 (SPI)

当使用 SPI 接口时, I/O 引脚 (I/O_2, I/O_1 和 I/O_0) 必须按照表 5-9 实线连接。加电时, TRF7970A 查找这些引脚的状态, 然后进入两个可能 SPI 模式中的一个:

- 支持从器件选择的 SPI
- 不支持从器件选择的 SPI

选择其中的一个模式而不选择另外一个模式应该由可用的 GPIO 和系统上的所需控制进行预测。

相对于 FIFO, 串行通信运行在与并行通信同样的方式下, 除了以下条件。在接收到一个来自读取器的 IRQ 时, 请阅读 TRF7970AIRQ 状态寄存器来确定如何处理读取器。这之后, MCU 必须执行一个虚拟读取以清除读取器的 IRQ 状态寄存器。因为读取器的 IRQ 状态寄存器需要一个附加的时钟周期来清除寄存器, 所以在 SPI 模式中需要此虚拟读取。由于这个附加的时钟周期已经包含在停止条件中, 所以在并行模式中无需此操作。当首次建立与 TRF7970A 的通信时, SOFT_INIT (0x03) 命令应首先从 MCU 发出 (请见表 5-18)。

虚拟读取的过程如下：

1. 开始虚拟读取：
 - (a) 当使用从器件选择 (SS) 时：将 SS 位设定为低电平。
 - (b) 当不使用 SS 时：开始的条件为数据时钟为高电平时（见表 5-9）。
2. 发送地址字到 IRQ 状态寄存器 (0x0C)，此寄存器中的读取和持续地址模式位被设定为 1（参见表 5-9）。
3. 从 IRQ 状态寄存器 (0x0C) 读取1个字节（8位）。
4. 从寄存器 0x0D 虚拟读取1个字节（冲突位置和中断掩码）。
5. 停止虚拟读取：
 - (a) 当使用从器件选择 (SS) 时：将 SS 位设定为高电平。
 - (b) 当不使用从器件选择 (SS) 时：当 SCLK 为高电平时停止状态启用。

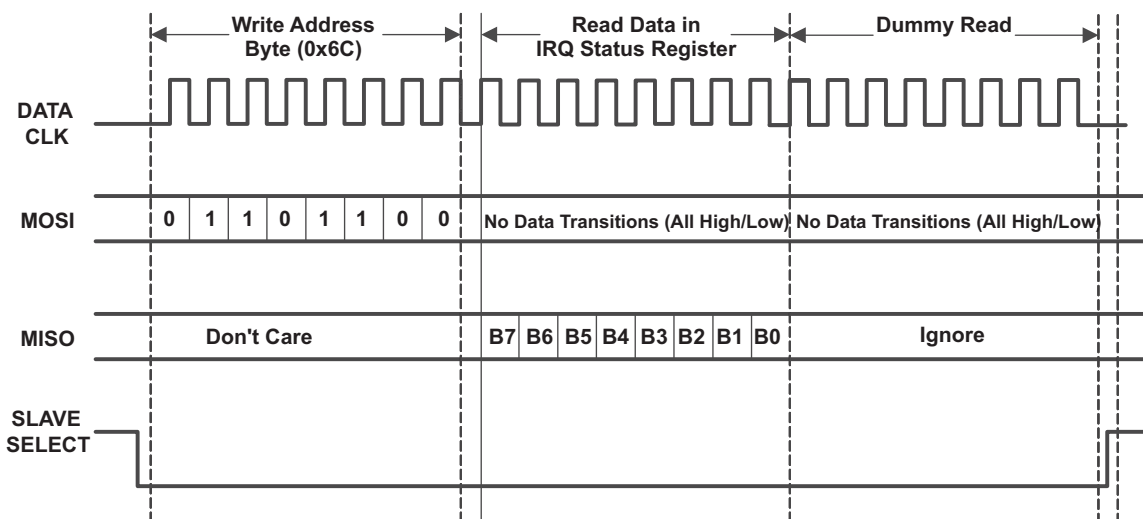


图 5-14. 虚拟读取的过程

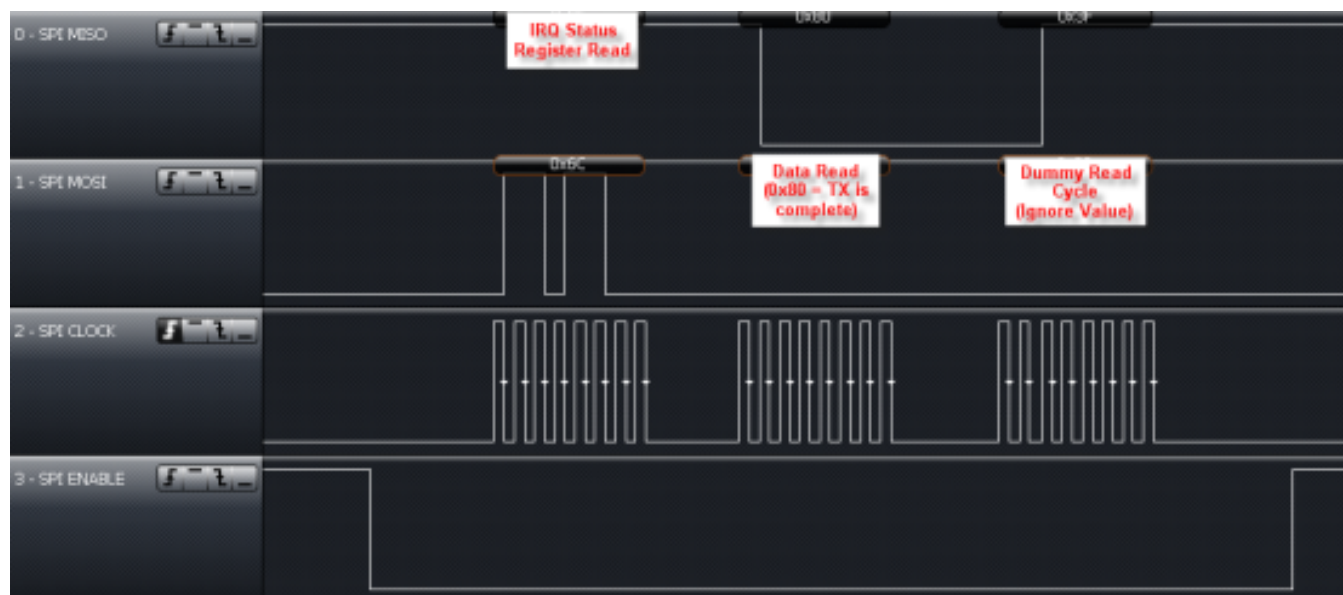


图 5-15. 使用具有 SS 的SPI进行虚拟读取的示例

5.9.5.1 无从器件选择 (SS) 的串行接口模式

这个没有从器件选择引脚的串行接口必须使用定界符来确定启动和停止状态。在这些定界符之间，地址，数据，和命令字可进行传输。所有字长度必须是 8 位并且 MSB 首先发射。

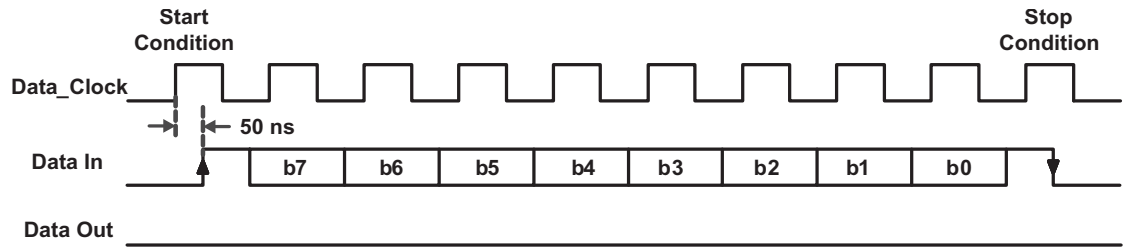


图 5-16. 没有从选择时序图的 SPI

在这个模式下，数据输入引脚（I/O_7，引脚 24）上的上升边沿和 SCLK 的高电平将串口复位并使之准备接收数据。只有当 SCLK 处于低电平并被 SCLK 上升边沿上的读取器采用的时候，才可以改变数据输入引脚。在一个高 SCLK 期间，当数据输入下降边沿发生时，通信由停止状态终止。

5.9.5.2 具有从器件选择 (SS) 的串行接口模式

在从选择信号为高电平期间串行接口处于复位状态而。串行数据进入 (MOSI) 在下降边沿上发生改变，并在上升边沿在读取器内生效，正如图 5-17 中显示的那样。当从选择信号为高电平时，通信被终止。

所有字长度必须是 8 位长并且 MSB 优先发射。

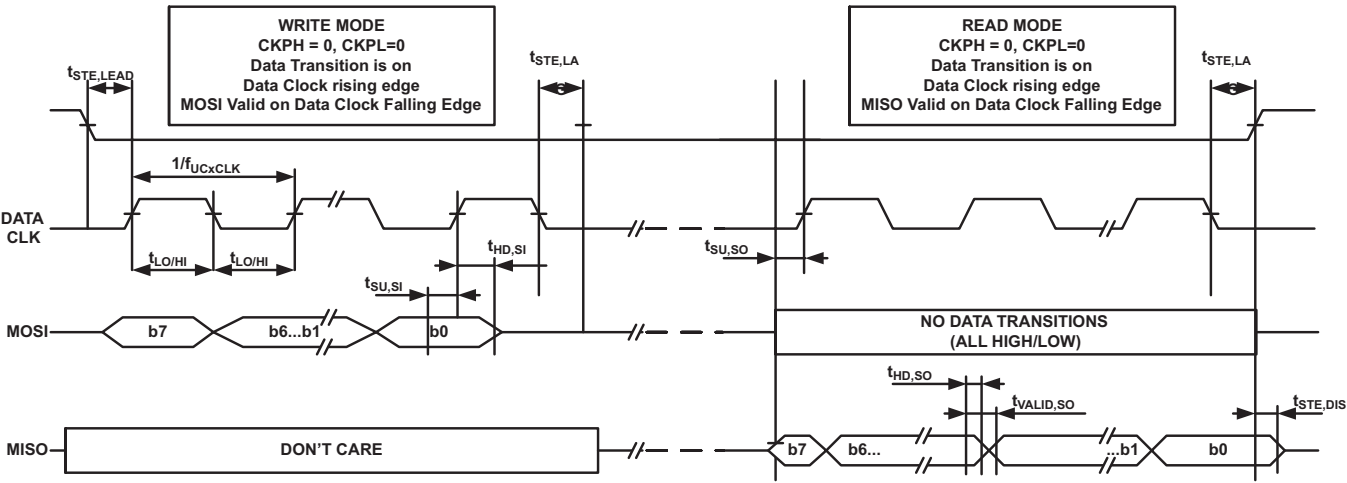


图 5-17. 有从器件选择时序图的 SPI

在首个 8 个时钟周期内，读命令在 MOSI 引脚，MSB 优先上被发出。MOSI 数据在下降边沿发生改变，并在上升边沿在读取器内生效，正如图 5-17 中显示的那样。在写周期内，串行数据输出 (MISO) 无效。在位于 SCLK 的第 8 个上升沿的最后读命令位 (B0) 生效后，半个时钟周期后，可在 SCLK 下降沿的 MISO 引脚上读取有效数据。这需要 8 个时钟边沿来完全读取全部字节（首先是 MSB）。参见 Section 3.4 以获得与图 5-17 有关的电气标准。

持续读操作显示在图 5-18 中。

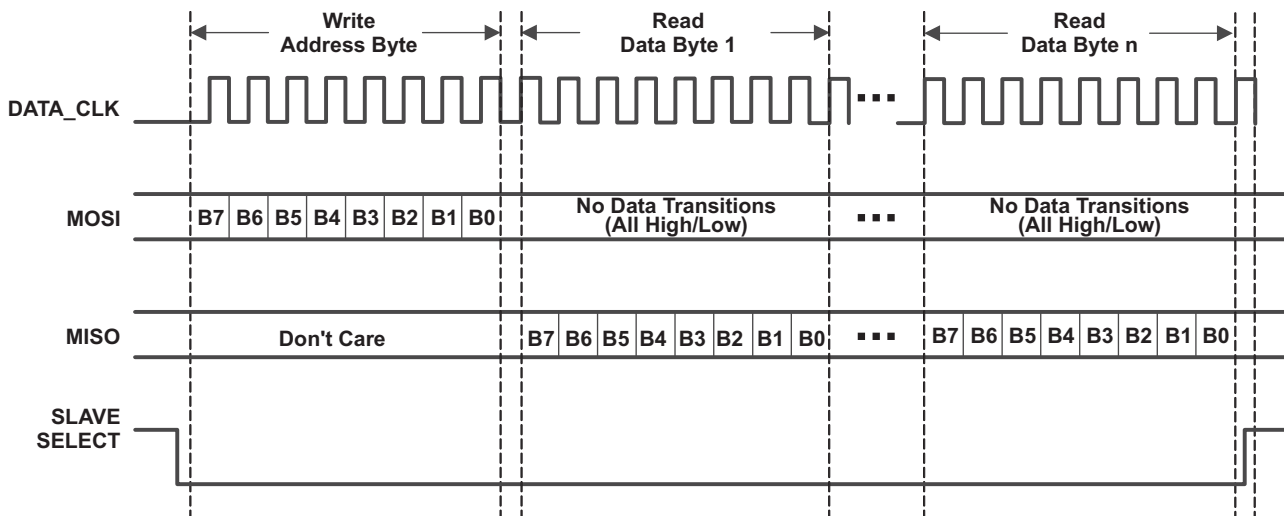


图 5-18. 使用具有从器件选择的 SPI 的持续读操作

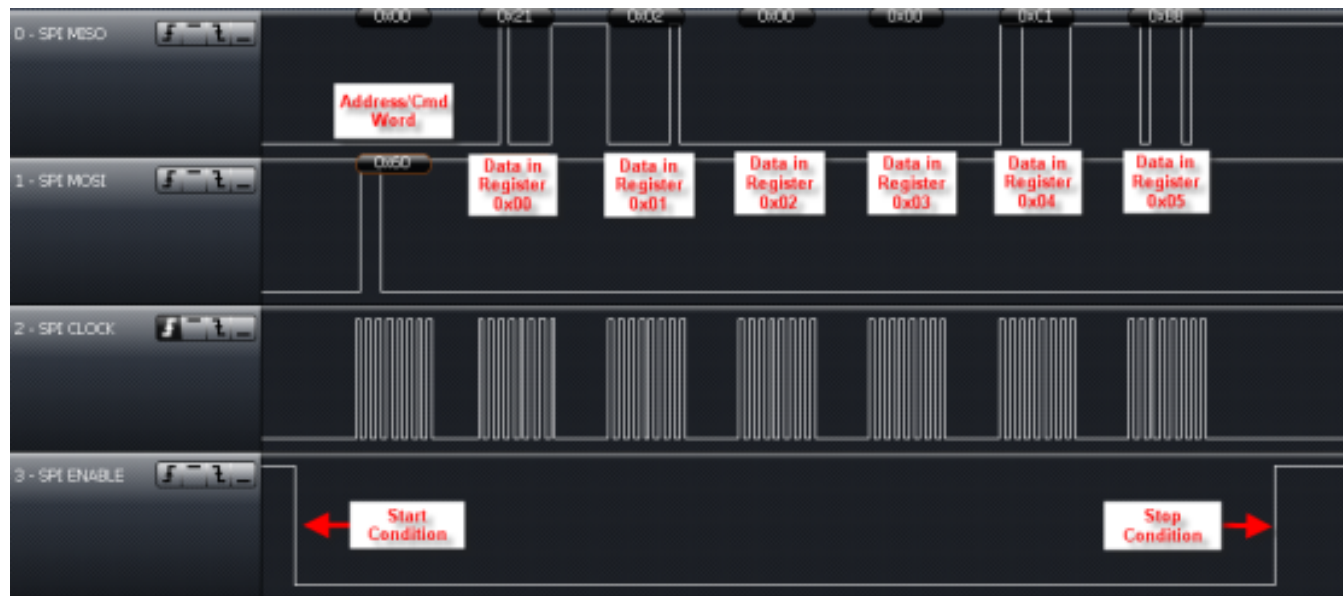


图 5-19. 使用具有 SS 的 SPI 的对寄存器 0x00 直到 0x05 的持续读取

图 5-20显示了执行单槽位目录命令的示例。读取器寄存器（在这个示例中）被配置用于 5VDC 输入和默认操作。用于其它配置和协议的完全序列可从以下网站获得：<http://www.ti.com/litv/zip/sloc240>

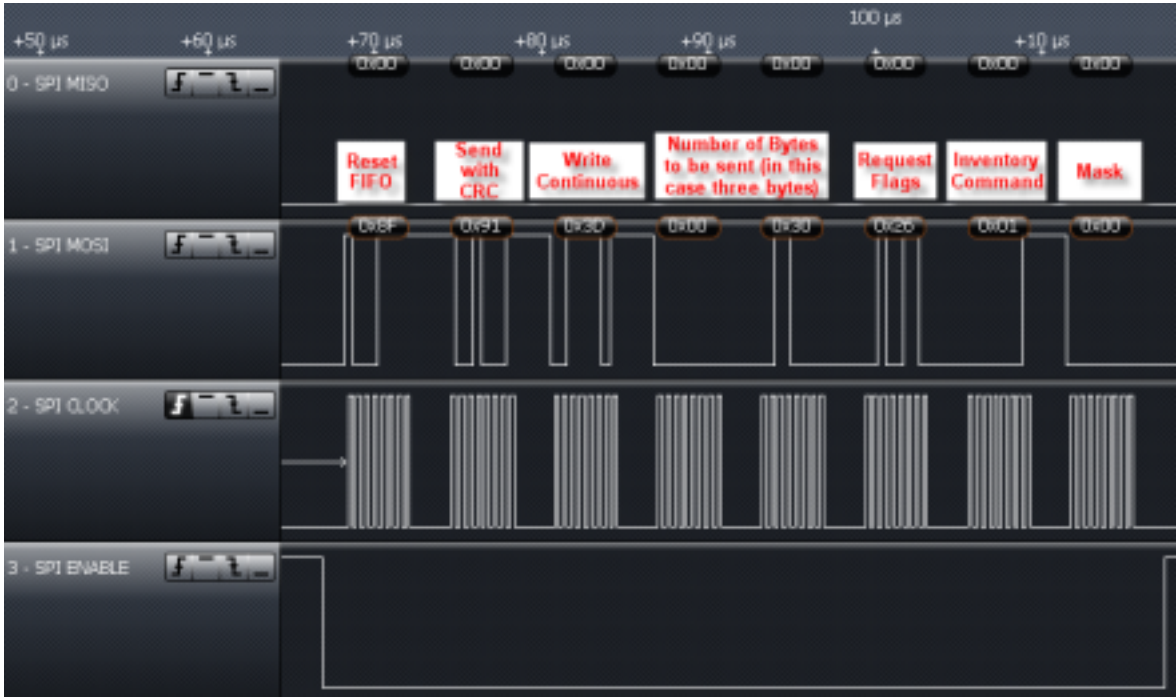


图 5-20. 从 MCU 发送至TRF7970A的目录命令

TRF7970A从 MCU 中取出这些字节并发出请求标志、目录命令、和到 ISO15693 发射应答机无线传输的屏蔽。在这 3 个字节被发射后，一个中断发生以指示读取器传送已经完成。在图 5-21中的示例中，在目录命令被发出之后，这个 IRQ 在 SS 线路变成高电平后的 ~1.6 ms 发生。



在本示例的继续进行（参见图 5-22），使用之前推荐的方法对 IRQ 状态寄存器进行读取，随后是 FIFO 状态寄存器的单一读取，这表明至少有 9 字节将被读出。

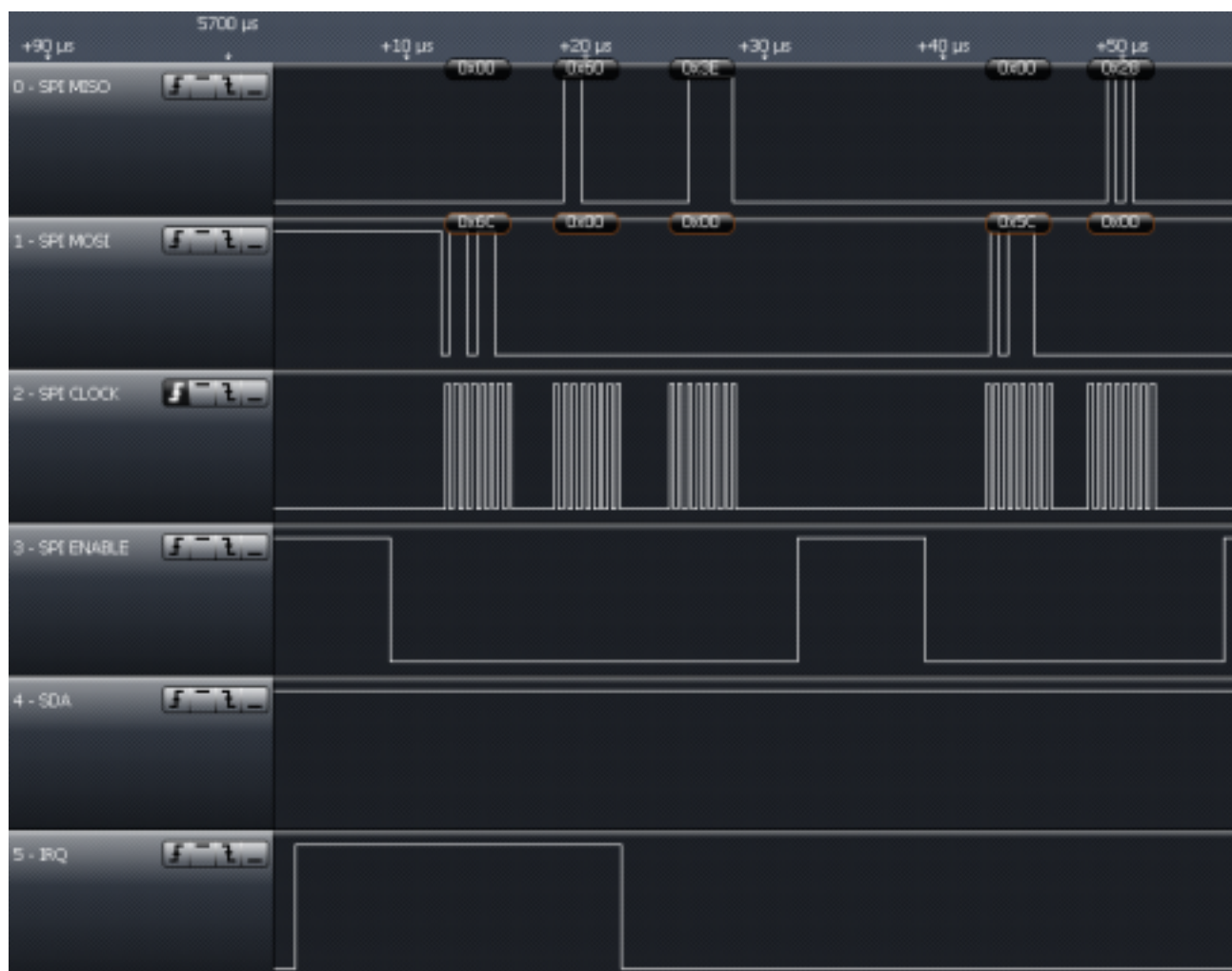
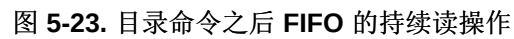


图 5-22. 在目录命令之后读取 IRQ 状态寄存器

这随后是 FIFO 的持续读取操作。第一个字节是（并且应该是）0x00，表示没有错误。下一个字节是 DSFID（通常在出厂是由制造商定义为 0x00），然后是 UID，这里显示的是下一个最重要的字节，MFG 码（显示为 0x07（德州仪器 (TI) 硅科技））。



版权 © 2011–2012, Texas Instruments Incorporated

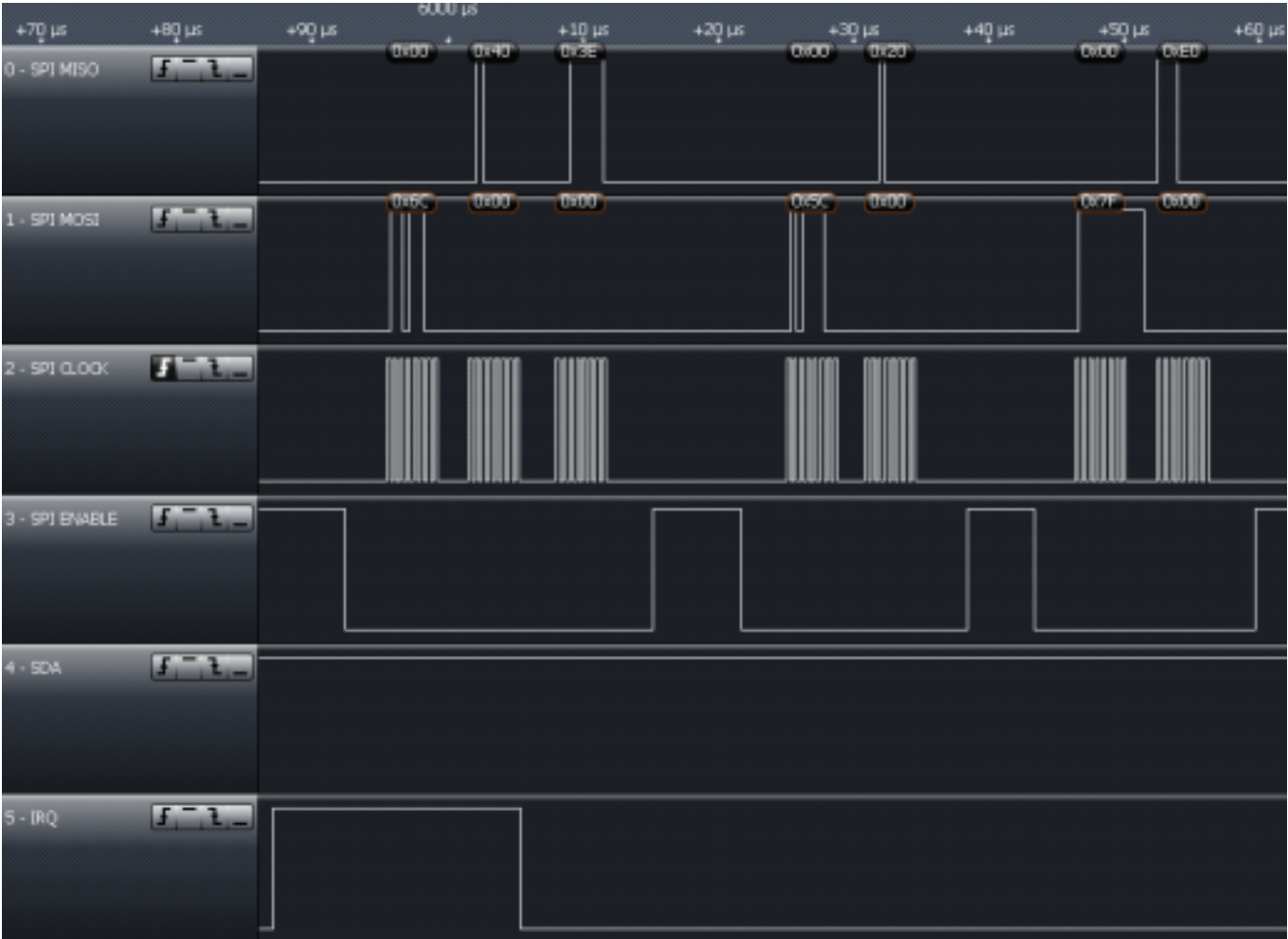


图 5-24. 目录命令之后的第二个 IRQ

在这一点上，最好养成将 FIFO 复位的好习惯，然后读出标签的 RSSI 值。在这个例子中，发射器应答机与天线很接近，所以值 0x7E 被恢复。



图 5-25. 复位 FIFO 和读取 RSSI

5.9.6 直接模式

直接模式使得用户能够将读取器配置成两种方式中的一种。直接模式 0（位 6 = 0，正如 ISO 控制寄存器中的定义的那样）使得用户只使用读取器的前端功能，绕过读取器的协议实施。对于发射功能，用户通过 MOD 引脚（引脚 14）具有对发射调制器的直接访问。在接收端，用户可直接访问 I/O_6（引脚 23）上的副载波信号（数字化 RF 包迹信号）。

直接模式 1（位 6 = 1，正如 ISO 状态寄存器中定义的那样）使用所选协议的副载波信号解码器（正如 ISO 控制寄存器定义的那样）。这意味着接收输出不是副载波信号而是经解码的串行比特流和比特时钟信号。串行数据可从 I/O_6（引脚 23）上获得而比特时钟可从 I/O_5（引脚 22）上获得。发射端是完全一样的；用户对通过 MOD 输入的 RF 调制有直接控制。借助这个模式，具有用户能够执行一个协议，此协议具有与读取器上执行的协议一样的位编码，但是它需要一个不同的组帧格式。

为了选择直接模式，用户首先必须通过写入 ISO 控制寄存器的 B6 位来选择进入哪一个直接模式。这个位决定此接收输出是直接副载波信号（B6 = 0）还是所选解码器的串行数据。如果 B6 = 1，通过在 ISO 控制寄存器中写入合适的设置，用户必须定义采用哪一个协议进行位解码。

实际上，当芯片状态控制寄存器中的 B6（直接）被设定为 1 时，这个读取器进入直接模式。直接模式立即启动。由于停止状态终止直接模式并清除 B6，所以不应使用停止条件来终止写命令（参见通信协议）。由于直接模式使用 1 个或者 2 个 I/O 引脚（I/O_6，I/O_5），所以这很必要。在直接模式下无法进行正常并行通信。发送一个停止条件来终止直接模式。

图 5-26 显示了直接模式中可用的不同配置。

- 在模式 0 中，读取器只用作一个 AFE，而协议处理被绕过。
- 在模式 1 中，组帧没有完成，但是 SOF 和 EOF 已存在。这可实现基于一个已存在的 ISO 标准的用户可选组帧水平。
- 在模式 2 中，数据的格式为 ISO 标准格式。SOF，EOF 和错误检查被移除，所以微控制器只通过一个 128 字节 FIFO 接收原始数据。

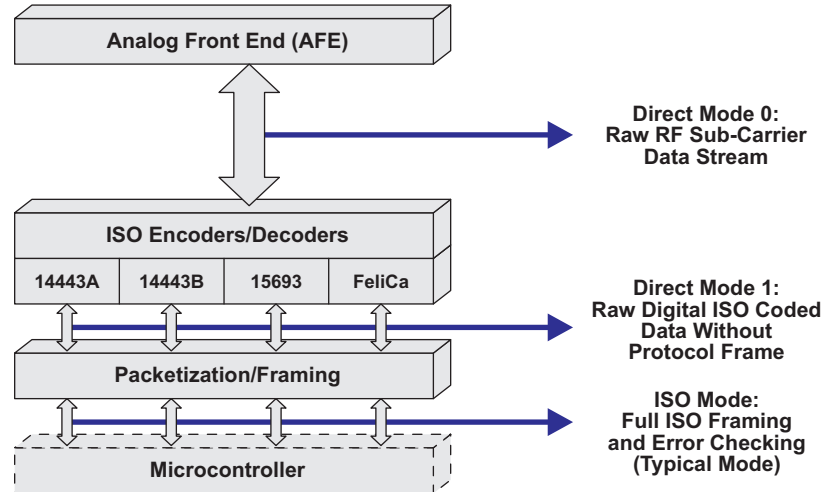


图 5-26. 用户可配置模式

进入直接模式的步骤如下，由于直接模式可与具有/不具有 SS 的 SPI 并行，使用具有 SS 的 SPI 通信方法只是一个示例。必须进入直接模式 0 以提供非 ISO 标准兼容卡类型通信。可随时进入直接模式，所以在一个事件中启动卡类型为 ISO 标准通信，然后在被识别和选择后从标准偏离，这就使得能够进入直接模式 0 变得十分有用。

步骤 1: 为具有 SS 的 SPI 配置引脚 I/O_0 到 I/O_2

步骤 2: 将 TRF7970A (ASK/OOK 引脚) 的引脚 12 设定为 0 (对于 ASK) 或者 1 (对于 OOK)

步骤 3: 编辑 TRF7970A 寄存器

在进入直接模式前，随后的寄存器需要被明确设定。

1. ISO 控制寄存器 (0x01) 为合适的标准
 - 0x02 为 ISO15693 高数据速率 (26.48kbps)
 - 0x08 为 ISO14443A (106kbps)
 - 0x1A 为 FeliCa 212kbps
 - 0x1B 为 FeliCa 424kbps
2. 调制器和 SYS_CLK 寄存器 (0x09) 到合适的时钟速度和调制
 - 0x21 为 6.78MHz 时钟和 OOK(100%) 调制
 - 0x20 为 6.78MHz 时钟和 ASK 10% 调制
 - 0x22 为 6.78MHz 时钟和 ASK 7% 调制
 - 0x23 为 6.78MHz 时钟和 ASK 8.5% 调制
 - 0x24 为 6.78MHz 时钟和 ASK 13% 调制
 - 0x25 为 6.78MHz 时钟和 ASK 16% 调制

(参见寄存器 0x09 对于所有其它可能值的定义)

对速率为 106kbps 的 ISO14443A 寄存器示例配置如下：

- ISO 控制寄存器 (0x01) 至 0x08
- RX 无响应等待时间寄存器 (0x07) 至 0x0E
- RX 等待时间寄存器 (0x08) 至 0x07
- 调制器控制寄存器 (0x09) 至 0x21 (或者任何定制调制)
- RX 特别配置寄存器 (0x0A) 至 0x20

步骤 4: 进入直接模式 0

需要对下列寄存器进行编程以进入直接模式 0。

1. 将调制器和 SYS_CLK控制寄存器 (0x09) 的 B6 位设置为 1。
2. 针对直接模式 0 将 ISO 控制 (寄存器 01) 的 B6 位设定为 0 (默认为 0)
3. 将芯片状态寄存器 (0x00) 的 B6 位设置为 1 以进入直接模式
4. 发送额外 8 个时钟周期 (请见图 5-27, 这一步骤为 TRF7970A 所特有)

注

- 有一点很重要, 就是不要用停止条件来终止最后的写入操作。对于 SPI, 这意味着从器件选择 (I/O_4) 保持低电平。
- 发送一个停止条件来终止直接模式并清除芯片状态控制寄存器 (0x00) 的 B6 位。

注

在直接模式 0 期间, 无法对寄存器, FIFO, 和 IRQ 进行访问。

当芯片状态控制寄存器 (0x00) 的位 6 被设定为 1 时, 读取器进入直接模式 0 并保持在直接模式 0, 直到微控制器发来一个停止条件。

注

在停止条件时, 写命令应该被终止 (例如, 在 SPI 模式下, 这通过在寄存器写之后将从器件选择线路的电平拉高来完成), 因为这个停止条件终止了直接模式并将芯片状态寄存器 (0x00) 的位 6 清零。

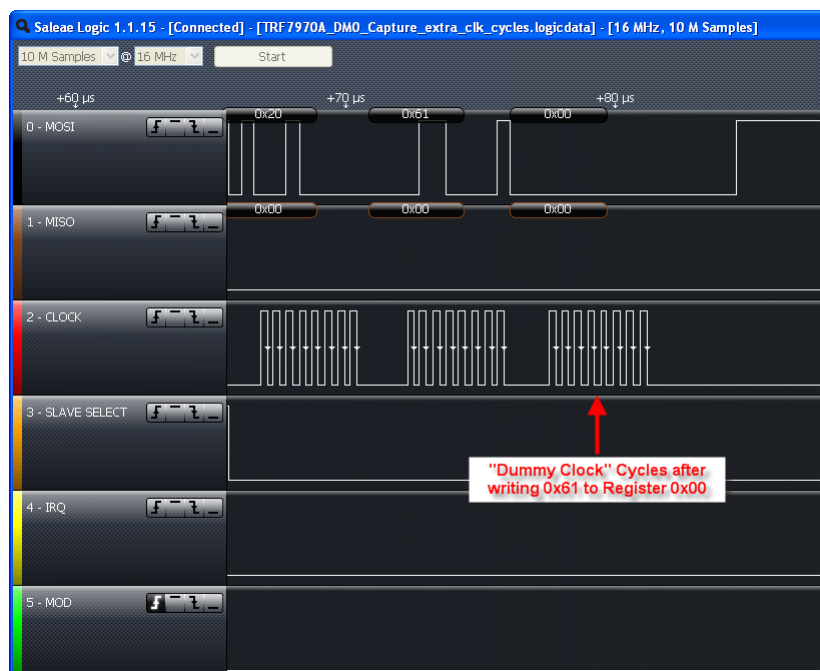


图 5-27. 进入直接模式 0

步骤 5: 使用直接模式发射数据

这个应用现在通过 MOD 输入对 RF 调制有直接控制（参见图 5-28）。

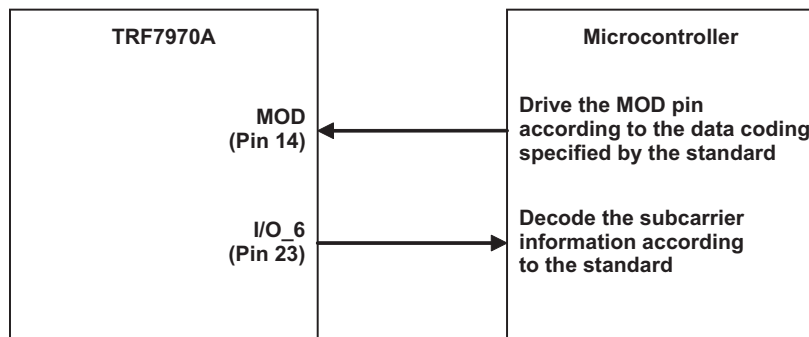


图 5-28. 直接控制信号

微控制器负责根据特定标准规定的编码规范来生成数据。微控制器必须生成 SOF, EOF, 数据, 和 CRC。在直接模式下, 不使用 FIFO 并且不生成 IRQ。请参考适用的 ISO 标准来理解位和帧的定义。作为一个开发人员在实际应用中使用 DMO 时所看到的例子, 给出的图 5-29清楚地显示了由 MCU 控制的 MOD 引脚和由此产生的经调制的 13.56MHz 载波信号之间的关系。

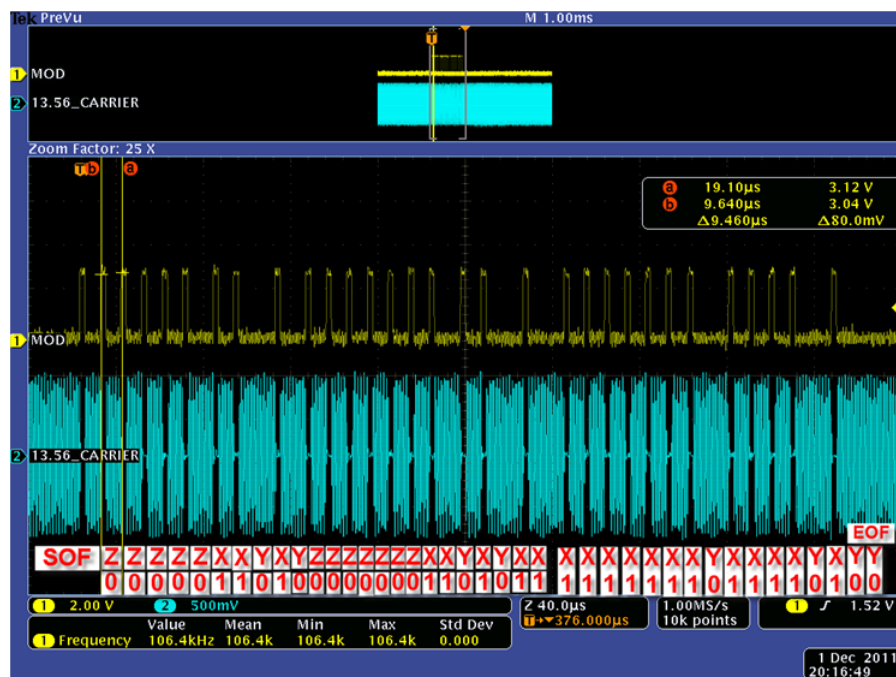


图 5-29. DM0 中的 TX 序列输出

步骤 6: 使用直接模式接收数据

在 TX 操作完成后，标签对请求作出响应并且引脚 I/O_6 上的副载波数据可用。根据这个标准，此微控制器需要对副载波信号进行解码。这包括对 SOF，数据位，CRC，和 EOF 进行解码。然后，需要对 CRC 进行检查以验证数据的完整性。接收数据字节必须被本地缓冲。

根据 ISO14443A 标准, 图 5-30显示了接收数据位和组帧水平的一个示例(取自 ISO14443 技术规范 和TRF7970A无线接口)。

- $128/f_c = 9.435 \mu s = t_b$ (106-kbps data rate)
- $64/f_c = 4.719 \mu s = t_x$ time
- $32/f_c = 2.359 \mu s = t_i$ time

Table 7 — Parameters for sequences

Parameter	Bit rate			
	for 128	for 64	for 32	for 16
t_b	$128/f_c$	$64/f_c$	$32/f_c$	$16/f_c$
t_x	$64/f_c$	$32/f_c$	$16/f_c$	$8/f_c$
t_i	see t_i of Table 3		see t_i of Table 5	

The above sequences shall be used to code the following information:

- logic "1": sequence X.
- logic "0": sequence Y with the following two exceptions:
 - i) If there are two or more contiguous "0"s, sequence Z shall be used from the second "0" on.
 - ii) If the first bit after a "start of frame" is "0", sequence Z shall be used to represent this and any "0"s which follow directly thereafter.
- start of communication: sequence Z.
- end of communication: logic "0" followed by sequence Y.
- no information: at least two sequences Y.

Figure 10 together with the timing parameters in Table 7 illustrate sequences X, Y and Z.

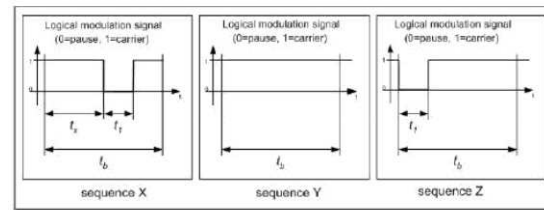
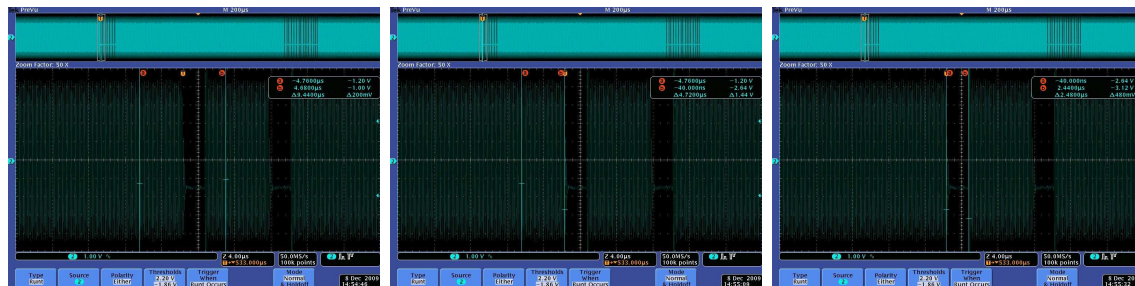


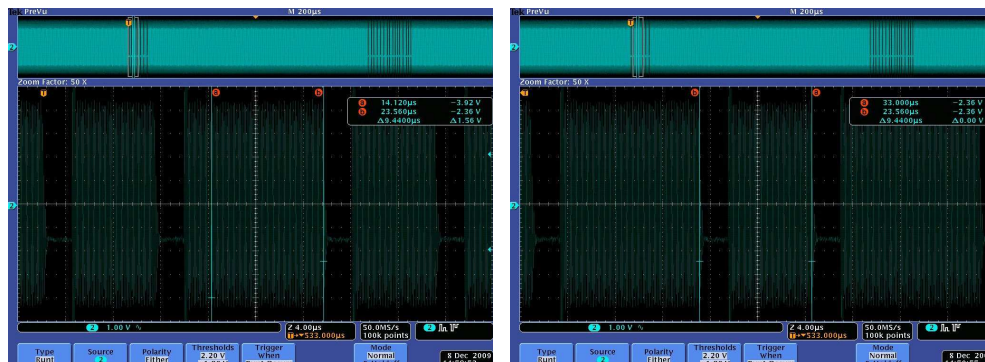
Figure 10 — Sequences for Type A communication PCD to PICC



$t_b = 9.44 \mu s$

$t_x = 4.72 \mu s$

$t_i = 2.48 \mu s$



Sequence Y = Carrier for 9.44 μs

Sequence Z = Pause for 2 to 3 μs ,
Carrier for Remainder of 9.44 μs

图 5-30. 接收数据位和组帧水平

给出的图 5-31清楚地显示了一个开发人员在直接模式 0 中 RX 过程期间在 I/O_6 线路上应该等待的数据的例子。

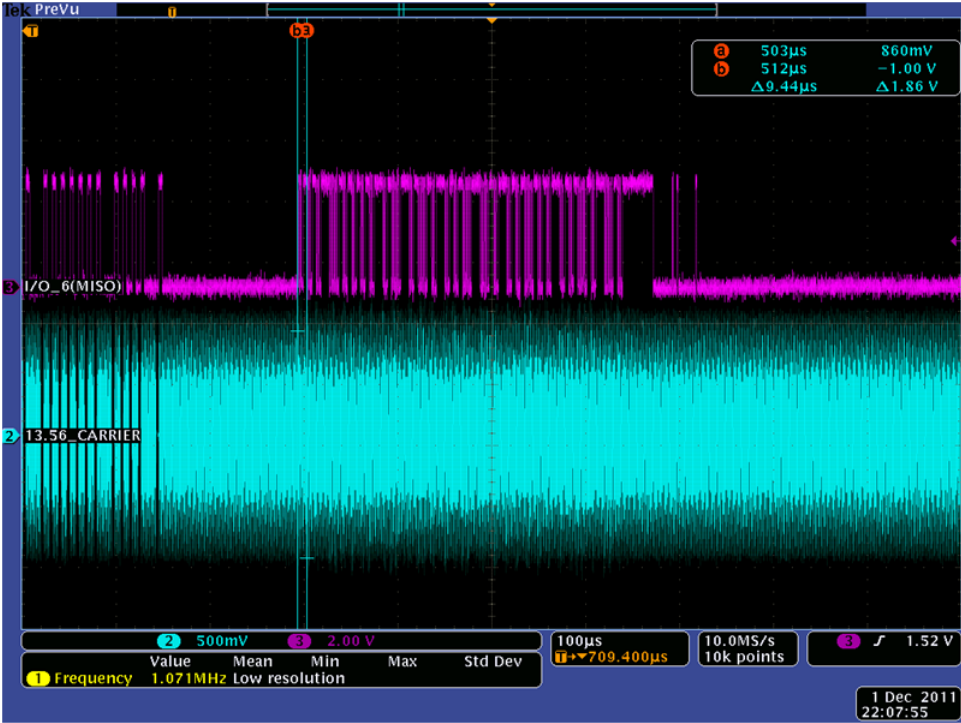


图 5-31. DM0 中 I/O_6 上的 RX 序列（模拟捕捉）

步骤 7：终止直接模式 0

在 EOF 被接收到之后，数据传送结束，并且可通过发送一个停止条件来终止直接模式 0（在 SPI 情况下，将从器件选择设为高电平）TRF7970A 返回缺省状态。

5.10 为改进 MIFARE 兼容性的特别直接模式

请见应用报告《TRF7970A 固件设计注意事项》（[文献编号：SLOA159](#)）。

5.11 NFC 模式

5.11.1 目标

当被用作 NFC 目标方时，此芯片通常处于断电或者待机模式。如果 EN2 = H，此芯片将电源系统保持在开状态。如果 EN2 = L 并且 EN = L，则此芯片处于完全断电状态。为了运行在 NFC 目标方或者标签仿真器状态下，MCU 必须向目标方侦测电平寄存器 (b0-b2) 中载入一个非 0 (0) 值，此操作将开启 RF 计量系统（由 VEXT 供电，所以此系统在完全断电期间仍可运行并且其功耗只有 3.5µA）。RF 计量一直监控天线输入上的 RF 信号。当天线输入上的 RF 水平超过目标方侦测电平寄存器中定义的值的时候，芯片被自动激活（EN 是内部强制高电平）。这个典型的 RF 值将为 B0 至 B2 的每个值加电，目标侦测电平寄存器的功能列于表 5-14 中。

NFC 目标方侦测电平寄存器 (0x18) - 定义了 RF 唤醒水平，开启自动 SDD 并提供 NFCID 尺寸信息。这个寄存器由 VEXT 直接供电以保证完全断电期间的数据保持。

表 5-14. NFC 目标方侦测电平寄存器

位	信号名称	功能	注解
B7	Id_s1	使用在 106kbps 无源目标方 SDD 中的 NFCID1 尺寸	
B6	Id_s0		
B5	Sdd_en	1 = 启用内部 SDD 协议	使用内部状态机和存储在 NFCID 号寄存器中 ID 的自动 SDD
B4		不可用	
B3	Hi_rf	RF 计量的扩展范围	
B2	Rfdet_h2	系统唤醒所需的 RF 场水平。如果所有位是 0，RF 水平侦测被关闭。	比较器输出显示在 NFC 目标方协议寄存器 (rf_h) 中
B1	Rfdet_h1		
B0	Rfdet_h0		

默认：在 VEXT 的 POR 上复位至 00（并不是在基于 V_{DD_X} 的 POR 上），在 EN = 0 上不复位

表 5-15. NFC 目标方侦测水平寄存器的 B0 至 B3 位

	b0 B1 B2	000	001	010	011	100	101	110	111
B3 = 0	RF Vpp	不激活	480mV	350mV	250mV	220mV	190 mV	180mV	170mV
B3 = 1	RF Vpp	不激活	1500mV	700mV	500mV	450mV	400mV	320mV	280mV

当电压电源系统和振荡器已被启动并处于稳定状态时，osc_ok 变成高电平（RSSI 和振荡器状态寄存器的 B6）并且在 IRQ 寄存器的位 B2 = 1（场改变）的情况下，IRQ 被发送。寄存器中的 NFC 目标方协议 B7 位直接显示 RF 水平侦测的状态（在正常模式期间也持续运行）。这将通知 MCU，此芯片应该开始运行并作为 NFC 目标方器件。

当第一个来自初始方的命令被接收到时，IRQ 寄存器的 B6（RX 启动）被设定，另外一个 IRQ 被发出。由于在第二个 IRQ 之后内部加电终止，所以 MCU 必须在两个 IRQ 间隔的时间内设定 EN = H（确认加电）。第一个初始方（或者对于一个标签仿真器而言，第一个读取器）命令定义目标方必须使用的通信协议类型。所以在接收到第一个命令之后，可以马上在 NFC 目标方协议寄存器中获得通信协议类型。下面描述了 NFC 目标方协议寄存器的编码。

NFC 目标方协议寄存器 (0x19) - 显示了初始方在第一条命令中发射的比特率和协议类型（有源或者无源）。它还显示了 2 个 RF 水平侦测器的比较器输出。

表 5-16. NFC 目标方协议寄存器

位	信号名称	功能	注解
B7	Rf_h	1 = RF 水平高于设定的唤醒水平	唤醒水平由 NFC 目标方侦测水平寄存器的位 b0-b3 定义
B6	Rf_l	1 = RF 水平高于 RF 冲突避免水平。	此冲突避免水平由 NFC 低场侦测水平寄存器的 b0-b2 位定义
B5		无	
B4	FeliCa	1 = FeliCa 类型 0 = ISO14443A 类型	第一个初始方命令有和 FeliCa 或者 ISO14443A 相似的编码
B3	Pas106	无源目标方 106kbps 或者标签仿真	第一个初始方/读取器命令是 SENS_REQ 或者 ALL_REQ
B2	Pas14443B	标签仿真 ISO14443B	第一个读取器命令为 ISO14443B 字节的一部分
B1	Nfcbr1	第一个接收到的命令的比特率	00 = 不可用 01 = 106kbps 10 = 212kbps 11 = 424kbps
B0	Nfcbr0		

默认：在 POR 上和 EN = L 复位至 00。B0 至 B4 在 MCU 读操作后被自动复位。B6 和 B7 持续显示 RF 水平比较器输出。

基于来自初始方的第一个命令，采取以下行动：

- 如果第一个命令是 SENS_REQ 或者 ALL_REQ，目标方必须为 106kbps 的无源通信进入 SDD 协议。如果 NFC 目标方侦测水平寄存器的 B5 位没有被设定，则 MCU 处理 SDD 并且接收到的命令被发送到 FIFO。如果 B5 位被设定，则使用内部 SDD 状态机。MCU 必须将器件的 ID (NFCID1) 载入到 SDD 状态机所使用的 128 字节深的 NFCID 号寄存器中。用于 SDD 的 ID 长度由 NFC 目标方侦测水平寄存器的 B6 和 B7 位定义。当 SDD 是完整的并且初始方发送在正确层叠水平上具有完全 UID 的 SEL_REQ 的时候，SDD 状态机用 SEL_RES 进行应答，表明目标方支持数据交换协议。IRQ (B3 被设定) 被发送至 MCU 以表明 SDD 的成功终止（这个器件现在被选为目标方）。然后 SDD 状态机被关闭。如果任何时候 RF 场被关闭（NFC 目标方协议寄存器的 B7 位变为低电平），系统发出一个到 MCU 的 IRQ，IRQ 寄存器的 B2 位（RF 场变化）被设定为高电平。这将通知 MCU 此过程被放弃并且系统必须被复位。在这个模式下，时钟提取器被自动激活。
- 如果命令是 SENS_REQ 或者 ALL_REQ 并且 ISO 控制寄存器的标签仿真位被设定的话，系统仿真一个 ISO1443A 标签。这一过程与之前描述的运行在 106kbps 的无源目标方没有什么不同。在这个模式下，设置提取器被自动激活。
- 如果第一个命令是轮询 (POLLING) 请求，系统变成一个使用 212kbps 或者 424kbps 进行无源通信的目标。SDD 相对简单可由 MCU 直接处理。轮询请求在 MCU 自动计算出的时间段中的某一个时间槽内被发出（第一时间槽在命令结束后 2.416 ms 开始，1.208 ms 之后其它的时间槽开始）。
- 如果第一个命令是 ATR_REQ，系统使用与初始方所使用的同样的通信速度和位编码作为一个有源目标方运行。此外，所有的应答由 MCU 处理。芯片只需为响应冲突避免计时，这一步由 MCU 的直接命令完成。当 RF 场被打开并且最小等待时间已过的时候，芯片将 B1（RF 冲突避免完成）设定为高电平来发送一个 IRQ。这通知 MCU 它可以发送应答了。
- 如果第一个命令被编码为 ISO1443B 并且标签仿真被设定在 ISO 控制寄存器中，则系统进入 ISO1443B 仿真器模式。防冲突必须由 MCU 来处理，并且这个芯片提供所有物理级编码，解码，和用于此协议的组帧。

表 5-17 显示了 NFC 和标签仿真中 IRQ 和状态寄存器的功能。这个寄存器在 POR = H 或者 EN = L 上以及每次到 ISO 控制的写操作时被预置为 0。它还在读阶段的末尾被自动复位。复位还移除了 IRQ 标志。

表 5-17. NFC 和卡仿真运行所需的 IRQ 和状态寄存器(0x0C)⁽¹⁾

位	信号名称	功能	注解
B7	lirq_tx	由于 TX 终止 IRQ 被设定	通知 TX 正在进行中。TX 启动时此标志被设定，但是中断请求在 TX 完成时才被发出
B6	lirq_srx	由于 RX 启动 IRQ 被设定	显示 RX SOF 已接收并且 RX 正在进行中。RX 启动时此标志被设定，但是中断请求在 RX 完成时才被发出
B5	lirq_fifo	显示 FIFO 介于 1/3 和 2/3 之间	表明 FIFO 高电平或者低电平
B4	lirq_err1	协议错误	任何协议错误
B3	lirq_sdd	SDD 完成	SDD (106kbps 速率的无源目标) 成功完成
B2	lirq_rf	RF 场变化	运行所需的足够 RF 信号水平已经达到或者已经丢失
B1	lirq_col	RF 冲突避免完成	系统已完成冲突避免并且最小等待时间已过。
B0	lirq_col_err	RF 冲突避免并未成功完成	由于外部 RF 场被显示，所以冲突避免不能被执行。

(1) 显示引起 IRQ 的原因和 TX/RX 状态

5.11.2 初始方

和 RFID 读取器操作中一样，此芯片完全由 MCU 控制 MCU 激活此芯片并将模式选择写入 ISO 控制寄存器。MCU 使用 RF 冲突避免命令，所以它不用承担任何实时任务。正常发射和接收过程（通过 FIFO）用于与节 5.9 中描述的目标方 (TRAGET) 器件的通信。

5.12 从 MCU 至读取器的直接命令

5.12.1 命令代码

表 5-18. 地址/命令字位分配

命令代码	命令	注解
0x00	空闲	
0x03	软件初始化	与加电复位一样
0x04	执行 RF 冲突避免	
0x05	执行响应 RF 冲突避免	
0x06	执行响应 RF 冲突避免 (n = 0)	
0x0F	复位	
0x10	无 CRC 的传送	
0x11	有 CRC 的传送	
0x12	无 CRC 的延迟传送	
0x13	有 CRC 的延迟传送	
0x14	帧结束/下一时间槽发射	ISO15693
0x15	关闭时间槽序列	
0x16	块接收器	
0x17	启用接收器	
0x18	测试外部 RF (TX 打开时, RX 输入上的 RSSI)	
0x19	测试外部 RF (TX 关闭时, RX 输入上的 RSSI)	
0x1A	接收器增益调节	

来自表 5-18 的命令代码值被表 5-19 替代, 位 0 到 4。此外, 表 5-19 中的最重要位 (MSB) 必需被设定为 1。(表 5-19 与表 5-10 一样, 在这里重新显示是为了使用户清楚)。

表 5-19. 地址/命令字位分配

位	说明	位功能	地址	命令
B7	命令控制字	0 = 地址 1 = 命令	0	1
B6	读/写	0 = 写 1 = 读	R/W	0
B5	持续地址模式	1 = 持续地址模式	R/W	0
B4	地址/命令位 4		Adr 4	Cmd 4
B3	地址/命令位 3		Adr 3	Cmd 3
B2	地址/命令位 2		Adr 2	Cmd 2
B1	地址/命令位 1		Adr 1	Cmd 1
B0	地址/命令位 0		Adr 0	Cmd 0

MSB 确定这个字被用做命令还是地址。根据写入的是地址或是命令, 表 5-19 的最后 2 列显示了每一位的功能。命令模式用于输入一条引起读取器动作的命令 (初始化传送, 启用读取器, 以及打开或者关闭读取器)。

5.12.1.1 软件初始化 (0x03)

这个命令启动了一个加电复位。

5.12.1.2 最初 RF 冲突避免 (0x04)

这条命令执行最初的冲突避免并在建立 RF 场之后的 5ms 发出 IRQ (因此, MCU 能够开始发送命令/数据)。如果外部 RF 场出现 (高于 NFC 低场侦测水平寄存器 (0x16) 所设定的水平), 则 RF 场不能被打开, 并因此返回一个不同的 IRQ。

5.12.1.3 响应 RF 冲突避免 (0x05)

这个命令执行响应冲突避免并在建立之后 75 μ s 发出 IRQ

RF 场 (MCU 能够开始发送命令/数据) 如果外部 RF 场出现 (比 NFC 低场侦测水平寄存器(0x16) 设定的水平高), 则 RF 场不能被打开并因此返回一个不同的 IRQ。

5.12.1.4 响应 RF 冲突避免 (0x06, n = 0)

这个命令在没有随机延迟的情况下执行响应冲突避免。它在 RF 场建立 75 μ s 后发出 IRQ (因此 MCU 能够开始发送命令/数据)。如果外部 RF 场出现 (比 NFC 低场侦测水平寄存器(0x16) 设定的水平高), 则 RF 场不能被打开并因此返回一个不同的 IRQ。

5.12.1.5 复位 (0x0F)

此复位命令清除 FIFO 的内容以及 FIFO 状态寄存器 (0x1C)。它还清除了存储冲突错误位置的寄存器 (0x0E)。

5.12.1.6 包含 CRC 的传送 (0x11)

这个传送命令必须被首先传送, 随后是传送长度字节, 和 FIFO 数据。这个读取器在第一个字节被载入到 FIFO 之后开始发射。CRC 字节包含在所发射的序列里。

5.12.1.7 无 CRC 传送 (0x10)

与不包括 CRC 的节 5.12.1.6 一样。

5.12.1.8 含 CRC 延迟传送 (0x13)

这个传送命令必须被首先传送, 随后是传送长度字节, 和 FIFO 数据。

读取器传送由 TX 定时器触发。

5.12.1.9 无 CRC 延迟传送 (0x12)

与不包括 CRC 的节 5.12.1.8 一样。

5.12.1.10 发射下一个时间槽 (0x14)

当接收到这个命令时, 读取器发射下一个时间槽命令。下一个时间槽标记由协议选择定义。

5.12.1.11 数据块接收器 (0x16)

数据块接收器命令将接收器 (位解码器和成帧器) 的数字部分置于复位模式。这在极度嘈杂的环境中很有用, 否则, 在这种环境中噪音水平有可能引起接收器数字部分副载波输入的持续切换。此接收器 (如果不处于复位状态) 将试图捕捉一个 SOF 信号, 而且, 如果噪音波形与 SOF 波形相匹配, 将生成一个中断, 错误地发出 RX 操作开始信号。中断请求的恒流可成为外部系统 (MCU) 的一个问题, 所以外部系统可以通过将接收解码器置入复位模式来停止这一事件。可使用 2 种方式将这个复位模式终止。外部系统可发送启用接收器命令。在 TX 操作的末尾, 复位模式被自动终止。如果 RX 等待时间寄存器 (0x08) 被设定, 则接收器可在 TX 终止后留在复位模式。在这一情况下, 在等待时间的末尾, 发射器可在发射操作之后被启用。

5.12.1.12 启用接收器 (0x17)

如果复位模式由数据块接收器命令进入, 这个命令清除了接收器数字部分的复位模式。

5.12.1.13 测试内部 RF (TX 打开时, RX 输入上的 RSSI) (0x18)

RF_IN1 和 RF_IN2 上的 RF 载波水平被测量。运行范围介于 300 mV_p 和 2.1 V_p (步长尺寸为 300 mV)。这 2 个值显示在 RSSI 水平寄存器 (0x0F) 内。此命令的目的在于诊断以设定正确的 RF_IN 水平。最佳 RFIN 输入水平接近 1.6V_p 或者编码 5 或 6。RF 峰值水平和 RSSI 编码的额定关系显示在表 5-20 和节 5.4.1.1 中。

注

如果在加电之后并且在任何含标签通信执行之前立即执行此命令的话，此命令必须在使能 **RX** 命令之后。检查 **RF** 命令要求完全运行，所以此接收器必须被启用 **RX** 或者一个正常标签通信激活以使检查 **RF** 命令正常工作。

表 5-20. 测试到 RSSI 编码的内部 RF 峰值水平

RF_IN1 [mV_{pp}]	300	600	900	1200	1500	1800	2100
十进制代码	1	2	3	4	5	6	7
二进制代码	001	010	011	001	101	011	111

5.12.1.14 测试内部 RF (TX 关闭时, RX 输入上的 RSSI) (0x18)

当 RF 接收器被打开但是 RF 输出被关闭时，这个命令可被用在有源模式。这意味着芯片状态控制寄存器的位 **B1 = 1**。天线上接收到的 RF 信号水平被测量并被显示在 RSSI 水平寄存器 (0x0F) 内。由于天线 Q 和到 RF 的连接将影响效果，3 位代码和外部 RF 场强度 [A/m] 之间的关系必须通过计算或者对每个天线类型的实验来确定。RF 在 RF_IN1 上的峰值到峰值电压和 RSSI 代码的额定关系显示在表 5-21 和节 5.4.1.2 中。

注

如果在加电之后并且在任何含标签的通信执行之前立即执行此命令的话，此命令必须在启用 **RX** 命令之后。检查 **RF** 命令要求完全运行，所以此接收器必须被启用 **RX** 或者一个正常标签通信激活以使检查 **RF** 命令正常工作。

表 5-21. 测试到 RSSI 代码的外部 RF 峰值水平

RF_IN1 [mV_{pp}]	40	60	80	100	140	180	300
十进制代码	1	2	3	4	5	6	7
二进制代码	001	010	011	001	101	011	111

5.12.1.15 接收器增益调节 (0x1A)

这个命令应该在 MCU 确定没有正在到达的 TAG 响应并且 RF 和接收器被打开时执行。当接收到这个命令时，读取器观察数字化接收器输出。如果在 100ms 内观察到多于 2 个边沿，则窗口比较器电压增加。此过程将重复直到数字化接收信号的边沿（逻辑状态的变化）数量少于 2（在 100ms 内）。这个命令能够以 5dB 的增量将输入灵敏度增加到高达 15dB。这个命令可以更好的确保嘈杂环境中的更佳运行。在 **EN = 0** 并且 **POR = 1** 上增益设置被复位为最大增益。

6 寄存器描述

6.1 寄存器复位

在加电和 EN 引脚完成从低电平到高电平的转换后，读取器处于默认模式。默认配置为 ISO15693，单一副载波，高数据率，4 选 1 运行。低电平选项寄存器（0x02 至 0x0B）被自动设定为使电路最好地适应合适的协议参数。当进入另一个协议（通过写入 ISO 控制寄存器 0x01），低电平选项寄存器（0x02 至 0x0B）被自动配置为全新的协议参数。选择协议后，如果需要，可对一些低电平寄存器内容进行更改。然而，变为另一个协议然后返回，重新载入默认设置，然后定制设置必须被重新载入。

Clo0 和 Clo1 寄存器 (0x09) 位，这些位定义了 SYS_CLK 引脚上可用的微控制器频率，在配置寄存器中，这是唯一的 2 个在协议选择期间不被清除的位。

6.2 寄存器概述

表 6-1. 寄存器定义

地址	寄存器	读/写
主控制寄存器		
0x00	芯片状态控制	R/W
0x01	ISO 控制	R/W
协议子设置寄存器		
0x02	ISO14443B TX 选项	R/W
0x03	ISO14443A 高比特率选项	R/W
0x04	TX 定时器设置，H-字节	R/W
0x05	TX 定时器设置，L-字节	R/W
0x06	TX 脉冲长度控制	R/W
0x07	RX 无响应等待	R/W
0x08	RX 等待时间	R/W
0x09	调制器和 SYS_CLK 控制	R/W
0x0A	RX 特别设置	R/W
0x0B	稳压器和 I/O 控制	R/W
0x10	特别功能寄存器，预置 0x00	R/W
0x11	特别功能寄存器，预置 0x00	R/W
0x14	可调节 FIFO IRQ 电平寄存器	R/W
0x15	保留	R/W
0x16	NFC 低场侦测水平	R/W
0x17	NFCID1 号（宽度高达10字节）	W
0x18	NFC 目标方侦测水平	R/W
0x19	NFC 目标方协议	R/W
状态寄存器		
0x0C	IRQ 状态	R
0x0D	冲突位置和中断掩码寄存器	R/W
0x0E	冲突位置	R
0x0F	RSSI 水平和振荡器状态	R
RAM		
0x12	RAM	R/W
0x13	RAM	R/W
目标寄存器		
0x1A	测试寄存器。预置 0x00	R/W
0x1B	测试寄存器。预置 0x00	R/W

可被自动配置

表 6-1. 寄存器定义 (continued)

地址	寄存器	读/写
FIFO 寄存器		
0x1C	FIFO 状态	R
1x0D	TX 长度字节 1	R/W
0x1E	TX 长度字节 2	R/W
0x1F	FIFO I/O 寄存器	R/W

6.3 详细寄存器模描述

6.3.1 主配置寄存器

6.3.1.1 芯片状态控制寄存器 (0x00)

表 6-2. 芯片状态控制寄存器 (0x00)

功能：控制功率模式，RF 打开/关闭，AGC，AM/PM，直接模式			
默认：0x01，在 EN = L 或者 POR = H 时预置			
位	名称	功能	说明
B7	stby	1= 待机模式	待机模式保持所有电源稳压器，13.56MHz SYS_CLK 振荡器运行。（到完全运行的典型启动时间为 100μs）
		0 = 有源模式	有源模式（默认）
B6	直接	1 = 直接模式 0 或者 1	为用户提供到 AFE（直接模式 0）的直接访问或者允许用户添加他们自己的组帧（直接模式 1）。在进入直接模式 0 或者 1 之前， <u>用户必须设定 ISO 控制寄存器的位 6。</u>
		0 = 直接模式 2（默认）	使用具有自动组帧和 ISO 解码器的 SPI 或者并行通信
B5	rf_on	1 = RF 输出激活	发射器打开，接收器打开
		0 = RF 输出没有激活	发射器关闭
B4	rf_pwr	1 = 半输出功率	TX_OUT（引脚 5）= 8Ω 输出阻抗，5V 时，P = 100mW (20dBm)，3.3V 时，P=33mW (+15dBm)
		0 = 满输出功率	TX_OUT（引脚 5）= 4Ω 输出阻抗，5V 时，P = 200mW (+23dBm)，3.3V 时，P=70mW (+18dBm)
B3	pm_on	1 = 选择辅助 (Aux) RX 输入	RX_IN2 输入被使用
		0 = 选择主 RX 输入	RX_IN1 输入被使用
B2	agc_on	1 = AGC 打开	启用 AGC（可在寄存器 0x0A 中设定 AGC 增益）
		1 = AGC 关闭	AGC 块失效
B1	rec_on	1 = 为外部场测量将接收器激活	接收器和 TX 振荡器强制启动。用于外部场测量。
		0 = 自动启用	允许通过这个寄存器 (0x00) 的位 5 来启用此接收器
B0	vrs5_3	1 = 5V 运行 0 = 3V 运行	选择 V _{IN} 电压范围

6.3.1.2 ISO 控制寄存器 (0x01)

表 6-3. ISO 控制寄存器 (0x01)

功能：控制 ISO 标准协议选择，直接模式和接收到的 CRC			
默认：0x02（ISO15693 高比特率，一个副载波，4 选 1）；它在 EN = L 或者 POR = H 时被复位			
位	名称	功能	说明
B7	rx_crc_n	CRC 接收选择	0 = RX CRC（CRC 在响应中出现） 1 = 无 RX CRC（CRC 没有在响应中出现）
B6	dir_mode	直接模式字节选择	0 = 直接模式 0 1 = 直接模式 1
B5	RFID	RFID / 保留	0 = RFID 模式 1 = NFC 或者卡仿真模式
B4	ISO_4	RFID/NFC 目标方	RFID：应用所需基于 ISO 协议的 B0：B4 设置请见表 6-4 NFC： 0 = 目标方 1 = 初始方
B3	iso_3	RFID/NFC 模式	NFC： 0 = 无源模式 1 = 有源模式

表 6-3. ISO 控制寄存器 (0x01) (continued)

B2	iso_2	RFID/卡仿真	NFC: 0 = NFC 正常模式 1 = 卡仿真模式
B1	iso_1	RFID/NFC 比特率	NFC: 0 = 比特率选择或者卡仿真选择, 请见表 6-5
B0	iso_0	RFID/NFC 比特率	NFC: 0 = 比特率选择或者卡仿真选择, 请见表 6-5

表 6-4. ISO 控制寄存器 ISO_x 设置, RFID 模式

ISO_4	ISO_3	ISO_2	ISO_1	ISO_0	协议	备注
0	0	0	0	0	ISO15693 低比特率, 6.62kbps, 一个副载波, 4 选 1	
0	0	0	0	1	ISO15693 低比特率, 6.62kbps, 一个副载波, 256 选 1	
0	0	0	1	0	ISO15693 高比特率, 26.48kbps, 一个副载波, 4 选 1	读取器的默认设置
0	0	0	1	1	ISO15693 高比特率, 26.48kbps, 一个副载波, 256 选 1	
0	0	1	0	0	ISO15693 低比特率, 6.67kbps, 双副载波, 4 选 1	
0	0	1	0	1	ISO15693 低比特率, 6.67kbps, 双副载波, 256 选 1	
0	0	1	1	0	ISO15693 高比特率, 26.69kbps, 双副载波, 4 选 1	
0	0	1	1	1	ISO15693 高比特率, 26.69kbps, 双副载波, 256 选 1	
0	1	0	0	0	ISO14443A RX 比特率, 106kbps	RX 比特率 ⁽¹⁾
0	1	0	0	1	ISO14443A RX 高比特率, 212kbps	
0	1	0	1	0	ISO14443A RX 高比特率, 424kbps	
0	1	0	1	1	ISO14443A RX 高比特率, 848kbps	
0	1	1	0	0	ISO14443B RX 高比特率, 106kbps	RX 比特率 ⁽¹⁾
0	1	1	0	1	ISO14443B RX 高比特率, 212kbps	
0	1	1	1	0	ISO14443B RX 高比特率, 424kbps	
0	1	1	1	1	ISO14443B RX 高比特率, 848kbps	
1	0	0	1	1	保留	
1	0	1	0	0	保留	
1	1	0	1	0	FeliCa 212kbps	
1	1	0	1	1	FeliCa 424kbps	

(1) 对于 ISO14443A/B, 当 TX 的比特率与 RX 不同时, 设置可在寄存器 0x02 或者 0x03 内完成。

表 6-5. ISO 控制寄存器 ISO_x 设置, NFC 模式 (B5 = 1, B2 = 0) 或者卡仿真 (B5 = 1, B2 = 1)

ISO_1	ISO_0	NFC (B5 = 1, B2 = 0)	卡仿真 (B5 = 1, B2 = 1)
0	0	不可用	ISO14443A
0	1	106kbps	ISO14443B
1	0	212kbps	不可用
1	1	424kbps	不可用

6.3.2 控制寄存器 - 子级配置寄存器

6.3.2.1 ISO14443B TX 选项寄存器 (0x02)

表 6-6. ISO14443B TX 选项寄存器 (0x02)

功能: 为 ISO14443B - TX 选择ISO 子集			
默认: 在 POR = H 或者 EN = L 时为 0x00			
位	名称	功能	说明
B7	egt2	TX EGT 时间选择 MSB	3 位代码定义了分为两个字节的 etu(0-7) 的数量。只有 ISO14443B TX
B6	egt1	TX EGT 时间选择	
B5	egt0	TX EGT 时间选择 LSB	
B4	eof_l0	1 = EOF→ 0 长度 11 etu 0 = EOF→ 0 长度 10 etu	只有 ISO14443B TX 适用
B3	sof_l1	1 =SOF→ 1 长度 03 etu 0 = SOF→ 1 长度 02 etu	
B2	sof_l0	1 =SOF→ 0 长度 11 etu 0 = SOF→ 0 长度 10 etu	
B1	l_egt	1 = 每个字节后 EGT 0 = 最后一个字节后 EGT 被省略	为了与自动 SDD 配置一起使用, 使 ISO14443A 的 B6 响应 1 或者 0, 表示 4 层兼容 (或不兼容), 对于所有其它情况, 这个位不使用。
B0	自动 SDD_SAK	1 = ISO14443A 4 层兼容 (使用 SAK 响应) 0 = 非 4 层兼容 (使用 SAK 响应)	

6.3.2.2 ISO14443A 高比特率和奇偶校验选项寄存器(0x03)

表 6-7. ISO14443A 高比特率和奇偶校验选项寄存器(0x03)

功能: 为 ISO14443A - TX 选择ISO 子集			
默认: 在 POR = H 或者 EN = L 时并在对 ISO 控制寄存器的每次写入时为 0x00			
位	名称	功能	说明
B7	dif_tx_br	TX 比特率与 RX 比特率使能	对 ISO14443A/B 高比特率有效
B6	tx_br1	TX比特率	tx_br1 = 0, tx_br = 0 → 106 kbps
B5	tx_br0		tx_br1 = 0, tx_br = 1 → 212 kbps tx_br1 = 1, tx_br = 0 → 424 kbps tx_br1 = 1, tx_br = 1 → 848 kbps
B4	奇偶校验 - 2tx	1 = 奇校验 (除了最后一个用于 TX 的偶字节)	用于 14443A 高比特率, 编码和解码
B3	奇偶校验 - 2rx	1 = 奇校验 (除了最后一个用于 RX 的偶字节)	
B2			未使用
B1			未使用
B0			未使用

6.3.2.3 TX 定时器高字节控制寄存器 (0x04)

表 6-8. TX 定时器高字节控制寄存器 (0x04)

功能：用于定时			
默认：在 POR = H 或者 EN = L 时并在每次对 ISO 控制寄存器写入时为 0x02			
位	名称	功能	说明
B7	tm_st1	定时器启动状态	tm_st1 = 0, tm_st0 = 0 → TX SOF 开始 tm_st1 = 0, tm_st0 = 1 → TX SOF 末尾 tm_st1 = 1, tm_st0 = 0 → RX SOF 开始 tm_st1 = 1, tm_st0 = 1 → RX SOF 末尾
B6	tm_st0	定时器启动条件	
B5	tm_lengthD	定时器长度 MSB	
B4	tm_lengthC	定时器长度	
B3	tm_lengthB	定时器长度	
B2	tm_lengthA	定时器长度	
B1	tm_length9	定时器长度	
B0	tm_length8	定时器长度 LSB	

6.3.2.4 TX 定时器低字节控制寄存器 (0x05)

表 6-9. TX 定时器低字节控制寄存器 (0x05)

功能：用于定时			
默认：在 POR = H 或者 EN = L 时并在每次对 ISO 控制寄存器写入时为 0x02			
位	名称	功能	说明
B7	tm_length7	定时器长度 MSB	当延迟传送开始时定义时间。 RX 等待时间介于 590ns 至 9.76ms 之间（1 至16383） 步长尺寸为 590ns 所有位低电平 = 定时器失效 (0x00) 对于所有其它协议预置为 0x00
B6	tm_length6	定时器长度	
B5	tm_length5	定时器长度	
B4	tm_length4	定时器长度	
B3	tm_length3	定时器长度	
B2	tm_length2	定时器长度	
B1	tm_length1	定时器长度	
B0	tm_length0	定时器长度 LSB	

6.3.2.5 TX 脉冲长度控制寄存器 (0x06)

调制脉冲的长度由 ISO 控制寄存器 0x01 中选择的协议定义。通过使用一个高 Q 天线，调制脉冲通常被延长，并且标签侦测到一个比目标脉冲更长的脉冲。对于这些情况，可通过使用 TX 脉冲长度寄存器 0x06 对调制脉冲长度进行更正。如果此寄存器为全 0，则脉冲长度由协议选择管理。如果寄存器包含一个非 0x00 的值，则脉冲长度等于寄存器的值加上 73.7ns 增量。这意味着调节的范围可以介于 73.7ns 至 18.8μs 之间。

表 6-10. TX 脉冲长度控制寄存器 (0x06)

功能：控制 TX 脉冲的长度			
默认：在 POR = H 或者 EN = L 时并在每次对 ISO 控制寄存器写入时为 0x00。			
位	名称	功能	说明
B7	Pul_p2	脉冲长度 MSB	脉冲范围介于 73.7ns 至 18.8μs 之间(1...255)，步长尺寸 73.7ns。 所有位低电平 (00)：脉冲长度控制被禁用。 下面的默认定时由 ISO 控制寄存器 (0x01) 预先设置： 9.44μs → ISO15693 (TI Tag-It HF-I) 11μs → 保留 2.36μs → 106kbps 上的 ISO14443A 1.4μs → 212kbps 上的 ISO14443A 737μs → 424kbps 上的 ISO14443A 442ns → 848kbps 上的 ISO14443A；脉冲长度控制被禁用
B6	Pul_p1		
B5	Pul_p0		
B4	Pul_c4		
B3	Pul_c3		
B2	Pul_c2		
B1	Pul_c1		
B0	Pul_c0	脉冲长度 LSB	

6.3.2.6 RX 无响应等待时间寄存器 (0x07)

RX 无响应定时器由 RX 无响应等待时间寄存器 0x07 控制。这个定时器记录从防冲突序列中的开始时间槽直到标签响应启动的这段时间。如果在定义的时间内没有标签响应，一个中断请求被发出并在 IRQ 状态控制寄存器 0x0C 中设定一个标志。这使得外部控制器不必负担侦测空时间槽的任务。等待时间被存储在寄存器中，增量 37.76μs。对于每个全新的协议选择，这个寄存器也自动被预置。

表 6-11. RX 无响应等待时间寄存器 (0x07)

功能：当“无响应”中断被发出时定义时间；只适用于 ISO15693			
默认：在 POR = H 或者 EN = L 时并在每次对 ISO 控制寄存器写入时为 0x0E			
位	名称	功能	说明
B7	NoResp7	无响应 MSB	当“无响应”时定义时间中断被发出。它从 TX EOF 末尾启动。RX 无响应等待范围介于 37.76μs 至 9628μs (1至 255)，步长尺寸为：37.76μs。 下面的默认定时由 ISO 控制寄存器 (0x01) 预先设置： 390μs → 保留 529μs → 对于所有支持的协议，但并未在此列出 604μs → 保留 755μs → ISO15693 高比特率(TI Tag-It HF-I) 1812μs → ISO15693 低比特率(TI Tag-It HF-I)
B6	NoResp6		
B5	NoResp5		
B4	NoResp4		
B3	NoResp3		
B2	NoResp2		
B1	NoResp1		
B0	NoResp0	无响应 LSB	

6.3.2.7 RX 等待时间寄存器 (0x08)

RX 等待时间定时器由 RX 等待时间寄存器 0x08 中的值控制。这个定时器定义了发射操作终止后的时间，发射操作中接收解码器没有激活（被保持在复位状态）。这样将防止由发射操作后的瞬态所引起的错误侦测。RX 等待时间寄存器的值定义了此时间，增量 9.44μs。根据每个标准定义的最小标签响应时间，这个寄存器在每次向 ISO 控制寄存器 0x01 写入时被预先设置。

表 6-12. RX 等待时间寄存器 (0x08)

功能: 当 RX 输入被忽略时, 例如用以中断由应答卡生成的电磁干扰, 在 TX EOF 之后定义时间。			
默认: 在 POR = H 或者 EN = L 以及每次写入到控制寄存器时为 0x1F。			
位	名称	功能	说明
B7	Rxw7	RX 等待时间	定义 TX EOF 之后, RX 输入被忽略的那段时间定义时间。时间从 TX EOF 终止开始。 RX 等待时间介于 9.44μs 至 2407μs (1至255), 步长尺寸 9.44μs。 随后的默认定时由 ISO 控制寄存器 (0x01) 预先设置: 9.44μs→FeliCa 66μs→ISO14443A和B 180μs → 保留 293μs →ISO15693 (TI Tag-It HF-I)
B6	Rxw6		
B5	Rxw5		
B4	Rxw4		
B3	Rxw3		
B2	Rxw2		
B1	Rxw1		
B1	Rxw0		

6.3.2.8 调制器和 SYS_CLK 控制寄存器 (0x09)

SYS_CLK (引脚 27) 的频率可由这个寄存器的 B4 和 B5 位编程。TRF7970A 系统时钟振荡器的频率除以 1, 2 或者 4 得到 13.56MHz 或者 6.78MHz 或者 3.39MHz 的可用 SYS_CLK 频率。

ASK 的调制深度由 B0, B1, 和 B2 控制。ASK 调制范围为 7% 至 30% 或者 100% (OOK)。也可使用直接输入 OOK (引脚2) 来完成 ASK 和 OOK (100%) 间调制的选择。使用 OOK 引脚的 OOK/ASK 直接控制只有当此功能被这个寄存器 (0x09) 和 ISO 控制寄存器 (0x01, B6 = 1) 中的设置 B6 = 1 (en_ook_p) 启用此功能时才可行。当被配置成这种方式时, MOD (引脚14) 用作调制信号的输入。

表 6-13. 调制器和 SYS_CLK 控制寄存器 (0x09)

功能：控制调制输入和深度，ASK/OOK 控制和到外部系统 (MCU) 的时钟输出															
默认：在 POR = H 或者 EN = L 和每次写入控制寄存器时为 0x91，除了 Clo1 和 Clo2。															
位	名称	功能	说明												
B7	27MHz	启用 27.12MHz 晶振	默认 = 1（被启用）												
B6	en_ook_p	1 = 启用 ASK 或者 OOK 调制的外部选择 0 = 如 B0 至 B2 (0x09) 中定义的默认操作	在由 B0 至 B2 定义的任何预先选择的 ASK 调制和OOK 调制之间为“运行中改变”启用 ASK/OOK 引脚（引脚12）： 如果 B6 为 1，引脚 12 配置如下： 1 = OOK 调制 0 = B0 至 B2 (0x09) 上定义的调制												
B5	Clo1	SYS_CLK 输出频率 MSB	<table><tr><th>Clo1</th><th>Clo0</th><th>SYS_CLK 输出（如果使用 13.56MHz 晶振的话）</th><th>SYS_CLK 输出（如果使用 27.12MHz 晶振的话）</th></tr><tr><td>0</td><td>0</td><td>禁用</td><td>禁用</td></tr><tr><td>0</td><td>1</td><td>3.39MHz</td><td>6.78MHz</td></tr></table>	Clo1	Clo0	SYS_CLK 输出（如果使用 13.56MHz 晶振的话）	SYS_CLK 输出（如果使用 27.12MHz 晶振的话）	0	0	禁用	禁用	0	1	3.39MHz	6.78MHz
Clo1	Clo0	SYS_CLK 输出（如果使用 13.56MHz 晶振的话）	SYS_CLK 输出（如果使用 27.12MHz 晶振的话）												
0	0	禁用	禁用												
0	1	3.39MHz	6.78MHz												
B4	Clo0	SYS_CLK 输出频率 LSB	<table><tr><td>1</td><td>0</td><td>6.78MHz</td><td>13.56MHz</td></tr><tr><td>1</td><td>1</td><td>13.56MHz</td><td>27.12MHz</td></tr></table>	1	0	6.78MHz	13.56MHz	1	1	13.56MHz	27.12MHz				
1	0	6.78MHz	13.56MHz												
1	1	13.56MHz	27.12MHz												
B3	en_ana	1 = 设定引脚 12(ASK/OOK) 为一个模拟输出 0 = 默认	用于测试和测量。ASK/OOK 引脚 12 可在 DC 电平等于 AGND 的数字化之前被用于监控模拟副载波信号。												
B2	Pm2	调制深度 MSB	<table><tr><th>Pm2</th><th>Pm1</th><th>Pm0</th><th>模式类型和 %</th></tr><tr><td>0</td><td>0</td><td>0</td><td>ASK 10%</td></tr><tr><td>0</td><td>0</td><td>1</td><td>OOK (100%)</td></tr></table>	Pm2	Pm1	Pm0	模式类型和 %	0	0	0	ASK 10%	0	0	1	OOK (100%)
Pm2	Pm1	Pm0	模式类型和 %												
0	0	0	ASK 10%												
0	0	1	OOK (100%)												
B1	Pm1	调制深度	<table><tr><td>0</td><td>1</td><td>0</td><td>ASK 7%</td></tr><tr><td>0</td><td>1</td><td>1</td><td>ASK 8.5%</td></tr><tr><td>1</td><td>0</td><td>0</td><td>ASK 13%</td></tr></table>	0	1	0	ASK 7%	0	1	1	ASK 8.5%	1	0	0	ASK 13%
0	1	0	ASK 7%												
0	1	1	ASK 8.5%												
1	0	0	ASK 13%												
B0	Pm0	调制深度 LSB	<table><tr><td>1</td><td>0</td><td>1</td><td>ASK 16%</td></tr><tr><td>1</td><td>1</td><td>0</td><td>ASK 22%</td></tr><tr><td>1</td><td>1</td><td>1</td><td>ASK 30%</td></tr></table>	1	0	1	ASK 16%	1	1	0	ASK 22%	1	1	1	ASK 30%
1	0	1	ASK 16%												
1	1	0	ASK 22%												
1	1	1	ASK 30%												

6.3.2.9 RX 特别设置寄存器（地址 0x0A）

表 6-14. RX 特别设置寄存器（地址 0x0A）

功能： 直接设定增益和滤波器			
默认： 在 POR = H 或者 EN = L 和对 ISO 控制寄存器 0x01 的每次写入时为 0x40。 当位 B7, B6, B5 和 B4 全为0时，滤波器被设定用于 ISO14443B（240kHz 至 1.4MHz）。			
位	名称	功能	说明
B7	C212	带通 110kHz 至 570kHz	适合于 212kHz 副载波系统 (FeliCa)
B6	C424	带通 200kHz 至 900kHz	适合于 ISO15693 所使用的 424kHz 副载波
B5	M848	带通450kHz至1.5MHz	适合于 ISO14443A 和 B 所使用的 Manchester编码的 848kHz 副载波
B4	hbt	带通 100kHz 至 1.5MHz 增益衰减 18dB	适合高比特率 ISO14443 所使用的最高比特率 (848kbps)
B3	gd1	00 = 增益衰减 0dB 01 = 增益衰减 5dB	设定 RX 增益衰减，并降低敏感度
B2	gd2	10 = 增益衰减 10dB 11 = 增益衰减 15dB	
B1	agcr	AGC 激活电平改变	AGC 激活电平从 5 倍于数字化电平变为 3 倍于数字化电平。 1 = 3x 0 = 5x
B0	no-lim	AGC 活动并未得到及时限制	AGC 活动可在接收过程期间的任一时间完成。对于接收启动（“最大负载”）没有限制。 1 = 持续地 - 无时间限制 0 = 8 个副载波脉冲

AGC 控制的头四步是比较器调整。 后 3 步是由 AGC 控制的自动完成的真正增益衰减。 TX 之后，AGC 被打开。

RF 包迹侦测器后的第一增益和滤波阶段具有一个值为 15 的额定增益并且 3dB 带通频率可在 100kHz至 400kHz 的范围内针对高通进行调节并在 600kHz至 1.5MHz 之间针对低通进行调节。 下一个增益和滤波阶段有一个值为 8 的额定增益并且频率特性与第一阶段一样。 针对 ISO 控制寄存器中通信标准的每个新选择的滤波设置由内部预先设置自动完成。 可通过到 RX 特别设置寄存器 0x0A 的直接写入完成附加修正。

第二接收器增益阶段和数字化阶段包含在 AGC 环路中。 可通过设置芯片状态控制寄存器 0x00 的位 B2 = 1 (agc - 打开) 来激活 AGC 环路。 如果被激活，AGC 监控数字化级输入上的信号电平。 如果信号电平远远高于数字化阈值电平，则增益衰减被激活。 此信号电平，在其上启动动作，它的默认值为数字化阈值电平的 5 倍。 通过设置 RX 特别设置寄存器 (0x0A) 的位 B1 = 1 (AGCR)，它可被较少到数字化电平的 3 倍。

AGC 动作很快并通常在 4 个副载波脉冲之后完成。 默认情况下，在头几个副载波信号脉冲之后，AGC动作就被阻止，所以 AGC 不会在数据包复位期间干扰信号接收。 在特定情况下，这并不是最佳选择，所以这个阻止可通过设置 RX 特别设置寄存器 (0x0A) 的位 B0 = 1 (no_lim) 来将这个阻止移除。

注

将位 B4, B5, B6 和 B7 设置为 0 来选择 240kHz至 1.4MHz 之间的带通特性。 这适合于 ISO14443B, FeliCa 协议，和ISO14443A 更高比特率 212kbps 和 424kbps。

6.3.2.10 稳压器和 I/O 控制寄存器 (0x0B)

表 6-15. 稳压器和 I/O 控制寄存器 (0x0B)

功能: 控制 3 个电压稳压器			
默认: 在 POR = H 或者 EN = L 时为 0x87			
位	名称	功能	说明
B7	auto_reg	0 = 手动设置; 参见表 6-16 和表 6-17 中的 B0 至 B2 1 = 自动设置; 参见表 6-18 和表 6-19	自动系统设定 $V_{DD_RF} = V_{IN} - 250\text{ mV}$ 和 $V_{DD_A} = V_{IN} - 250\text{ mV}$ 和 $V_{DD_X} = V_{IN} - 250\text{ mV}$, 但是并不会高于 3.4V。
B6	en_ext_pa	支持外部功率放大器	内部峰值侦测器被禁用, 接收器输入 (RX_IN1 和 RX_IN2) 接受外部解调副载波。同时 ASK/OOK 引脚 12 成为用于外部 TX 放大器的调制输出。
B5	io_low	1 = 启用低外设通信电压	当 B5 = 1 时, 保持低电压运行下 I/O 引脚的输出驱动能力, 此 I/O 引脚被连接至电平转移器。当 V_{DD_IO} 电压介于 1.8V 至 2.7V 之间的时候, 应该设定为 1。
B4	未用	无功能	默认为 0。
B3	未用	无功能	默认为 0。
B2	vrs2	电压设定 MSB 电压设定 LSB	Vrs3_5 = L: V_{DD_RF} , V_{DD_A} , V_{DD_X} 范围从 2.7V 至 3.4V; 参见表 6-16 至表 6-19
B1	vrs1		
B0	vrs0		

表 6-16. 电源稳压器设置 - 手动 5V 系统

注册	控制寄存器内选项位设置								动作
	B7	B6	B5	B4	B3	B2	B1	B0	
00								1	5V 系统
0B	0								手动稳压器设置
0B	0					1	1	1	$V_{DD_RF} = 5\text{ V}$, $V_{DD_A} = 3.5\text{ V}$, $V_{DD_X} = 3.4\text{ V}$
0B	0					1	1	0	$V_{DD_RF} = 4.9\text{ V}$, $V_{DD_A} = 3.5\text{ V}$, $V_{DD_X} = 3.4\text{ V}$
0B	0					1	0	1	$V_{DD_RF} = 4.8\text{ V}$, $V_{DD_A} = 3.5\text{ V}$, $V_{DD_X} = 3.4\text{ V}$
0B	0					1	0	0	$V_{DD_RF} = 4.7\text{ V}$, $V_{DD_A} = 3.5\text{ V}$, $V_{DD_X} = 3.4\text{ V}$
0B	0					0	1	1	$V_{DD_RF} = 4.6\text{ V}$, $V_{DD_A} = 3.5\text{ V}$, $V_{DD_X} = 3.4\text{ V}$
0B	0					0	1	0	$V_{DD_RF} = 4.5\text{ V}$, $V_{DD_A} = 3.5\text{ V}$, $V_{DD_X} = 3.4\text{ V}$
0B	0					0	0	1	$V_{DD_RF} = 4.4\text{ V}$, $V_{DD_A} = 3.5\text{ V}$, $V_{DD_X} = 3.4\text{ V}$
0B	0					0	0	0	$V_{DD_RF} = 4.3\text{ V}$, $V_{DD_A} = 3.5\text{ V}$, $V_{DD_X} = 3.4\text{ V}$

表 6-17. 电压稳压器设置 - 手动 5V 系统

寄存器	控制寄存器内选项位设置								动作
	B7	B6	B5	B4	B3	B2	B1	B0	
00								0	3V 系统
0B	0								手动稳压器设置
0B	0					1	1	1	$V_{DD_RF} = 3.4\text{ V}$, V_{DD_A} 和 $V_{DD_X} = 3.4\text{ V}$
0B	0					1	1	0	$V_{DD_RF} = 3.3\text{ V}$, V_{DD_A} 和 $V_{DD_X} = 3.3\text{ V}$
0B	0					1	0	1	$V_{DD_RF} = 3.2\text{ V}$, V_{DD_A} 和 $V_{DD_X} = 3.2\text{ V}$
0B	0					1	0	0	$V_{DD_RF} = 3.1\text{ V}$, V_{DD_A} 和 $V_{DD_X} = 3.1\text{ V}$
0B	0					0	1	1	$V_{DD_RF} = 3.0\text{ V}$, V_{DD_A} 和 $V_{DD_X} = 3.0\text{ V}$
0B	0					0	1	0	$V_{DD_RF} = 2.9\text{ V}$, V_{DD_A} 和 $V_{DD_X} = 2.9\text{ V}$
0B	0					0	0	1	$V_{DD_RF} = 2.8\text{ V}$, V_{DD_A} 和 $V_{DD_X} = 2.8\text{ V}$
0B	0					0	0	0	$V_{DD_RF} = 2.7\text{ V}$, V_{DD_A} 和 $V_{DD_X} = 2.7\text{ V}$

表 6-18. 电源稳压器设置 - 自动 5V 系统

寄存器	控制寄存器内选项位设置								动作
	B7	B6	B5	B4	B3	B2	B1	B0	
00								1	5V 系统
0B	1					x ⁽¹⁾	1	1	自动稳压器设置 250mV 压差
0B	1					x	1	0	自动稳压器设置 350mV 压差
0B	1					x	0	0	自动稳压器设置 400mV 压差

(1) x = 无关

表 6-19. 电压稳压器设置 - 自动 5V 系统

寄存器	控制寄存器内选项位设置								动作
	B7	B6	B5	B4	B3	B2	B1	B0	
00								0	3V 系统
0B	1					x ⁽¹⁾	1	1	自动稳压器设置 250mV 压差
0B	1					x	1	0	自动稳压器设置 350mV 压差
0B	1					x	0	0	自动稳压器设置 400mV 压差

(1) x = 无关

6.3.3 状态寄存器

6.3.3.1 IRQ 状态寄存器 (0x0C)

表 6-20. IRQ 状态寄存器 (0x0C)

功能: 关于TRF7970AIRQ 和 TX/RX 状态的信息可用			
默认: 在 POR = H 或者 EN = L和每次到 ISO 控制寄存器 0x01 写入时为 0x00。它在读阶段的末尾被自动复位。此复位也移除了 IRQ 标志。			
位	名称	功能	说明
B7	Irq_tx	由于 TX 结束, 对 IRQ 进行设定	表示 TX 在进行中。在 TX 的开始时此标志被设定但是当 TX 完成时中断请求 (IRQ = 1) 被发出。
B6	Irq_srx	由于 RX 启动 IRQ 被设定	表示已收到 RX SOF 并且 RX 在进行中。在 RX 的开始时此标志被设定但是当 RX 完成时中断请求 (IRQ = 1) 被发出。
B5	Irq_fifo	显示 FIFO 介于 1/3 和 2/3 之间	表明 FIFO 高电平或者低电平
B4	Irq_err1	CRC 错误	表明只有 ISO 控制寄存器的 B7 (无 RX CRC) 被设定为 0 的时候才接收 CRC 错误。
B3	Irq_err2	奇偶校验错误	标示 ISO14443A 的奇偶校验错误
B2	Irq_err3	字节组帧或者 EOF 错误	指示组帧错误
B1	Irq_col	碰撞错误	ISO14443A 和 ISO15693 单一副载波冲突错误。如果在一个 ISO14443A 106kbps 位周期内检测到多于 6 个或者 7 个 (如寄存器 0x01 中定义的那样) 冲突错误的话, 那么位被设定。碰撞错误位也可由外部噪音触发。
B0	Irq_noresp	无响应时间中断	"无响应时间"内的无响应定义在 RX 无响应等待时间寄存器 (0x07) 内。用信号通知 MCU 下一个时间槽可被发送。只适用于 ISO15693。

为了复位 (清除) 寄存器 0x0C 和 IRQ 线路, 此寄存器必须被读取。在发射期间, 解码器被禁用, 只有 B5 和 B7 位可被更改。在接收期间, 只有位 B6 可被改变, 但这并不会立即触发 IRQ 线路。在发射和接收阶段的末尾, IRQ 信号被设定。

表 6-21. 用于NFC 和卡仿真操作的 IRQ 状态寄存器 (0x0C)

功能: 关于TRF7970AIRQ 和 TX/RX 状态的信息可用			
默认: 在 POR = H 或者 EN = L和每次到 ISO 控制寄存器 0x01 写入时为 0x00。它在读阶段的末尾被自动复位。此复位也移除了 IRQ 标志。			
位	名称	功能	说明
B7	Irq_tx	由于 TX 结束, 对 IRQ 进行设定	表示 TX 在进行中。在 TX 的开始时此标志被设定但是当 TX 完成时中断请求 (IRQ = 1) 被发出。
B6	Irq_srx	由于 RX 启动 IRQ 被设定	表示已收到 RX SOF 并且 RX 在进行中。在 RX 的开始时此标志被设定但是当 RX 完成时中断请求 (IRQ = 1) 被发出。
B5	Irq_fifo	显示 FIFO 介于 1/3 和 2/3 之间	表明 FIFO 高电平或者低电平
B4	Irq_err1	协议错误	任何协议错误
B3	Irq_sdd	SDD 完成	SDD (106kbps 的无源目标fa) 成功完成
B2	Irq_rf	RF 场变化	运行所需的足够 RF 信号水平已经达到或者已经丢失
B1	Irq_col	RF 冲突避免完成	系统已完成冲突避免并且最小等待时间已过。
B0	Irq_col_err	RF 冲突避免并未成功完成	外部 RF 场出现所以不能执行冲突避免。

6.3.3.2 冲突避免寄存器 (0x0D) 和中断掩码寄存器 (0x0E)

表 6-22. 冲突避免寄存器 (0x0D) 和中断掩码寄存器 (0x0E)

默认: 在 POR = H 或者 EN = L为 0x3E。在读取操作之后, 冲突位自动复位。			
位	名称	功能	说明
B7	Col9	冲突 MSB 的位位置	支持 ISO14443A
B6	Col8	冲突位的位置	
B5	En_irq_fifo	对 FIFO 启用中断	默认 = 1
B4	En_irq_err1	对 CRC 启用中断	默认 = 1
B3	En_irq_err2	对奇偶校验启用中断	默认 = 1
B2	En_irq_err3	对组帧错误或者 EOF 启用中断	默认 = 1
B1	En_irq_col	对冲突错误启用中断	默认 = 1
B0	En_irq_noresp	启用无响应中断	默认 = 0

表 6-23. 冲突位置寄存器 (0x0E)

功能: 显示冲突或者错误的位的位置			
默认: 在 POR = H 或者 EN = L 时为0x00。读操作之后自动复位。			
位	名称	功能	说明
B7	Col7	冲突 MSB 的位的位置	主要支持 ISO14443A, 在另外的协议中这个寄存器显示错误的位的位置。帧, SOF/EOF, 奇偶校验或者 CRC 错误。
B6	Col6		
B5	Col5		
B4	Col4		
B3	Col3		
B2	Col2		
B1	Col1		
B0	Col0	冲突 LSB 的位的位置	

6.3.3.3 RSSI 水平和振荡器状态寄存器 (0x0F)

表 6-24. RSSI 水平和振荡器状态寄存器 (0x0F)

功能: RF 关闭状态期间, 在接收通道和 RF 振幅上显示信号强度。从接收开始直到下次传送开始 RSSI 的值有效。			
位	名称	功能	说明
B7	未用		
B6	osc_ok	晶体振荡器稳定指示器	13.56MHz 频率稳定 ($\approx 200 \mu s$)
B5	rss_i_x2	辅助 RX 的 MSB RSSI 值 (RX_IN2)	默认辅助通道为 RX_IN2。B3 = 1 (芯片状态控制寄存器 0x00) 时, 此输入可被交换。如果“被交换”, 辅助通道被连接到 RX_IN1 上, 自此, 辅助 RSSI 代表 RX_IN2 上的信号水平。
B4	rss_i_x1	辅助通道 RSSI	
B3	rss_i_x0	辅助 RX(RX_IN2) 的 MSB RSSI 的值	
B2	rss_i_2	主 RX(RX_IN1) 的 MSB RSSI 的值	默认为有源通道并可通过芯片状态控制寄存器 0x00 的选项位 B3 = 0 来设定。
B1	rss_i_1	主通道 RSSI	
B0	rss_i_0	主 RX(RX_IN1) 的 LSB RSSI 的值	

RSSI 测量块正在测量解调包迹信号 (除了后面在直接命令部分描述的用于 RF 振幅测量的直接命令)。此测量系统正锁存在峰值, 所以 RSSI 水平可在接收数据包的末尾被读取。在读取器的下次发射活动期间, RSSI 值被复位, 所以可对新标签响应水平进行测量。为 RF_IN1 和 RF_IN2 计算出的 RSSI 值被显示在节 5.4.1.1 和节 5.4.1.2 中。RSSI 有增量为 4dB 的 7 个级别 (3 位)。输入电平为在一侧包迹 (正或者负) 上测量的 RF 信号峰值到峰值的调制电平。

6.3.3.4 特别功能寄存器 (0x10)

表 6-25. 特别功能寄存器 (0x10)

功能: 针对 ISO14443A 的特定操作用户可配置选项			
位	名称	功能	说明
B7		保留	保留
B6		保留	保留
B5	par43	禁用对 ISO14443A 的奇偶校验检查	
B4	next_slot_37us	0 = 18.88 μs 1 = 37.77 μs	为 ISO15693 的下一个时间槽命令设定时间节点
B3	Sp_dir_mode	针对 MIFARE 的 106kbps 比特流发射	启用 ISO14443A 数据发射直接模式, 绕过 FIFO 并直接将数据比特流提供给解码器。
B2	4_bit_RX	0 = 正常接收 1 = 4 位接收	启用一些卡使用的 4 位重新执行, 例如 ACK, NACK; 例如, MIFARE 超轻型
B1	14_anticoll	0 = 防冲突组帧 (0x93, 0x95, 0x97) 1 = 正常组帧 (无不完整字节)	禁用针对 14443A 的防冲突帧 (在防冲突完成后这个位应被设定为 1)
B0	col_7_6	0 = 7 个副载波脉冲 1 = 6 个副载波脉冲	在 14443A 中选择触发冲突错误的副载波脉冲的数量 - 106kbps

6.3.3.5 特别功能寄存器 (0x11)

表 6-26. 特别功能寄存器 (0x11)

功能: 为 RX 操作标示 IRQ 状态			
位	名称	功能	说明
B7	保留		保留
B6	保留		保留
B5	保留		保留
B4	保留		保留
B3	保留		保留
B2	保留		保留
B1	保留		保留
B0	irq_srx	拷贝 IRQ 状态寄存器 (0x0C) 的 RX 启动信号 (位6)	用信号表示已收到 RX SOF 并且 RX 在进行中。当 RX 完成时, IRQ 被发出。

6.3.3.6 可调节 FIFO IRQ 电平寄存器 (0x14)

表 6-27. 可调节 FIFO IRQ 电平寄存器 (0x14)

功能: 通过 IRQ 调节 FIFO 中表示状态的电平					
默认: 在 POR = H 或者 EN = L 时为 0x00					
位	名称	功能	说明		
B7	保留		保留		
B6	保留		保留		
B5	保留		保留		
B4	保留		保留		
B3	Wlh_1	FIFO 高 IRQ 电平 (RX 期间)	Wlh_1	Wlh_0	IRQ 电平
			0	0	124
			0	1	120
			1	0	112
B2	Wlh_0	FIFO 低 IRQ 电平 (TX 期间)	1	1	96
B1	Wll_1		Wll_1	Wll_0	IRQ 电平
			0	0	4
			0	1	8
B0	Wll_0		1	0	16
			1	1	32

6.3.3.7 NFC 低场电平寄存器(0x16)

表 6-28. NFC 低场电平寄存器(0x16)

功能: 定义 RF 冲突避免电平			
默认: 在 POR = H 或者 EN = L 时为 0x00。			
位	名称	功能	说明
B7	Clex_dis	禁用时钟提取器	NFC 无源 106kbps 和 ISO14443A 卡仿真
B6	Hash6	N/A	
B5	Hash5	N/A	
B4	Hash4	N/A	
B3	Hash3	N/A	
B2	Rfdet_I2	用于 RF 冲突避免的 RF 场电平	比较器输出显示在 NFC 目标方协议寄存器 (0x19) 的 B6 位
B1	Rfdet_I1		
B0	Rfdet_I0		

6.3.3.8 NFCID1 数量寄存器 (0x17)

此寄存器用于保持TRF7970A的 ID，此 ID 在卡仿真和 NFC 点到点目标方操作期间使用。

将此 ID 写入寄存器 0x17 的过程如下：

1. 在寄存器 0x18 写入位 5, 6, 7 来开启 SDD 防冲突（位5），并且设定位 6 和位 7 来选择为 4, 5, 7 或者 10 字节的 ID 长度。
2. 将 ID 写入寄存器 0x17。应该使用 4, 7, 或者 10 字节的写持续模式来完成此操作（根据寄存器 0x18 中位 6 和位 7 所设定的值）。

6.3.3.9 NFC 目标方侦测电平寄存器 (0x18)

表 6-29. NFC 目标方侦测电平寄存器 (0x18)

功能：定义 RF 唤醒电平，开启自动 SDD 并给出 NFCID 尺寸。 这个寄存器由 Vin 供电以保证完全断电期间的数据保持。					
默认：在 Vin 上 POR（并不是基于 V _{DD_X} 的 POR）并且不在 EN = 0 上复位					
位	名称	功能	说明		
B7	Id_s1	在 106kbps 无源目标 SDD 中使用的 NFCID1 尺寸	Id_s1	Id_s0	NFCID1 尺寸 （字节）
			0	0	4
			0	1	7
			1	0	10
B6	Id_s0		1	1	不被允许
B5	Sdd_en		使用内部状态机和存储在 NFCID1 数字寄存器(0x17) 中的 ID 的自动 SDD		
B4		不可用			
B3	Hi_rf	RF 计量的扩展范围			
B2	Rfdet_h2	系统唤醒所需的 RF 场水平。 如果所有位为 0，则 RF 水平侦测关闭。	比较器输出显示在 NFC 目标协议寄存器 (0x19) 的B7 上		
B1	Rfdet_h1				
B0	Rfdet_h0				

6.3.3.10 NFC 目标协议寄存器 (0x19)

当一个 NFC/RFID 初始方/读取器出现时，这个寄存器用于（当读取时）显示比特率和协议类型。当 TRF7970A 被放置在卡仿真（类型 A 或者类型 B）模式中并且其它 TRF7970A 或者 NFC 器件（针对其它 NFC 器件进行轮询）被处于卡仿真模式中的 TRF7970A 发现时，一个这种情况下的使用示例就会发生。IRQ 表示检测到一个场（IRQ 状态 = 0x04）或者自动 SDD 已经完成（如果配置为自动 SDD 的话，IRQ 状态 = 0x8）。

如果自动 SDD 被设定并且 IRQ 状态返回到 0x04，那么为了了解轮询周期序列，可读出这个寄存器的内容以查看进入的命令。然后，当第一个正确相匹配的命令（即，REQA 或者 REQB）从读取器或者初始方发出时，如果 AutoSDD 被设定，则 IRQ 并且 IRQ 状态为 0x08，从而表示 SDD 完成。下一个 IRQ 状态应该返回 0x40，可以检查寄存器 0x19 以确保它的值正确（也就是说，106kbps 上的类型 A 为 0xC9 或者 106kbps 上的类型 B 为 0xC5），从而表示 FIFO 中有字节并且对 FIFO 状态的读取可以显示已经有多少字节读出。例如，AutoSDD 完成之后，FIFO 中有四个字节，并且这些字节应该是来自读取器的 RATS 命令，而对处于卡仿真模式中的 TRF7970A 进行控制的 MCU 必须对此命令进行响应。如果 AutoSDD 未设定，正如另外一个 TRF7970A 运行在 ISO14443B 卡仿真模式中的例子，那么场检测也会如之前说明的一样发生并且 IRQ 也会发出以表示 RX 已完成 (0x40)。这个寄存器必须被检查并与情况陈述结构进行比对（这时这个寄存器的值为 0xC5），表示一个速率为 106kbps 的 ISO14443B 命令已被发出。当这个寄存器 (0x19) 为 0xC5 时，那么 FIFO 的状态可被读取并应该保持一个 0x03 的值，当读取时，应该为 REQB 命令 (0x05, 0x00, 0x00)；控制 MCU 必须使用 ATQB 应答进行响应。这些例子中的任一个之后的步骤将按照 ISO14443-3 或者 -4 标准的相关部分执行，然后是 NFC 论坛规范，这依赖于系统使用情况或者应用的不同而定。

表 6-30. NFC 目标协议寄存器 (0x19)

功能： 显示初始方在第一个命令中发射的比特率和协议类型（有源或者无源）它还显示两个 RF 水平侦测器的比较器输出。			
默认： 在 POR = H 并且 EN = 0 时为 0x00。MCU 读操作之后，B0-B4 被自动复位。B6 和 B7 持续显示 RF 水平比较器输出。			
位	名称	功能	说明
B7	Rf_h	RF 水平在唤醒水平设置之上	唤醒水平由 NFC 目标方侦测寄存器水平寄存器(0x18) 的 B0 到 B2 显示
B6	Rf_l	RF 水平在 RF 冲突避免水平设置之上	冲突避免水平由寄存器 0x16（NFC 低场侦测水平）上的 B0-B2 定义
B5	保留	被保留	保留
B4	FeliCa	1 = FeliCa 0 = ISO14443A	第一个初始方命令有 FeliCa 或者 ISO14443A 的物理层编码
B3	Pas_106	在 106kbps 或者发射器应答器仿真上的无源目标方	第一个初始方/读取器命令曾经是 SENS_REQ 或者 ALL_REQ
B2	Pas_14443B	ISO14443B 发射器应答器仿真	第一个读取器命令曾经是 ISO14443B
B1	NFCBR1	第一个接收到的命令的比特率	00 = 保留 01 = 106 kbps 10 = 212 kbps 11 = 424 kbps
B0	NFCBR0		

6.3.4 测试寄存器

6.3.4.1 测试寄存器 (0x1A)

表 6-31. 测试寄存器 (0x1A) (用于测试或者直接使用)

默认：在 POR = H 并且 EN = L 上为 0x00。			
位	名称	功能	说明
B7	OOK_Subc_In	副载波输入	OOK 引脚成为解码器数字输入
B6	MOD_Subc_Out	副载波输出	MOD 引脚成为接收器副载波输出
B5	MOD_Direct	直接 TX 调制和 RX 复位	MOD 引脚变成针对由 MCU 控制的 TX 调制的输入
B4	o_sel	第一阶段输出选择	o_sel = L: 用于模拟输出和数字化的第二阶段输出 o_sel = H: 用于模拟输出和数字化的第二阶段输出
B3	low2	第二阶段增益 -6dB, HP 角 频率除以 2	
B2	low1	第一阶段增益 -6dB, HP 角 频率除以 2	
B1	zun	输入跟随器测试	
B0	Test_AGC	AGC 测试, AGC 电平在 rssi_210 位上可见	

6.3.4.2 测试寄存器 0x1B

表 6-32. 测试寄存器 0x1B (用于测试或者直接使用)

默认：在 POR = H 并且 EN = L 上为 0x00。当一个 test_dec 或者 test_io 被设定时, IC 切换到测试模式。在停止条件到达之前, 将保持测试模式。在停止条件, est_dec 和 test_io 被清除。			
位	名称	功能	说明
B7	test_rf_level	RF 水平测试	
B6			
B5			
B4			
B3	test_io1	I/O 测试	未执行
B2	test_io0		
B1	test_dec	解码器测试模式	
B0	clock_su	编码器时钟 13.56MHz	为了更快地测试编码器

6.3.5 FIFO 控制寄存器

6.3.5.1 FIFO 状态寄存器 (0x1C)

表 6-33. FIFO 状态寄存器 (0x1C)

功能: 可从 FIFO 中读取的字节数量 (= N 字节数量, 使用十六进制)			
位	名称	功能	说明
B7	Foverflow	FIFO 溢出错误	当 FIFO 有多于 128 字节的数据时, 位被设定
B6	Fb6	FIFO 字节 fb[6]	
B5	Fb5	FIFO 字节 fb[5]	
B4	Fb4	FIFO 字节 fb[4]	
B3	Fb3	FIFO 字节 fb[3]	位 B0: B6 表示有多少字节从 FIFO 中被读出 (= N 字节数量, 使用十六进制)
B2	Fb2	FIFO 字节 fb[2]	
B1	Fb1	FIFO 字节 fb[1]	
B0	Fb0	FIFO 字节 fb[0]	

6.3.5.2 TX 长度字节 1 寄存器 (0x1D), TX 长度字节 2 寄存器 (0x1E)

表 6-34. TX 长度字节 1 寄存器 (0x1D)

功能: 高位 2 个半字节完整, 经FIFO 传送的目标字节			
在 POR = 0 和 EN = 0 时, 寄存器默认被设定成 0x00。它也在 TX EOF 上被自动复位。			
位	名称	功能	说明
B7	Txl11	完整字节 bn[11] 的数量	完整的, 目标发射字节的高半字节
B6	Txl10	完整字节 bn[10] 的数量	
B5	Txl9	完整字节 bn[9] 的数量	
B4	Txl8	完整字节bn[8]的数量	
B3	Txl7	完整字节 bn[7] 的数量	完整的中半字节, 打算发送的字节
B2	Txl6	完整字节 bn[6] 的数量	
B1	Txl5	完整字节 bn[5] 的数量	
B0	Txl4	完整字节 bn[4] 的数量	

表 6-35. TX 长度字节 2 寄存器 (0x1E)

功能: 通过 FIFO 传送的完整字节的低半字节; 从 FIFO 传出不完整字节和位数量的信息			
默认: 在 POR 和 EN = 0 上为0x00。它在 TX EOF 上被自动复位。			
位	名称	功能	说明
B7	Txl3	完整字节的位数量 bn[3]	完整的低半字节, 打算发送的字节
B6	Txl2	完整字节的位数量 bn[2]	
B5	Txl1	完整字节的位数量 bn[1]	
B4	Txl0	完整字节的位数量 bn[0]	
B3	Bb2	不完整字节的位数量 bb[2]	将被发射的最后一个不完整字节的位数量。 只有当不完整字节标志被设定时, 它才被考虑在内。
B2	Bb1	不完整字节的位数量 bb[1]	
B1	Bb0	不完整字节的位数量 bb[0]	
B0	Bbf	不完整字节标志	B0 = 1, 表明最后一个字节不是完整的 8 位宽。

7 系统设计

7.1 布局注意事项

尽量将所有去耦合电容器靠近 IC，并使得高频去耦合电容器 (10nF) 比低频去耦合电容器 (2.2nF) 更加靠近 IC。

尽可能地将接地导孔放置在靠近电容器接地和读取器 IC 引脚以大大降低可能的接地环路尺寸。

由于有可能影响输出功率，因此不建议使用任何尺寸在 0603 以下的电感器。如果需要使用较小的电感器，在最后应用中必须确认输出性能。

密切关注晶体的所需负载电容，并且相应地调节外部并联电容器。对于这些值，请遵照晶体制造商的建议。

在数字和模拟部分应该有一个公共接地层。此多重接地部分或者应该具有导孔，此导孔可将接地层的不同部分结合在一起。

确保正确安装读取器 IC 的中心上的外露散热垫。此散热垫应该紧紧接地以帮助封装散热。

所有的引线应该尽可能的短，特别是 RF 输出路径，晶体连接，和从读取器到微控制器的控制线路。适当的放置 TRF7970A，微控制器，晶振，和 RF 连接/连接器将有助于使这种设计更加便捷。

避免 RF 信号线路下的数字线路相交。还有，尽可能的避免数字线路与其它数字线路的相交。如果引线交叉不可避免，则应使用垂直 (90°) 交叉以将线路耦合降到最低。

根据生产测试计划，考虑测试期间测试散热垫或者测试导孔的可能的实施方式。必要的散热垫或者导孔应该被放置在与推荐的测试方案一致的位置以更容易地访问这些测试点。

如果系统实现比较复杂（例如，如果 RFID 读取器模块是一个含有其它模块（蓝牙，WiFi，微控制器，和时钟）的较大系统的子系统，就应该进行特别的考虑以确保没有噪音耦合进入电源线。如果需要，特别滤波或者稳压器设计考虑应被用于大大减少或者消除这些系统的噪声。

布线方面的更多信息/细节，请见 TRF796x HF-RFID 读取器布线指南 (SLOA139)。

7.2 阻抗匹配 TX_OUT（引脚5）到 50Ω

当运行在满功率输出设置时，TRF7970A的输出阻抗的额定值为 $4+j0$ (4Ω 实值)。由于可买到的测试设备（例如，频谱分析仪，功率计，和网络分析仪）是 50Ω 系统，这个阻抗必须与一个回声电路相匹配并且德州仪器 (TI) 建议 4 Ω至 50Ω 的匹配电路。一个阻抗匹配参考电路显示在图 7-1和图 7-2中。这一部分解释了这些值是如何计算的。

由 4Ω 源开始，从 4Ω 到 50Ω 的过程可在Smith圆图模拟器中展示（可从<http://www.fritz.dellsperger.net/>中获得）。在适合的地方，这些元件被组合在一起（参见图 7-1）。

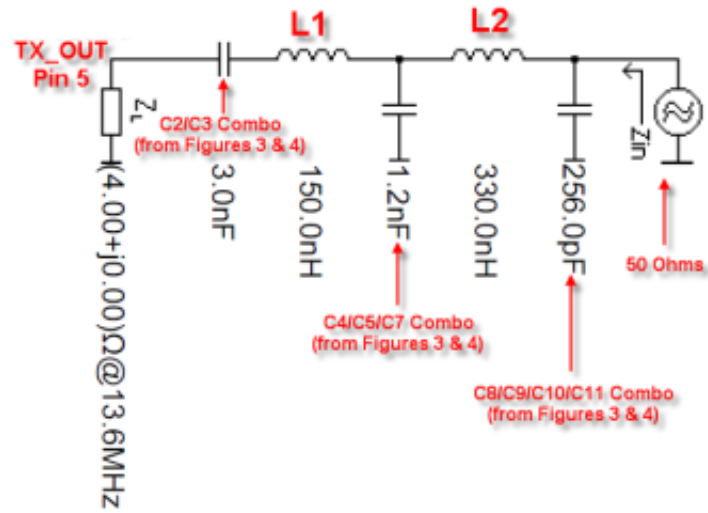


图 7-1. 阻抗匹配组件

这生成了显示在图 7-2 中的 Smith 圆图模拟。

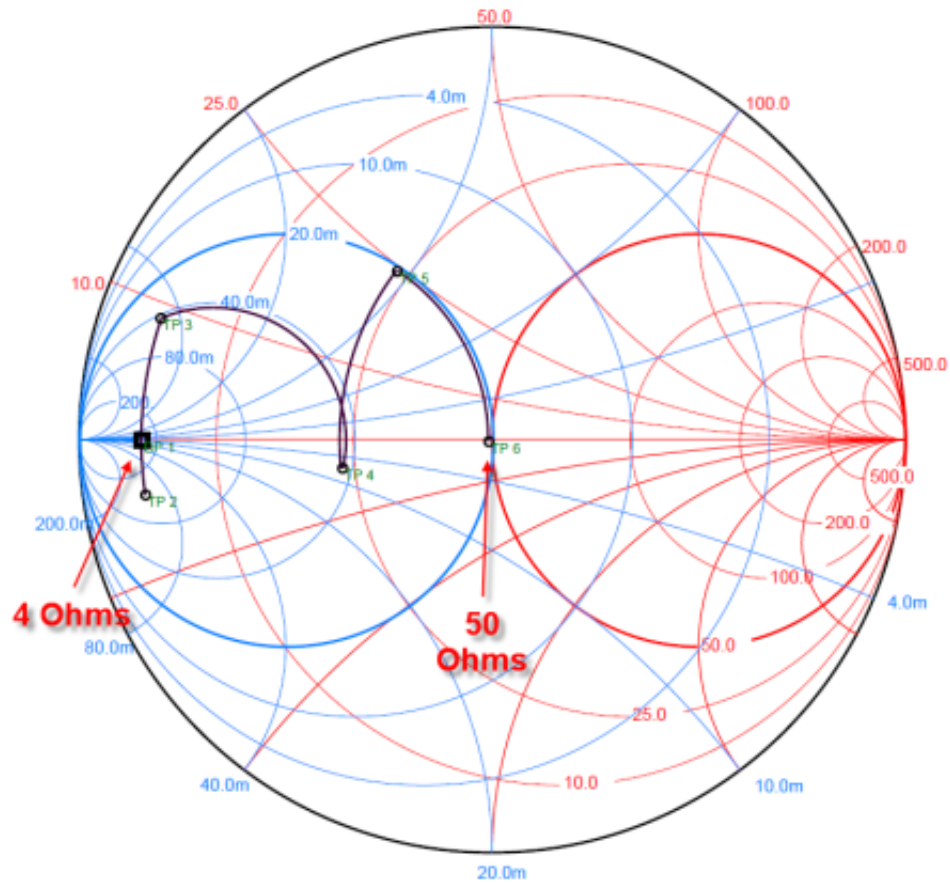


图 7-2. 史密斯圆图模拟

可使用功率计或者具有功率计功能的频谱分析仪或者其它可进行“在线”测量的设备对生成的输出功率进行测量。 注意观察测试设备上的最大功率输出水平并在任何可能的情况下使用衰减器以避免设备损坏。 不同运行状况下的预计输出功率水平显示在表 6-2 中。

7.3 读取器天线设计指南

对于使用TRF7970A的高频 (HF) 天线设计注意事项, 请参考这些文档:

- 与 TRF7960 RFID 读取器匹配的天线 ([SLOA135](#))
- TRF7960TB HF RFID 读取器模块用户指南 ([SLOU297](#))

8 修订历史记录

修订版本	注释
SLOS743	第一版
SLOS743A	已更改的图 4-1, 图 4-2, 和图 5-17。 已更改的节 5.9.6, 步骤 5 和步骤 6, 包括添加的图表。 已更改的表 6-6, 表 6-13, 和表 6-33。 为 NFC 目标协议寄存器 (0x19) 两个实例的使用添加了段落。
SLOS743B	节 5.9.1.4, 已改正的排版错误。 节 6.3.3.1, 已更改的位 B5。 节 6.3.1.1, 已更改的位 B3。 节 6.3.5.2, 已更改的高、中、低半字节说明。
SLOS743C	Section 3.3, 针对 $T_A \leq 25^\circ\text{C}$ 时的校正功率额定值。
SLOS743D	Section 3.3, 更正了排印错误。
SLOS743E	节 5.5, 更正了电路图和文本中的引脚数量。

PACKAGING INFORMATION

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead/Ball Finish (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
TRF7970ARHBR	ACTIVE	VQFN	RHB	32	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR	-40 to 110	TRF 7970A	Samples
TRF7970ARHBT	ACTIVE	VQFN	RHB	32	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR	-40 to 110	TRF 7970A	Samples

(1) The marketing status values are defined as follows:

ACTIVE: Product device recommended for new designs.

LIFEBUY: TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.

NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.

PREVIEW: Device has been announced but is not in production. Samples may or may not be available.

OBsolete: TI has discontinued the production of the device.

(2) Eco Plan - The planned eco-friendly classification: Pb-Free (RoHS), Pb-Free (RoHS Exempt), or Green (RoHS & no Sb/Br) - please check <http://www.ti.com/productcontent> for the latest availability information and additional product content details.

TBD: The Pb-Free/Green conversion plan has not been defined.

Pb-Free (RoHS): TI's terms "Lead-Free" or "Pb-Free" mean semiconductor products that are compatible with the current RoHS requirements for all 6 substances, including the requirement that lead not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, TI Pb-Free products are suitable for use in specified lead-free processes.

Pb-Free (RoHS Exempt): This component has a RoHS exemption for either 1) lead-based flip-chip solder bumps used between the die and package, or 2) lead-based die adhesive used between the die and leadframe. The component is otherwise considered Pb-Free (RoHS compatible) as defined above.

Green (RoHS & no Sb/Br): TI defines "Green" to mean Pb-Free (RoHS compatible), and free of Bromine (Br) and Antimony (Sb) based flame retardants (Br or Sb do not exceed 0.1% by weight in homogeneous material)

(3) MSL, Peak Temp. - The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

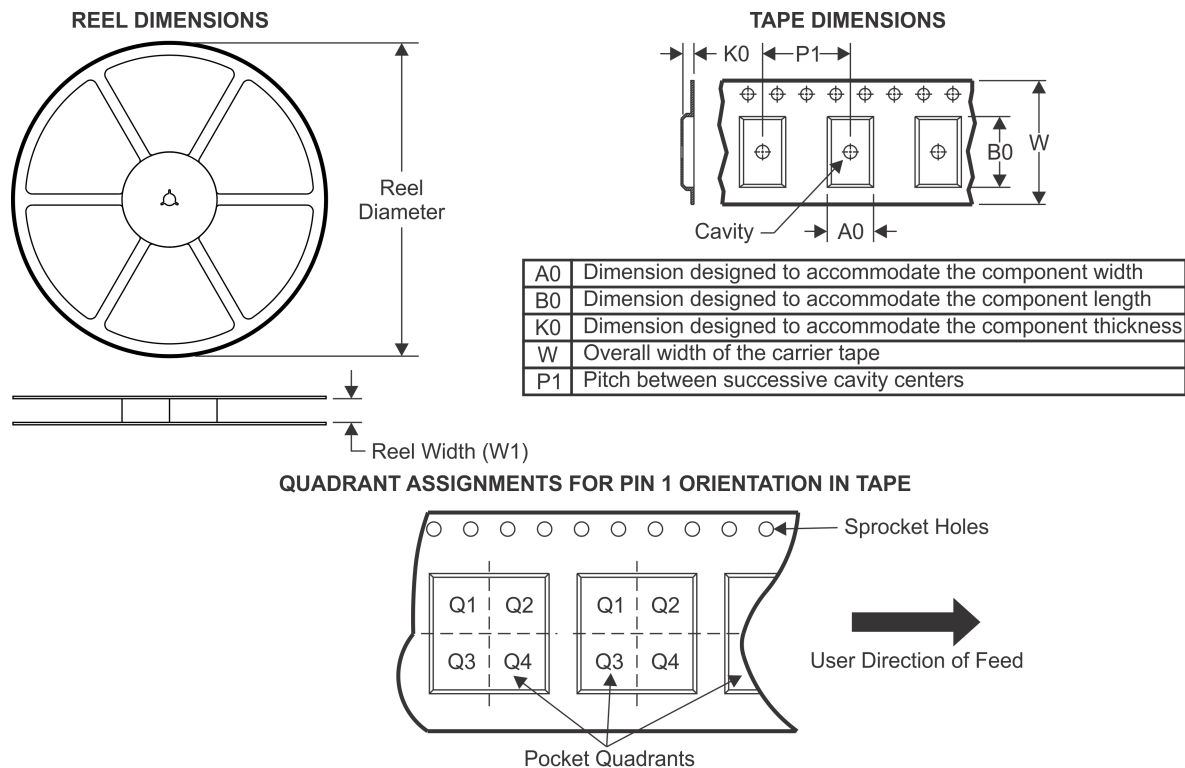
(4) There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.

(5) Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "-" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

(6) Lead/Ball Finish - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead/Ball Finish values may wrap to two lines if the finish value exceeds the maximum column width.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

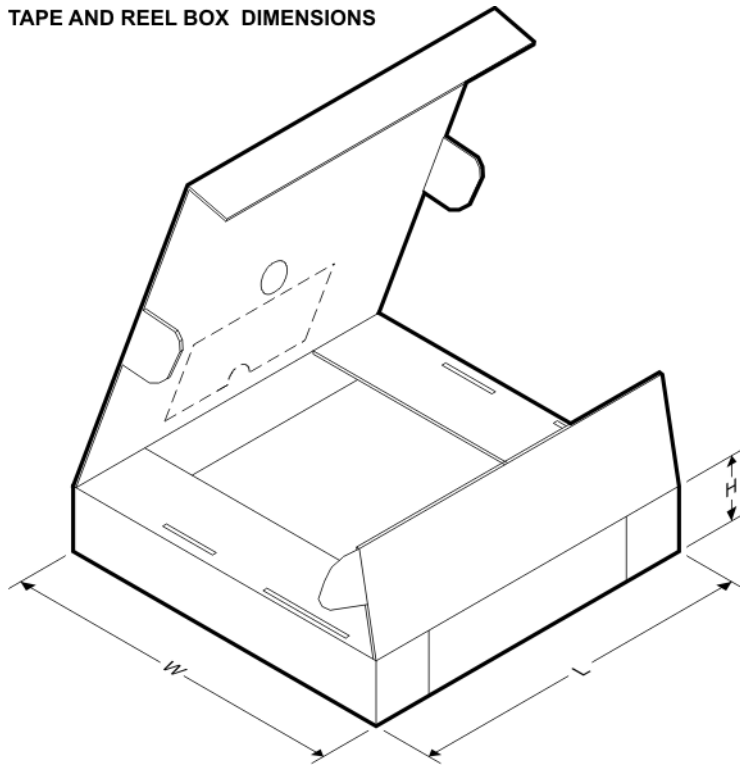
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TRF7970ARHBR	VQFN	RHB	32	3000	330.0	12.4	5.3	5.3	1.5	8.0	12.0	Q2
TRF7970ARHBT	VQFN	RHB	32	250	180.0	12.4	5.3	5.3	1.5	8.0	12.0	Q2

TAPE AND REEL BOX DIMENSIONS

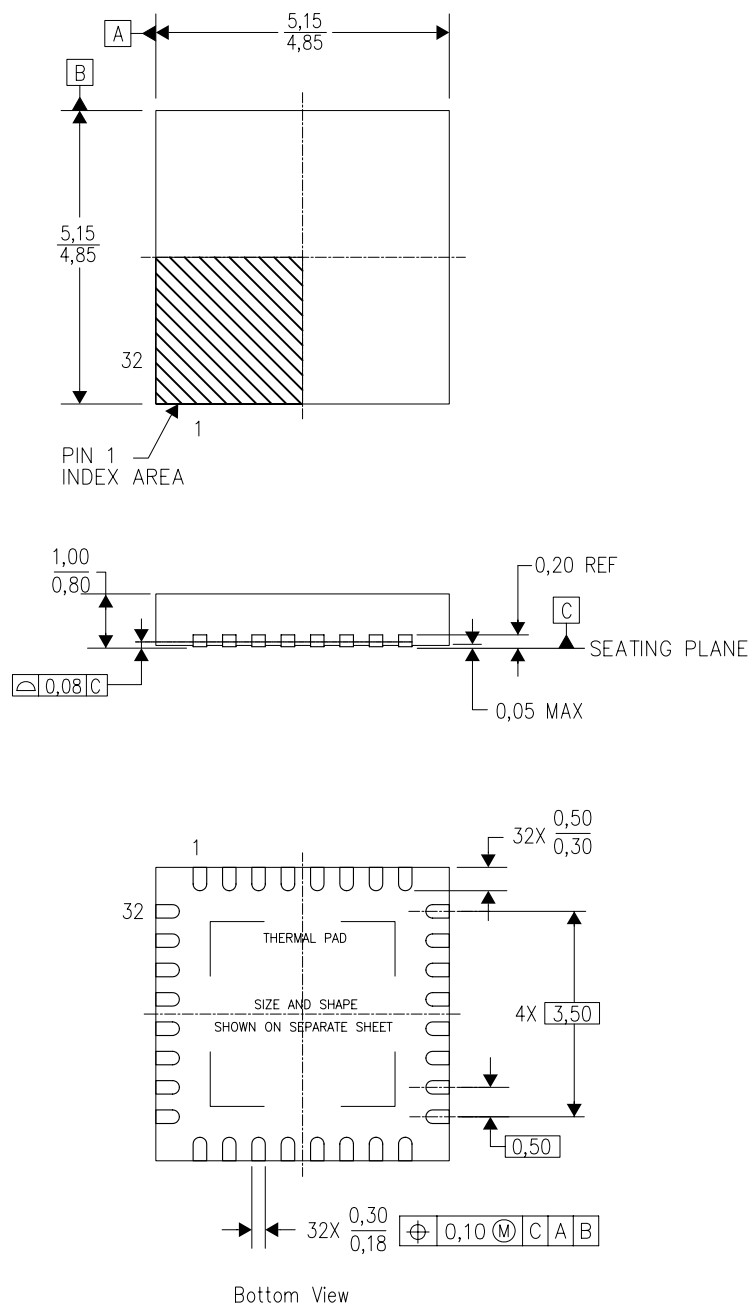


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TRF7970ARHBR	VQFN	RHB	32	3000	367.0	367.0	35.0
TRF7970ARHBT	VQFN	RHB	32	250	210.0	185.0	35.0

RHB (S-PVQFN-N32)

PLASTIC QUAD FLATPACK NO-LEAD



4204326/D 06/11

- NOTES:
- A. All linear dimensions are in millimeters. Dimensioning and tolerancing per ASME Y14.5M-1994.
 - B. This drawing is subject to change without notice.
 - C. QFN (Quad Flatpack No-Lead) Package configuration.
 - D. The package thermal pad must be soldered to the board for thermal and mechanical performance.
 - E. See the additional figure in the Product Data Sheet for details regarding the exposed thermal pad features and dimensions.
 - F. Falls within JEDEC MO-220.

RHB (S-PVQFN-N32)

PLASTIC QUAD FLATPACK NO-LEAD

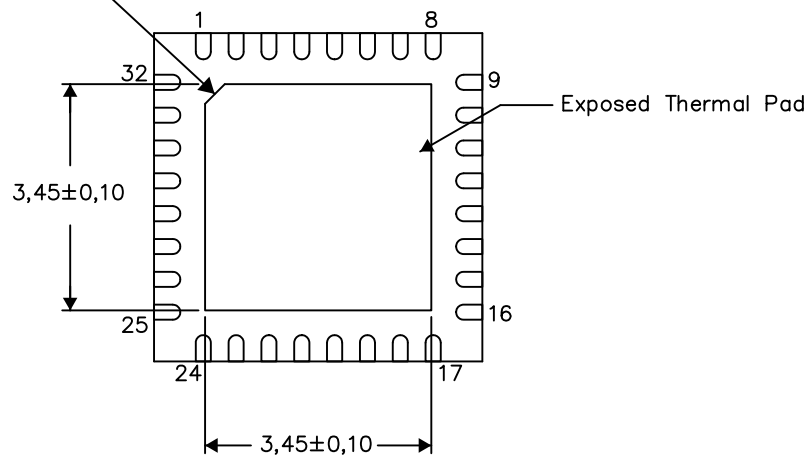
THERMAL INFORMATION

This package incorporates an exposed thermal pad that is designed to be attached directly to an external heatsink. The thermal pad must be soldered directly to the printed circuit board (PCB). After soldering, the PCB can be used as a heatsink. In addition, through the use of thermal vias, the thermal pad can be attached directly to the appropriate copper plane shown in the electrical schematic for the device, or alternatively, can be attached to a special heatsink structure designed into the PCB. This design optimizes the heat transfer from the integrated circuit (IC).

For information on the Quad Flatpack No-Lead (QFN) package and its advantages, refer to Application Report, QFN/SON PCB Attachment, Texas Instruments Literature No. SLUA271. This document is available at www.ti.com.

The exposed thermal pad dimensions for this package are shown in the following illustration.

PIN 1 INDICATOR
(OPTIONAL)



Bottom View

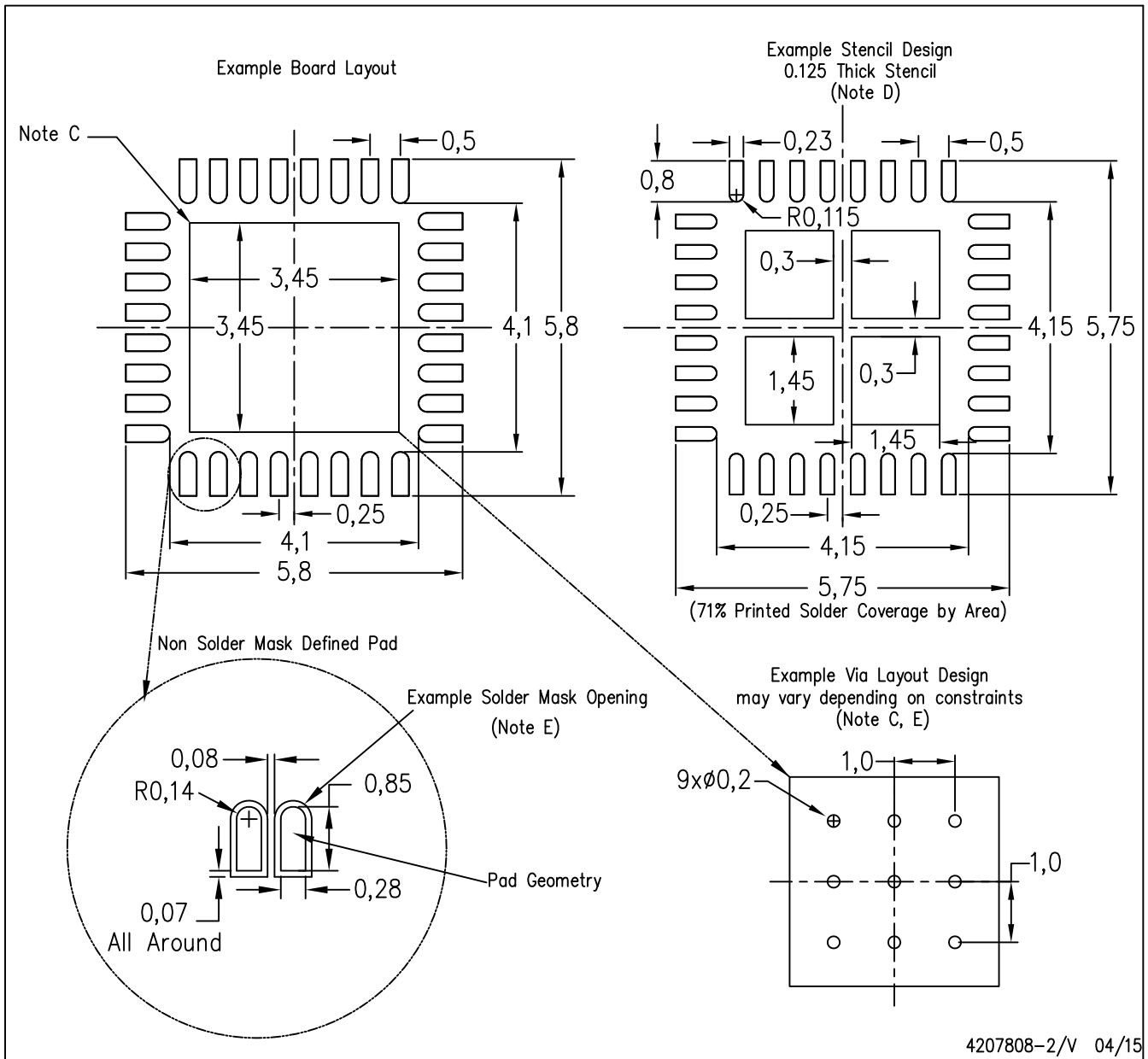
Exposed Thermal Pad Dimensions

4206356-2/AC 05/15

NOTE: A. All linear dimensions are in millimeters

RHB (S-PVQFN-N32)

PLASTIC QUAD FLATPACK NO-LEAD



- NOTES:
- All linear dimensions are in millimeters.
 - This drawing is subject to change without notice.
 - This package is designed to be soldered to a thermal pad on the board. Refer to Application Note, Quad Flat-Pack Packages, Texas Instruments Literature No. SLUA271, and also the Product Data Sheets for specific thermal information, via requirements, and recommended board layout. These documents are available at www.ti.com <<http://www.ti.com>>.
 - Laser cutting apertures with trapezoidal walls and also rounding corners will offer better paste release. Customers should contact their board assembly site for stencil design recommendations. Refer to IPC 7525 for stencil design considerations.
 - Customers should contact their board fabrication site for recommended solder mask tolerances and via tenting recommendations for any larger diameter vias placed in the thermal pad.

重要声明

德州仪器(TI) 及其下属子公司有权根据 JESD46 最新标准, 对所提供的产品和服务进行更正、修改、增强、改进或其它更改, 并有权根据 JESD48 最新标准中止提供任何产品和服务。客户在下订单前应获取最新的相关信息, 并验证这些信息是否完整且是最新的。所有产品的销售都遵循在订单确认时所提供的TI 销售条款与条件。

TI 保证其所销售的组件的性能符合产品销售时 TI 半导体产品销售条件与条款的适用规范。仅在 TI 保证的范围内, 且 TI 认为 有必要时才会使用测试或其它质量控制技术。除非适用法律做出了硬性规定, 否则没有必要对每种组件的所有参数进行测试。

TI 对应用帮助或客户产品设计不承担任何义务。客户应对其使用 TI 组件的产品和应用自行负责。为尽量减小与客户产品和应用相关的风险, 客户应提供充分的设计与操作安全措施。

TI 不对任何 TI 专利权、版权、屏蔽作品权或其它与使用了 TI 组件或服务的组合设备、机器或流程相关的 TI 知识产权中授予 的直接或隐含权限作出任何保证或解释。TI 所发布的与第三方产品或服务有关的信息, 不能构成从 TI 获得使用这些产品或服务 的许可、授权、或认可。使用此类信息可能需要获得第三方的专利权或其它知识产权方面的许可, 或是 TI 的专利权或其它 知识产权方面的许可。

对于 TI 的产品手册或数据表中 TI 信息的重要部分, 仅在没有对内容进行任何篡改且带有相关授权、条件、限制和声明的情况 下才允许进行复制。TI 对此类篡改过的文件不承担任何责任或义务。复制第三方的信息可能需要服从额外的限制条件。

在转售 TI 组件或服务时, 如果对该组件或服务参数的陈述与 TI 标明的参数相比存在差异或虚假成分, 则会失去相关 TI 组件 或服务的所有明示或暗示授权, 且这是不正当的、欺诈性商业行为。TI 对任何此类虚假陈述均不承担任何责任或义务。

客户认可并同意, 尽管任何应用相关信息或支持仍可能由 TI 提供, 但他们将独力负责满足与其产品及其应用中使用 TI 产品 相关的所有法律、法规和安全相关要求。客户声明并同意, 他们具备制定与实施安全措施所需的全部专业技术和知识, 可预见 故障的危险后果、监测故障及其后果、降低有可能造成人身伤害的故障的发生机率并采取适当的补救措施。客户将全额赔偿因 在此类安全关键应用中使用任何 TI 组件而对 TI 及其代理造成的任何损失。

在某些场合中, 为了推进安全相关应用有可能对 TI 组件进行特别的促销。TI 的目标是利用此类组件帮助客户设计和创立其特 有的可满足适用的功能安全性标准和要求的终端产品解决方案。尽管如此, 此类组件仍然服从这些条款。

TI 组件未获得用于 FDA Class III (或类似的生命攸关医疗设备) 的授权许可, 除非各方授权官员已经达成了专门管控此类使 用的特别协议。

只有那些 TI 特别注明属于军用等级或“增强型塑料”的 TI 组件才是设计或专门用于军事/航空应用或环境的。购买者认可并同 意, 对并非指定面向军事或航空航天用途的 TI 组件进行军事或航空航天方面的应用, 其风险由客户单独承担, 并且由客户独 力负责满足与此类使用相关的所有法律和法规要求。

TI 已明确指定符合 ISO/TS16949 要求的产品, 这些产品主要用于汽车。在任何情况下, 因使用非指定产品而无法达到 ISO/TS16949 要 求, TI 不承担任何责任。

	产品		应用
数字音频	www.ti.com.cn/audio	通信与电信	www.ti.com.cn/telecom
放大器和线性器件	www.ti.com.cn/amplifiers	计算机及周边	www.ti.com.cn/computer
数据转换器	www.ti.com.cn/dataconverters	消费电子	www.ti.com.cn/consumer-apps
DLP® 产品	www.dlp.com	能源	www.ti.com.cn/energy
DSP - 数字信号处理器	www.ti.com.cn/dsp	工业应用	www.ti.com.cn/industrial
时钟和计时器	www.ti.com.cn/clockandtimers	医疗电子	www.ti.com.cn/medical
接口	www.ti.com.cn/interface	安防应用	www.ti.com.cn/security
逻辑	www.ti.com.cn/logic	汽车电子	www.ti.com.cn/automotive
电源管理	www.ti.com.cn/power	视频和影像	www.ti.com.cn/video
微控制器 (MCU)	www.ti.com.cn/microcontrollers		
RFID 系统	www.ti.com.cn/rfidsys		
OMAP应用处理器	www.ti.com.cn/omap		
无线连通性	www.ti.com.cn/wirelessconnectivity	德州仪器在线技术支持社区	www.deyisupport.com

Mailing Address: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2016, Texas Instruments Incorporated