



MSP430F2 系列 16 位超低功耗单片机模块原理

第 1 章 MSP430 体系结构

版本: 1.3

日期: 2007.4.

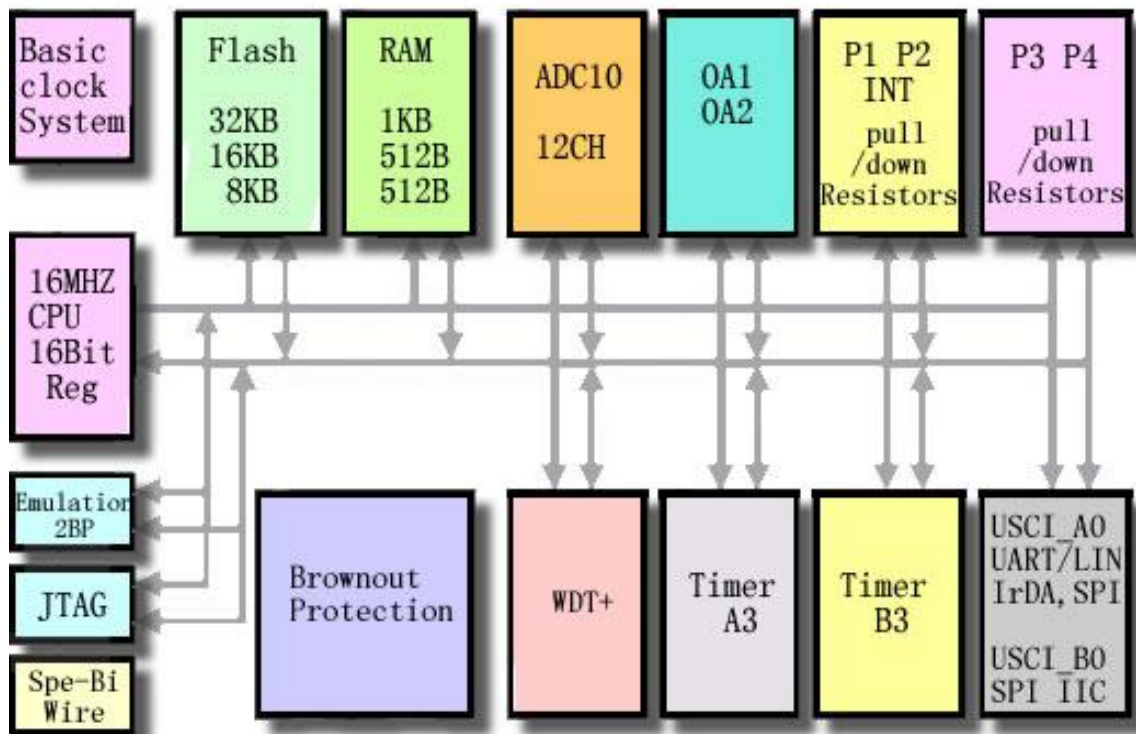
原文: TI MSP430x2xxfamily.pdf

翻译: 袁德纯

编辑: DC 微控论坛版主

注: 以下文章是翻译 TI MSP430x2xxfamily.pdf 文件中的部分内容。由于我们翻译水平有限, 有整理过程中难免有所不足或错误; 所以以下内容只供参考. 一切以原文为准。

详情请密切留意微控技术论坛。



第一章 MSP430的体系结构

本章主要描述了MSP430的体系结构

本章内容目录

- 1.1MSP430的体系结构
- 1.2可编程时钟系统
- 1.3嵌入式仿真环境
- 1.4地址空间
- 1.5MSP430X2XX系列的提高

1.1 MSP430的体系结构

将MSP430内部的16位精简指令集的CPU通过冯·诺依曼结构的地址总线 and 数据总线连接到外围设备和可编程时钟系统。由于有一个先进的CPU配合具有标准组件存储印象的模拟和数字的外围设备，使得MSP430可用于处理混合信号。

MSP430x2xx系列的主要特性如下：

- ◆超低功耗延长了电池的使用寿命
 - 保持RAM 0.1uA
 - 实时时钟模式 0.8uA
 - MIPS运行 250uA
- ◆理想精确的模拟信号测量
 - 门控比较定时器测量电阻类元件
- ◆16位的精简指令集的CPU全新应用
 - 更大的寄存器空间消除了运行空间的瓶颈
 - 紧凑的核结构设计减少了功耗、降低了成本
 - 使得高水平的编程更优化
 - 27条核心指令和7种寻址方式
 - 强大的矢量中断能力
- ◆系统内的可编程FLASH使改变代码、在线升级和数据载入更灵活

1.2 可编程时钟系统

时钟系统是为电池供电系统而特别设计的。只需要一个32KHZ的晶振就可以直接驱动一个低频的辅助时钟（ACLK）。ACLK可工作于实时时钟模式，并具备能够自我唤醒。内部集成了一个DCO使主时钟（MCLK）可以被CPU和其他的高速外围设备所使用。由于有了DCO，使得一个窄脉冲在少于2uS的时间内就可以将MSP430唤醒CPU工作。

- 低频辅助时钟 -----低功耗模式
- 高速的主时钟模式 -----高性能的信号处理

系统的体系结构请参考图1-1

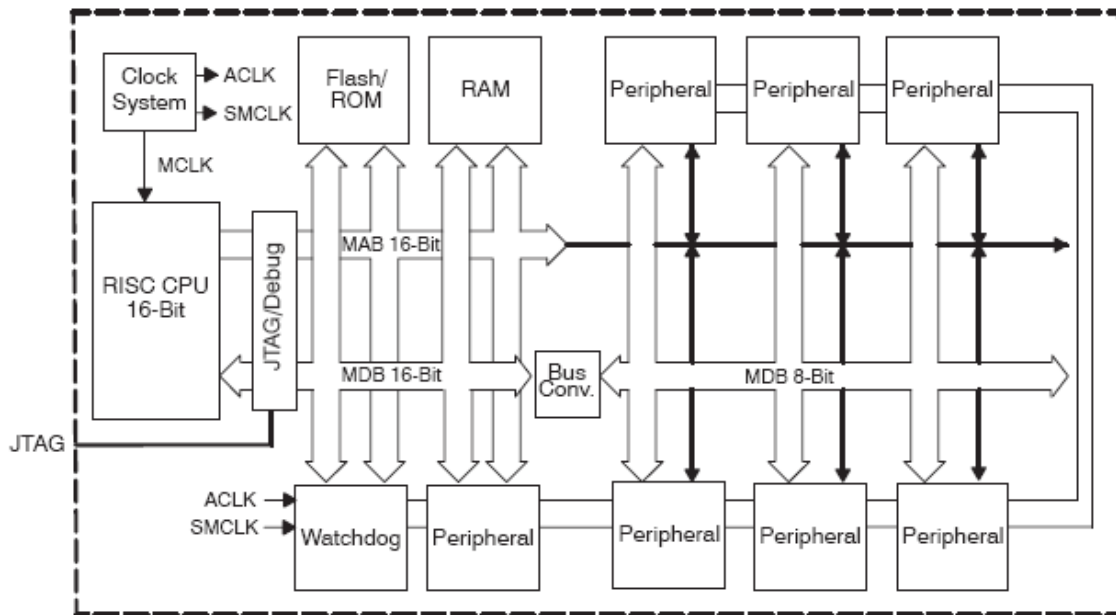


图1-1

1.3 嵌入式仿真环境

专用嵌入式仿真环境通过JTAG即可在芯片内部进行逻辑运行，不需要占用其他的系统资源。

- 支持全速运行、单步运行、断点等，以满足开发和调试的需要；
- 开发就是系统相同的特征得到决定性的应用；
- 保持了信号的完整性，完全不受接口的影响；

1.4 地址空间

MSP430的冯·诺依曼结构的地址空间被分配成以下几个部分：特殊功能寄存器（SFR）、外围设备地址空间、RAM、ROM/FLASH，如图1-2所示。由地址分配图可知，代码段的表现偶地址，数据段则可以以字节或者字的方式存取。

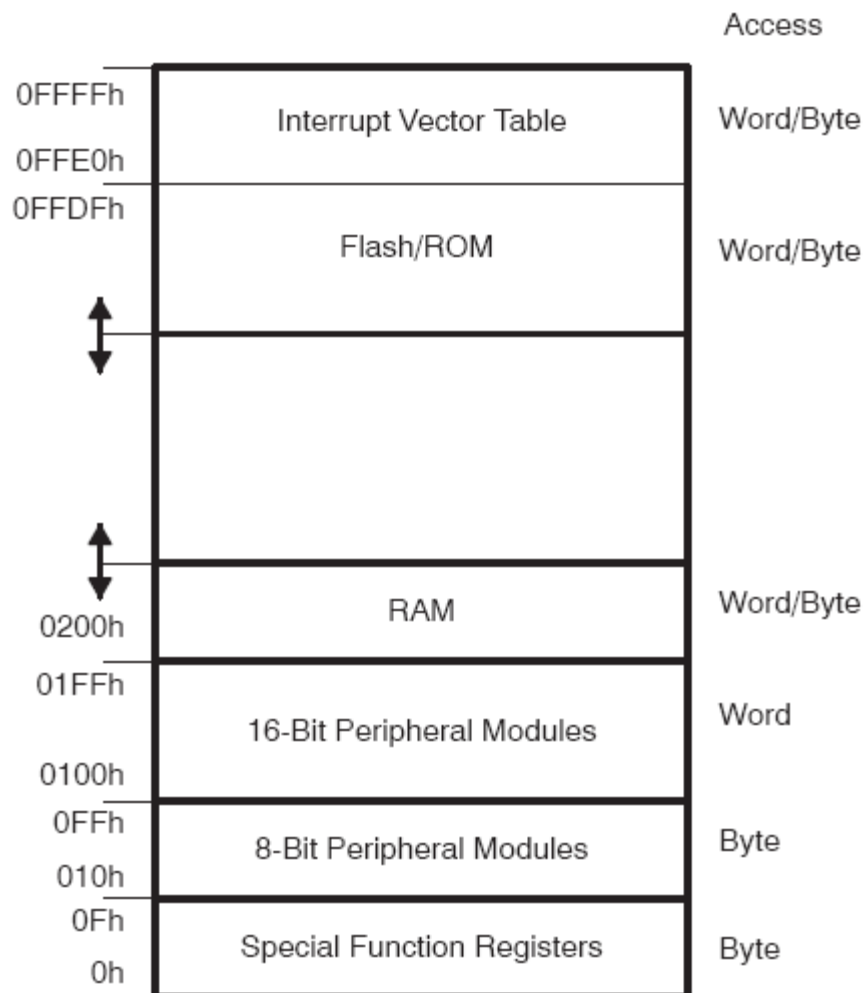


图1-2

1.4.1 FLASH/ROM

FLASH/ROM的起始地址决定于单片机的种类和是否包含FLASH/ROM。Flash/ROM的结束地址为0FFFFh。数据或代码均可被存储于FLASH中。单字节或者双字节表格都可以在FLASH中存储或使用，而在使用它们之前则不需要先将表格复制到RAM中。中断向量映射于Flash/ROM地址的最高的16个字中，优先级最高的中断向量位于Flash/ROM地址空间的最高位（0FFEh）。

1.4.2 RAM

RAM的起始地址为0200H。RAM的结束地址决定于单片机的种类和是否包含RAM。RAM可用于存放程序代码或者数据。

1.4.3 外部设备模块

外部设备模块被映射于地址空间之中。0100-01FFH是为16位外部设备而保留的。访问此模块应该使用双字节指令。如果使用了单字节指令，则只允许偶地址访问设备，高字节位总是全部为0。010-0FFH是为8位的外部设备而保留的。访问此模块是可使用单字节指令，如果用双字节指令读取模块的入口字节，将导致双字节指令的高8位产生不可预见的数据。如果用双字节指令去写8位设备的地址，则仅仅底字节位被写入到设备的寄存器中，而高8为的数据将会被忽略。

1.4.4特殊功能寄存器

一些外围设备的功能将会在特殊功能寄存器中被设置。特殊功能寄存器位于地址空间的底16个字节中，以字节的方式组织起来的。特殊功能寄存器只允许被单字节指令所访问。关于各个位数据的具体应用还请参照相关数据手册。

1.4.5存储结构

单字节数可被存储于奇地址或者偶地址。而双字节数则只能被存储于偶地址空间，如图1-3所示

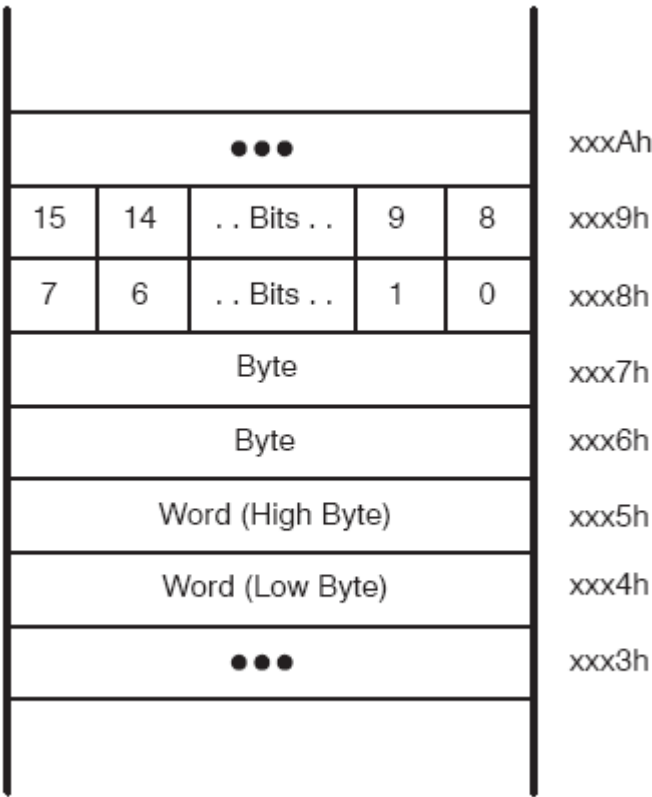


图1-3

当使用双字节指令寻址时，只有偶地址被使用。双字节指令的低8位总位于偶地址，而高8位则指向下一个奇地址。例如：如果一个双字节数据被存放于xxx4h位置，则它的低8位存放在xxx4h，而它的高8位则被存放于xxx5h。

1.5MSP430X2XX系列的提高

表1-1详细列举了MSP430X2XX系列单片机的其他高级的功能，这些功能将会在以后的章节中被详细讨论。一些改良的参数在设备的数据手册中已经被详细说明了。

主目	增加
复位	[1] 欠压保护复位包含在所有MSP430x2xx器件中。 [2] 由复位引起的PORIFG和RSTIFG标志位已增加到IFG1寄存器。 [3] 一条指令从0x0000-0x01FFH地址取出将复位那器件。

看门狗定时器	所有MSP430X2XX器件都集成了看门狗定时器WDT+。那WDT+确保时钟源不失效。
时基系统	<p>[1]在LF模式下，LFXT1震荡器已经选择了负载电容。</p> <p>[2]在HF模式下，LFXT1支持频率高达16Mhz的晶振。</p> <p>[3]在LF模式下，LFXT1振荡器能够对振荡器进行查错。</p> <p>[4]XIN和XOUT引脚分享了设备的20引脚和28引脚的部分功能。</p> <p>[5]一些型号的设备不支持DCO的一些外部Rosc特性。在这种情况下，软件不能设置BCSCTL2寄存器的LSB。详尽的叙述还请参照设备手册的相关章节。设备的温度稳定性明显的被提高了。</p>
Flash存储器	<p>[1]消息存储起有4个64字节的段组成。段A被LOCKA位所锁定。</p> <p>[2]LOCKA位将保护所有的消息被大量的擦除。</p> <p>[3]一个中断的发生将能够使得段的擦除被打断。</p> <p>[4]一个中断的到来也能够使得FLASH的更新停止。FLASH的编程电压被降低到了2.2V以下。</p> <p>[5]烧写和擦除的时间被减少，时钟信号的无效将停止FLASH的更新。</p>
数字I/O	<p>[1]端口1和端口2的内部集成了上拉和下拉电阻。</p> <p>[2]P2.6、P2.7的功能已经被加到了设备的20引脚和28引脚上。他们和XIN、XOUT的一些功能相同。如果晶振的操作被激活，软件将不能对这些引脚清除P2SEL位。</p>
比较器_A	比较器A已经被扩展为一个多路输入的输入电容。
低功耗	在3V的情形下，典型的LPM3模式下的功耗将减少为50%。DCO的启动时间被明显的被减少。
工作频率	最大的目标频率是3.3V时达到16Mhz。
BSL	一个不正确的指令将引起大量的信息被擦除。BSL的入口次序高于阻止意外的入口和擦除的次序。

表1-1



MSP430F22x4 评估板

专业提供 **MSP430** 单片机开发工具