

# TMS320F280x 串行通信接口 (SCI)

## 参考手册

0	概述	2
1.1	增强 SCI 模块概述	2
1.2	SCI 结构特点	5
1.2.1	SCI 相关信号	6
1.2.2	多处理器异步通信模式	6
1.2.3	SCI 可编程数据格式	6
1.2.4	SCI 多处理器通信	7
1.2.5	空闲线多处理器模式	8
1.2.5.1	空闲线模式操作步骤	9
1.2.5.2	块起始信号	9
1.2.5.3	唤醒暂时 (WUT) 标志	9
1.2.5.4	块的发送开始信号	10
1.2.5.5	接收器操作	10
1.2.6	地址位多处理器模式	10
1.2.7	SCI 通信格式	11
1.2.7.1	通信模式中的接收器信号	12
1.2.7.2	通信模式中的发送器信号	12
1.2.8	SCI 中断	13
1.2.9	SCI 波特率计算	14
1.2.10	SCI 增强特征	14
1.2.10.1	SCI FIFO 描述	14
1.2.10.2	SCI 自动波特率	16
2.1	SCI 模块寄存器概述	18
2.2	SCI 通信控制寄存器 (SCICCR)	18
2.3	SCI 控制寄存器 1 (SCICTL1)	20
2.4	SCI 波特率选择寄存器 (SCIHBAUD, SCILBAUD)	22
2.5	SCI 控制寄存器 2 (SCICTL2)	23
2.6	SCI 接收器状态寄存器 (SCIRXST)	24
2.7	接收数据缓冲寄存器 (SCIRXEMU, SCIRXBUF)	26
2.7.1	仿真数据缓冲器 (SCIRXEMU)	26
2.7.2	接收数据缓冲器 (SCIRXBUF)	26
2.8	SCI 发送数据缓冲寄存器 (SCITXBUF)	27
2.9	SCI FIFO 寄存器 (SCIFFTX, SCIFFRX, SCIFFCT)	27
2.10	优先级控制寄存器 (SCIPRI)	30

## 0 概述

串行通信接口（SCI）是采用双线通信的异步串行通信接口，即通常所说的 UART 口。SCI 模块采用标准非归 0（NRZ）数据格式，可以与 CPU 或其他通信数据格式兼容的异步外设进行数字通信。为了减少服务的开销，SCI 接收和发射各有一个 16 位的 FIFO，有自己独立的使能和中断位，在半双工模式或全双工模式下可以独立地操作。

为了保证数据完整，SCI 模块对接收的数据进行奇偶、溢出和帧错误检测。通过对 16 位的波特率控制寄存器进行编程，配置不同的 SCI 通信速率。

本参考手册可应用于内部集成 SCI 模块的 TMS320x280x 和 TMS3201x281x 系列 DSP，包括所有基于 FLASH、ROM 和 RAM。

### 1.1 增强 SCI 模块概述

SCI 与 CPU 之间的接口如图 1-1 所示。

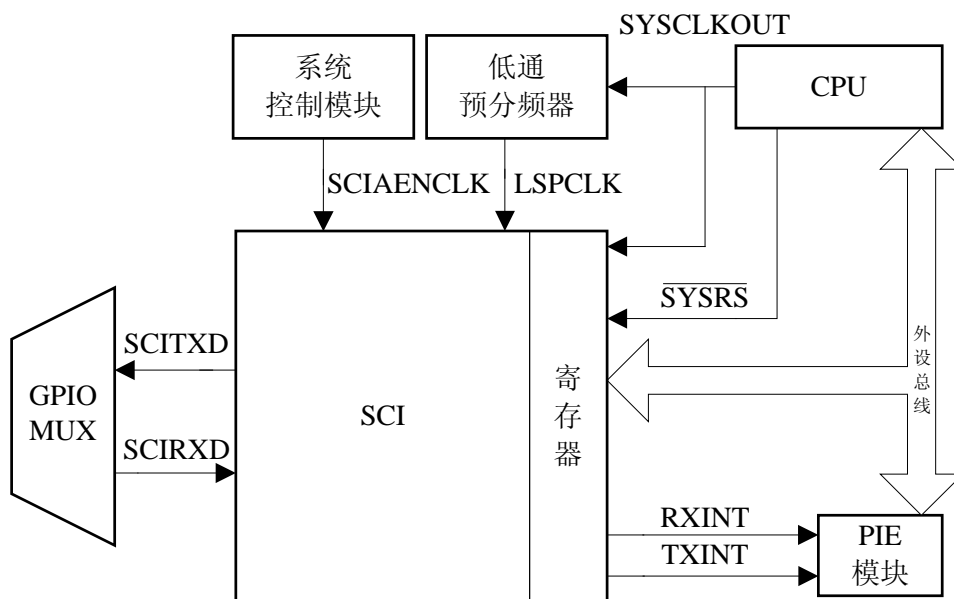


图 1-1 SCI 与 CPU 之间的接口

SCI 通信接口主要特点如下：

- 两个外部引脚：
  - SCITXD：SCI 数据发送引脚；
  - SCIRXD：SCI 数据接收引脚。

两个引脚为多功能复用引脚，可以用做通用数字量 I/O。

- 64K 种通信速率。
- 数据格式：
  - 一个启动位；

- 可编程 1~8 位的数据字长度;
- 可选择的奇/偶或无校验位模式;
- 一个或两个停止位。
- 4 个错误检测标志位: 奇偶错误、超时错误、帧错误和间断检测。
- 两种多处理器唤醒方式: 空闲线唤醒和地址位唤醒。
- 全/半双工通信。
- 双缓冲接收和发送功能。
- 发送和接收可以采用中断和查询两种方式。
- 独立的发送和接收中断使能控制 (BRKDT 除外)。
- NRZ (非归 0) 通信格式。
- 13 个 SCI 模块控制寄存器, 起始地址为 7050H。

所有的寄存器是 8 位的寄存器映射到相应的外围设备, 当对寄存器进行读取时, 寄存器的数据为低 (0~7) 位, 高 (8~15) 位返回 0, 对高 (8~15) 位进行写操作没有任何影响。

增强的功能

- 自动通信速率检测。
- 16 级发送/接收 FIFO。

图 1-2 给出了串行通信接口 (SCI) 模块方框图。

此外, SCI 通信口的操作主要通过控制寄存器来配置和控制, 表 1-1 和表 1-2 给出了与 SCI 模块有关的寄存器。

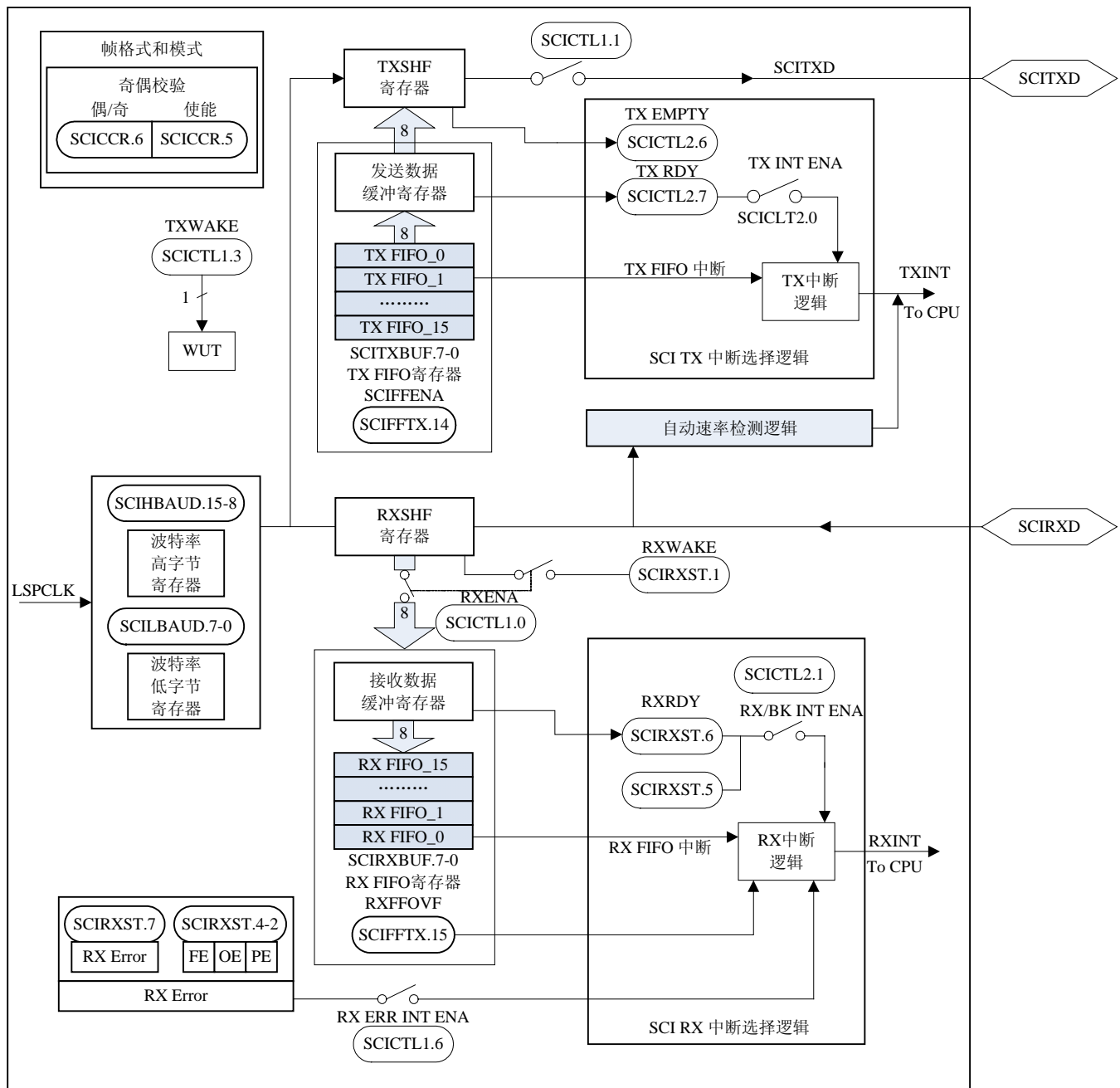


图 1-2 串行通信接口 (SCI) 模块方框图

表 1-1 SCI-A 寄存器

名 称	地 址	占用空间	功能描述
SCICCR	0x0000-7050	1	SCI-A 通信控制寄存器
SCICTL1	0x0000-7051	1	SCI-A 控制寄存器 1
SCIHBAUD	0x0000-7052	1	SCI-A 波特率设置寄存器 高字节
SCILBAUD	0x0000-7053	1	SCI-A 波特率设置寄存器 低字节
SCICTL2	0x0000-7054	1	SCI-A 控制寄存器 2
SCIRXST	0x0000-7055	1	SCI-A 接收状态寄存器
SCIRXEMU	0x0000-7056	1	SCI-A 接收仿真数据缓冲寄存器
SCIRXBUF	0x0000-7057	1	SCI-A 接收数据缓冲寄存器
SCITXBUF	0x0000-7059	1	SCI-A 发送数据缓冲寄存器
SCIFFTX	0x0000-705A	1	SCI-A FIFO 发送寄存器
SCIFFRX	0x0000-705B	1	SCI-A FIFO 接收寄存器
SCIFFCT	0x0000-705C	1	SCI-A FIFO 控制寄存器
SCIPRI	0x0000-705F	1	SCI-A 极性控制寄存器

表 1-2 SCI-B 寄存器

名 称	地 址	占用空间	功能描述
SCICCR	0x0000-7750	1	SCI-B 通信控制寄存器
SCICTL1	0x0000-7751	1	SCI-B 控制寄存器 1
SCIHBAUD	0x0000-7752	1	SCI-B 波特率设置寄存器 高字节
SCILBAUD	0x0000-7753	1	SCI-B 波特率设置寄存器 低字节
SCICTL2	0x0000-7754	1	SCI-B 控制寄存器 2
SCIRXST	0x0000-7755	1	SCI-B 接收状态寄存器
SCIRXEMU	0x0000-7756	1	SCI-B 接收仿真数据缓冲寄存器
SCIRXBUF	0x0000-7757	1	SCI-B 接收数据缓冲寄存器
SCITXBUF	0x0000-7759	1	SCI-B 发送数据缓冲寄存器
SCIFFTX	0x0000-775A	1	SCI-B FIFO 发送寄存器
SCIFFRX	0x0000-775B	1	SCI-B FIFO 接收寄存器
SCIFFCT	0x0000-775C	1	SCI-B FIFO 控制寄存器
SCIPRI	0x0000-775F	1	SCI-B 极性控制寄存器

注：1) 存储器映射到外设框架 2，这些框架只允许 16 位的访问，如果使用 32 位的访问，将产生不确定的结果；

2) SCIB 是一个可选择的外设，在一些芯片中不使用。

## 1.2 SCI 结构特点

图 1-2 给出了 SCI 采用全双工通信模式时的主要功能单元，具体包括以下功能单元：

- 一个发送器 (TX) 及相关寄存器 (图 1-2 的上部分)。
  - SCITXBUF：发送数据缓冲寄存器，存放要发送的数据（由 CPU 装载）；
  - TXSHF 寄存器：发送移位寄存器，从 SCITXBUF 寄存器接收数据，并将数据

移到 SCITXD 引脚上，每次移一位数据。

- 一个接收器 (RX) 及相关寄存器 (图 1-2 的下部分)。
    - RXSHF 寄存器: 接收移位寄存器, 从 SCIRXD 引脚移入数据, 每次移一位;
    - SCIRXBUF: 接收数据缓冲寄存器, 存放 CPU 要读取的数据。来自远程处理器的数据装入寄存器 RXSHF, 然后又装入寄存器 SCIRXBUF 和寄存器 SCIRXEMU 中。
  - 一个可编程的波特率发生器。
  - 数据存储映射的控制和状态寄存器。
- SCI 接口的接收和发送通道可以独立工作, 也可以同时工作。

### 1.2.1 SCI 相关信号

信号名称	描述
外部信号	
RXD	SCI 异步串行数据接收信号
TXD	SCI 异步串行数据发送信号
控制信号	
通信速率	低速外设预分频时钟
中断信号	
TXINT	发射中断
RXINT	接收中断

### 1.2.2 多处理器异步通信模式

SCI 模块支持多处理器通信, 有两种通信协议: 空闲线多处理器模式和地址位多处理器模式, 这两种协议允许在多处理器间进行有效的数据传输。

SCI 还提供了通用异步接收/发送 (UART) 通信模式, 能够与多种带有标准串口的外设进行通信。SCI 模块的数据发送特征如下:

- 一个启动位;
- 1~8 个数据位;
- 一个奇/偶校验位或无奇/偶校验位;
- 一个或两个停止位。

### 1.2.3 SCI 可编程数据格式

SCI 的接收和发送数据都采用非归零数据格式, 具体包括:

- 一个启动位;
- 1~8 位数据;

- 一个奇/偶检验位（可选择）；
- 1 或 2 位停止位；
- 区分数据和地址的附加位（仅在地址位模式存在）。

数据的基本单元称为字符，它有 1~8 位长。每个字符包含：一位启动位，1 或 2 位停止位，可选择的奇偶校验位和地址位。在 SCI 通信中，带有格式信息的数据字符叫一帧，如图 1-3 所示。

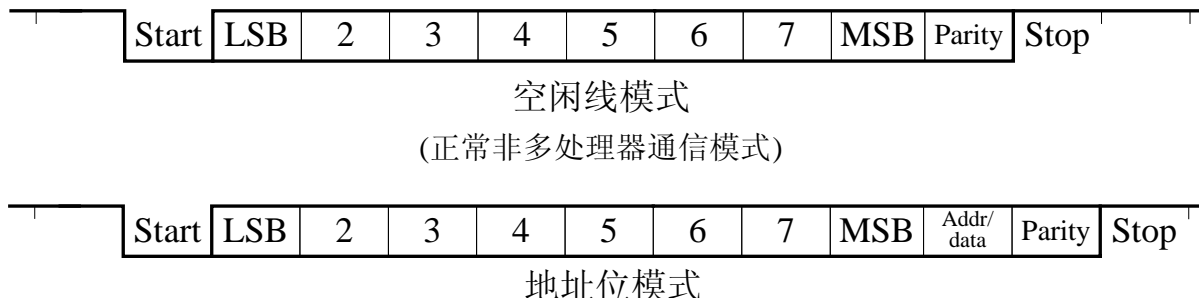


图 1-3 典型 SCI 数据帧格式

可以使用 SCICCR 寄存器来配置 SCI 通信采用的数据格式，表 1-3 描述了控制寄存器各位的功能定义。

表 1-3 SCICCR 寄存器功能定义

位	名称	寄存器名称	功能描述
2~0	SCI CHAR2~0	SCICCR.2~0	选择字符（数据）长度（1~8 位）
5	PARITY ENABLE	SCICCR.5	如果置 1，使能奇偶校验功能 如果清 0，禁止奇偶校验功能
6	EVEN/ODD PARITY	SCICCR.6	如果使能奇偶校验 1 选择偶校验 0 选择奇校验
7	STOP BITS	SCICCR.7	确定发送停止位 0 一位停止位 1 两位停止位

## 1.2.4 SCI 多处理器通信

在同一条串行连接线上，多处理器通信模式允许一个处理器向串行线上其他处理器发送数据。但是一条串行线上，每次只能实现一次数据传送，也就是在一条串行线上一次只能有一个节点发送数据。

### 1.地址字节

发送节点（Talker）发送信息的第一个字节是一个地址字节，所有接收节点（Listener）都读取该地址字节。只有接收数据的地址字节与接收节点的地址字节相符合时，才能产生中断，接收节点数据。如果接收节点的地址和接收数据的地址不符，接收节点将不会被中断，等待接收下一个地址。

### 2.SLEEP 位

连接到串行总线上的所有处理器都将 SCI SLEEP 位置 1 (SCICTL1 的第 2 位), 这里只有检测到地址字节后才会被中断。当处理器读到的数据地址与用户应用软件设置的处理器地址相符时, 用户程序必须清除 SLEEP 位, 使 SCI 能够在接收到每个数据字节时产生一个中断。

尽管当 SLEEP 位置 1 时接收器仍然工作, 但它并不能将 RXRDY、RXINT 或任何接收器错误状态位置 1, 除非检测到地址位且接收的帧地址是 1 时才能将这些位置 1。SCI 本身不能改变 SLEEP 位, 必须由用户软件改变。

### 3. 识别地址位

处理器根据所使用的多处理器模式 (空闲线模式或地址位模式), 采用不同的方式识别地址字节。例如:

- 空闲线模式在地址字节前预留一个静态空间, 该模式没有额外的地址/数据位。它在处理包含 10 个以上字节的数据块传输方面比地址位模式效率更高。空闲线模式一般用于非多处理器的 SCI 通信中。
- 地址位模式在每个字节中加入一个附加位 (也就是地址位)。由于这种模式数据块之间不需要等待, 因此在处理小块数据时比空闲线模式效率更高。

### 4. 控制 SCI TX 和 RX 的特点

用户可以使用软件通过 ADD/IDLE MODE 位 (SCICCR, 第 3 位) 选择多处理器模式, 两种模式都使用 TXWAKE (SCICTL1, 第 3 位)、RXWAKE (SCIRXST, 第 1 位) 和 SLEEP 标志位 (SCICTL1, 第 2 位) 控制 SCI 的发送器和接收器的特性。

### 5. 接收步骤

在两种多处理器模式中, 接收步骤如下:

(1) 在接收地址块时, SCI 端口唤醒并申请中断 (必须使能 SCICTL2 的 RX/BK INT ENA 位申请中断), 读取地址块的第一帧, 该帧包含目的处理器的地址。

(2) 通过中断和检测接收的地址启动软件历程, 然后比较内存中存放的器件地址和接收到数据的地址字节。

(3) 如果上述地址相吻合, 表明地址块与 DSP 的地址相符, 则 CPU 清除 SLEEP 位, 并读取块中剩余的数据; 否则, 退出软件子程序并保持 SLEEP 置位, 直到下一个地址块的开始才接收中断。

## 1.2.5 空闲线多处理器模式

在空闲线多处理器协议中 (ADDR/IDLE MODE 位为 0), 数据块被各数据块间的空闲时间分开, 该空闲时间比块中数据帧之间的空闲时间要长。一帧后的空闲时间 (10 个或更多高电平位) 表明新块的开始, 每位的时间可直接由波特率的值 (位每秒) 计算, 空闲线多处理器通信格式见图 1-4 所示。



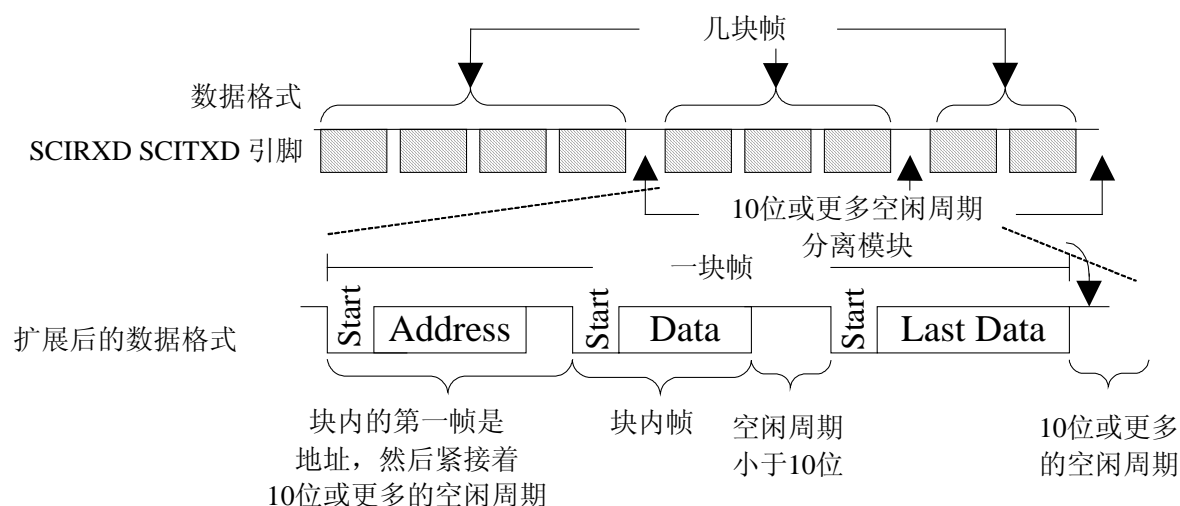


图 1-4 空闲线多处理器通信格式

### 1.2.5.1 空闲线模式操作步骤

- (1) 接收到块起始信号后，SCI 被唤醒。
- (2) 处理器识别下一个 SCI 中断。
- (3) 中断服务子程序将接收到的地址与接收节点的地址进行比较。
- (4) 如果 CPU 的地址与接收到的地址相符，则中断服务子程序清除 SLEEP 位，并接收块中的剩余的数据。
- (5) 如果 CPU 的地址与接收到的地址不符，则 SLEEP 位仍然保持在置位状态，直到检测到下一个数据块的开始，否则 CPU 都不会被 SCI 端口中断，继续执行主程序。

### 1.2.5.2 块起始信号

有两种方法发送块的开始信号。

方法一：特意在前后两个数据块之间增加 10 位或更多位的空闲时间。

方法二：在写 SCITXBUF 寄存器之前，SCI 口首先将 TXWAKE 位 (SCICTL1, 第 3 位) 置 1，这样就会自动发送 11 位的空闲时间。在这种模式中，除非必要，否则串行通信线不会空闲。在设置 TXWAKE 后发送地址数据前，要向 SCITXBUF 写入一个无关的数据，以保障能够发送空闲时间。

### 1.2.5.3 唤醒暂时 (WUT) 标志

与 TXWAKE 位相关的是唤醒暂时 (WUT) 标志位，这是一个内部标志，与 TXWAKE 构成双缓冲。当 TXSHF 从 SCITXBUF 装载时，WUT 从 TXWAKE 装入，TXWAKE 被清零。

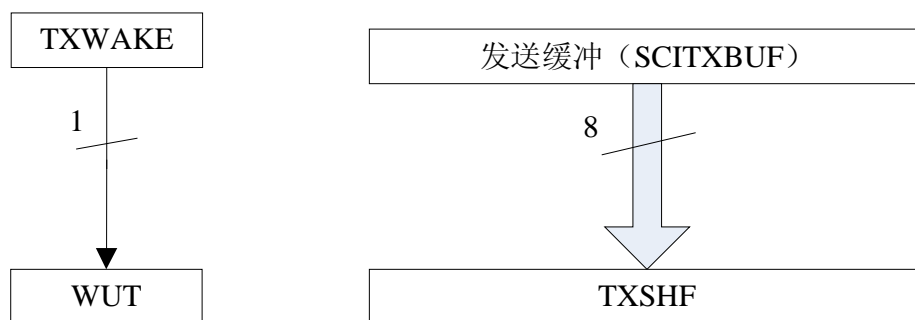


图 1-5 双缓冲的 WUT 和 TXSHF

#### 1.2.5.4 块的发送开始信号

在块传送过程中需要采用下列步骤发送块开始信号。

(1) 写 1 到 TXWAKE 位。

(2) 为发送一个块开始信号，写一个数据字（内容不重要）到 SCITXBUF 寄存器。当块开始信号被发送时，写入的数据字被禁止，且在块开始信号发送后被忽略。当 TXSHF（发送移位寄存器）再次空闲后，SCITXBUF 寄存器的内容被移位到 TXSHF 寄存器，TXWAKE 的值被移位到 WUT 中，然后 TXWAKE 被清除。

由于 TXWAKE 被置位，在前一帧发送完停止位后，起始位、数据位和奇偶校验位被发送的 11 位空闲位取代。

(3) 写一个新的地址值到 SCITXBUF 寄存器中。

在传送开始信号时，必须将一个无关数据写入 SCITXBUF 寄存器，从而使 TXWAKE 位的值能被移位到 WUT 中。由于 TXSHF 和 WUT 都是双级缓冲，在无关数据字节被移位到 TXSHF 寄存器后，才能再次将数据写入 SCITXBUF。

#### 1.2.5.5 接收器操作

接收器的操作与 SLEEP 位无关，然而在检测到一个地址帧之前，接收器并不对 RXRDY 位和错误状态位置位，也不申请接收中断。

#### 1.2.6 地址位多处理器模式

在地址位多处理器协议中（ADDR/IDLE MODE 位为 1），最后一个数据位后有一个附加位，称之为地址位。数据块的第一帧的地址位设置为 1，而其他帧的地址位设置为 0。地址位多处理器模式的数据传输与数据块之间的空闲周期无关，如图 1-6 所示。

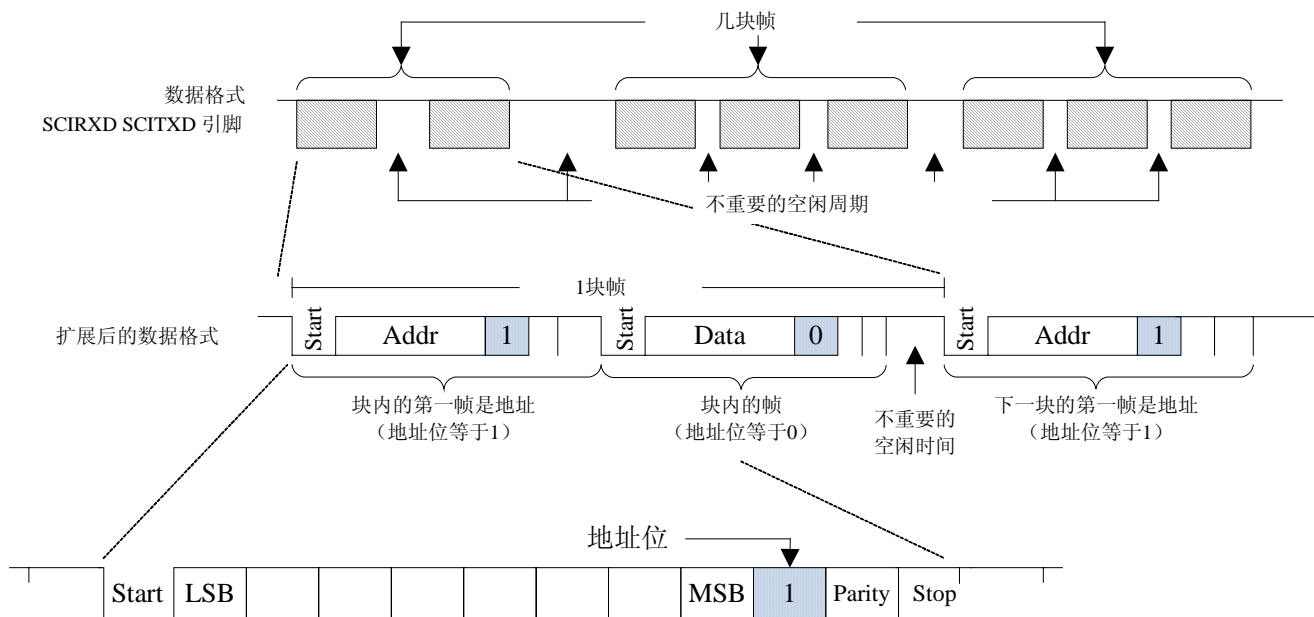


图 1-6 地址位多处理器通信格式

下面简单的介绍地址的发送。

TXWAKE 位的值被放置到地址位，在发送期间，当 SCITXBUF 寄存器和 TXWAKE 分装到 TXSHF 寄存器和 WUT 中时，TXWAKE 被清零，且 WUT 的值为当前帧的地址位的值。因此，发送一个地址需要完成下列操作：

- (1) TXWAKE 位置 1，写适当的地址值到 SCITXBUF 寄存器。当地址值被发送到 TXSHF 寄存器又被移出时，地址位的值被作为 1 发送。这种串行总线上其他处理器就读取这个地址。
- (2) TXSHF 和 WUT 加载后，向 SCITXBUF 和 TXWAKE 写入值（由于 TXSHF 和 WUT 是双缓冲的，因此它们能被立即写入）。
- (3) TXWAKE 位保持 0，发送块中地址的数据帧。

注：一般情况下，地址位格式应用于 11 个或更少字节的数据帧传输。这种格式在所有发送的数据字节中增加了一位（1 代表地址帧，0 代表数据帧）；通常 12 个或更多字节的数据帧传输使用空闲线格式。

### 1.2.7 SCI 通信格式

SCI 异步通信采用半双工或全双工通信方式。SCI 的数据帧包括一个起始位、1~8 位的数据位、一个可选的奇偶校验位和 1~2 个停止位，如图 1-7 所示。每个数据位占用 8 个 SCICLK 时钟周期。

接收器在收到一个起始位后开始工作，4 个连续 SCICLK 周期的低电平表示有效的起始位，如图 1-7 所示。如果没有连续 4 个 SCICLK 周期的低电平，则处理器重新寻找另一个起始位。

对于 SCI 的数据帧的起始位后面的位，处理器在每位的中间进行 3 次采样，确定位的值。三次采样点分别第 4、第 5 和第 6 个 SCICLK 周期，三次采样中两次相同的值即为最终接收位的值。如图 1-7 给出了异步通信格式的起始位的检测，并给出了确定起始位后面的位的值的采样位置。

由于接收器使用帧同步、外部发送和接收器不需要使用串行同步时钟，时钟由器件本身提供。

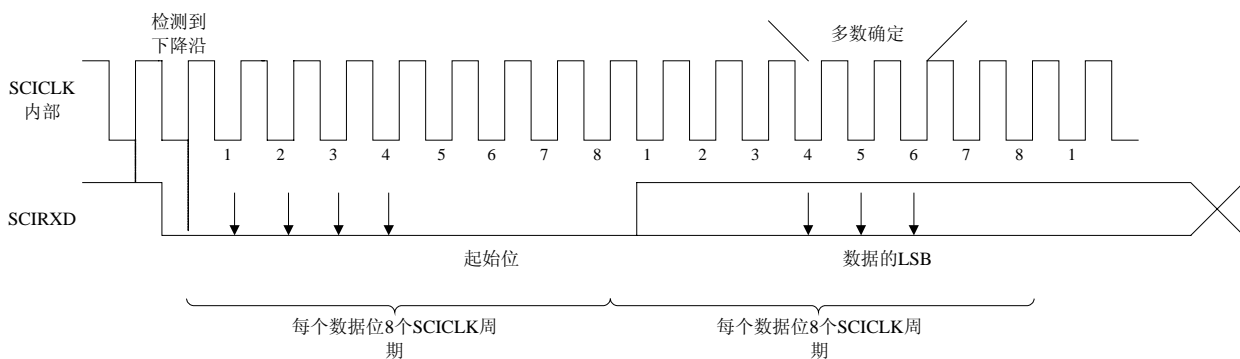


图 1-7 SCI 异步通信格式

### 1.2.7.1 通信模式中的接收器信号

图 1-8 描述了假设满足下列条件时，接收器信号时序的一个例子。

- 地址位唤醒模式（地址位不出现在空闲模式中）。
- 每个字符有 6 位数据。

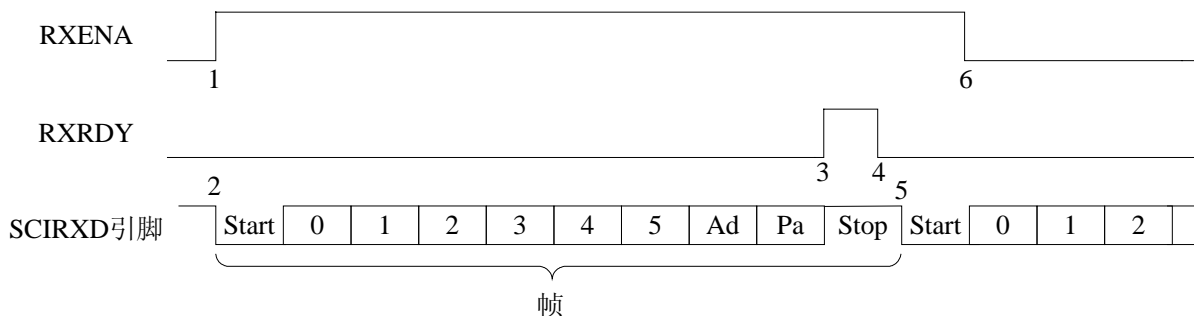


图 1-8 串行通信模式中的 SCIRX 信号

注：

- 1) 标志位 RXENA（SCICLT1，第 0 位）变为高，使能接收器接收数据；
- 2) 数据到达 SCIRXD 引脚后，检测起始位；
- 3) 数据从 RXSHF 寄存器移位到接收缓冲寄存器（SCIRXBUF），产生一个中断申请，标志位 RXRDY（SCIRXST，第 6 位）变高表示已接收一个新字符；
- 4) 程序读 SCIRXBUF 寄存器，标志位 RXRDY 自动被清除；
- 5) 数据的下一个字节到达 SCIRXD 引脚时，检测启动位，然后清除；
- 6) 位 RXENA 变为低，禁止接收器接收数据。继续向 RXSHF 装载数据，但不移入到接收缓冲寄存器。

### 1.2.7.2 通信模式中的发送器信号

图 1-9 描述了假设满足下列条件时，发送器信号时序的一个例子。

- 地址位唤醒模式（地址位不出现在空闲模式中）。
- 每个字符有 3 位数据。

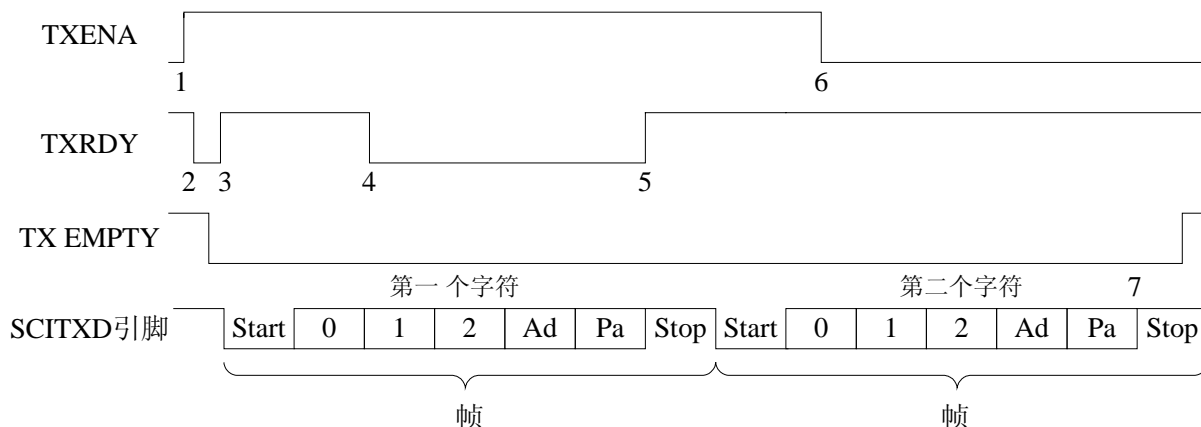


图 1-9 通信模式中 SCITX 信号

注:

- 1) 位 TXENA (SCICTL1, 第 1 位) 变高, 使能发送器发送数据;
- 2) 写数据到 SCITXBUF 寄存器, 从而发送器不再为空, TXRDY 变低;
- 3) SCI 发送数据到移位寄存器 (TXSHF)。发送器准备传送第 2 个字符 (TXRDY 变高), 并发出中断请求 (为使能中断, 位 TXINTENA——SCICTL2 中的第 0 位必须置 1);
- 4) 在 TXRDY 变高后, 程序写第二个字符到 SCITXBUF 寄存器(在第二个字节写入到 SCITXBUF 后 TXRDY 又变低);
- 5) 发送完第一个字符, 开始将第二个字符移位到寄存器 TXSHF;
- 6) 位 TXENA 变低, 禁止发送器发送数据, SCI 结束当前字符的发送;
- 7) 第二个字符发送完成, 发送器变空, 准备发送下一个字符。

## 1.2.8 SCI 中断

在 SCI 通信中可以使用中断控制接收器和发送器的操作, SCICTL2 寄存器有一个标志位 (TXRDY), 用来指示有效的中断条件, SCIRXST 寄存器有两个中断标志位 (RXRDY 和 BRKDT), 此外还有 RX ERROR 中断标志位, 该中断标志是 FE、OE 和 PE 条件的逻辑或。发送器和接收器有独立的中断使能位, 当中断使能位被屏蔽时, 将不会产生中断, 但条件标志位仍然保持有效, 这反映了发送和接收状态。

SCI 有独立的接收器和发送器中断向量, 同时也可以设置发送器和接收器中断的优先级。当 RX 和 TX 中断申请设置相同的优先级时, 接收器总是比发送器具有更高的优先级, 这样可以减少接收超时错误。

- 如果 RX/BK INT ENA 位 (SCICTL2 的第 1 位) 被置 1, 当发生下列情况之一时就会产生接收器中断申请:
  - SCI 接收到一个完整的帧, 并把 RXSHF 寄存器中的数据传送到 SCIRXBUF 寄存器。该操作将 RXRDY 标志位置 1 (SCIRXST 的第 6 位), 并产生中断。
  - 间断检测条件发生 (在一个缺少的停止位后, SCIRXD 保持 10 个周期的低电平)。
- 如果 TX INT ENA 位 (SCICTL2 的第 7 位) 被置 1, 只要将 SCITXBUF 寄存器中的数据传送到 TXSHF 寄存器, 就会产生发送器中断申请, 表示 CPU 可以向 SCITXBUF 寄存器写数据。该操作将 TXRDY 标志位 (SCICTL2 的第 7 位) 置 1, 并产生中断。

注意：RXRDY 和 BRKDT 位产生中断，它们又受 RX/BK INT ENA 位（SCICTL2 的第 1 位）的控制。RX ERROR 位产生中断，受 RX ERR INE ENA 位（SCICTL1 的第 6 位）的控制。

## 1.2.9 SCI 波特率计算

内部产生的串行时钟由低速外设时钟 LSPCLK 频率和波特率选择寄存器确定，在器件时钟频率确定的情况下，SCI 使用 16 位的波特率选择寄存器设置 SCI 的波特率，因此 SCI 可以采用 64K 种不同的波特率进行通信，不同配置时的波特率选择如表 1-4 所示。

SCI 波特率由下列公式计算：

$$SCI = \frac{LSPCLK}{(BRR + 1) \times 8}$$

因此

$$BRR = \frac{LSPCLK}{SCI \times 8} - 1$$

注意上述公式只有在  $1 \leq BRR \leq 65535$  时成立，如果  $BRR = 0$ ，则

$$SCI = \frac{LSPCLK}{16}$$

其中，BRR 的值是 16 位波特率选择寄存器内的值。

表 1-4 SCI 的波特率选择

理想的波特率	LSPCLK 时钟频率, 37.5MHz		
	BRR	实际波特率	错误百分比/%
2400	1952 (7A0H)	2400	0
4800	976 (3D0H)	4798	-0.04
9600	487 (1E1H)	9606	0.06
19200	243 (00F3H)	19211	0.06
38400	121 (0079H)	38422	0.06

## 1.2.10 SCI 增强特征

28x 的 SCI 串口支持自动波特率检测和发送/接收 FIFO 操作。

### 1.2.10.1 SCI FIFO 描述

下面介绍 FIFO 特征和使用 FIFO 时 SCI 的编程。

- 复位：在上电复位时，SCI 工作在标准 SCI 模式，禁止 FIFO 功能。FIFO 的寄存器 SCIFFTX、SCIFFRX 和 SCIFFCT 都被禁止。
- 标准 SCI：标准 F24x SCI 模式，TXINT/RXINT 中断作为 SCI 的中断源。

- **FIFO 使能:** 通过将 SCIFFTX 寄存器中的 SCIFFEN 位置 1, 使能 FIFO 模式。在任何操作状态下 SCIRST 都可以复位 FIFO 模式。
- **.寄存器有效:** 所有 SCI 寄存器和 SCI FIFO 寄存器(SCIFFTX, SCIFFRX 和 SCIFFCT) 有效。
- **中断:** FIFO 模式有两个中断, 一个是发送 FIFO 中断 TXINT, 另一个是接收 FIFO 中断 RXINT。FIFO 接收、接收错误和接收 FIFO 溢出共用 RXINT 中断。标准 SCI 的 TXINT 将被禁止, 该中断将作为 SCI 发送 FIFO 中断使用。
- **缓冲:** 发送和接收缓冲器增加了两个 16 级的 FIFO, 发送 FIFO 寄存器是 6 位长度, 接收 FIFO 寄存器都是 10 位长度。标准 SCI 的一个字的发送缓冲器作为发送 FIFO 和移位寄存器间的发送缓冲器。只有移位寄存器的最后一位被移出后, 一个字的发送缓冲才从发送 FIFO 装载。在使能 FIFO 后, 经过一个可选择的延迟 (SCIFFCT), TXSHF 被直接装载而不使用 TXBUF。
- **延迟发送:** FIFO 中的数据传送到发送移位寄存器的速率是可编程的, 可以通过 SCIFFCT 寄存器的位 FFTXDLY (7~0) 设置发送数据间的延迟。FTXDLY (7~0) 确定延迟的 SCI 波特率时钟周期数, 8 位寄存器可以定义 0 个波特率时钟周期的最小延迟到 256 个波特率始终周期的最大延迟。当使用 0 延迟时, SCI 模块的 FIFO 数据移出时数据没有延时, 一位紧接一位地从 FIFO 移出, 实现数据的连续发送。当选择 256 个波特率时钟延迟时, SCI 模块工作在最大延迟模式, FIFO 移出的每个数据字之间有 256 个波特率时钟延迟。在慢速 SCI/UART 的通信时, 可编程延迟减少 CPU 对 SCI 通信的开销。
- **FIFO 状态位:** 发送和接收 FIFO 都有状态位 TXFFST 或 RXFFST (位 12~0), 这些状态位显示当前 FIFO 内有用数据的个数。当发送 FIFO 复位位 TXFIFO 和接收复位位 RXFIFO 将 FIFO 指针复位为 0 时, 状态位清零。一旦这些位被设置为 1, 则 FIFO 从开始运行。
- **可编程的中断级:** 发送和接收 FIFO 都能产生 CPU 中断, 只要发送 FIFO 状态位 TXFFST (位 12~8) 与中断触发优先级位 TXFFIL (位 4~0) 相匹配, 就能产生一个中断触发, 从而为 SCI 的发送和接收提供了一个可编程的中断触发逻辑。接收 FIFO 的默认触发优先级为 0x11111, 发送 FIFO 的默认触发优先级为 0x00000。

图 1-10 和表 1-5 给出了在 FIFO 或非 FIFO 模式下 SCI 中断的操作和配置。

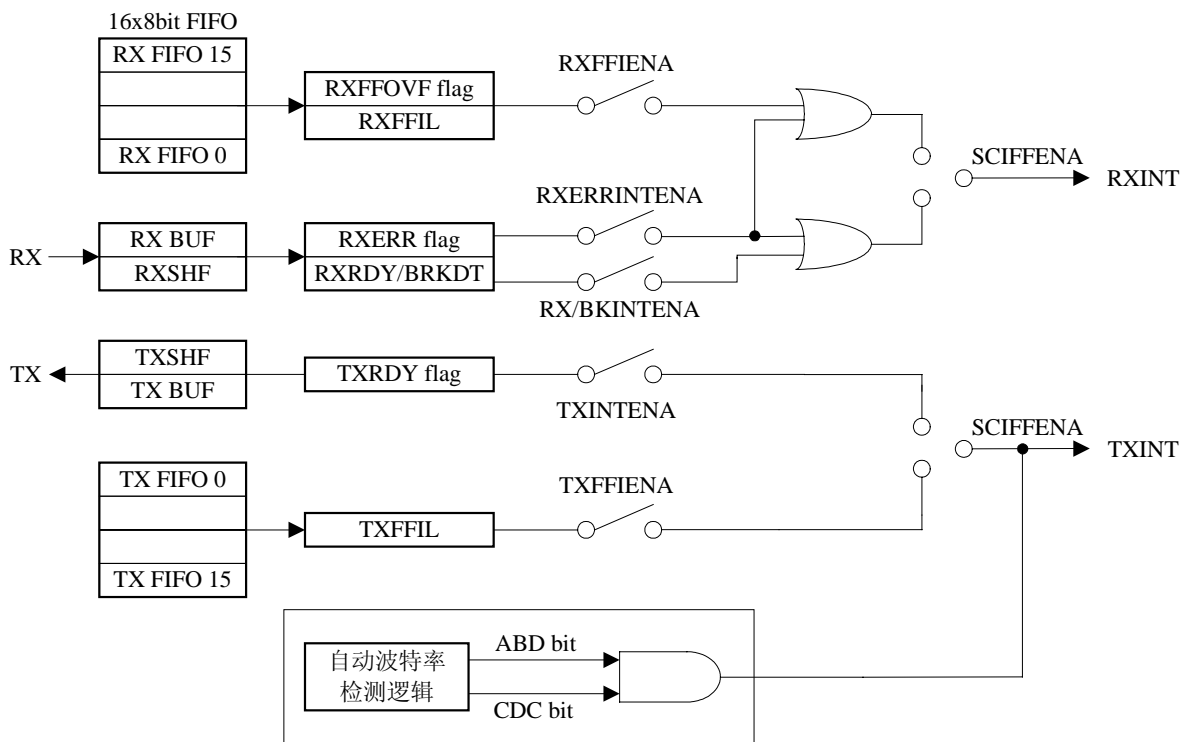


图 1-10 SCI FIFO 中断标志和使能逻辑位

表 1-5 SCI 中断标志位

FIFO 选项	SCI 中断源	中断标志	中断使能	FIFO 使能 SCIFFENA	中断线
SCI 不使用 FIFO	接收错误	RXERR	RXERRINTENA	0	RXINT
	接收中止	BRKDT	RX/BKINTENA	0	RXINT
	数据接收	RXRDY	RX/BKINTENA	0	RXINT
SCI 使用 FIFO	发送空	TXRDY	TXINTENA	0	TXINT
	接收错误和接收中止	RXERR	RXERRINTENA	1	RXINT
	FIFO 接收	RXFFIL	RXFFIENA	1	RXINT
自动波特率	自动波特率检测	ABD	无关	X	TXINT

注：

- 1) RXERR 能由 BRKDT、FE、OE 和 PE 标志位置位。在 FIFO 模式下，BRKDT 中断仅仅通过 RXERR 标志位产生；
- 2) FIFO 模式，在延迟后，TXSHF 被直接装入，不使用 TXBUF。

### 1.2.10.2 SCI 自动波特率

大多数 SCI 模块硬件不支持自动波特率检测。一般情况下，嵌入式控制器的 SCI 时钟由 PLL 提供，系统工作后往往会改变 PLL 复位时的状态，这样很难支持自动波特率检测功能，

### 1.2.10.3 自动波特率检测步骤



寄存器 SCIFFCT 位 ABD 和 CDC 位控制自动波特率逻辑，使能 SCIRST 位使自动波特率逻辑工作。

当 CDC 为 1 时，如果 ABD 也置位，表示自动波特率检测开始工作，就会产生 SCI 发送 FIFO 中断 (TXINT)，同时在中断服务程序中必须使用软件将 CDC 位清零，否则，如果中断服务程序执行完 CDC 仍然为 1，则以后不会产生中断。具体操作步骤如下：

步骤 1：将 SCIFFCT 中的 CDC 位（第 13 位）置位，清除 ABD 位（第 15 位），使能 SCI 的自动波特率检测模式。

步骤 2：初始化波特率寄存器为 1 或限制在 500kps 内。

步骤 3：允许 SCI 以期望的波特率从一个主机接收字符“A”或字符“a”。如果第一个字符是“A”或“a”，则说明自动波特率检测硬件已经检测到 SCI 通信的波特率，然后将 ABD 位置 1。

步骤 4：自动检测硬件将用检测到的波特率的十六进制值刷新波特率寄存器的值，这个刷新逻辑器也会产生一个 CPU 中断。

步骤 5：通过向 SCIFFCT 寄存器的 ABD CLR 位（第 13 位）写入 1，清除 ABD 位，响应中断。写 0，清除 CDC 位，禁止自动波特率逻辑。

步骤 6：读到接收缓冲为字符“A”或“a”，清空缓冲和缓冲状态位。

步骤 7：当 CDC 为 1 时，如果 ABD 也置位表示自动波特率检测开始工作，就会产生 SCI 发送 FIFO 中断 (TXINT)，同时在中断服务程序中必须使用软件将 CDC 位清 0。

## 2.1 SCI 模块寄存器概述

SCI 通过表 2-1 和表 2-2 中的寄存器实现控制和访问。

表 2-1 SCI-A 寄存器

名 称	地 址	占用空间	功能描述
SCICCR	0x0000-7050	1	SCI-A 通信控制寄存器
SCICTL1	0x0000-7051	1	SCI-A 控制寄存器 1
SCIHBAUD	0x0000-7052	1	SCI-A 波特率设置寄存器 高字节
SCILBAUD	0x0000-7053	1	SCI-A 波特率设置寄存器 低字节
SCICTL2	0x0000-7054	1	SCI-A 控制寄存器 2
SCIRXST	0x0000-7055	1	SCI-A 接收状态寄存器
SCIRXEMU	0x0000-7056	1	SCI-A 接收仿真数据缓冲寄存器
SCIRXBUF	0x0000-7057	1	SCI-A 接收数据缓冲寄存器
SCITXBUF	0x0000-7059	1	SCI-A 发送数据缓冲寄存器
SCIFFTX	0x0000-705A	1	SCI-A FIFO 发送寄存器
SCIFFRX	0x0000-705B	1	SCI-A FIFO 接收寄存器
SCIFFCT	0x0000-705C	1	SCI-A FIFO 控制寄存器
SCIPRI	0x0000-705F	1	SCI-A 极性控制寄存器

表 2-1 SCI-A 寄存器

名 称	地 址	占用空间	功能描述
SCICCR	0x0000-7750	1	SCI-B 通信控制寄存器
SCICTL1	0x0000-7751	1	SCI-B 控制寄存器 1
SCIHBAUD	0x0000-7752	1	SCI-B 波特率设置寄存器 高字节
SCILBAUD	0x0000-7753	1	SCI-B 波特率设置寄存器 低字节
SCICTL2	0x0000-7754	1	SCI-B 控制寄存器 2
SCIRXST	0x0000-7755	1	SCI-B 接收状态寄存器
SCIRXEMU	0x0000-7756	1	SCI-B 接收仿真数据缓冲寄存器
SCIRXBUF	0x0000-7757	1	SCI-B 接收数据缓冲寄存器
SCITXBUF	0x0000-7759	1	SCI-B 发送数据缓冲寄存器
SCIFFTX	0x0000-775A	1	SCI-B FIFO 发送寄存器
SCIFFRX	0x0000-775B	1	SCI-B FIFO 接收寄存器
SCIFFCT	0x0000-775C	1	SCI-B FIFO 控制寄存器
SCIPRI	0x0000-775F	1	SCI-B 极性控制寄存器

## 2.2 SCI 通信控制寄存器（SCICCR）

SCICCR 定义了 SCI 使用的字符格式、协议和通信模式，如图 2-1 和表 2-3 所示。

7	6	5	4	3	2	1	0
STOP BITS	EVE/ODD PARITY	PARITY ENABLE	LOOPBACK ENA	ADDR/IDLE MODE	SCICCHAR2	SCICCHAR1	SCICCHAR0
R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0

注：R/W = 读/写; R = 只读; -n = reset after value

图 2-1 SCI 通信控制寄存器 (SCICCR)

表 2-3 SCI 通信控制寄存器 (SCICCR) 功能定义

位	名称	值	功能描述
7	STOP BITS	0 1	SCI 停止位的个数。该位决定了发送停止位的个数。接收器仅对一个停止位检查。 一个停止位 两个停止位
6	EVE/ODD PARITY	0 1	奇偶校验选择位。如果 PARITY ENABLE 位 (SCICCR 第 5 位) 被置位, 则 PARITY (第 6 位) 确定采用奇校验还是偶校验 (在发送和接收的字符中奇偶校验位的位数都是 1 位)。 奇校验 偶校验
5	PARITY ENABLE	0 1	SCI 奇偶校验使能位。该位使能或禁止奇偶校验功能。如果 SCI 处于地址位多处理器模式 (设置这个寄存器的第 3 位), 地址位包含在奇偶校验计算中 (如果奇偶校验是使能的)。对于少于 8 位的字符, 剩余无用的位由于没有奇偶校验计算而应被屏蔽。 奇偶校验禁止, 在发送期间没有奇偶校验计算而应被屏蔽。 奇偶校验使能
4	LOOPBACK ENA	0 1	自测试模式使能位。该位使能自测试模式, 这时发送引脚与接收引脚在系统内部连接在一起。 自测试模式禁止 自测试模式使能
3	ADDR/IDLE MODE	0 1	SCI 多处理器模式控制位。该位选择一种多处理器协议。由于使用了 SLEEP 和 TXWAKE 功能 (分别是 SCICTL1 的第 2 位和 SCICTL1 的第 3 位), 多处理器通信和其他的通信模式有所不同。由于地址位模式在帧中增加了一个附加位, 空闲线模式通常用于正常通信。空闲线模式没有增加这个附加位, 与典型的 RS232 通信兼容。 空闲位模式协议选择 地址位模式协议选择
2-0	SCI CHAR2-0		字符长度控制位 2-0。这些位选择了 SCI 的字符长度 (从 1~8 位)。少于 8 位的字符在 SCIRXBUF 和 SCIRXEMU 中是右对齐, 且在 SCIRXBUF 中的前面的位填 0。SCITXBUF 前面的位不需要填 0。对于 SCI CHAR2-0 位的位值和字符长度

			关系如下所示:
			CHAR2 CHAR1 CHAR0 字符长度 (Bit)
			0 0 0 1
			0 0 1 2
			0 1 0 3
			0 1 1 4
			1 0 0 5
			1 0 1 6
			1 1 0 7
			1 1 1 8

### 2.3 SCI 控制寄存器 1 (SCICTL1)

SCICTL1 控制接收/发送使能、TXWAKE 和 SLEEP 功能以及 SCI 软件复位，如图 2-2 和表 2-4 所示。

7	6	5	4	3	2	1	0
Reserved	RX ERR INT ENA	SW RESET	Reserved	TXWAKE	SLEEP	TXENA	RXENA
R-0	R/W-0	R/W-0	R-0	R/S-0	R/W-0	R/W-0	R/W-0

注：R/W = 读/写; R = 只读; -n = reset after value

图 2-2 SCI 控制寄存器 1 (SCICTL1)

表 2-4 SCI 控制寄存器 1 (SCICTL1) 功能定义

位	名称	值	功能描述
7	Reserved		读返回 0，写没有影响
6	RX ERR INT ENA	0 1	接收错误中断使能位。如果由于产生错误而置位了接收错误位 (SCIRXST, 第 7 位)，则置位该位使能一个接收错误中断： 0 禁止接收错误中断 1 使能接收错误中断
5	SW RESET		软件复位位 (低有效)。将 0 写入该位，初始化 SCI 状态机和操作标志位 (寄存器 SCICTL2 和 SCIRXST) 至复位状态。软件复位并不影响其他任何配置位。 直至将 1 写入到软件复位位，所有起作用的逻辑都保持确定的复位状态。因此，系统复位后，应将该位置 1 以重新使能 SCI。 在检测到一个接收器间断后 (BRKDT 标志位, SCIRXST 的第 5 位) 清除该位。 SW RESET 影响 SCI 的操作标志位，但是它既不影响配置位也不恢复复位值。一旦产生 SW RESET，直到该位停止，

			<p>标志位一直被冻结。</p> <p>SW RESET 影响 SCI 的操作标志位如下：</p> <table border="1"> <thead> <tr> <th>SCI Flag</th> <th>Register Bit</th> <th>SW RESET 复位后的值</th> </tr> </thead> <tbody> <tr> <td>TXRDY</td> <td>SCICTL2.7</td> <td>1</td> </tr> <tr> <td>TX EMPTY</td> <td>SCICTL2.6</td> <td>1</td> </tr> <tr> <td>RXWAKE</td> <td>SCIRXST.1</td> <td>0</td> </tr> <tr> <td>PE</td> <td>SCIRXST.2</td> <td>0</td> </tr> <tr> <td>OE</td> <td>SCIRXST.3</td> <td>0</td> </tr> <tr> <td>FE</td> <td>SCIRXST.4</td> <td>0</td> </tr> <tr> <td>BRKDT</td> <td>SCIRXST.5</td> <td>0</td> </tr> <tr> <td>RXRDY</td> <td>SCIRXST.6</td> <td>0</td> </tr> <tr> <td>RX ERROR</td> <td>SCIRXST.7</td> <td>0</td> </tr> </tbody> </table>	SCI Flag	Register Bit	SW RESET 复位后的值	TXRDY	SCICTL2.7	1	TX EMPTY	SCICTL2.6	1	RXWAKE	SCIRXST.1	0	PE	SCIRXST.2	0	OE	SCIRXST.3	0	FE	SCIRXST.4	0	BRKDT	SCIRXST.5	0	RXRDY	SCIRXST.6	0	RX ERROR	SCIRXST.7	0
SCI Flag	Register Bit	SW RESET 复位后的值																															
TXRDY	SCICTL2.7	1																															
TX EMPTY	SCICTL2.6	1																															
RXWAKE	SCIRXST.1	0																															
PE	SCIRXST.2	0																															
OE	SCIRXST.3	0																															
FE	SCIRXST.4	0																															
BRKDT	SCIRXST.5	0																															
RXRDY	SCIRXST.6	0																															
RX ERROR	SCIRXST.7	0																															
4	Reserved		读返回0，写没有影响																														
3	TXWAKE	<p>0</p> <p>发送器唤醒方式选择。MODE (SCICCR, 第 3 位) 位设置的发送模式 (空闲模式或地址位模式)，根据 ADDR/IDEL 确定的发送模式，TXWAKE 位控制数据发送特征的选择。</p> <p>发送特征不被选择。在空闲线模式下： 写 1 到 TXWAKE，然后写数据到 SCIXTBUF 寄存器以产生一个 11 数据位的空闲周期； 在地址位模式下：写 1 到 TXWAKE，然后写数据到 SCITXBUF 寄存器，以设置地址位格式为 1。</p> <p>TXWAKE 位不由 SW RESET 位 (SCICTL1, 第 5 位) 清除，它由一个系统复位或发送到 WUT 标志位的 TXWAKE 清除。</p> <p>1</p> <p>根据通信模式 (空闲线模式或地址线模式) 的不同选择发送特征。</p>																															
2	SLEEP	<p>0</p> <p>1</p>	<p>休眠位。根据 ADDR/IDLE MODE (SCICCR, 第 3 位) 确定的发送模式 (空闲线模式或地址位模式)，TXWAKE 位控制数据发送特征的选择。在多处理器配置中，该位控制接收器睡眠功能，清除该位唤醒 SCI。</p> <p>当 SLEEP 位被置位时，接收器仍可操作；然而除非地址位字节被检测到，否则操作不会更新接收器缓冲准备位 (SCIRXST, 第 6 位) 或错误状态位 (SCIRXST, 第 5~2 位)。当地址自字节被检测到时，SLEEP 位不会被清除；</p> <p>禁止睡眠模式</p> <p>使能睡眠模式</p>																														
1	TXENA	<p>0</p> <p>1</p>	<p>发送使能位。只有当 TXENA 被置位时，数据才会通过 SCITXD 引脚发送。如果复位，当所有已经写入到 SCITXBUF 的数据被发送后，发送就停止。</p> <p>禁止发送</p> <p>使能发送</p>																														
0	RXENA		接收使能位。从 SCIRXD 引脚接收数据传送到接收移位寄存器，然后再传送到接收缓冲器。该位使能或禁止接收器																														

			的工作（发送到缓冲器）
			清除 RXENA，停止将接收到的字符传送到两个接收缓冲器，并停止产生接收中断。但是接收移位寄存器仍然能继续装配字符。因此，如果在接收一个字符过程中 RXENA 被置位，完整的字符将会被发送到接收缓冲寄存器 SCIRXEMU 和 SCIRXBUF 中
		0	禁止接收到的字符发送到 SCIRXEMU 和 SCIRXBUF
		1	接收到的字符传送到 SCIRXEMU 和 SCIRXBUF

## 2.4 SCI 波特率选择寄存器（SCIHBAUD，SCILBAUD）

在 SCIHBAUD 和 SCILBAUD 中的值确定 SCI 的波特率，如图 2-3，图 2-4 和表 2-5 所示。

15	14	13	12	11	10	9	8
BAUD15 (MSB)	BAUD14	BAUD13	BAUD12	BAUD11	BAUD10	BAUD9	BAUD8
R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0

注：R/W = 读/写；R = 只读；-n = reset after value

图 2-3 SCI 波特率选择高字节寄存器（SCIHBAUD）

7	6	5	4	3	2	1	0
BAUD7	BAUD6	BAUD5	BAUD4	BAUD3	BAUD2	BAUD1	BAUD0 (LSB)
R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0

注：R/W = 读/写；R = 只读；-n = reset after value

图 2-4 SCI 波特率选择低字节寄存器（SCILBAUD）

表 2-5 SCI 波特率选择寄存器描述

位	名称	值	功能描述
15-0	BAUD12~0		<p>16 位波特率选择寄存器 SCIHBAUD（高字节）和 SCILBAUD（低字节），连接在一起构成 16 位波特率设置寄存器 BRR。</p> <p>内部产生的串行时钟由低速外设时钟（LSPCLK）和两个波特率选择寄存器确定。SCI 使用这些寄存器的 16 位值选择 64K 种时钟速率中的一种作为通信模式。</p> <p>可以用以下的公式计算 SCI 的波特率：</p>

			$SCI = \frac{LSPCLK}{(BRR + 1) \times 8}$ <p>因此</p> $BRR = \frac{LSPCLK}{SCI \times 8} - 1$ <p>注意上述公式只有在 <math>1 \leq BRR \leq 65535</math> 时成立, 如果 <math>BRR = 0</math>, 则</p> $SCI = \frac{LSPCLK}{16}$ <p>其中, <math>BRR</math> 的值是 16 位波特率选择寄存器内的值。</p>
--	--	--	--

## 2.5 SCI 控制寄存器 2 (SCICTL2)

SCI 控制寄存器 2 (SCICTL2) 控制使能接收准备好、中断检测、发送准备中断、发送器准备好及空标志, 如图 2-5 和表 2-6 所示。

	7	6	5	2	1	0
	TXRDY	TX EMPTY	Reversed		RX/BK INT ENA	TX INT ENA
	R-1	R-1	R-0		R/W-0	R/W-0

注: R/W = 读/写; R = 只读; -n = reset after value

图 2-5 SCI 控制寄存器 2 (SCICTL2)

表 2-6 SCI 控制寄存器 2 (SCICTL2) 功能定义

位	名称	值	功能描述
7	TXRDY		发送缓冲寄存器准备好标志位。当 TXRDY 置位时, 表示发送数据缓冲寄存器 (SCITXBUF) 已经准备好接收另一个字符。向 SCITXBUF 写数据, 自动清除 TXRDY 位。如果 TXRDY 置位时, 中断使能位 TX INT ENA (SCICTL2.0) 置位, 将会产生一个发送中断请求。使能 SW RESET 位 (SCICTL.2) 或系统复位, 可以使 TXRDY 置位。
		0	SCITXBUF 满;
		1	SCITXBUF 准备好接收下一个字符。
6	TX EMPTY		发送器空标志位。该标志位的值显示了发送器的缓冲寄存器 (SCITXBUF) 和移位寄存器 (TXSHF) 的内容, 一个有效的 SW RESET (SCICTL1.2) 或系统复位使该位置位。该位不会引起中断请求。
		0	发送器的缓冲器或移位寄存器或两者都装入数据
		1	发送器的缓冲器和移位寄存器都是空的
5-2	Reversed		读返回 0, 写没有影响
1	RX/BK INT ENA		接收缓冲器/中断中断使能。该位控制由于 RXRDY 标志

		0 1	位或BRKDT标志位（SCIRXST的第5、6位）置位引起中断请求。但是RX/BK INT ENA并不能阻止RX/BK INT置位。 禁止RXRDY/BRKDT中断 使能RXRDY/BRKDT中断
0	TX INT ENA	0 1	SCITXBUF 寄存器中断使能位。该位控制由 TXRDYB标志位（SCICTL2.7）置位引起的中断请求。但是它并不能阻止 TXRDY 被置位（被置位表示寄存器 SCITXBUF 准备接收下一个字符） 禁止 TXRDY 中断 使能 TXRDY 中断

## 2.6 SCI 接收器状态寄存器（SCIRXST）

SCIRXST 包含 7 个接收器状态标志位（其中 2 个能产生中断请求）。每次，一个完整的字符发送到接收缓冲器（SCIRXEMU 和 SCIRXBUF）后，状态标志位刷新。每次缓冲器被读取时，标志位被清除。图 2-6 和表 2-7 给出了 SCI 接收状态寄存器的功能定义。

7	6	5	4	3	2	1	0
RX ERROR	RXRDY	BRKDT	FE	OE	PE	RXWAKE	Reserved
R-0	R-0	R-0	R-0	R-0	R-0	R-0	R-0

注：R/W = 读/写; R = 只读; -n = reset after value

图 2-6 SCI 接收器状态寄存器（SCIRXST）

表 2-7 SCI 接收器状态寄存器（SCIRXST）功能定义

位	名称	值	功能描述
7	RX ERROR	0 1	接收器错误标志位。RX ERROE 标志位说明在接收状态寄存器中有一位错误标志位被置位。RX ERROR 是间断检测、帧错误、超时和奇偶错误使能标志位的逻辑或。 如果 RX ERR INT ENA 位（SCICTL1.6）被置位，则该位上的一个 1 将会引起一个中断。在中断服务子程序中可以使用该位进行快速错误条件检测。错误标志位不能被直接清除，它由一个有效的软件复位或者系统复位来清除。 无错误标志设置 有错误标志设置
6	RXRDY	0	接收器准备好标志位。当准备好从 SCIRXBUF 寄存器中读一个新的字符时，接收器置位接收器准备好标志位，并且如果 RX/BK INT ENA 位（SCICTL2.1）是 1，则产生接收器中断。读取 SCIRXBUF 寄存器、有效的软件复位或者系统复位都可以清除 RXRDY。 在 SCIRXBUF 中没有新的字符



		1	准备好从 SCIRXBUF 中读取字符
5	BRKDT	0 1	<p>中断检测标志位。当满足中断条件时，SCI 将置位该位。从丢失第一个停止位开始，如果 SCI 接收数据线路（SCIRXD）连续的 2 保持至少 10 位低电平，则产生一个中断条件。如果 RX/BK INT ENA 位为 1，则中断的发生会引发一个接收中断，但这不会引起重新装载接收缓冲器即使接收 SLEEP 被置位为 1，也能发生一个 BRKDT 中断。一个有效的软件复位或者一个系统复位可以清除 BRKDT。在检测到一个中断后，接收字符并不能清除该位。为了接收更多的字符，必须通过触发软件复位位或者系统复位来复位 SCI。</p> <p>0 没有产生中断条件 1 中断条件发生</p>
4	FE	0 1	<p>帧错误标志位。当检测不到一个期望的停止位时，SCI 就置位该位。丢失停止位表明没有能够和起始位同步，且字符帧发生了错误。软件复位或系统复位清除 FE 位。</p> <p>0 没有检测到帧错误 1 检测到帧错误</p>
3	OE	0 1	<p>超时错误标志位。在前一个字符被 CPU 或 DMAC 完全被读走前，当字符被发送到 SCIRXEMU 和 SCIRXBUF 时，SCI 就置位该位，前一个字符将会被覆盖或丢失。软件复位或系统复位清除 OE 位。</p> <p>0 没有检测到超时错误 1 检测到超时错误</p>
2	PE	0 1	<p>奇偶校验错误标志位。当接收的字符的 1 的数量和它的奇偶校验位之间不匹配时，该标志位被置位。在计算时，地址位被包括在内。如果奇偶校验的产生和检测没有被使能，则 PE 标志位被禁止且读作 0。有效的软件复位信号或系统复位清除 PE 位。</p> <p>0 没有检测到奇偶校验错误 1 检测到奇偶校验错误</p>
1	RXWAKE		<p>接收器唤醒检测标志位。当该位为 1 时，表示检测到了接收器唤醒条件。在地址位多处理器模式中（SCICTL.3=1），RXWAKE 反映了 SCIRXBUF 中的字符的地址位的值。在空闲线多处理器模式中，如果 SCIRXD 被检测为空闲状态，则 RXWAKE 被置位。RXWAKE 是一个只读标志位，它由以下条件来清除：</p> <ul style="list-style-type: none"> <li>● 地址位传送到 SCIRXVUF 后传送第一个字节；</li> <li>● 读 SCIRXBUF；</li> <li>● 有效的 SW RESET；</li> <li>● 系统复位</li> </ul>
0	Reserved		读返回 0，写没有任何影响

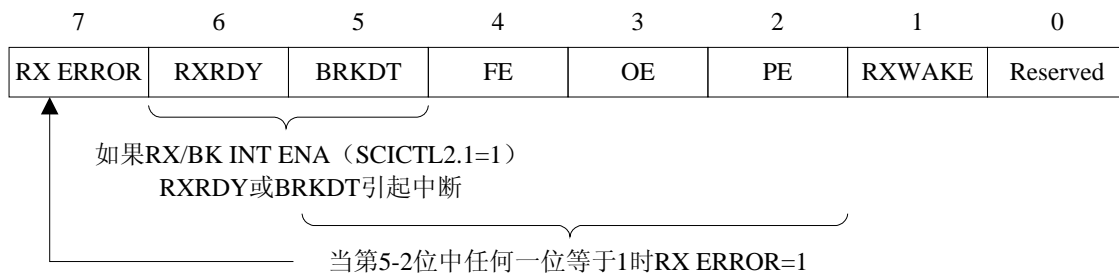


图 2-6 SCI 接收器状态寄存器 (SCIRXST) 位关联

## 2.7 接收数据缓冲寄存器 (SCIRXEMU, SCIRXBUF)

接收的数据从 RXSHF 传送到 SCIRXEMU 和 SCIRXBUF。当传送完成后, RXRDY 标志位 (SCIRXST.6) 置位, 表示接收的数据可以被读取。两个寄存器存放着相同的数据; 两个寄存器有各自的地址, 但物理上不是独立的缓冲器。它们的唯一区别在于读 SCIRXEMU 操作不清除 RXRDY 标志位, 而读取 SCIRXBUF 操作清除该标志位。

### 2.7.1 仿真数据缓冲器 (SCIRXEMU)

正常 SCI 接收数据操作从 SCIRXBUF 寄存器中读接收到的数据。由于它能连续地为屏幕更新接收到的数据而不用清除 RXRDY 标志位, 系统复位时, SCIRXEMU 寄存器被清除。

在窗口观察 SCIRXBUF 寄存器时, 使用该寄存器。在物理上, SCIRXEMU 是不可用的, 它仅仅是在不清除 RXRDY 标志位的情况下访问 SCIRXBUF 寄存器的一个不同的地址空间。

7	6	5	4	3	2	1	0
ERXDT7	ERXDT6	ERXDT5	ERXDT4	ERXDT3	ERXDT2	ERXDT1	ERXDT0
R-0	R-0	R-0	R-0	R-0	R-0	R-0	R-0

注: R/W = 读/写; R = 只读; -n = reset after value

图 2-8 仿真数据缓冲寄存器 (SCIRXEMU)

### 2.7.2 接收数据缓冲器 (SCIRXBUF)

在当前接收的数据从 RXSHF 移位到接收缓冲器时, RXRDY 标志位置位, 数据准备好被读取。如果 RX/BK INT ENA 位 (SCICTL2.1) 置位, 移位将产生一个中断。当读取 SCIRXBUF 时, RXRDY 标志位被复位; 系统复位清除 SCIRXBUF。

SCIFFFE	SCIFFPE	Reserved					
R-0	R-0	R-0					
7	6	5	4	3	2	1	0
RXDT7	RXDT6	RXDT5	RXDT4	RXDT3	RXDT2	RXDT1	RXDT0
R-0	R-0	R-0	R-0	R-0	R-0	R-0	R-0

注：R/W = 读/写; R = 只读; -n = reset after value

阴影部分仅仅在 FIFO 使能时才被使用。

图 2-9 接收数据缓冲器 (SCIRXBUF)

表 2-8 接收数据缓冲器 (SCIRXBUF) 的功能描述

位	名称	值	功能描述
15	SCIFFFE	1	SCI FIFO 帧错误标志位
		0	当接收字符时，产生帧错误；该位与 FIFO 顶部的字符有关； 当接收字符时，不产生帧错误；该位与 FIFO 顶部的字符有关
14	SCIFFPE	1	FIFO 奇偶校验错误位
		0	当接收字符时，产生奇偶校验错误；该位与 FIFO 顶部的字符有关； 当接收字符时，不产生奇偶校验错误；该位与 FIFO 顶部的字符有关；
13-9	Reserved		读返回 0，写没有影响
7-0	RXDT7-0		接收字符位

## 2.8 SCI 发送数据缓冲寄存器 (SCITXBUF)

将要发送的数据写入到 SCITXBUF 中。这种位必须是右对齐的，由于小于 8 位长度的字符的左侧被忽略了，因此发送数据必须右对齐。数据从该位寄存器移到 TXSHF 发送移位寄存器置位 TXTDY 标志位 (SCICTL2.7)，这表明 SCITXBUF 已准备好接收下一个数据。如果置位 TX INT ENA 位 (SCICTL2.0)，则该数据发送也会产生一个中断。

7	6	5	4	3	2	1	0
TXDT7	TXDT6	TXDT5	TXDT4	TXDT3	TXDT2	TXDT1	TXDT0
R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0

注：R/W = 读/写; R = 只读; -n = reset after value

图 2-10 SCI 发送数据缓冲寄存器 (SCITXBUF)

## 2.9 SCI FIFO 寄存器 (SCIFFTX, SCIFFRX, SCIFFCT)

15	14	13	12	11	10	9	8
SCIRST	SCIFFENA	TXFIFO Reset	TXFFST4	TXFFST3	TXFFST2	TXFFST1	TXFFST0
R/W-1	R/W-0	R/W-1	R-0	R-0	R-0	R-0	R-0
7	6	5	4	3	2	1	0
TXFFINT Flag	TXFFINT CLR	TXFFIENA	TXFFIL4	TXFFIL3	TXFFIL2	TXFFIL1	TXFFIL0
R-0	W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0

注：R/W = 读/写; R = 只读; -n = reset after value

图 2-11 SCI FIFO 发送寄存器 (SCIFFTX)

表 2-9 SCI FIFO 发送寄存器 (SCIFFTX) 功能定义

位	名称	值	功能描述
15	SCIRST	0 1	写 0 复位 SCI 发送和接收通道，SCI FIFO 寄存器配置位将保留 SCI FIFO 可以恢复发送或接收，即便是工作在自动波特率逻辑， SCIRST 也应该为 1
14	SCIFFENA	0 1	SCI FIFO 增强功能被禁止，且 FIFO 处于复位状态 使能 SCI FIFO 增强功能
13	TXFIFO Reset	0 1	复位 复位 FIFO 指针为 0，保持在复位状态 重新使能发送 FIFO 操作
12-8	TXFFST4-0		00000: 发送FIFO是空的; 00001: 发送FIFO有1个字; 00010: 发送FIFO有2个字; 00011: 发送FIFO有3个字; ..... 10000: 发送FIFO有16个字
7	TXFFINT Flag	0 1	没有产生 TXFIFO 中断，只读位 产生了 TXFIFO 中断，只读位
6	TXFFINT CLR	0 1	写 0，对 TXFFINT 标志位没有影响，读取返回 0 写 1，清除 Bit7 的 TXFFINT 标志位
5	TXFFIENA	0 1	基于 TXFFIVL 匹配（小于或等于）的 TX FIFO 中断被禁止 基于 TXFFIVL 匹配（小于或等于）的 TX FIFO 中断使能
4-0	TXFFIL4-0		TXFFIL4-0 发送 FIFO 中断级别位。当 FIFO 状态位 (TXFFST4-0) 和 FIFO 级别位 (TXFFIL4-0) 匹配（小于或等于） 时，发送 FIFO 将产生中断，默认值：0x00000

15	14	13	12	11	10	9	8
RXFFOVF	RXFFOVR CLR	RXFIFO Reset	RXFIFST4	RXFIFST 3	RXFIFST 2	RXFIFST 1	RXFIFST 0
R-0	W-0	R/W-1	R-0	R-0	R-0	R-0	R-0
7	6	5	4	3	2	1	0

RXFFINT Flag	RXFFINT CLR	RXFFIENA	RXFFIL4	RXFFIL3	RXFFIL2	RXFFIL1	RXFFIL0
R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0

注：R/W = 读/写; R = 只读; -n = reset after value

图 2-12 SCI FIFO 接收寄存器 (SCIFFRX)

表 2-10 SCI FIFO 接收寄存器 (SCIFFRX) 功能定义

位	名称	值	功能描述
15	RXFFOVF	0 1	接收 FIFO 没有溢出，只读位； 接收 FIFO 溢出，只读位。多于 16 个字接收到 FIFO，且第一个接收到的字丢失； 这将作为标志位，但它本身不能产生中断。当接收中断有效时，就会产生这种情况。接收中断处理这种标志状态
14	RXFFOVR CLR	0 1	写 0 对 RXFFOVF 标志位无影响，读返回 0； 写 1 清除 Bit15 中的 RXFFOVF 标志位
13	RXFIFO Reset	0 1	RXFIFO 复位 写 0 复位 FIFO 指针为 0，且保持在复位状态 重新使能接收 FIFO 操作
12-8	RXFIFST4-0		00000: 接收FIFO是空的； 00001: 接收FIFO有1个字； 00010: 接收FIFO有1个字； 00011: 接收FIFO有1个字； ..... 10000: 接收FIFO有1个字；
7	RXFFINT Flag	0 1	没有产生 RXFIFO 中断，只读位 已经产生 RXFIFO 中断，只读位
6	RXFFINT CLR	0 1	写 0 对 RXFIFINT 标志位没有影响，读返回 0 写 1 清除 Bit7 中的 RXFFINT 标志位
5	RXFFIENA	0 1	基于 RXFFIVL 匹配（小于或等于）RX FIFO 中断将被禁止 基于 RXFFIVL 匹配（小于或等于）RX FIFO 中断将使能
4-0	RXFFIL4-0		RXFFIL4-0 接收 FIFO 中断级别位 当 FIFO 状态位 (RXFFST4-0) 和 FIFO 级别位 (RXFFIL4-0) 匹配（例如，大于或等于）时，接收 FIFO 产生中断，这些位复位后的默认值为 11111。这将避免频繁的中断，复位后，作为接收 FIFO 在大多数时间里是空的

15	14	13	12					8
ABD	ABD CLR	CDC	Reserved					
R-0	R/W-0	R/W-0	R-0					
7	6	5	4	3	2	1	0	
FFTXDLY7	FFTXDLY6	FFTXDLY5	FFTXDLY4	FFTXDLY3	FFTXDLY2	FFTXDLY1	FFTXDLY0	
R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	

注：R/W = 读/写; R = 只读; -n = reset after value

图 2-13 SCI FIFO 控制寄存器 (SCIFFCT)

表 2-11 SCI FIFO 控制寄存器 (SCIFFCT) 功能定义

位	名称	值	功能描述
15	ABD	0 1	自动波特率检测 (ABD) 位 没有自动波特率检测不完整; 没有成功接收 “A”、“a”; 自动波特率硬件在 SCI 接收寄存器检测到 “A”、“a” 字符, 完成了自动检测。 只有在 CDC 位置位时, 使能自动波特率检测位才能工作
14	ABD CLR	0 1	ABD 清除位 写 0, 对 ABD 标志位没有影响, 读返回 0 写 1, 清除 Bit5 中的 ABD 标志位
13	CDC	0 1	CDC 校准 A-检测位 禁止自动波特率校验 使能自动波特率校验
12-8	Reserved		读返回 0, 写没有任何影响
7-0	FFTXDLY7-0		这些位定义了每个从 FIFO 发送缓冲器到发送移位寄存器间的延迟。延迟以 SCI 串行波特率时钟的个数定义。8 位寄存器可以定义最小 0 周期延迟, 最大 256 波特率时钟周期延迟。 在 FIFO 模式中, 在移位寄存器完成最后一位的移位后, 移位寄存器和 FIFO 间的缓冲器 (TXBUF) 应该填满。在发送器到数据流之间的传送必须有延迟。在 FIFO 模式中, TXBUF 不应该作为一个附加级别的缓冲器。在标准的 UARTS 中, 延迟的发送特征有助于在没有 RTS/CTS 的控制下建立一个自动传输方案。

## 2.10 优先级控制寄存器 (SCIPRI)

7	5	4	3	2	0
Reserved		SCI SOFT	SCI FREE	Reserved	
R-0		R/W-0	R/W-0	R-0	

注: R/W = 读/写; R = 只读; -n = reset after value

图 2-14 优先级控制寄存器 (SCIPRI)

表 2-12 优先级控制寄存器 (SCIPRI) 功能定义

位	名称	值	功能描述
7-5	Reserved		读返回 0, 写没有影响
4, 3	SOFT 和 FREE		这些位确定了发生仿真挂起时 (例如, 调试器遇到一个断点), 执行那些操作。无论外设在执行什么操作 (运行模式), 或处于停止模式, 它都能继续执行; 一旦当前的操作

			(当前的接收/发送序列) 完成, 它可以立即停止。 <b>SOFT</b> <b>FREE</b> 0              1 在挂起状态下立即停止 1              0 在停止前, 完成当前的接收/发送序列 X              1 自由运行, 忽略挂起继续 SCI 操作
2-0	Reserved		读返回0, 写没有影响

## 参考资料:

《TMS320F2812 原理与开发》 苏奎峰 吕强耿 庆锋陈 圣俭编 出版社: 电子工业出版社

共享资料, 对本资料有更好的意见和建议可通过电子邮箱联系!