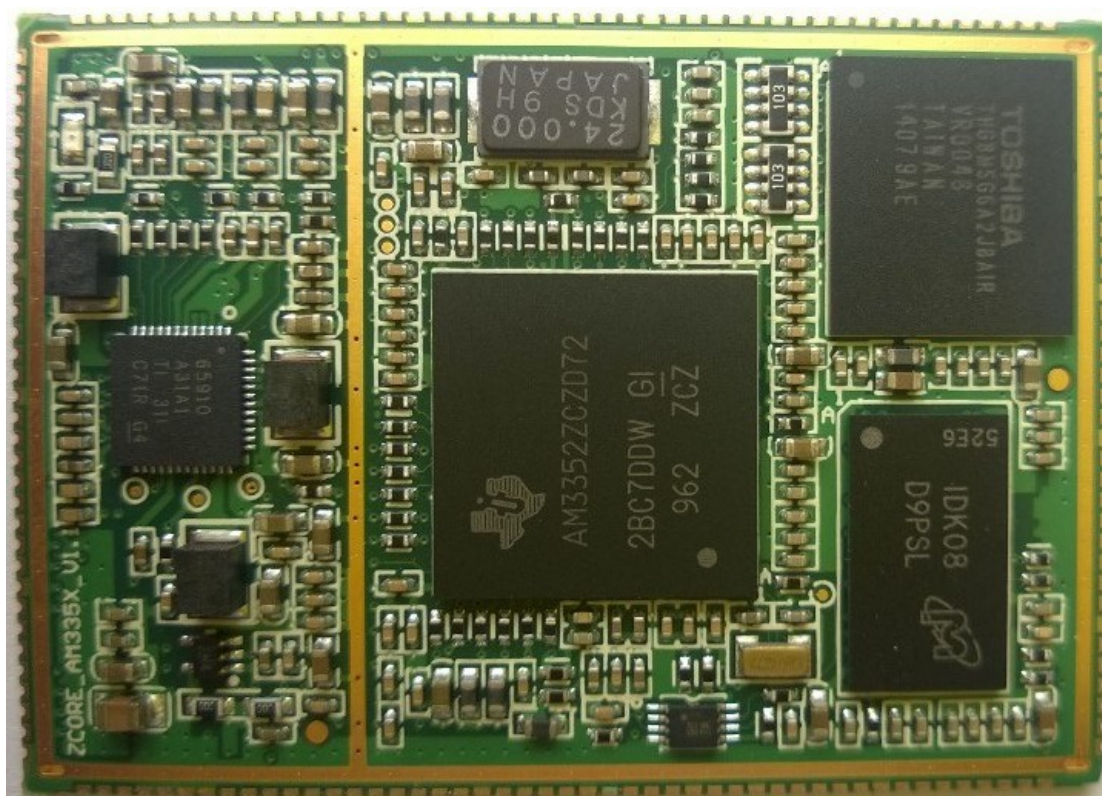


ZCORE-AM335X 硬件说明书



广州准捷电子科技有限公司

版本：V1.1

版权声明

本手册版权属广州准捷电子科技有限公司（以下简称“准捷电子”）所有，并保留一切权利。非准捷电子同意（书面形式），任何单位及个人不得擅自摘录本手册部分或全部内容，违者我们将追究其法律责任。

版本记录

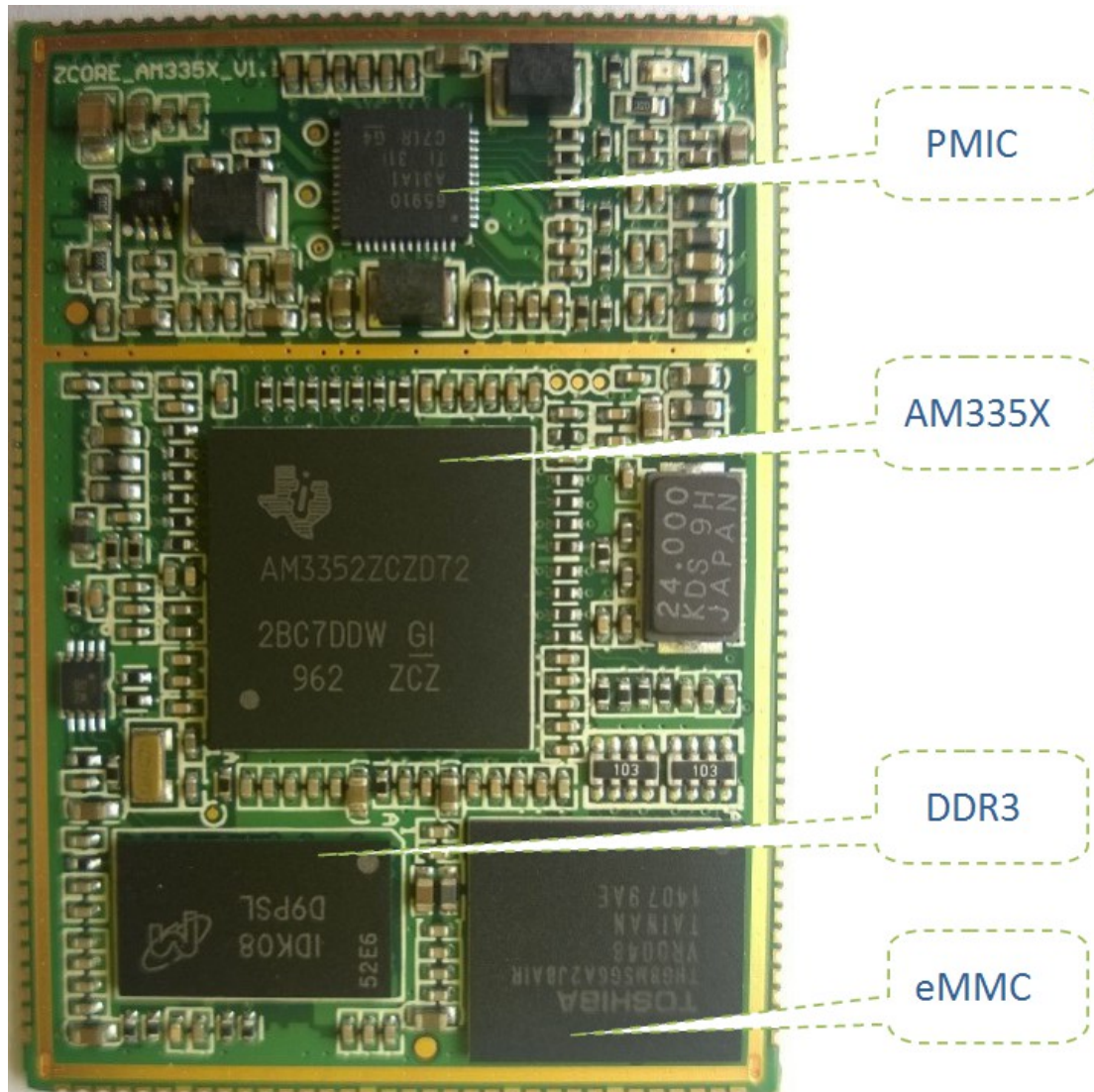
版本号	作者	版本说明	日期
V1.0	Shirley	初始版本	20131104
V1.1	Edwin	第二版本	20140520

目录

目录.....	3
1.ZCORE-AM335X 简介.....	5
1.1 概述.....	5
1.2 应用领域.....	6
1.3 硬件参数.....	7
1.4 系统框图.....	8
1.5 PCB LAYOUT.....	9
1.5.1 TOP LAYOUT.....	9
1.5.2 管脚排序及物理尺寸.....	10
1.6 引脚定义.....	10
2.硬件详述.....	13
2.1 AM335x 处理器.....	13
2.1.1 AM335x 概述.....	13
2.1.2 AM335x 特性.....	14
2.1.3 AM335x 系统框图.....	16
2.1.4 详细说明.....	16
2.2 存储.....	25
2.2.1 DDR3 SDRAM.....	25
2.2.2 eMMC.....	26
2.3 TPS65910 PMIC.....	27
2.3.1 TPS65910 概述.....	27
2.3.2 TPS65910 特性.....	30
3.接口.....	30
3.1 LCD Interface.....	30
3.2 Ethernet Interface.....	31
3.2.1 Ethernet 控制器.....	31
3.2.2 RGMII1 Signals.....	32
3.2.3 RGMII2 Signals.....	32
3.3 USB Interface.....	33
3.3.1 USB OTG Interface.....	33
3.3.2 USB Host Interface.....	33
3.4 MMC/SD/SDIO Interface.....	34
3.4.1 MMC/SD/SDIO Features.....	34
3.4.2 SD/MMC/SDIO Signals.....	35
3.5 SPI Interface.....	35
3.5.1 SPI Features.....	35

3.5.2 SPI Signals.....	36
3.6 UART Interface.....	37
3.6.1 UART Features.....	37
3.6.2 UART Signals.....	37
3.7 McASP Interface.....	38
3.7.1 McASP Features.....	38
3.7.2 McASP Signals.....	38
3.8 Debug Interface.....	39
3.9 Touch Screen Controller.....	39
4. 支持与服务.....	40
4.1 产品咨询.....	40
4.2 产品保修与服务.....	41
4.3 相关文档.....	42

1. ZCORE-AM335X 简介



1.1 概述

ZCORE-AM335X 是准捷电子 ZCORE 系列核心板成员，主要应用于工业、车载及手持机等领域，具有高集成度，低功耗，低成本，

体积小，功能齐全的特点。它提供了一种基于 TI AM335X 处理器理想的解决方案，运行主频最高达 1GHz，支持 Linux、Android、WinCE 三大操作系统，很容易集成广泛的目标市场，用于各种工业产品设计。

1.2 应用领域

ZCORE-AM335X 支持众多不同终端设备的统一可扩展平台，设计人员可充分利用 ZCORE-AM335X 核心板的引脚以及软件兼容性，采用最符合工业自动化需求的器件设计不同的终端设备，如：

驱动器与 I/O 级器件：ZCORE-AM3356 与 ZCORE-AM3357 核心板专门用于支持需要工业通信功能的传感器、传动器、电机驱动器、通信模块以及网关，可提供 275 MHz 的低性能解决方案。这 2 款器件无需外部存储器或操作系统，可确保系统解决方案的简洁性与紧凑性；

工业 PLC 应用：ZCORE-AM3356 与 ZCORE-AM3357 核心板可提供高达 720 MHz 的高性能，非常适合高性能 PLC 应用，可帮助其在自动化系统中控制各种 I/O 器件，如电动机、气压或液压缸以及磁性继电器螺线管等；

HMI 产品：ZCORE-AM3354、ZCORE-AM3358 以及 ZCORE-AM3359 核心板提供 3D 图形加速器，非常适用于 HMI 产品设计，与集成型触摸屏控制器相结合，支持丰富直观的图形用户触摸屏界

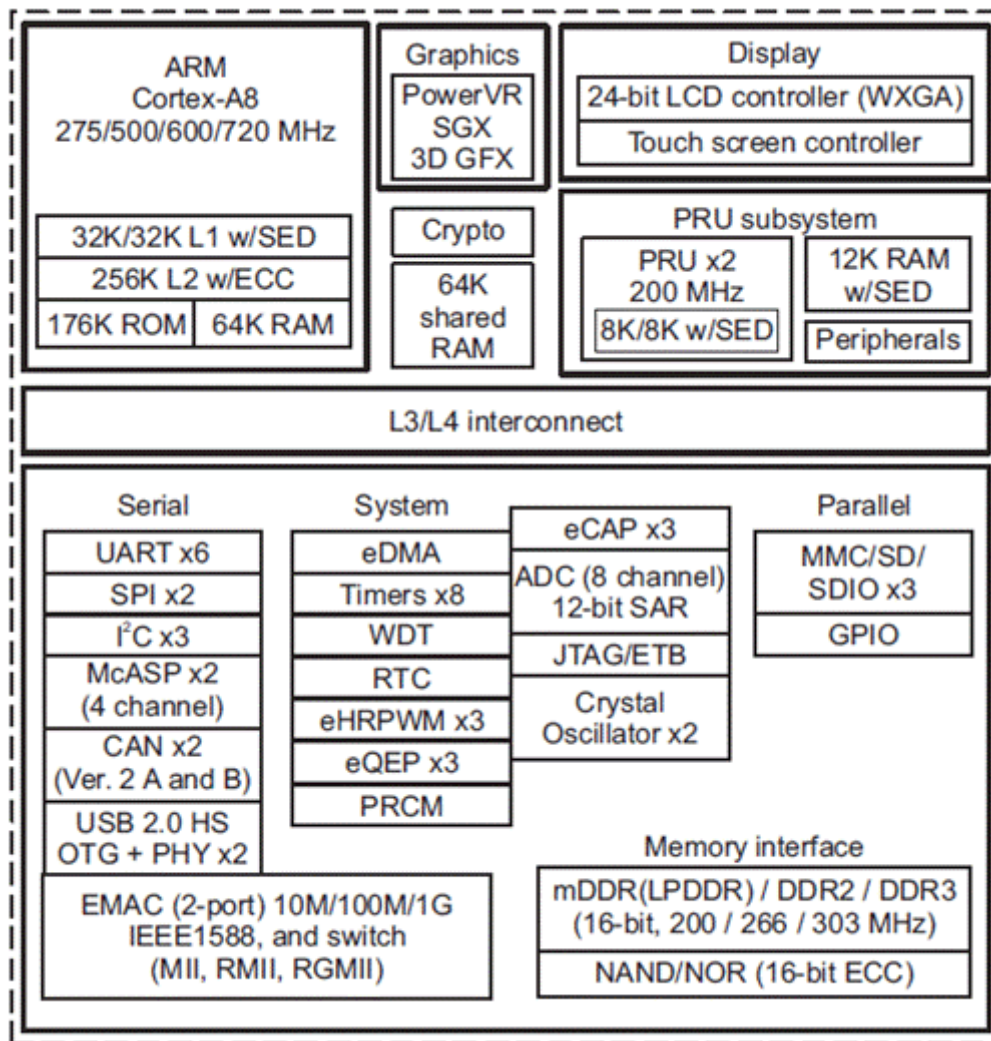
面。对于不需要集成型工业通信的 HMI 应用，ZCORE-AM3354 与 ZCORE-AM3352 核心板可提供更低成本的选项。

1.3 硬件参数

PartType		ZCORE-AM335X
CPU	CPU Modle	T.I.AM3352/AM3354/AM3356/ AM3357/AM3358/ AM3359
	Architecture	Single ARM Corex™- A8
	Frequency(max)	1GHz
Memory	On-Chip	64KB/128KB/256KB
	DRAM	128M/ 512M /1G DDR3
	EMMC	2G -64G
Multimedia	2D/3D Graphics Acceleration	PowerVR SGX530 Accelerated 2D and 3D
	Audio	OPTION
	Video	YES
PMIC		TPS65910
Expansion	SD/SDIO/MMC	3
	PCI-e	2
	SATA	-
Serial	UARTs	6
	RS-232	3
	I2C	3
	CAN	2
	SPI/SSP	4
USB	Host	2
	OTG	1
RTC		YES
Network	Ethernet(Mbit/s)	10/100/1000
	Wi-Fi	802.11 b/g/n
	Bluetooth	YES
Display	LCD	RGB888
	TOUCH	YES
Mechanical Specifications	Dimensions(mm)	37×52
	Connector	236pin,1.0mm
Electrical	Power Input	3.8V

Specifications	Temperature	-40℃ to 85℃
Operating Systems	Android	YES
	Linux	YES
	WinCE	To be customized

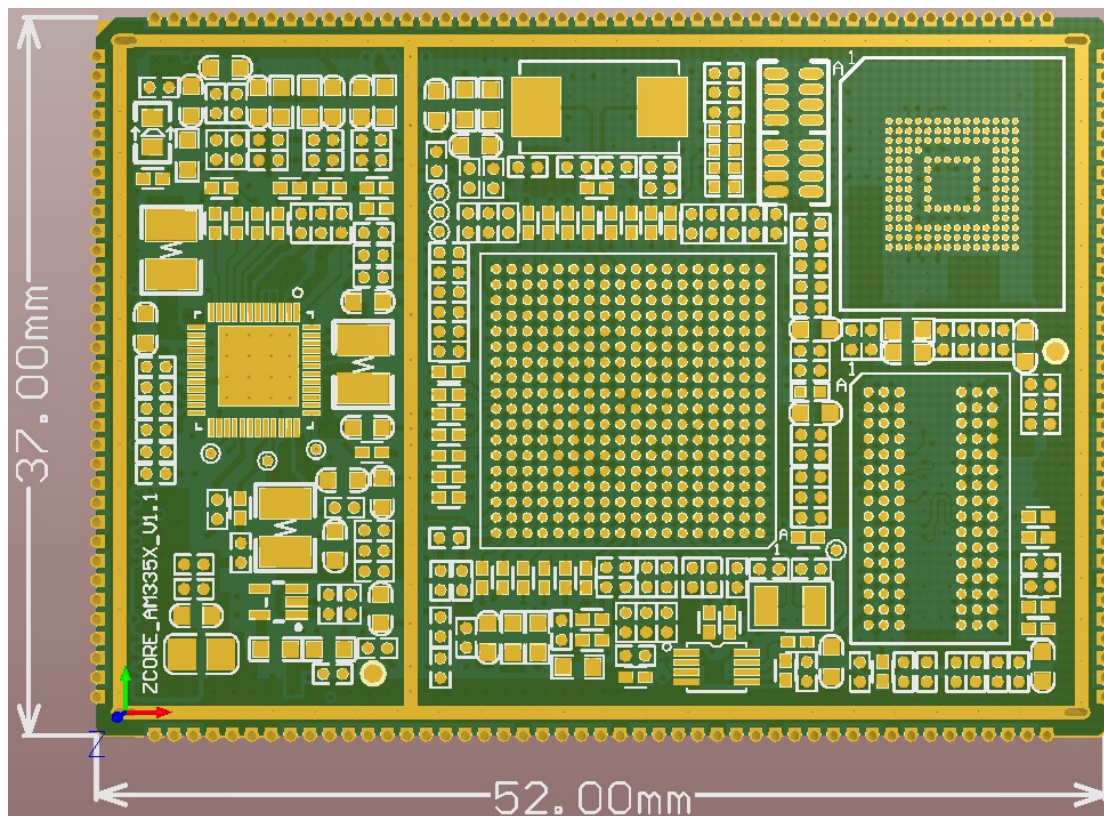
1.4 系统框图



系统框图

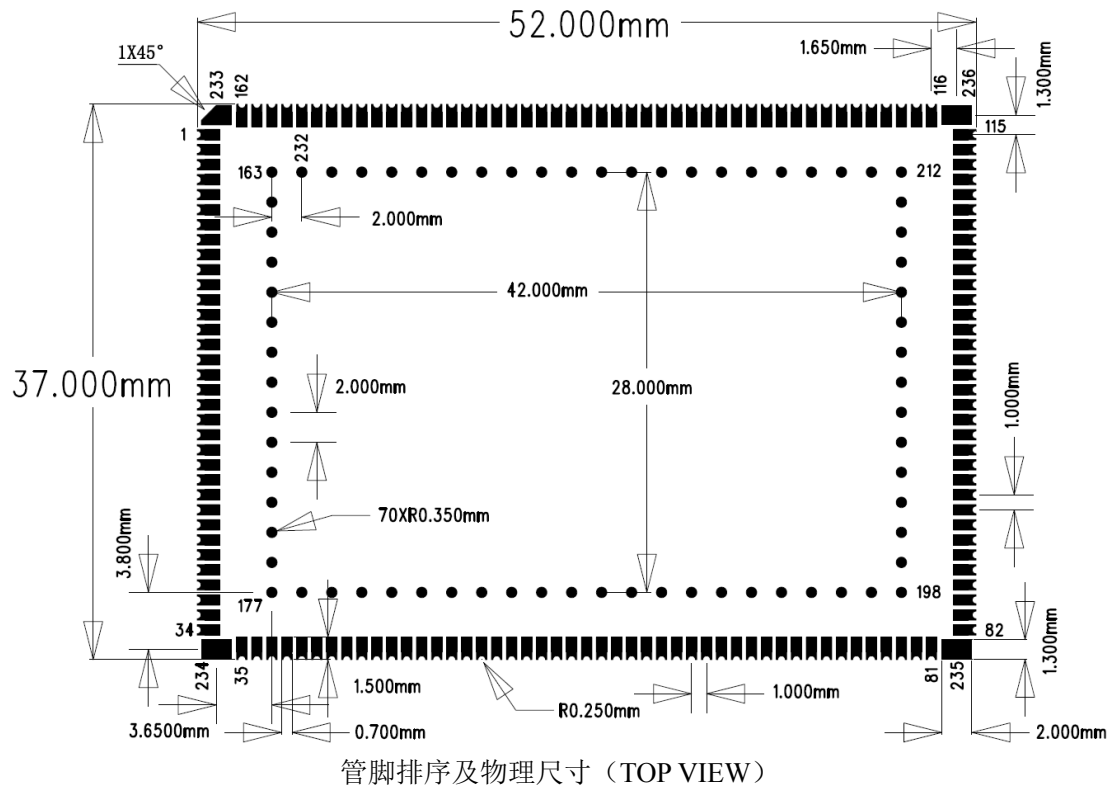
1.5 PCB LAYOUT

1.5.1 TOP LAYOUT



TOP 布局图 (TOP VIEW)

1.5.2 管脚排序及物理尺寸



1.6 引脚定义

管脚号	信号名	管脚号	信号名
1	DGND	2	AM335X_I2C0_SCL
3	AM335X_I2C0_SDA	4	AM335X_RGMII2_TXEN
5	AM335X_RGMII2_TXD3	6	AM335X_RGMII2_TXD2
7	AM335X_RGMII2_TXD1	8	AM335X_RGMII2_TXD0
9	AM335X_RGMII2_TXCLK	10	AM335X_RGMII2_RXDV
11	DGND	12	AM335X_RGMII2_RXCLK
13	AM335X_RGMII2_RXD3	14	AM335X_RGMII2_RXD2
15	AM335X_RGMII2_RXD1	16	AM335X_RGMII2_RXD0
17	DGND	18	AM335X_RGMII1_TXCLK
19	AM335X_RGMII1_TXD0	20	AM335X_RGMII1_TXD1
21	AM335X_RGMII1_TXD2	22	AM335X_RGMII1_TXD3
23	AM335X_RGMII1_TXEN	24	AM335X_AUDA_DIN
25	AM335X_AUDA_BCLK	26	DGND
27	AM335X_RGMII1_RXCLK	28	AM335X_RGMII1_RXD3

29	AM335X_RGMII1_RXD2	30	AM335X_RGMII1_RXD1
31	AM335X_RGMII1_RXD0	32	AM335X_RGMII1_RXDV
33	AM335X_AUDA_FSX	34	DGND
35	VBAT	36	VBAT
37	VBAT	38	DGND
39	DGND	40	DGND
41	DGND	42	VBACKUP
43	VDDS_RTC	44	PMIC_SLEEP
45	AM335X_RGMII1_MDIO_CLK	46	AM335X_RGMII1_MDIO_DATA
47	AM335X_AUDA_DOUT	48	AM335X_SPI0_D0
49	AM335X_SPI0_D1	50	AM335X_SPI0_CS0
51	AM335X_SPI0_CS1	52	AM335X_SPI0_SCLK
53	ACC_INT2	54	DGND
55	AM335X_UART0_CTSN	56	AM335X_UART0_RTSN
57	AM335X_UART0_TXD	58	AM335X_UART0_RXD
59	DGND	60	AM335X_UART1_CTSN
61	AM335X_UART1_RTSN	62	AM335X_UART1_RXD
63	AM335X_UART1_TXD	64	DGND
65	AM335X_XDMA_EVENT_INTRO	66	AM335X_XDMA_EVENT_INTR1
67	DGND	68	AM335X_MCASPO_AHCLKX
69	AM335X_MCASPO_FSX	70	AM335X_MCASPO_ACLKX
71	AM335X_MCASPO_AXR0	72	AM335X_EXT_WAKEUP
73	DGND	74	JTAG_TCK
75	JTAG_TDO	76	JTAG_TDI
77	JTAG_TMS	78	JTAG_TRSTN
79	JTAG_EMU1	80	JTAG_EMU0
81	DGND	82	DGND
83	SYS_WARMRESETN	84	MCASPO_AHCLKR
85	MCASPO_ACLKR	86	MCASPO_FSR
87	MCASPO_AXR1	88	DGND
89	AM335X_TOUCH	90	AD5_TOUCH
91	AD6_TOUCH	92	AD7_TOUCH
93	AM335X_YUP	94	AM335X_YDOWN
95	AM335X_XLEFT	96	AM335X_XRIGHT
97	DGND	98	AM335X_MMC0_D3
99	AM335X_MMC0_D2	100	AM335X_MMC0_D1
101	AM335X_MMC0_D0	102	AM335X_MMC0_CMD
103	AM335X_MMC0_CLK	104	DGND
105	AM335X_LCD_HSYNC	106	AM335X_LCD_AC_BIAS_EN
107	AM335X_LCD_VSYNC	108	AM335X_LCD_PCLK
109	DGND	110	AM335X_LCD_DATA0

111	AM335X_LCD_DATA1	112	AM335X_LCD_DATA2
113	AM335X_LCD_DATA3	114	AM335X_LCD_DATA4
115	DGND	116	AM335X_LCD_DATA5
117	AM335X_LCD_DATA6	118	AM335X_LCD_DATA7
119	AM335X_LCD_DATA8	120	AM335X_LCD_DATA9
121	AM335X_LCD_DATA10	122	AM335X_LCD_DATA11
123	AM335X_LCD_DATA12	124	AM335X_LCD_DATA13
125	AM335X_LCD_DATA14	126	AM335X_LCD_DATA15
127	AM335X_LCD_DATA16	128	AM335X_LCD_DATA17
129	AM335X_LCD_DATA18	130	AM335X_LCD_DATA19
131	AM335X_LCD_DATA20	132	AM335X_LCD_DATA21
133	AM335X_LCD_DATA22	134	AM335X_LCD_DATA23
135	DGND	136	MMC1_CMD
137	MMC1_CLK	138	PMIC_RESETOUTN
139	DGND	140	AM335X_MCASPO_AHCLKR
141	RGMI11_INT	142	GPIO_KEY4
143	GPIO_KEY3	144	GPIO_KEY2
145	LCD_CAP_TOUCH_WAKE	146	DGND
147	CAP_TOUCH_INT	148	AM335X_LCD_DISEN
149	DGND	150	UART4_TXD
151	UART4_RXD	152	DGND
153	AM335X_USB1_DRVBUS	154	VUSB_VBUS1
155	USB1_DP	156	USB1_DM
157	USB1_ID	158	DGND
159	USB0_ID	160	USB0_DM
161	USB0_DP	162	RGMI12_INT
163	DGND	164	DGND
165	DGND	166	DGND
167	DGND	168	DGND
169	DGND	170	DGND
171	DGND	172	DGND
173	DGND	174	DGND
175	DGND	176	DGND
177	DGND	178	DGND
179	DGND	180	DGND
181	DGND	182	DGND
183	DGND	184	DGND
185	DGND	186	DGND
187	DGND	188	DGND
189	DGND	190	DGND
191	DGND	192	DGND

193	DGND	194	DGND
195	DGND	196	DGND
197	DGND	198	DGND
199	DGND	200	DGND
201	DGND	202	DGND
203	DGND	204	DGND
205	DGND	206	DGND
207	DGND	208	DGND
209	DGND	210	DGND
211	DGND	212	DGND
213	DGND	214	DGND
215	DGND	216	DGND
217	DGND	218	DGND
219	DGND	220	DGND
221	DGND	222	DGND
223	DGND	224	DGND
225	DGND	226	DGND
227	DGND	228	DGND
229	DGND	230	DGND
231	DGND	232	DGND
233	DGND	234	DGND
235	DGND	236	DGND

2. 硬件详述

2.1 AM335x 处理器

2.1.1 AM335x 概述

Sitara AM335x ARM Cortex-A8 微处理器集成多种工业通信协议，支持不足 7mW 的低功耗，提供 2 款工业自动化硬件开发工具、完整的软件以及模拟信号链，从而可提供一款总体工业自动化系统解决

方案。

AM335x [微处理器](#) 提供可编程实时单元 (PRU) 片上接口，可实现实时工业通信（主从）支持 EtherCAT®、Ethernet/IP、PROFIBUS®、PROFINET®、POWERLINK 以及 SERCOS III 等常见协议。AM335x [微处理器](#) 中这种独特的 PRU + ARM 架构无需外部 ASIC 或 FPGA，可降低系统复杂性，节省成本。此外，AM335x ARM 微处理器还包含其它重要片上工业外设 (CAN、ADC、USB + PHY 以及双端口千兆以太网 IEEE1588)，不但支持快速网络连接与快速数据吞吐，而且还可连接传感器、传动器以及电机控制。

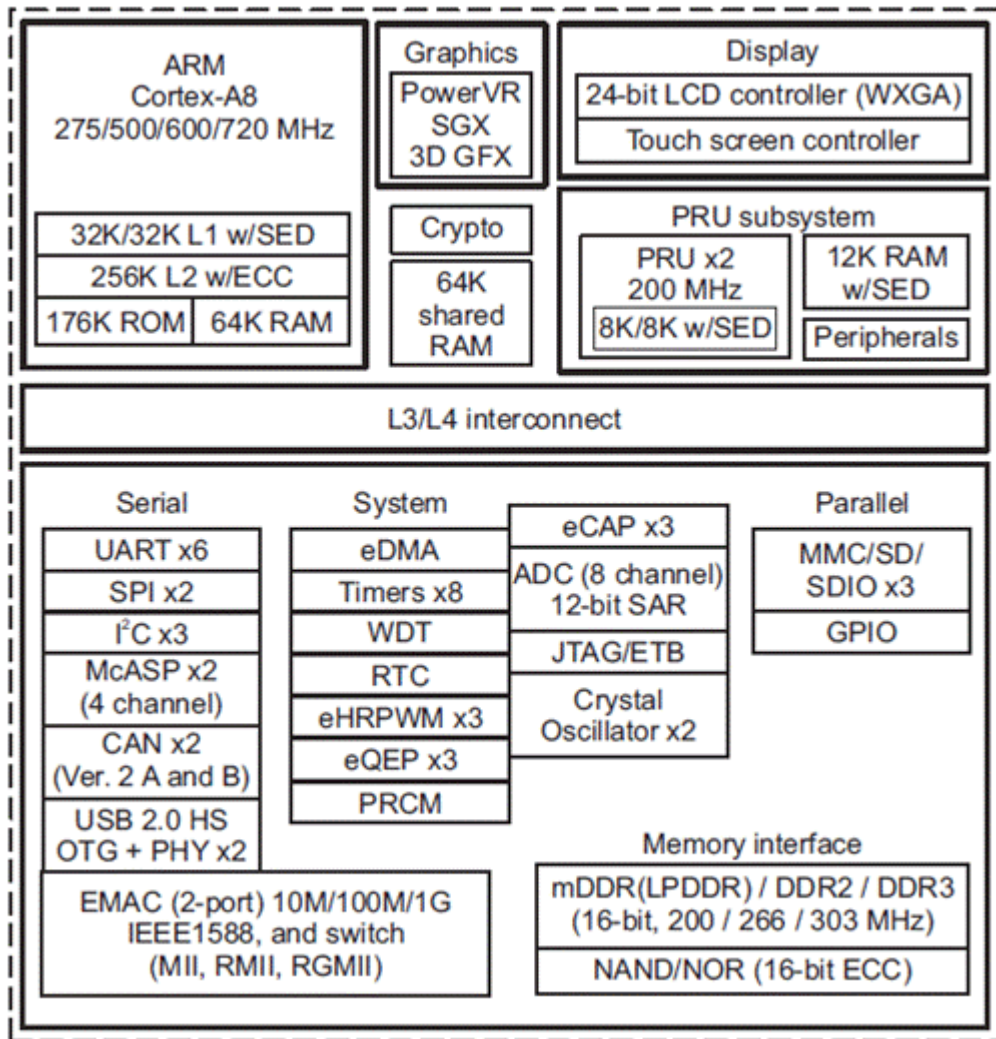
2.1.2 AM335x 特性

- 275-MHz，500-MHz，600-MHz，720-MHz 或者 1GHz ARM® Cortex™-A8 32 位 RISC 控制器
 - NEON™ SIMD 协处理器
 - 具有单错检测（奇偶校验）的 32KB/32KB L1 指令/数据高速缓存
 - 具有错误纠正码（ECC）的 256KB L2 高速缓存
- 支持移动双倍速率同步动态随机存储器（mDDR）（低功耗 DDR（LPDDR））/DDR2/DDR3
- 支持通用存储器（NAND，NOR，SRAM 等）支持高达 16 位的

ECC

- SGX530 3D 图形引擎
- LCD 控制器
- 可编程实时单元和工业用通信子系统（PRU-ICSS）
- 实时时钟（RTC）
- 最多 2 个端口的 10/100/1000 以太网交换机
- 串口包括：
 - 2 个控制器局域网端口（CAN）
 - 6 个 UART，2 个 McASPI，2 个 McSPI，和 3 个 I2C 端口
- 12 位逐次逼近寄存器（SAR）ADC
- 3 个 32 为增强型捕捉模块（eCAP）
- 3 个增强型高分辨率 PWM 模块（eHRPWM）
- 加密硬件加速器（AES，SHA，PKA，RNG）

2.1.3 AM335x 系统框图



AM335x 系统框图

2.1.4 详细说明

2.1.4.1 MPU 子系统

· 275-MHz, 500-MHz, 600-MHz, 或者 720-MHz ARM® Cortex™-A8 32 位 RISC 微处理器

- NEON™ SIMD 协处理器
- 具有单错检测（奇偶校验）的 32KB 指令高速缓存
- 具有单错检测（奇偶校验）的 32KB 数据高速缓存
- 含纠错码（ECC）的 256KB L2 高速缓存
- 176KB 片载启动 ROM
- 64KB 专用 RAM
- 仿真/调试
 - JTAG
 - 嵌入式跟踪模块
 - 嵌入式跟踪缓冲器
- 终端控制器（高达 128 个中断请求）

2.1.4.2 片载存储器（共享 L3 RAM）

- 64KB 通用片载存储器控制器（OCMC）RAM
- 所有主机均可访问
- 支持快速唤醒保持

2.1.4.3 外部存储器接口（EMIF）

- mDDR/DDR2/DDR3 控制器：
 - mDDR：200-MHz 时钟频率（400-MHz 数据速率）
 - DDR2：266-MHz 时钟频率（532-MHz 数据速率）
 - DDR3：303-MHz 时钟频率（606-MHz 数据速率）
 - 16-位数据总线
 - 1GB 全部可寻址空间

- 支持 1x16 或者 2x8 存储器器件配置

- 支持快速唤醒保持

- 通用存储器控制器（GPMC）

- 具有多达 7 芯片（NAND，NOR，复用 NOR，SRAM 等）选择的灵活 8/16-位异步存储器接口

- 使用 BCH 编码以支持 4-位，8-位，或者 16-位 ECC

- 使用海明码以支持 1-位 ECC

- 错位定位器模块（ELM）

- 与 GPMC 联合使用，使用 BCH 算法以定位由校验多项式生成的数据错误的地址

- 基于 BCH 算法，每 512 字节块错误定位支持 4-位，8-位，和 16-位

2.1.4.4 可编程实时单元和工业用通信子系统（PRU-ICSS）

- 支持的协议包括 EtherCAT[®], PROFIBUS, PROFINET, EtherNet/IP[™], 和其它更多协议

- PRU-ICSS 内的外设

- 1 个具有流量控制引脚的 UART 端口，支持的速率高达 12Mbps

- 2 个支持工业用以太网的 MII 以太网端口，例如 EtherCAT

- 1 个 MDIO 端口

- 1 个增强型捕捉（eCAP）模块

2.1.4.5 电源复位和时钟管理（PRCM）模块

- 控制待机和深睡眠模式的进入和推出
- 负责睡眠排序，电源域关闭排序，唤醒排序和电源域打开排序
- 时钟
 - 集成 15-35MHz 高频振荡器，此振荡器用于为不同系统和外设时钟生成一个基准时钟
 - 支持用于子系统和外设的单一时钟使能/失效控制以使减少功耗的操作更加便利
 - 5 个 ADPLL 以生成系统时钟（MPU 子系统，DDR 接口，USB 和外设 [MMC/SD，UART，SPI，I2C 等]，L3，L4，以太网，GFX[SGX530]，LCD 像素时钟）
- 电源
 - 两个不可切换的时钟域 9（实时时钟[RTC]，唤醒逻辑[WAKE-UP])
 - 3 个可切换电源域（MPU 子系统[MPU]，SGX530[GFX]，外设和基础设施[PER])
 - 执行 SmartReflex 标准™2B 类用于基于裸片温度，进程变化和性能（自适应电压[AVS]）的内核电压调节
 - 动态电压频率调节（DVFS）

2.1.4.6 实时时钟（RTC）

- 实时日期和事件信息
- 内部 32.768-kHz 振荡器，RTC 逻辑电路和 1.1-V 内部 LDO
- 独立加电复位（RTC_PWRONRSTn）输入

- 用于外部唤醒事件的专用输入引脚（EXT_WAKEUP）
- 可编程警报器可被用于生成到 PRCM（用于唤醒）或者 Cortex-A8（用于事件通知）的内部中断
- 可编程警报器与外部输出（PMIC_POWER_EN）一起使用以使电源管理 IC 能够恢复非 RTC 电源域

2.1.4.7 外设

- 最多 2 个具有集成物理层的 USB 2.0 高速 OTG 端口
- 多达 2 个工业用千兆以太网 MAC（10/100/1000 Mbps）
 - 集成开关
 - 每个 MAC 都支持 MII/RMII/RGMII 和 MDIO 接口
 - 以太网 MAC 和交换机可独立于其它功能运行
 - IEEE 1588v2 精准时间协议（PTP）
- 多达 2 个控制器局域网（CAN）端口
 - 支持 CAN 版本的 A 和 B 部分
- 两个多通道音频串行接口（McASPs）
 - 高达 50MHz 的发送/接收时钟
 - 每个 McASPI 端口上有多达四个具有独立 TX/RX 时钟的串行数据引脚
 - 支持时分复用（TDM），IC 间音频数据传输（I2S），和相似格式
 - 支持数字音频接口传输（SPDIF，IEC60958-1，和 AES-3 格

式)

- 用于发送和接收的 FIFO 缓冲器 (256 字节)

- 最多 6 个 UART

- 所有 UART 支持 IrDA 和 CIR 模式
- 所有 UART 支持 RTS 和 CTS 流量控制
- UART1 支持完全调制解调器 (Modem) 控制

- 最多 2 个主/从 McSPI 串口

- 最多 2 个芯片选择
- 高达 48MHz

- 3 个 MMC/SD/SDIO 端口

- 1-位, 4-位和 8-位 MMC/SD/SDIO 模式
- MMCSD0 含有 1.8-V 或 3.3-V 运行准备的专用电源导轨
- 高达 48-MHz 数据传输速率
- 支持卡检测和写保护
- 与 MMC4.3 和 SD/SDIO 2.0 兼容

- 多达 3 个 I2C 主/从接口

- 标准模式 (高达 100 kHz)
- 快速模式 (高达 400 kHz)

- 多达 4 组通用 IO (GPIO)

- 每组 32 个 GPIO (与其他功能引脚复用)
- GPIO 可被用于中断输入 (每组多达两个中断输入)

- 多达 3 个外部 DMA 事件输入，此输入也可被用作中断输入
- 8 个 32-位通用定时器
 - DMTIMER1 是一个用于操作系统（OS）时基的 1-ms 定时器
 - DMTIMER4-DMTIMER7 输出引脚
- 1 个安全装置定时器
- SGX530 3D 图形引擎
 - 碎片纹理架构最高传送速率为每秒 20MPloy
 - 通用可阶层化渲染引擎是一款具有像素和顶点着色功能的多线程引擎
 - 超过 Microsoft VS3.0，PS3.0 和 OGL2.0 的高级渲染特性套件
 - 支持 Direct3D Mobile，OGL-ES 1.1 和 2.0，OpenVG 1.0 和 OpenMax 的工业标准 API
 - 细化任务切换，负债均衡和电源管理
 - 用于最小 CPU 交互的高级几何 DMA 驱动运行
 - 可编程高质量图像防锯齿
 - 用于统一存储器架构中操作系统的完全虚拟存储器寻址
- LCD 控制器
 - 最高 24-位数据输出，每像素 8-位（RGB）
 - 分辨率高达 2048 x 2048（具有最大频率为 126-MHz 像素时钟）
 - 集成 LCD 接口显示驱动器（LIDD）控制器
 - 集成光栅控制器

- 借助中断或者防火墙定时器，集成 DMA 引擎可从外部帧缓冲期中读取数据而不增加处理器的负担
- 512-字深内部 FIFO
- 支持的显示类型：
 - 字体显示-使用 LCD 接口显示驱动器（LIDD）控制器以对这些实现进行编程
 - 无源矩阵 LCD 显示-使用 LCD 光栅显示控制器来为无源显示的持续图形刷新提供定时和数据
 - 有源矩阵 LCD 显示-使用外部帧缓冲区空间和内部 DMA 引擎来驱动控制面板的数据流
- 12-位逐次逼近寄存器（SAR）ADC
 - 每秒 200K 采样
 - 可以通过一个 8:1 模拟开关从 8 个复用模拟输入中选择任何一个作为输入
 - 可被配置成一个 4-线，5-线或者 8-向制的电阻式触摸屏控制器（TSC）接口进行工作
- 高达 3 个 32-位增强型捕捉模块（eCAP）
 - 可配置为 3 个捕捉输入或者 3 个辅助 PWM 输出
- 高达 3 个增强型高分辨率 PWM 模块（eHRPWM）
 - 具有时间和频率控制的专用 16-位时基计数器
 - 可配置为 6 个单端，6 个双边对称，或者 3 个双边不对称输出

- 多达 3 个 32-位增强型正交编码脉冲（eQEP）模块

2.1.4.8 器件识别号

- 包含保险丝组件（FuseFarm），其中的一些位可由厂家编程
 - 生产 ID
 - 设备部件号（唯一 JTAG ID）
 - 设备修订版本（可由主机 ARM 读取）

2.1.4.9 支持调试接口

- 用于 ARM（Cortex-A8 和 PRCM），PRU-ICSS 调试的 JTAG/cJTAG
- 嵌入式跟踪模块（ETM）和嵌入式跟踪缓冲器（ETB）
- 支持器件边界扫描
- 支持 IEEE 1500

2.1.4.10 DMA

- 片载增强型 DMA 控制器（EDMA）含有三个第三方传输控制器（TPTC）和一个第三方通道控制器（TPCC），这个控制器支持多达 64 个可编程逻辑通道和 8 个 QDMA 通道。EDMA 用于；
 - 从片载存储器传进/传出
 - 从外部存储器传进/传出（EMIF，通用存储器控制器）

2.1.4.11 处理器间通信（IPC）

- 集成了用于 IPC 的基于硬件的邮箱和用于 Cortex-A8，PRCM 和 PRU-ICSS 之间过程同步的自旋锁
 - 生产中断的邮箱寄存器
- 4 个初启程序（Cortex-A8，PRCM，PRU0，PRU1）

- 自旋锁具有 128 个软件指定的锁寄存器

2.1.4.12 安全性

- 密码硬件加速器（AES, SHA, PKA, RNG）

2.1.4.13 启动模式

- 通过锁存在 PWRONRSTn 输入引脚上升沿上的启动配置引脚来选择启动模式

2.1.4.14 封装

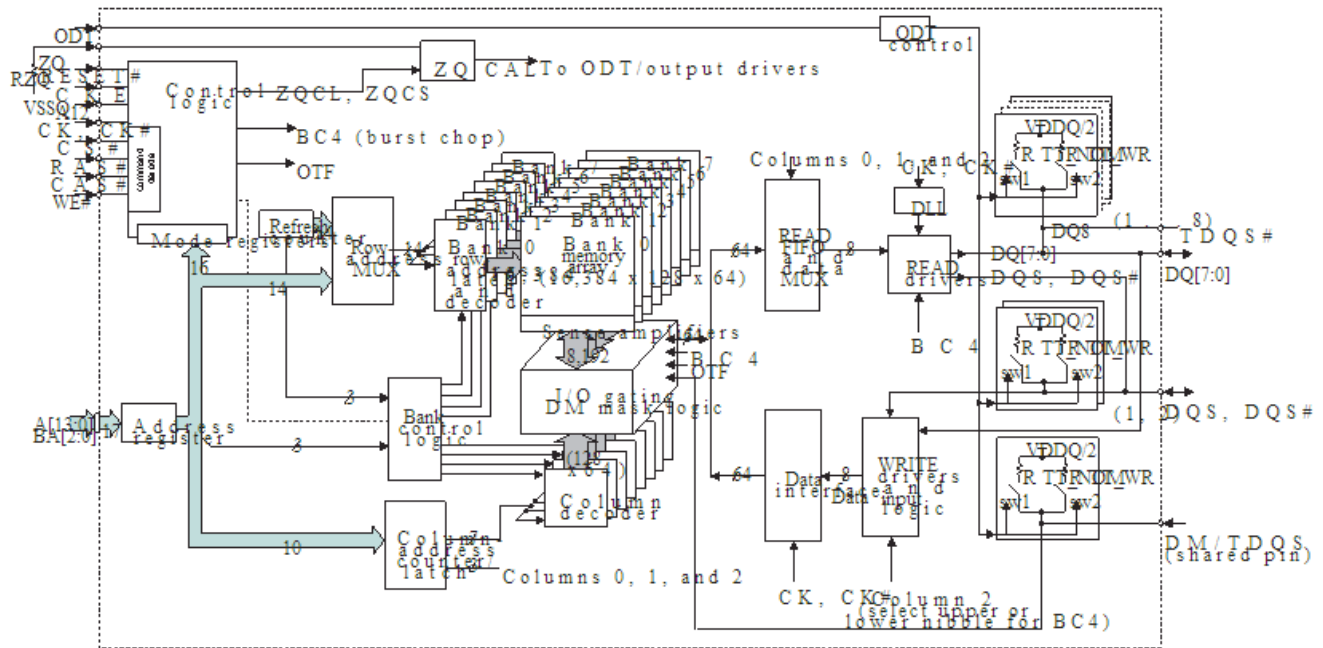
- 298-引脚 S-PBGA-N298 封装（ZCE 后缀），0.65mm 焊球间距
- 324-引脚 S-PBGA-N324 封装（ZCZ 后缀），0.80mm 焊球间距

2.2 存储

ZCORE-AM335X 提供了两种类型的板载内存：DDR3 SDRAM 和 eMMC 闪存。

2.2.1 DDR3 SDRAM

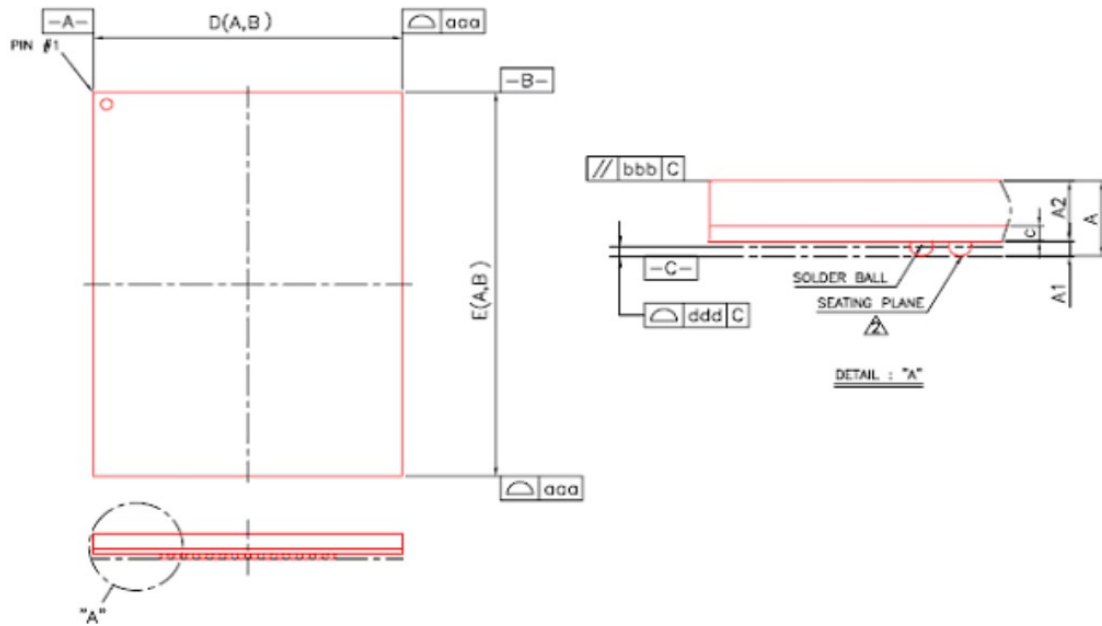
ZCORE-AM335X 板载高速动态随机存取存储器 DDR3 SDRAM，内部配置有 8 个 BANK。DDR3 SDRAM 使用 8n 预取结构，以获得高速操作。8n 预取结构同接口组合起来以完成在 I/O 脚上每个时钟两个数据字的传输。



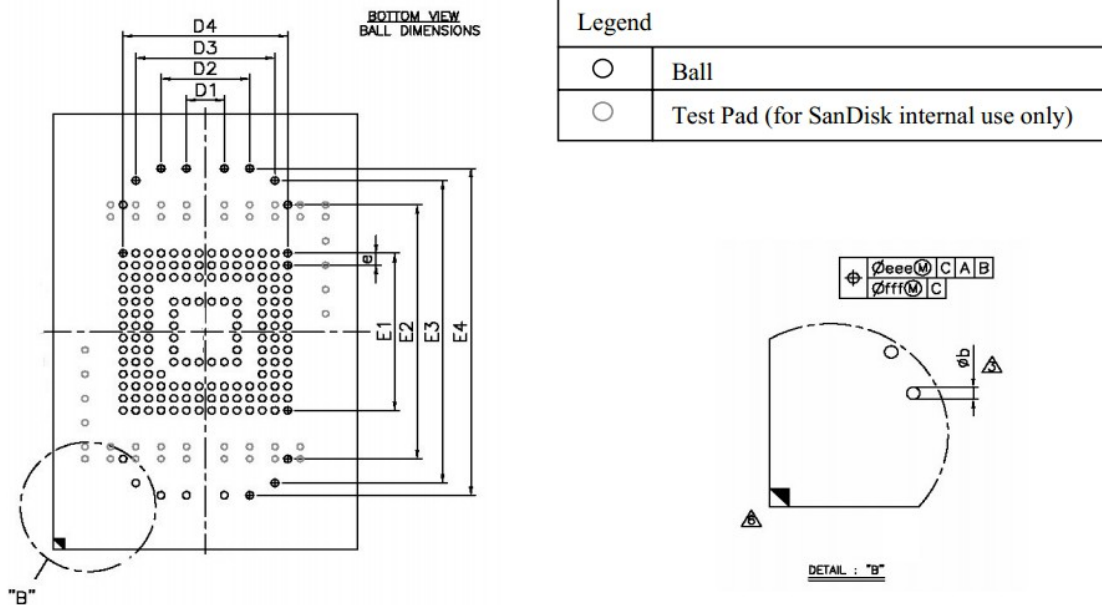
128Meg x 8 Functional Block Diagram

2.2.2 eMMC

ZCORE-AM335X 除了 DDR3 SDRAM 外，还载有 V4.41 的内嵌式存储器 eMMC，带有 MMC（多媒体卡）接口、快闪存储器设备及主控制器，其接口电压采用 3.3V，速度可高达每秒 100MB 以上。eMMC 采用 JEDEC 标准 BGA 封装，并采用统一闪存接口管理闪存，不用改变硬件结构便可轻松升级。



eMMC Specification Top and Side View



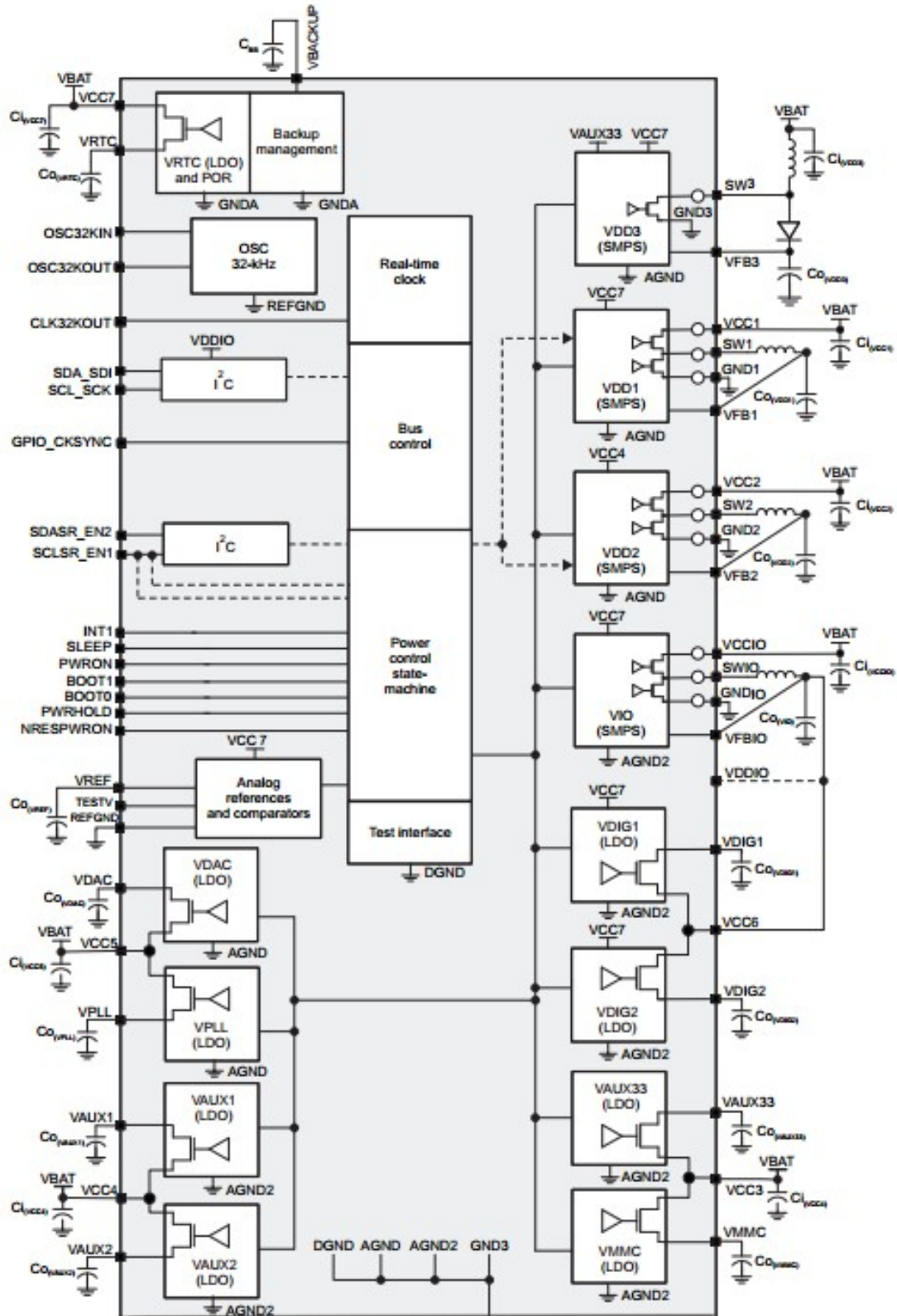
Package Outline Drawing - bottom view

2.3 TPS65910 PMIC

2.3.1 TPS65910 概述

TPS65910 是集成电源管理 IC，TPS65910 提供 3 个降压转换器，

一个升压转换器，8 个 LDO，支持基于 AM335x 应用处理器特定的电源要求。两个降压转换器提供电源的双处理器核心，由一个可控制的专用类 3 SmartReflex 接口获得最佳功率节省。第三个转换器在系统中的 I/O 和存储器提供电源。8 个通用的 LDO 采用完全可控的 I2C 接口，提供了一个广泛的电压和电流的能力。



TPS65910 Block Diagram

2.3.2 TPS65910 特性

- Embedded power controller
- Two efficient step-down dc-dc converters for processor cores
- One efficient step-down dc-dc converter for I/O power
- One efficient step-up 5-V dc-dc converter
- SmartReflex™ compliant dynamic voltage management for processor cores
- 8 LDO voltage regulators and one RTC LDO (internal purpose)
- One high-speed I2C interface for general-purpose control commands (CTL-I2C)
- One high-speed I2C interface for SmartReflex Class 3 control and command (SR-I2C)
- Two enable signals multiplexed with SR-I2C, configurable to control any supply state and processor cores supply voltage
- Thermal shutdown protection and hot-die detection
- A real-time clock (RTC) resource with:
 - Oscillator for 32.768-kHz crystal or 32-kHz built-in RC oscillator
 - Date, time and calendar
 - Alarm capability
- One configurable GPIO
- DC-DC switching synchronization through internal or external 3-MHz clock

3. 接口

3.1 LCD Interface

ZCORE-AM335X 使用 24 位并行总线，从存储器帧缓冲器中的视频帧提供显示逻辑。AM335x 的 LCD 接口信号直接驱动 ZCORE-AM335X。

Signal	Pin#	Type	Description
--------	------	------	-------------

AM335X_LCD_DATA23	134	O	LCD data bit 23
AM335X_LCD_DATA22	133	O	LCD data bit 22
AM335X_LCD_DATA21	132	O	LCD data bit 21
AM335X_LCD_DATA20	131	O	LCD data bit 20
AM335X_LCD_DATA19	130	O	LCD data bit 19
AM335X_LCD_DATA18	129	O	LCD data bit 18
AM335X_LCD_DATA17	128	O	LCD data bit 17
AM335X_LCD_DATA16	127	O	LCD data bit 16
AM335X_LCD_DATA15	126	O	LCD data bit 15
AM335X_LCD_DATA14	125	O	LCD data bit 14
AM335X_LCD_DATA13	124	O	LCD data bit 13
AM335X_LCD_DATA12	123	O	LCD data bit 12
AM335X_LCD_DATA11	122	O	LCD data bit 11
AM335X_LCD_DATA10	121	O	LCD data bit 10
AM335X_LCD_DATA9	120	O	LCD data bit 9
AM335X_LCD_DATA8	119	O	LCD data bit 8
AM335X_LCD_DATA7	118	O	LCD data bit 7
AM335X_LCD_DATA6	117	O	LCD data bit 6
AM335X_LCD_DATA5	116	O	LCD data bit 5
AM335X_LCD_DATA4	114	O	LCD data bit 4
AM335X_LCD_DATA3	113	O	LCD data bit 3
AM335X_LCD_DATA2	112	O	LCD data bit 2
AM335X_LCD_DATA1	111	O	LCD data bit 1
AM335X_LCD_DATA0	110	O	LCD data bit 0
AM335X_LCD_PCLK	108	O	LCD pixel clock
AM335X_LCD_VSYNC	107	O	LCD vertical synchronization
AM335X_LCD_AC_BIAS_EN	106	O	LCD AC bias enable
AM335X_LCD_HSYNC	105	O	LCD horizontal synchronization

3.2 Ethernet Interface

3.2.1 Ethernet 控制器

基于 AM335x 内部以太网 MAC 和板载两路以太网接口 ethernet1 （ RGMII1 ） 和 ethernet2 （ RGMII2 ） ， 支持

10/100/1000Mbps 的自适应网络。

ZCORE-AM335X 使用 RGMII 接口，RGMII 采用 8 位数据接口，工作时钟 125MHz，传输速率可高达 1000Mbps，同时兼容 MII 所规定的 10/100Mbps 工作方式。

3.2.2 RGMII1 Signals

Signal	Pin#	Type	Description
AM335X_RGMII1_RXCLK	27	I	Receive reference clock
AM335X_RGMII1_RXD3	28	I	RGMII receive data 3
AM335X_RGMII1_RXD2	29	I	RGMII receive data 2
AM335X_RGMII1_RXD1	30	I	RGMII receive data 1
AM335X_RGMII1_RXD0	31	I	RGMII receive data 0
AM335X_RGMII1_RXDV	32	I	Receive control
AM335X_RGMII1_TXCLK	18	O	Transmit reference clock
AM335X_RGMII1_TXD0	19	O	RGMII transmit data 0
AM335X_RGMII1_TXD1	20	O	RGMII transmit data 1
AM335X_RGMII1_TXD2	21	O	RGMII transmit data 2
AM335X_RGMII1_TXD3	22	O	RGMII transmit data 3
AM335X_RGMII1_TXEN	23	O	Transmit control

3.2.3 RGMII2 Signals

Signal	Pin#	Type	Description
AM335X_RGMII2_RXCLK	12	I	Receive reference clock
AM335X_RGMII2_RXD3	13	I	RGMII receive data 3
AM335X_RGMII2_RXD2	14	I	RGMII receive data 2
AM335X_RGMII2_RXD1	15	I	RGMII receive data 1
AM335X_RGMII2_RXD0	16	I	RGMII receive data 0
AM335X_RGMII2_RXDV	10	I	Receive control
AM335X_RGMII2_TXEN	4	O	Transmit control
AM335X_RGMII2_TXD3	5	O	RGMII transmit data 3
AM335X_RGMII2_TXD2	6	O	RGMII transmit data 2
AM335X_RGMII2_TXD1	7	O	RGMII transmit data 1

AM335X_RGMII2_TXD0	8	O	RGMII transmit data 0
AM335X_RGMII2_TXCLK	9	O	Transmit reference clock

3.3 USB Interface

3.3.1 USB OTG Interface

ZCORE-AM335X 使用 AM335x 嵌入的 HS USB-OTG PHY，提供 1 路高速 USB OTG 接口。外设可使用 USB Standard-A (for USB host)，USB Standard-B (for USB device)，or USB mini-AB(for USB OTG) 实现 ZCORE-AM335X 的 USB OTG 功能。

Signal	Pin#	Type	Description
VUSB_VBUS1	154	I	USB1 VBUS detection input
AM335X_USB1_DRVVBUS	153	O	USB1 VBUS control output
USB1_ID	157	I	USB1 connector identification signal
USB1_DP	155	I/OD S	USB1 data minus
USB1_DM	156	I/OD S	USB1 data plus

3.3.2 USB Host Interface

USB Host Interface 基于 AM335x 通用串行总线控制器，内部配置为 USB OTG。

Signal	Pin#	Type	Description
USB0_ID	159	I	USB0 connector identification signal
USB0_DM	160	I/OD S	USB0 data minus
USB0_DP	161	I/OD S	USB0 data plus

3.4 MMC/SD/SDIO Interface

ZCORE-AM335X 提供一个 MMC/SD/SDIO 接口。该器件包含 MultiMedia Card (MMC)，Secure Digital (SD) 和 Secure Digital I/O (SDIO) 高速接口模块 (MMCHS)。

3.4.1 MMC/SD/SDIO Features

The general features of the MMCHS host controller IP are:

-  · Built-in 1024-byte buffer for read or write
-  · Two DMA channels, one interrupt line
-  · Clock support
 - 96-MHz functional clock source input
 - up to 192 Mbit/sec (24 MByte/sec) in High-Speed SD mode 4-bit data transfer
 - up to 24 Mbit/sec (3 MByte/sec) in default SD mode 1-bit data transfer
-  · Support for SDA 3.0 Part A2 programming model
-  · Serial link supports full compliance with:
 - MMC command/response sets as defined in the MMC standard specification v4.3
 - SD command/response sets as defined in the SD physical layer specification v3.00
 - SDIO command/response sets and interrupt/read-wait suspend-resume operations as defined in the SD part E1 specification v 2.00
 - SD Host Controller Standard Specification sets as defined in the SD card specification Part A2 v2.00

3.4.2 SD/MMC/SDIO Signals

Signal	Pin#	Type	Description
AM335X_MMC0_CLK	103	O	MMC/SD/SDIO clock
AM335X_MMC0_CMD	102	I/O	MMC/SD/SDIO command
AM335X_MMC0_D0	101	I/O	MMC/SD/SDIO data 0
AM335X_MMC0_D1	100	I/O	MMC/SD/SDIO data 1
AM335X_MMC0_D2	99	I/O	MMC/SD/SDIO data 2
AM335X_MMC0_D3	98	I/O	MMC/SD/SDIO data 3

3.5 SPI Interface

串行外围接口（SPI）采用双向同步串行总线，只占用四线，为设备之间进行数据传输提供了一个简单有效的方法。ZCORE-AM335X 包括 2 个 SPI 模块，这些模块通过 Master/Slave 配置，每个 SPI 最多支持两个设备。

3.5.1 SPI Features

The general features of the SPI controller are:

- Buffered receive/transmit data register per channel (1 word deep)
- Multiple SPI word access with one channel using a FIFO
- Two DMA requests per channel, one interrupt line
- Single interrupt line, for multiple interrupt source events
- Serial link interface supports:
 - Full duplex / Half duplex

- Multi-channel master or single channel slave operations
- Programmable 1-32 bit transmit/receive shift operations.
- Wide selection of SPI word lengths continuous from 4 to 32 bits
- Up to four SPI channels
- SPI word Transmit / Receive slot assignment based on round robin arbitration
- SPI configuration per channel (clock definition, enable polarity and word width)
- Clock generation supports:
 - Programmable master clock generation (operating from fixed 48-MHz functional clock input)
 - Selectable clock phase and clock polarity per chip select.

3.5.2 SPI Signals

如果有一个 SPI 闪存安装在 SOM 上，它会连接到 SPI0_CS0。下表所述为第一模块（SPI0）的接口信号：

Signal	Pin#	Type	Description
AM335X_SPI0_SCLK	52	O	SPI clock
AM335X_SPI0_CS0	50	O	SPI chip select 0(used by SPI U5 if installed)
AM335X_SPI0_D1	49	O	SPI master output/slave input(MOSI) data
AM335X_SPI0_D0	48	I	SPI master input/slave output(MOSI) data

3.6 UART Interface

ZCORE-AM335X 提供两路带流控的串口，速度高达 3.6Mbps。该 UARTs 支持 IrDA、CIR 模式和带 RTS、CTS 信号的硬件流控制。

3.6.1 UART Features

The general features of the UART module:

- · 16C750 compatibility
- · Baud rate from 300 bps up to 3.6864 Mbps
- · Auto-baud between 1200 bps and 115.2 Kbps
- · Software/hardware flow control
 - Programmable Xon/Xoff characters
 - Programmable Auto-RTS and Auto CTS
- · Programmable serial interface characteristics
 - 5, 6, 7, or 8-bit characters
 - Even, odd, mark (always 1), space (always 0), or no parity (non-parity bit frame) bit generation and detection
 - 1, 1.5, or 2 stop bit generation
- · False start bit detection
- · Line break generation and detection
- · Modem control functions (CTS, RTS, DSR, DTR, RI, and DCD)
- · Fully prioritized interrupt system controls
 - Internal test and loopback capabilities

3.6.2 UART Signals

Signal	Pin#	Type	Description
AM335X_UART0_RXD	58	I	UART 0 receive data
AM335X_UART0_TXD	57	O	UART 0 transmit data
AM335X_UART0_RTSN	56	O	UART 0 request to send
AM335X_UART0_CTSN	55	I	UART 0 clear to send
AM335X_UART1_TXD	63	O	UART 1 transmit data
AM335X_UART1_RXD	62	I	UART 1 receive data
AM335X_UART1_RTSN	61	O	UART 1 request to send

AM335X_UART1_CTSN	60	I	UART 1 clear to send
-------------------	----	---	----------------------

3.7 McASP Interface

ZCORE-AM335X 板载两路复通道音频串行接口（McASP）。该 McASP 使用 DIT 协议，支持多种音频格式，包括 SPDIF，IEC60958-1，AES-3，TDM，I2S 等类似的格式。

3.7.1 McASP Features

- 8 个串行数据针，独立可分配
- 两个独立的时钟(发射和接收)，每个时钟包括：
 - 可编程的时钟生成器
 - 可编程的帧同步生成器
 - 支持时隙大小包括 8，12，16，20，24，28，32bits
- 集成数字音频接口发射器(DIT)支持：
 - SPDIF，IEC60958-1，AES-3 格式
 - 最大 8 个发射管脚
 - 增强的通路状态/用户数据内存
 - 检错纠错机制

3.7.2 McASP Signals

Signal	Pin#	Type	Description
MCASP0_AXR1	87	I/O	McASP0 Serial Data 1

MCASP0_FSR	86	I/O	McASP0 Receive Frame Sync
MCASP0_ACLKR	85	I/O	MCASP0_ACLKR
MCASP0_AHCLKR	84	I/O	McASP0 Receive Master Clock
AM335X_MCASP0_AXR0	71	I/O	McASP0 Serial Data 0
AM335X_MCASP0_ACLKX	70	I/O	McASP0 transmit bit clock
AM335X_MCASP0_FSX	69	I/O	McASP0 frame synchronization transmit
AM335X_MCASP0_AHCLKX	68	I/O	McASP0 high frequency clock

3.8 Debug Interface

ZCORE-AM335X 配备 JTAG 接口，以实现下载程序代码到外部闪存，内控 RAM 或执行调试程序的功能。JTAG 的信号配置如下表所示：

Signal	Pin#	Type	Description
JTAG_EMU0	80	I/O	MISC emulation pin
JTAG_EMU1	79	I/O	MISC emulation pin
JTAG_TRSTN	78	I	JTAG test reset
JTAG_TMS	77	O	JTAG test mode select
JTAG_TDI	76	I	JTAG test data input
JTAG_TDO	75	O	JTAG test data output
JTAG_TCK	74	O	JTAG test clock input

3.9 Touch Screen Controller

AM335x 处理器集成一个可连接到电阻式触摸屏的触摸屏控制器 ZCORE-AM335X 连接 AM335x 的 8 个模拟信号 AIN[7:0]集成在显示屏上。这些信号被映射如下：

$AM335X_XRight = TOUCH_X +$
 $AM335X_XLeft = TOUCH_X -$
 $AM335X_YDown = TOUCH_Y +$
 $AM335X_YUp = TOUCH_Y -$

Signal	Pin#	Type	Description
--------	------	------	-------------

AM335X_XRIGHT	96	A	Touch screen X plus (TOUCH_X+)
AM335X_XLEFT	95	A	Touch screen X minus (TOUCH_X-)
AM335X_YDOWN	94	A	Touch screen Y plus (TOUCH_Y+)
AM335X_YUP	93	A	Touch screen Y minus (TOUCH_Y-)
AD7_TOUCH	92	A	Analog input
AD6_TOUCH	91	A	Analog input
AD5_TOUCH	90	A	Analog input
AM335X_TOUCH	89	A	Analog input

4. 支持与服务

4.1 产品咨询

用户在选购产品时，可通过服务热线、QQ、Email 等方式直接联系销售人员和工程师，我们将以最大的热情为您解答所有问题。

联系方式	
销售热线	+86 020 38094819
QQ	2935520369
Email	consultant@zjtech.net
微信	
微博	weibo.com/zhunjie
官方网站	www.zjtech.net

4.2 产品保修与服务

凡是通过准捷电子直接购买或经准捷电子授权的正规代理商处购买的准捷电子全系列产品，均可享受以下权益：

- 3 个月免费保修服务周期（非人为原因造成的损坏）
- 终身有偿维修服务
- 终身免费技术支持服务
- 终身享有所购买产品配套软件升级服务
- 产品定制服务：提供基于 ZCORE-AM335X 的产品定制服务，
包 括
CPU（AM3352~AM3359）、DDR3（128M/512M/1G）、eMMC
(2G/4G/8G/16G/32G/64G)的选配模块
- 免费享有所购买产品配套的部分软件代码及原理图

如有以下情况之一，则不享有免费保修服务：

- 超过免费保修服务周期
- 无产品序列号或无产品有效购买单据
- 进液、受潮、发霉或腐蚀
- 受撞击、挤压、摔落、刮伤等非产品本身质量问题引起的故障和损坏
- 擅自改造硬件、错误上电、错误操作造成的故障和损坏
- 由不可抗拒自然因素引起的故障和损坏

4.3 相关文档

- 《ZCORE-AM335X 硬件说明书》
- 《ZCORE-AM335X-BB 原理图》
- 《ZCORE-AM335X-Kit 软件开发包》
- 《ZCORE-AM335X-Kit 开发板硬件手册》
- 《ZCORE-AM335X-Kit Start Guide》