

前 言

作为世界领先的半导体产品供应商，TI 不仅在 DSP 的市场份额上有超过 65% 占有率的绝对优势；在模拟产品领域，TI 也一直占据出货量世界第一的位置。而本手册是针对中国大学生创新活动的简化选型指南，帮助老师和同学们快速了解 TI 的模拟产品。需要提醒大家的是，这本手册仅仅涵盖了 TI 模拟产品的一小部分，如果您需要更为全面细致的选型帮助和技术文档，请访问 www.ti.com/analog 以获取运算放大器，数据转换器，电源管理，时钟，接口逻辑和 RF 等产品信息，访问 www.ti.com/mcu 以获得更多 MSP430, Tiva 和 C2000 的产品信息。

众人拾柴火焰高，如果你读过本手册的前面几个版本，一定会对其中略去的几个章节耿耿于怀，也会对其中草草结束的部分感到不满，今年在 TI 中国大学计划工程师团队的共同努力下，我们基于 2012 年的版本将本手册进行了第一阶段的充实工作。比如我们加入了原理部分，解读了放大器，数据转换器，电源的指标和选型方案；比如我们完善了应用技巧相关的章节，突出了实际操作中需要注意的问题，比如噪声控制，PCB 设计，等等；比如我们开始逐步强调模数混合系统设计的重要性，毕竟在现代的电子系统中，纯模拟的模块已经越来越少了。诸如这些改进，都是为了把更多的业界先进技术带给高校学生，加强同学们的工程实践能力，培养系统设计意识。

本手册将分为以下几部分介绍信号链和电源相关的知识及 TI 产品在大学生创新活动中的应用：

第一部分：运算放大器的原理和设计，由王沁工程师整理和编写；

第二部分：数据转换器的原理和设计，由崔萌工程师整理和编写，钟舒阳和谢胜祥两位工程师也参与了其中的部分章节；

第三部分：线性电源和开关电源的原理和设计，由胡国栋工程师整理和编写，汪帅工程师也参与了其中的部分章节。

全书由黄争规划并进行了校对和修改。但是由于时间仓促，水平有限，手册中一定存在不少错漏，请大家积极给予反馈，提出宝贵意见。

TI 概览

德州仪器公司，Texas Instruments，即 TI，是总部在美国德克萨斯州的一家高科技企业。实际上 TI 的中文名字并不是特别的“清晰明了”，一方面是容易跟咱们的山东德州（因扒鸡而闻名）混淆；另一方面，我曾被问到，参加你们的大学计划，买示波器这类“仪器”打几折？在这些令人哭笑不得的问题背后，其实是 TI 近 80 年的悠久历史。德州是美国的主要石油产地，1930 年 TI 的前身“Geophysical Service Inc.”在德州成立时的主要目的是研发地震仪和石油探测仪器，因此 GSI 在 1950 年正式上市时就挑中了德州仪器这个名字。这也就是 TI 名字的由来。

在 1958 年，TI 的工程师 Jack Kailby 先生发明了世界上首颗集成电路芯片，这项发明为人类进步做出了巨大的贡献，Jack Kailby 先生也因此获得了诺贝尔物理学奖。从此，半导体业务开始在 TI 发芽。但是，60/70 年代的美国企业追求的是大而全，TI 也不例外，拥有非常多的业务部门，这种情况一直持续到 90 年代中期。在这 30 年间，TI 在半导体研发方面一直保持着创新，从第一颗单芯片微处理器，到最简单的数字语音合成芯片“spell & speak”，到 1982 年的第一个单芯片数字信号处理器（DSP），到 1993 年发明的数字光源处理技术（DLP）片，半导体业务开始在 TI 的营收中占据着越来越重要的地位。在 1995 年的时候，TI 的营收达到了 130 亿美元，成为过百亿美元的财富 500 强，但有些业务在市场的排名并不十分理想，比如，笔记本电脑排名第九，企业软件排名第十，打印业务排名第九，国防工业排名第十，惟一排到第一位的就是 DSP 业务。

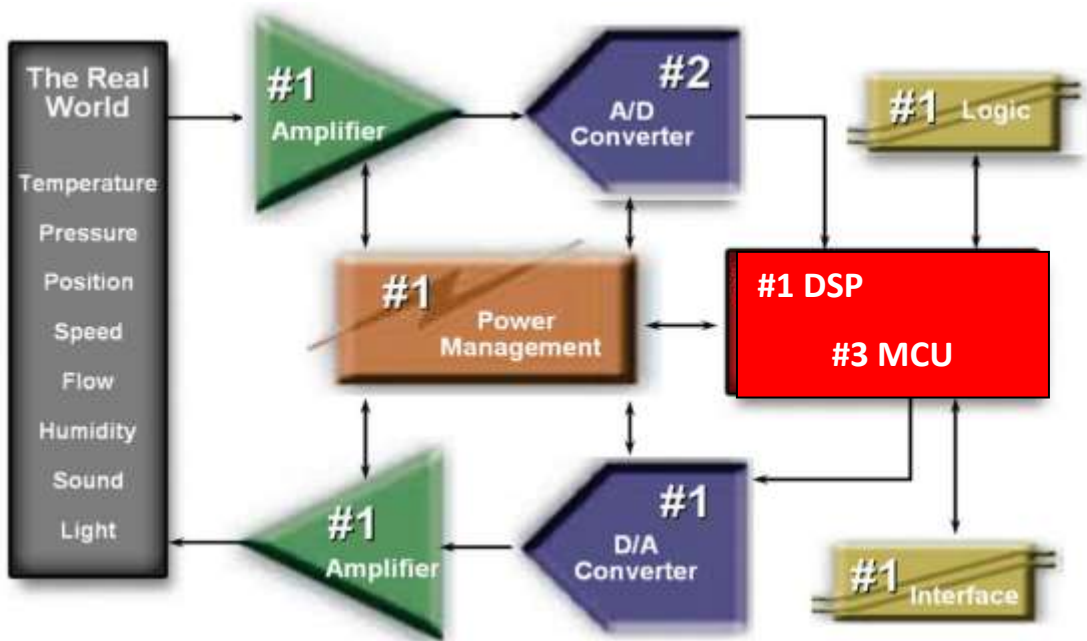
面对更大的竞争和即将来临的网络时代，TI 高层锐意变革，在 90 年代初就非常有远见的提出了要做“数字时代的领导者”。1996 年 Tom Engibous 出任 TI 总裁，确定了 TI 的重点在半导体业务上，重中之重是 DSP 和 Analog。在 1996 年到 2000 年间，TI 连续卖出了 20 余家公司，又买入了 20 余家，完成了从多样化业务到半导体专营业务的转变。从此，TI 的半导体业务进入了高速发展期，在 DSP 方面，业界最快的 TMS320CC6000 系列、功耗最低的 TMS320C55xx 系列、第一颗运算速度超过 1GHz 的 C64x、第一颗 ADSL 调制解调芯片、ARM+DSP 双核架构的 OMAP 处理器等一系列领先产品的推出，使得 TI 在 DSP 领域奠定了世界第一的地位。

在模拟方面，TI 在 2000 年以当时创纪录的 60 亿美元收购了以设计和制造高端运放和数据转换器著称的 Burr-Brown 公司，这项收购非常大胆，因为当时 TI 的年收入也只有 130 亿美元。但是这也充分说明了模拟在 TI 战略中的重要性。接下来 TI 又收购了

Unitrode、Power Trends 等公司来壮大自己的电源方面的实力。在 2007 年，TI 收购了 Chipcon，在低功耗无线通信领域又占据了市场份额第一的位置。

在单片机方面，TI 在 90 年代末把 MSP430 从专供表类客户的应用中推到通用市场，其业界最低的功耗，集成的高性能模拟和数字外设都倍受客户青睐；C2000 数字信号控制器因为其 DSP 的性能，单片机的价格被誉为实时单片机；而在 2009 年 TI 收购了 Luminary Micro，以最快的方式拥有了 Cortex M3 单片机家族，TI M3 因其低廉的价格，通用的架构，不俗的性能在单片机市场上迅速占领了一席之地。

从下面的系统框图中，我们可以清楚看到 TI 在每一个电子系统的每一个角落都占据着业界数一数二的地位。而正因为持续不断的创新和进取，TI 连续 7 年被《财富》杂志评为全球和全美国最受尊敬的半导体公司，评分远超其他半导体企业。



数字信号处理是对理论和实践都要求极高的一门学科，采样理论，谱分析，滤波器设计，抽取，小信号提取，这些概念和算法包含了一大堆让人头晕眼花的数学公式。推导这些理论已经够让人头疼，那么怎么实现它们呢？TI 从第一颗 TMS32010 问世开始就一直致力于简化工程师实现数字信号处理算法的难度。1996 年 TI 进入中国设立办事处，当时中国熟悉 DSP 理论的人越来越多，但是如何使用硬件来实现这些理论却是个巨大的挑战。TI 管理层敏锐察觉到这个问题，抓住时机在中国高校中开展 TI DSP 大学计

划，并在 1998 年和教育部签订谅解备忘录，承诺在中国高校中投资建立 100 个 DSP 实验室，帮助中国高校掌握和应用世界领先的 DSP 技术。2007 年 10 月，TI CEO 理查德·谭普顿先生来访中国，宣布核心大学计划在中国正式启动，这标志着 TI 将继续扩大对中国教育界的投入，比如 TI 中国大学计划将正式扩展到模拟技术和单片机领域，与高等学校进行合作，通过建立学生模拟创新实验室、对教师进行模拟技术和单片机相关的专业知识培训、支持学生参加各种电子设计竞赛等形式，强调模拟及模数混合电路的重要性。

在现代电子设计中，模拟技术和数字技术相辅相成，因此在一系列电子设计竞赛中，TI 的 MSP430、M3 和 C2000 系列单片机作为系统的核心处理器和模拟器件一起在合作省市中推广。在合作的过程中，我们深刻体会到学生对数字器件的感兴趣程度和掌握速度远远高于模拟技术。实际上，TI 各系列的 DSP 和单片机已做到高手遍布民间，学校实验室的技术一代传一代，很多还未毕业的学生就已经拥有了相当深的软硬件经验。相对于数字器件比较单一的硬件结构和编程思想，模拟器件的种类多指标细且用法灵活多变，很容易让人摸不着头脑，比如请看 TI 的模拟器件家族：

放大器	数据转换器	电源管理	接口	RF和模拟元件
				
音频放大器 缓冲放大器 差分放大器 高速放大器 仪器放大器 隔离放大器 对数放大器 低压运算放大器 功率运算放大器 精密运算放大器 可编程增益放大器 视频放大器	音频模数转换器 Δ-Σ 模数转换器 流水线式模数转换器 SAR 型模数转换器 音频数模转换器 电流控制数模转换器 Δ-Σ 数模转换器 精密数模转换器 通用数模转换器 音频 SRC 数据采集系统 调制器/滤波器	电池管理 电荷泵 DC/DC 转换控制器 DC/DC 开关转换器 数字电源 显示驱动器 热交换 LED 驱动器 线性稳压器 MOSFET 驱动器 插装模块 电源因数修正 电源控制 电源电压监控器	1394 CAN 电路保护 数字隔离器 显示接口 LVDS/MLVDS PCIe/PCI RS-485、232 & 222 SCSI 串行器 解串器 收发器 UART USB	4-20mA 转发器 模拟 ASSP 模拟 MUX 时钟和定时器 比较器 电流旁路监视器 数字上升转换器 数字下降转换器 风扇控制器 ISM Band 基准源 开关 温度传感器 ZigBee™

如何从上表中众多的放大器、数据转换器和电源中选取到合适的产品，又如何针对他们各自的特点发挥出最佳的性能？而这本选型手册的目的就是为了帮助大家做到这一点。

目 录

第一章 DC-DC 转换器概述	1
1.1 DC-DC 转换器基础.....	1
1.2 DC-DC 转换器特性.....	2
1.3 拓扑结构对比.....	3
1.4 系统中的电源要求.....	4
1.5 线性稳压器.....	5
1.6 电感型开关电源.....	5
1.7 电荷泵型开关电源.....	6
第二章 分立元件.....	8
2.1 晶体管 MOSFET.....	8
2.2 二极管	9
2.3 电感	10
2.3.1 实际中电感的参数	10
2.3.2 电感的频率特性	11
2.3.3 电感的温度特性	12
2.3.4 屏蔽结构的电感	13
2.4 电容	14
2.4.1 几种电容对比	15
2.4.2 电容的结构	17
2.4.3 电容的频率特性	17
2.4.4 电容的温度特性	19
2.4.5 电容的电压特性	20
2.4.6 Class I 和 Class II 电容对比	21

第三章 线性稳压器.....	22
3.1 线性稳压器的演进.....	22
3.2 线性稳压器的压降.....	23
3.3 线性电源的效率.....	24
3.4 对地电流.....	26
3.5 LDO 的稳定性	27
3.6 LDO 的调整率和瞬态响应	29
3.7 电源的噪声	31
3.8 电源纹波抑制比	34
3.9 LDO 的启动	35
3.10 LDO 的关闭	36
3.11 LDO 的应用场景选择	38
第四章 电感型稳压器.....	39
4.1 电压控制降压型稳压器.....	42
4.2 开关模型.....	42
4.3 电感选择分析.....	45
4.4 电感选择实例解析.....	46
4.5 外部元器件中的电流.....	49
4.6 输出电容选择分析.....	50
4.7 暂态响应	52
4.8 集成电流反馈的开关电源.....	54
4.9 电流反馈中的补偿.....	56
4.10 电流控制 VS 电压控制.....	58
4.11 确定开关电源最恶劣的情况.....	59
4.11.1 先看一下 V_{in} 和占空比 D 的关系.....	59

4.11.2	分析一下 ΔI 随 V_{in} 变化规律.....	60
4.11.3	分析 ΔI 和 D 的变化关系.....	62
4.11.4	电流直流分量 IDC 分析.....	64
4.11.5	WEBENCH 对 ΔI 和 IDC 仿真验证.....	69
4.11.6	总结 Ipeak 最恶劣的情况.....	70
第五章	电荷泵型稳压器.....	72
5.1	电荷泵基础.....	72
5.2	开关电容稳压器的细调功能.....	74
5.3	电荷泵的电压增益调节.....	75
5.4	开关电容的优点.....	78
第六章	使用 WEBENCH 选择合适的稳压器.....	79
6.1	WEBENCH 模拟设计工具包概述.....	79
6.2	WEBENCH 电源设计工具.....	79
6.2.1	电源选型.....	81
6.2.2	单电源设计.....	82
6.2.3	电源架构设计.....	84
6.2.4	FPGA/处理器电源设计.....	88
6.2.5	LED 电源设计.....	88
6.2.6	电源仿真.....	89
6.2.7	原理图导出.....	94
6.3	开关电源参数间的矛盾和联系.....	95
6.3.1	开关频率和电感.....	95
6.3.2	开关频率和 MOS 管.....	97
6.4	buck 开关电源设计实例.....	99
6.4.1	芯片优化选择.....	99

6.4.2	外围元件优化选择	101
6.4.3	三种优化方案对比	101
6.4.4	方案的仿真分析（图表、热、稳态、缓起）	102
6.4.5	方案原理图导出	119
6.5	boost 开关电源设计实例	120
6.5.1	Boost 电路电流路径分析	121
6.5.2	开关电源的波特图仿真	122
6.5.3	boost 开关电源效率仿真	123
6.6	FPGA 电源设计实例	124
6.6.1	FPGA 芯片选择	125
6.6.2	供电芯片组电源树设计	126
6.6.3	电源树优化设计	128
6.6.4	电源芯片优化选型	130
6.6.5	电源芯片外围电路优化	131
6.6.6	原理图导出	132
第七章	开关电源的 PCB 布线	133
7.1	高 di/dt 环路	133
7.1.1	初识高 di/dt 问题	133
7.1.2	定位高 di/dt 的位置并解决	134
7.2	接地技术	136
7.2.1	Varga 接地准则	136
7.2.2	Dutra 接地准则	136
7.2.3	其它接地准则	137
7.3	初识叠层	137
7.4	元件的布局布线	138

7.4.1 元件放置策略	138
7.4.2 滤波电容布线	140
7.4.3 功率 MOS 管和去耦	141
7.4.4 大电流的走线和过孔	142
7.4.5 开关节点	144
7.4.6 控制电路布局	145
7.4.7 散热情况考虑	146
7.5 TPS40210 布局布线实例分析	147
7.5.1 地平面的划分	149
7.5.2 滤波电容布线分析	150
7.5.3 功率 MOS 管布线	151
7.5.4 大电流和过孔	152
7.5.5 开关节点布线分析	152
7.5.6 控制电路布局布线	153
第八章 TI DC-DC 电源产品简介与选型指南	155
8.1 POL 中的低压差线性稳压器	157
8.2 POL DC/DC 开关稳压器	169
8.2.1 电感式开关稳压器	169
8.2.2 电容式开关稳压器	178
8.3 LED 驱动电路	181

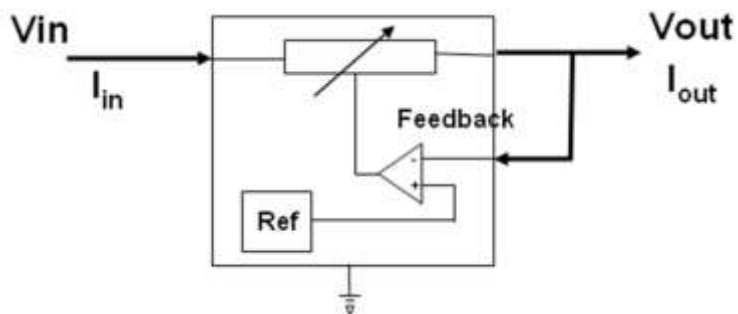
第一章 DC-DC 转换器概述

2.1 DC-DC转换器基础

本节对电源的基本概念，电源的应用场合，电源类型做概述性介绍，目的是让读者对电源有一个宏观的了解。通过本节的学习，读者可以了解到应该如何学习电源，学习中应该注意什么地方以及有哪些工具可以帮助学习和设计电源。本教材没有大量的理论推导，但是配有众多的图表和讲解，可以帮助读者将课堂上学习到的理论知识应用到实践中去，是一本实用的工具书，希望读者结合本教材能有一个快乐的学习过程。

每个电子系统都需要一个供电电源，这些电源一般都是输出恒定的。稳压源提供恒定的直流电压输出，无论输入电压还是负载电流发生变化，只要这些变化在稳压源的运行范围内，稳压源都要保证电路有恒定的连续的电压输出。在便携式系统中，输入电压常常来自电池或直流电压源。DC 到 DC 转换器接受这些电压输入，同时产生所需的输出电压，输出电压可以比输入高或者低。

当输出电压比输入电压低时，这类稳压器被称为 BUCK 转换器（例如：TPS5430，TPS62040 等）。当输出电压比输入电压高时，称为 BOOST 转换器（例如 TPS61165，TPS55340 等）。反馈信号在稳压器中是必不可少的。反馈信号用于检测输出电压的状态，使得输出电压可以保持在设计的误差范围内。稳压器通过将输出电压或者电流和内部参考源比较来控制输出的电压。



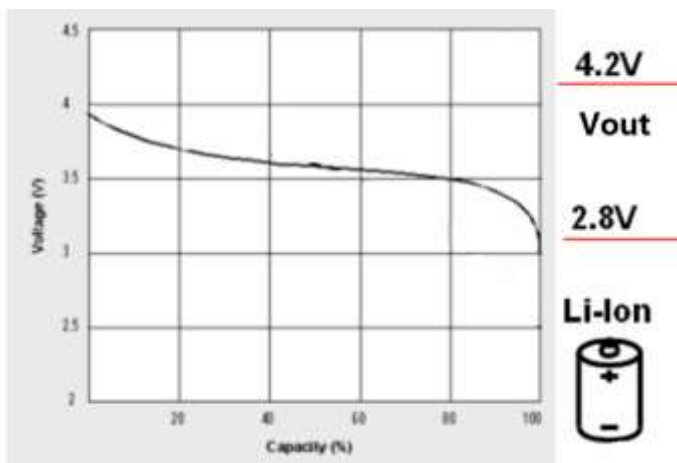
对于线性稳压器来说，能量是连续不断的从输入传递到输出。对于开关型稳压器来说，能量是以脉冲的形式从输入传递到输出，脉冲能量在输出端平稳释放。有两种主要的开关稳压器：电感型和电荷泵型。

电子系统都需要电源，在典型系统中元器件只能在一个较窄的电压波动范围内（5%-10%）工作。以电池供电系统举例，电池放电后输出电压下降，要想延长系统的工作时间，就需要

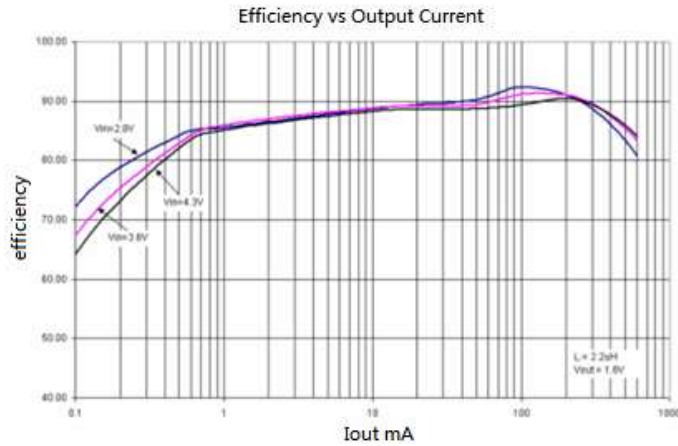
一个元器件能在电池的最低电压处工作。但是新电池的电压较高，又会超出这个元器件的工作电压上限。如果设计这个元器件工作在新电池的电压处，电池放电后电压会很快达到这个元器件的工作电压下限，系统工作时间缩短。这样就出现了矛盾的情况，要想同时满足新电池的高电压和电池放电后的低电压，一个办法是设计一个工作电压范围大的元器件，这将是一个昂贵的办法！另一个办法是使用稳压器。如果电池电压波动小（例如 NiCd 电池），一个低压差的线性稳压器（LDO）适用于产生低于输入的电压。如果系统输入电压波动大，这时开关稳压器 Boost 型和 BUCK-Boost 型就有用武之地了。

2.2 DC-DC转换器特性

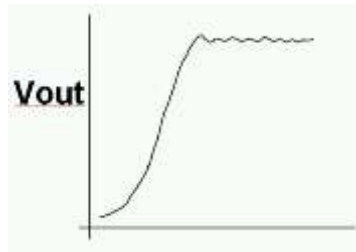
本节对稳压器的部分特性做一个简要的介绍，旨在使初次接触电源的读者对电源有了个了解。详细特性在后续章节中介绍。每个稳压器设计时，把能够在给定输入电压范围内并且最大负载情况下输出特定电压作为设计目标。在开始选择稳压器前了解系统的要求非常重要。例如对于锂电池供电系统，输入的电压范围为 2.8V 到 4.2V，图中是锂电池放电时的电压。



外部电压确定后还要考虑电源效率，电源效率定义为输出功率（ $V_{out} \cdot I_{out}$ ）比输入功率（ $V_{in} \cdot I_{in}$ ）。下图显示了使用 PWM/PFM 调制的 BUCK 型开关稳压器的效率曲线，可以看到效率和电压、电流都有关系。BUCK 型稳压器在后面的章节会有讲述。参数随时间的变化，例如输出电压和电流随输入电压和负载变化而变化，称作传输响应。随输入变化的传输响应称作线性调整率，随负载变化的传输响应称作负载调整率。



理想情况下的稳压器输出电压不会变化。实际中稳压器的输出会有小的波动，甚至在输入和负载稳定状态下也有。这个波动称为稳态输出噪声。这个波动的原因可能是因为耦合了系统中的其它干扰源，例如地线和信号线。也可能是电源自身的元件引起的，例如开关电源，由于它的开关工作特性，稳态情况下输出上也有波动。



2.3 拓扑结构对比

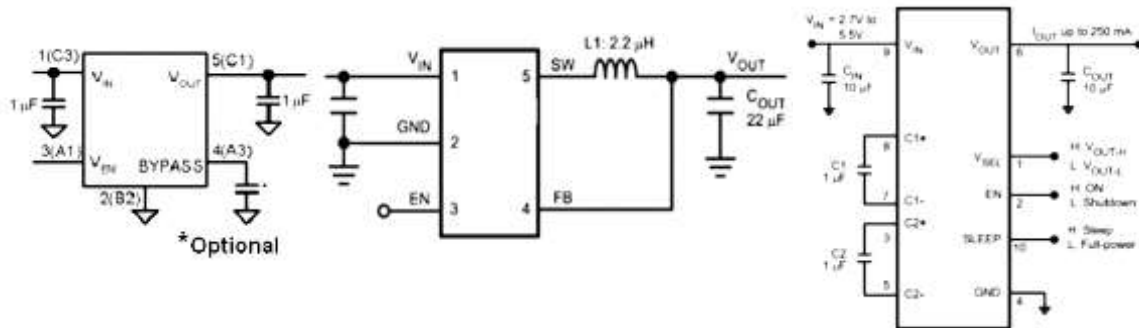
本节对比三种基本的电源拓扑结构，目的在于向读者展示拓扑结构的选择方法，TI 电源解决方案也是遵循这些电源设计优先级。最低成本的解决方案常常是线性稳压器。但是也有其缺点，例如电源效率不高，常常在负载较重的情况下引起局部过热。当 V_{in} 和 V_{out} 的电压差越大时，线性稳压器的效率越差。对于电感型开关稳压器，电感元件占用了较大的 PCB 面积，但是这是最有效率的解决方案。电荷泵解决方案介于两者之间，比电感型开关稳压器占用的 PCB 面积小，比线性稳压器的效率高。

用一个实际的例子比较，三种电源都可以提供相同的系统电源需求，也就是说在相同的输出能力和性能下进行比较，见下面表格

	线性电源	电感型开关电源	电荷泵开关电源
效率	20%~60%	90%~95%	75%~90%
PCB 面积	很小，外部元件两个电	最大，外部元件大电	中等，外部元件 3-4 个

	容	感, 两个电容	电容
纹波	很小	中等	稍大
电磁干扰 (EMI)	很小	稍大	中等
成本	最低	最高	中等

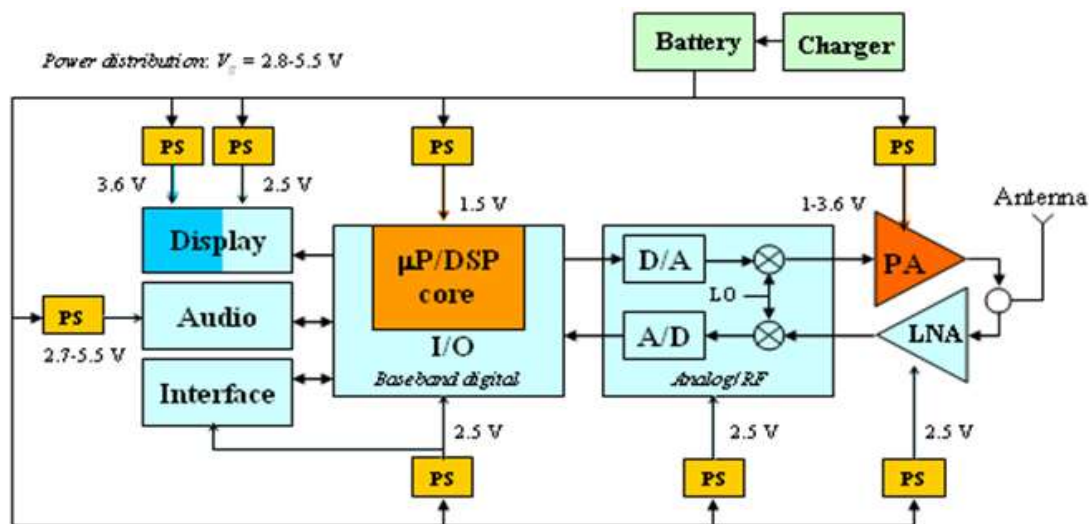
线性电源、电感型开关电源和电荷泵型开关电源配置对比:



2.4 系统中的电源要求

许多便携式电子设备中对电源的要求多种多样。例如模拟输入输出设备，像视频或者音频放大器，有许多固定电压或者电流的要求。处理器或者射频放大器则需要动态调节电压或者电流。再比如有些处理器需要多种电压来供电，核电压，I/O 电压和内部集成模拟部分的电压。

下图展示了一个手持式电子设备的内部电源例子，其内部用到了多种多样的稳压器。处理器，DSP 核和 I/O 电压，这些电压常常比电池电压低。为了达到高效率的转换，开关型稳压器常常为这些地方提供电源。

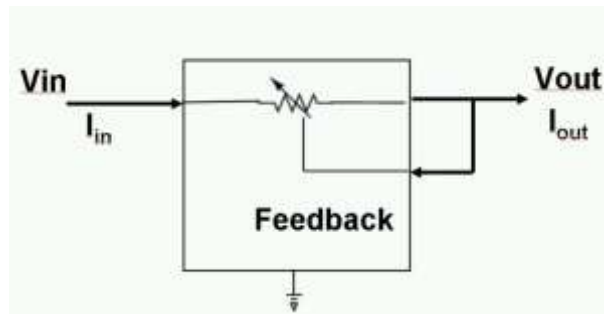


当电压差小的时候，线性稳压器是最简单最低成本的解决方案。当需要高效率宽范围的电压或电流时开关稳压器是不错的选择，例如 LED 的背光，处理器供电和射频（RF）功率放大器（PA）。

2.5 线性稳压器

线性稳压器可以看做是一个位于输入和输出之间的可变电阻。它只能提供降压功能，不能升压。线性稳压器需要最少的外部元件，产生最小的输出噪声，成本最低。但是当 V_{in} 和 V_{out} 之间电压差大的时候效率很低。

线性稳压器是典型的降压型稳压器。 V_{out} 不会比 V_{in} 高。线性稳压器的功能像是一个可变电阻，它的阻值随负载和输入电压发生变化。经过这个可变电阻的电流和负载的电流一致，所以可变电阻上消耗功率，消耗功率 = $(V_{in} - V_{out}) * I$ ，并且线性稳压器内部的反馈和控制



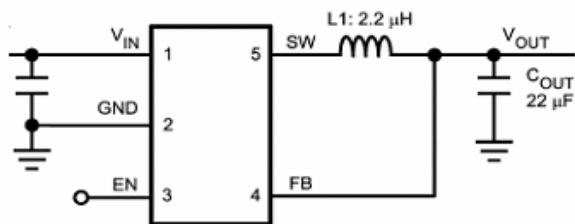
部分也消耗功率。所以当 V_{in} 和 V_{out} 电压差别大时线性稳压器效率很低。

线性稳压器的典型应用是在输出电压跟输入接近的场合。例如从 3.3V 输入中获得 3V 的输出。或者是作为开关稳压器的第二级，例如从 1.8V 中获得 1.5V 和 1.2V。

在实际产品中，鉴于线性稳压器的简单和低成本，其用量很多。例如 LP3985 这个型号的 LDO 线性稳压器至今已经销售了 10 亿片。LP3985 是 SMD 封装，只有 1mm*1.5mm，十分小巧。LP2905 则是一款低功耗的 LDO，特别适合配合 MSP430 低功耗处理器使用。

2.6 电感型开关电源

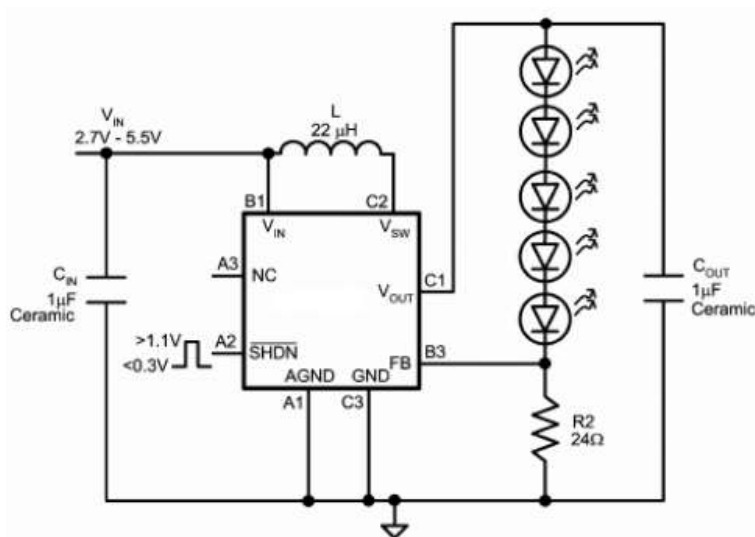
电感型开关电源是最有效率的拓扑结构，也被称作磁性稳压器，本节先简单介绍它的两种拓扑结构，让读者有个初步的认识，后续的章节中会有更详细的讲解。在电感型开关电源中，能量是以脉冲的方式通过电感从输入传输到输出。在每个脉冲期间电感就像一个蓄水池，接收并储存脉冲的能量。当输出电压达到设计要求后，脉冲中所包含的能量恰好是负载所需的，电感和输出电容配合工作，使传输过来的脉冲能量在输出端能够平稳输出。



TPS5430 原理示意图

典型应用举例：为处理器提供 1.5V，1.8V，2.5V 电压，输入 3.3V；为 FPGA 提供 2.5V，3.3V 电压，输入电压为 5V。输入电压来自于上一级电源或者来自于锂电池。

上面介绍的是 BUCK 型降压开关电源，下面再介绍一种常用的 BOOST 升压开关电源。BOOST 开关电源用于 $V_{out} > V_{in}$ 的场合，是电感型开关电源的另一种典型拓扑结构。一个典型应用是给背光 LED 串供电。每个 LED 需要 3-4V 的电压导通。调节 LED 中的电流用以得到所需的亮度。将 LED 串连意味着需要提供高至 20V 的电压，这就需要将输入的电压升高后才能使用。



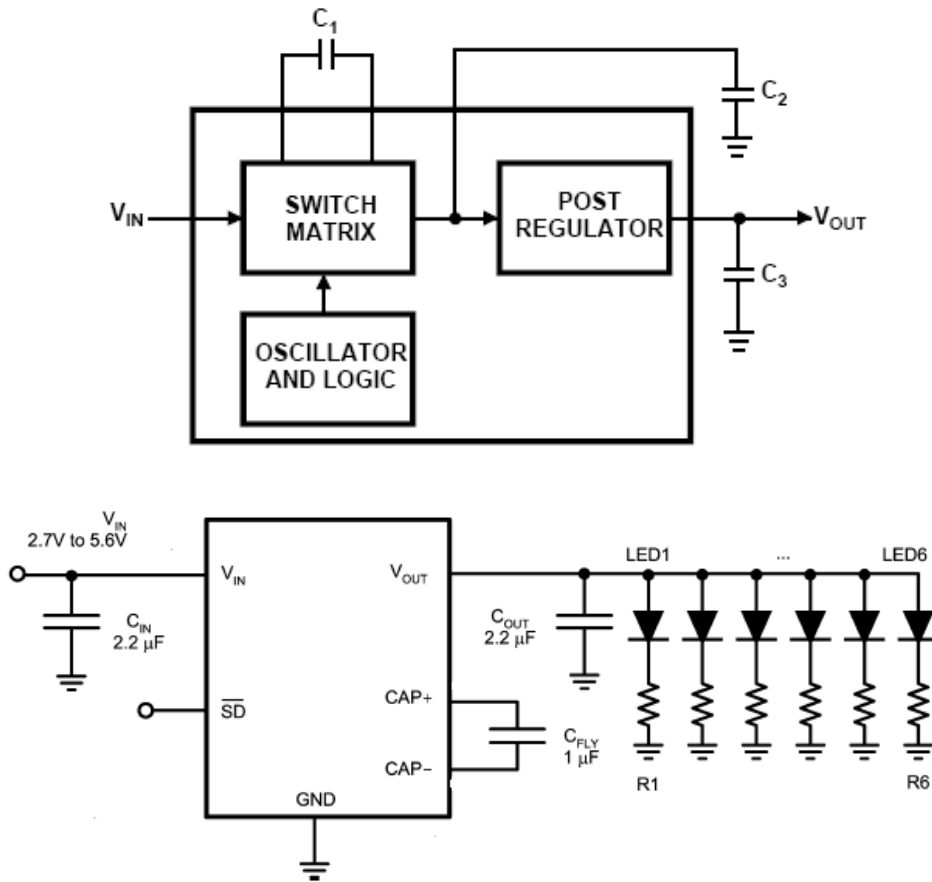
TPS61040 原理示意图

2.7 电荷泵型开关电源

电荷泵型开关电源也被称作开关电容稳压器。来自输入的电荷被存储在一个外部电容上，然后将这部分存储的电荷送到输出。一般的电荷泵型开关电源只能产生整数倍和小数倍于输入的电压，要得到精确的可细调的电压则需要一个后级稳压器，这个后级稳压器通

常是一个集成在电荷泵开关电源内部的线性稳压器。这个后级稳压器会导致效率低于电感型开关电源。通过插入多级整数或小数电荷泵开关电源来进行细调，可以使电荷泵开关电源达到更好的效率。

电荷泵开关电源经常应用在成本和空间比效率更重要的场合。但是对于输入和输出电压差大的场合，应用电荷泵开关电源比线性稳压器的效率要高。



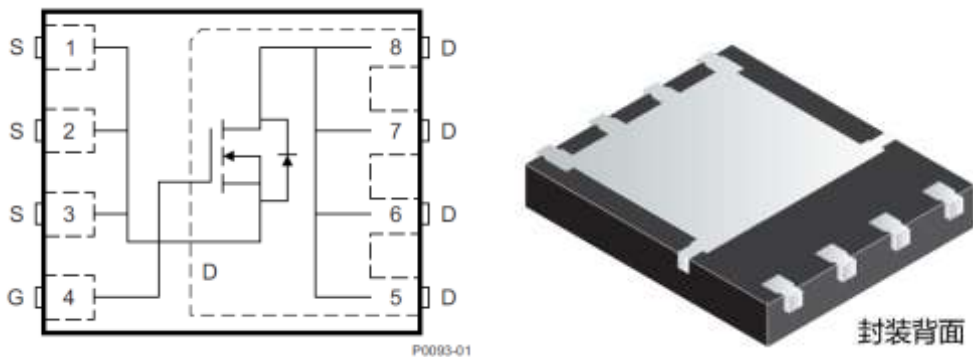
类似于电感 Boost 开关电源，电荷泵 boost 开关电源也可以给 LED 供电。不同之处在于后者被用来升压到 5V 左右，驱动并联 LED。改变拓扑结构和开关方式，电荷泵开关电源还可以输出负压，用在 TFT 显示设备中。常用的一些电荷泵型开关电源例如 TPS60400（负压产生），TPS60210（升压），TPS60500（降压）。

第二章 分立元件

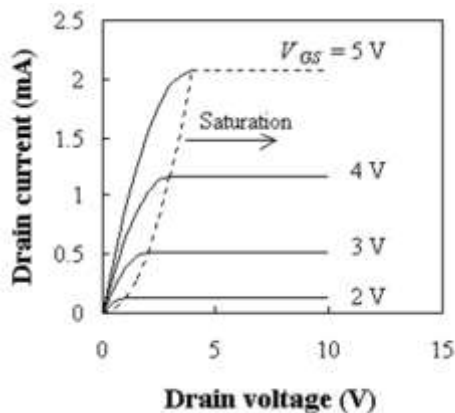
分立元件是设计稳压器的一个重要部分。输入端的电容为电源提供电荷存储。BUCK 开关电源中的电感和开关电容稳压器中的电容，在脉冲充电期间存储能量，在放电期间向负载释放能量。充分理解分立元件的特性对于在设计中选择正确的分立元件尤为重要。并且对于开关电源，并不是所有的外部分立元件都能集成在片内，并且用开关电源控制器加外部元件更灵活，能设计出多种多样的拓扑结构满足更多的需求。在 TI 电源芯片中，multi topology 系列的 TPS43000 配合外部分立元件能设计出 BUCK，BOOST 和 INVERT 开关电路。

2.1 晶体管 MOSFET

晶体管是三端元件，其两端的电压和电流由一端的电流（BJT 型的基极）或者电压（FET 型的栅极）控制。本节着重介绍 MOSFET 的特性。



MOSFET 在线性稳压器中作为可变电阻使用，在开关电源中作为电子开关使用。下图是 MOSFET 的电流-电压特性。



在虚线的左侧，也就是 V_{ds} 之间电压较低的时候，MOSFET 工作在线性区，漏源电流和漏源电压成比例。

$$I_D = \mu C_{ox} \frac{W}{L} (V_{GS} - V_T) V_{DS}, \text{ for } |V_{DS}| \ll (V_{GS} - V_T)$$

线性稳压器中的 MOSFET。LDO 中的可控电阻元件就是 MOSFET 工作在这个区域。栅源电压和晶体管沟道的长宽比决定了导通电阻 R_{on} 。其他决定 R_{on} 的因素有参杂浓度，结深度，载流子迁移率等，属于加工工艺学的范畴。最小长度也是由加工工艺决定的。很低的 R_{on} 可以通过增大芯片面积得到。芯片面积越大的器件，需要的驱动电流越大，在线性电源中效率就越低。最大的栅源电压受到稳压器工作电压的限制。

开关电源中的 MOSFET。开关电源中 MOSFET 作为电子开关使用，工作在导通和关断模式。这是通过控制 MOSFET 工作在饱和和截止区实现的。在饱和区域中，MOSFET 中的漏源电流 (I_{ds}) 随栅源电压 (V_{gs}) 变化，几乎不随漏源电压 (V_{ds}) 变化。在饱和区域中 I_{ds} 和 V_{gs} 呈平方关系，并且依赖于 MOSFET 的宽长比。

$$I_{D,sat} = \mu C_{ox} \frac{W}{L} \frac{(V_{GS} - V_T)^2}{2}, \text{ for } V_{DS} > V_{GS} - V_T$$

成本（芯片面积越大越贵）决定了 MOSFET 开关管允许的最大电流。截止区内通过 MOSFET 的电流为零（上述方程中 $V_{gs} \leq V_{t0}$ 时）。 V_{gs} 低于导通电压 V_{th} 时通过的电流降为 0，进入截止区。需要注意的是 MOSFET 的栅极电容，栅极电容会影响开关管的开关速度，并影响开关损耗。现代 MOSFET 的发展方向是开发大通流能力并且栅极电容小的 MOSFET，这样就可以开发出功率大，效率高，体积更小的开关电源。

2.2 二极管

当 P 型半导体和 N 型半导体连接在一起时就组成了 PN 结，也就是二极管。二极管的种类多种多样，主要是由构成 P 和 N 型半导体的材料以及 PN 结的工艺来区别。二极管可以用在分流型稳压器中（稳压二极管），也可以用在非同步型的 buck 或 boost 开关电源中（肖特基二极管）最为电子开关。在同步型的开关电源中 MOSFET 取代二极管作为开关。

PN 节内部有自建电势差，要克服这个电势差才能使二极管导通。对于普通的掺杂半导体这个电势差是 0.7V。因此需要最小导通电压是 0.7V。特殊的掺杂半导体例如肖特基二极管这个电势差是 0.2V。

$$V_{bi} = \frac{KT}{q} * \ln \left[\frac{N_d * N_a}{n_i * n_i} \right]$$

在分流型稳压器中，二极管是加反向电压的（从 N 向 P）。所需的最小反向导通电压（从 N 到 P）由掺杂浓度决定。对于普通掺杂的二极管，这个反向导通电压（击穿电压）从 6V 到 100V。要得到更低的击穿电压需要更高的掺杂浓度，例如齐纳二极管用在给分流型稳压器中提供低压参考。

发光二极管（LED）是特殊的二极管，空穴和电子结合的能量以光的形式释放出来。例如 GaAs, GaP, GaInP 是直接能隙材料，可以提供足够的导带电子能量可以有效的发光。硅是间接能隙材料不适合做发光二极管用。

2.3 电感

电感应由导线绕在磁芯上构成。磁芯的类型和导线的圈数决定了电感值。其他的特性由线圈缠绕的方法，导线的粗细和电感的尺寸等决定。真实电感不仅仅有理论电感的 L 值，根据工艺和结构的不同还具有多种特性，实际使用中这些特性不能简单忽略。

2.3.1 实际中电感的参数

下表是真实电感的参数，表中除了电感值外，通流能力（I_{rms}）、直流电阻（DCR）、自谐振频率（SRF）、饱和电流（I_{sat}）也标示出来。

Part number ¹	Inductance ² ±20% (μH)	DCR max ³ (Ohms)	SRF typ ⁴ (MHz)	I _{sat} ⁵ (A)	I _{rms} ⁵ (A)
LPO3010-102NL	1.0 ±30%	0.140	200	1.7	1.4
LPO3010-122NL	1.2 ±30%	0.160	190	1.6	1.4
LPO3010-152NL	1.5 ±30%	0.200	150	1.3	1.0
LPO3010-222NL	2.2 ±30%	0.265	140	1.2	0.90
LPO3010-332NL	3.3 ±30%	0.335	100	0.96	0.60

² Inductance tested at 100 kHz, 0.1 V_{rms}, 0 Adc.

³ DCR measured on a micro-ohmmeter.

⁴ SRF measured using an Agilent/HP 4191A or equivalent.

⁵ I_{sat}: DC current at which the inductance drops 10% (typ.) from its value without current.

⁶ I_{rms}: Average current for a of 40°C rise above 25°C ambient.

⁷ Operating and storage temperature range -40°C to +85°C.

⁸ Electrical specifications at 25°C.

对表中的一些指标进行一下解释。这些指标对选择电感十分重要。

直流电阻（DCR）：电感的直流电阻值，由绕线圈数和线的直径决定。

通流能力（I_{rms}）：电感由于有电阻损耗所以会发热，在热量不损坏电感的情况下，最大允许持续流过的电流。

自谐振频率（SRF）：由于电感中的寄生电容，电感和自身的寄生电容有谐振频率，这个频率处电感阻抗最大，超过谐振频点阻抗开始下降，呈现容性。

饱和电流（ I_{sat} ）：带有磁芯的电感，当电流增大到一定程度时，磁场强度不再增加，继续增大电流则元件的电感量将迅速下降。这个电流称为饱和电流，所以要是带磁芯的电感正常工作，不能使电流峰值超过饱和电流。不带磁芯的空心电感不存在饱和电流，其磁场随电流增大而增大，电感量不变。

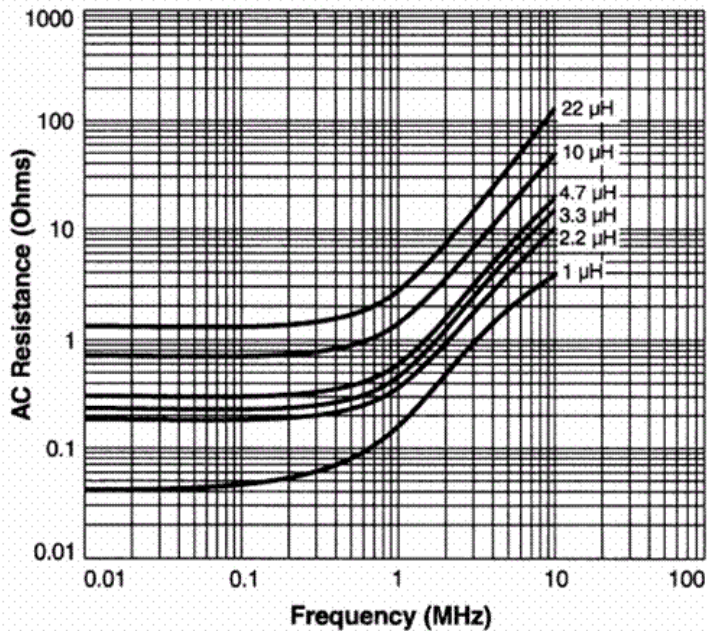
饱和电流的成因较复杂，简单说是跟磁芯的磁化有关。磁芯是铁氧体材料，可以看做是众多杂乱无章的小磁体构成，这些小磁体是自由的，方向可变。磁芯在正常情况下装入空心线圈中，磁芯内的小磁体被磁化，磁力线趋于同向，起到增强线圈磁场的作用。电流越大，被磁化的小磁体越多，磁场越强，但是这种增强作用是有限的。当超过饱和电流后磁场不再增强，并且小磁体的自由性受到限制，导致电感量下降。这也是为什么不能用永磁体作为电感磁芯的原因，永磁体内的小磁体都被限制在一个方向上。铁氧体的种类多种多样，有兴趣的读者可以去查阅相关资料。

这些真实电感的特性参数是有联系的。例如：流过电感的电流大小由加在电感两端的电压（波形和占空比）和电感阻抗决定；电感阻抗由电感的直流电阻、所加信号频率（ $j\omega L$ ）和电感温度决定；当电流流过时，由于会造成磁芯饱和以及温度升高，电感的特性也会发生变化。所以电感的特性参数不是孤立存在的，只是给出特性参数是不够的，还要给出测试的方法和测试环境。这样才能正确的使用电感，确保电感在设计条件允许的范围内正常工作。

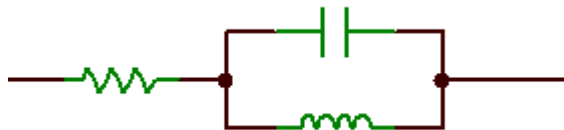
2.3.2 电感的频率特性

任何导线都固有的特性是电阻，此外导线间的绝缘材料在避免线圈之间短路的同时扮演了电介质的角色，给线圈增加了电容。所以电感或多或少都会有寄生电阻和电容的存在。与此同时在高频率下，电流分布发生变化，趋向于导体的表面（此时电流流过的横截面积变小，相当于导体的电阻发生变化）。这种现象称为趋肤效应。因此，电感的阻抗随着频率发生变化。下图展示了不同感值的电感阻抗随频率变化的曲线。

Typical AC Resistance vs Frequency

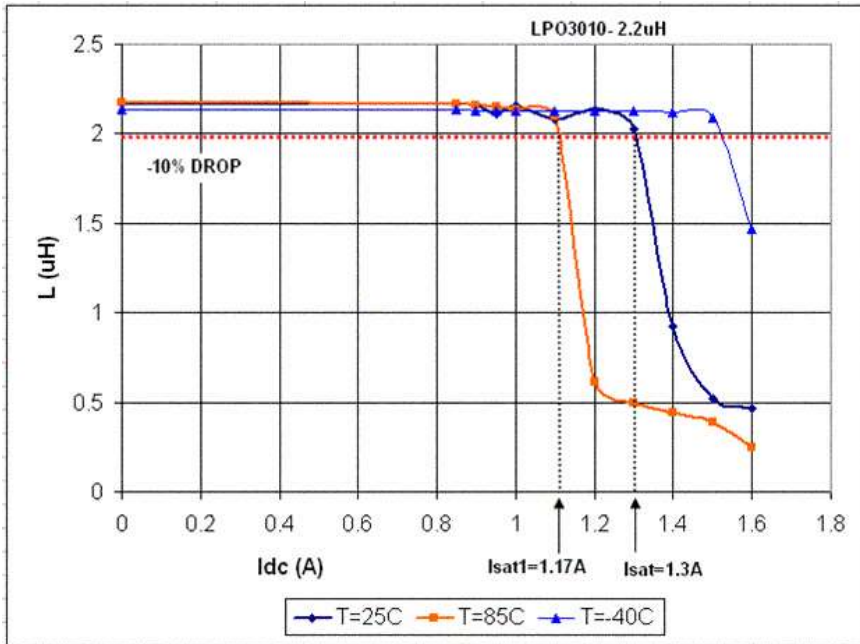


从图中可以看到在低频范围内曲线平缓，主要由电感的寄生电阻决定。当频率升高时电感阻抗增加，但是比理论值 $j\omega L$ 要小，这是因为有寄生电容的作用。当频率继续升高时（图中未画出）电感阻抗下降，呈现容性，这是因为寄生电容占据主导作用。电感的实际模型如下：



2.3.3 电感的温度特性

下图展示了实际中电感值随温度，电流变化的曲线。图中的三条曲线分别是 25 度、85 度和 -40 度时的测试结果。工业级的工作温度是 -40 度到 85 度，所以选取这三个温度点。X 轴是电流，Y 轴是电感值。可以看到三条曲线都有一个特点，当电流增大到一定程度时（例如 25 度下 1.3A）电感值出现迅速下降。这个拐点的电流就是前面介绍的饱和电流。温度不同饱和电流不同，趋势是温度越低允许的饱和电流越大。



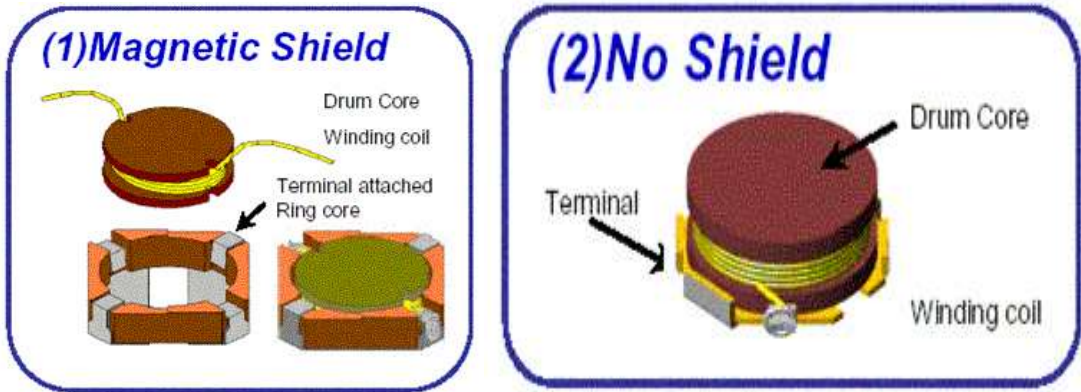
从实测结构可以看到，实际中使用电感时要留有余量，确保在全温度范围内都能正常工作。在业界有个专业术语叫做“降额”。例如一个饱和电流为 2A 的电感，在高温下使用时，考虑到 20%降额，只能当做饱和电流 1.6A 的电感使用。反之，设计中需要一个饱和电流为 1A 的电感，考虑到 20%降额（除以 80%），则应该选择 1.25A 饱和电流的电感。这样才能保证在高温下不会出问题。具体降额的程度由元件的变化范围决定，同时各公司的质量规范中也有具体降额说明。

读者可以在 <http://www.coilcraft.com> 网站上找到电感相关资料和设计方法，并且能查询到所需电感的型号。

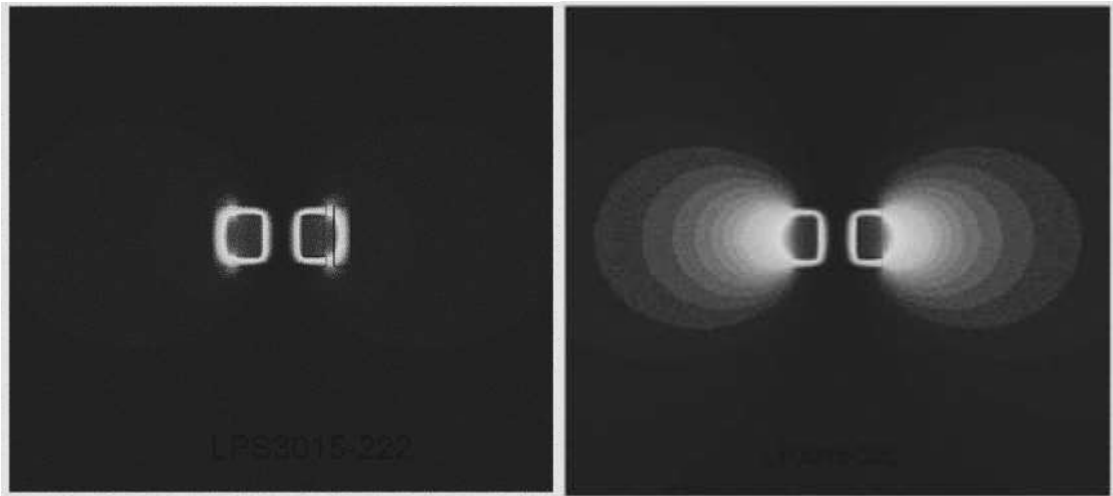
2.3.4 屏蔽结构的电感

前面介绍过了，导线缠绕在磁芯上就构成了电感。当电流流过导线时，磁芯中就建立了磁场，实际中流过电感的电流是快速变化的，所以磁场也在快速变化中，如果不加以屏蔽则会造成电磁干扰问题。要屏蔽磁场一般是采用导磁材料将电感封闭在内，电感的 N 极和 S 极产生紧耦合，磁场在这个导磁材料内形成回路，这样就对磁场起到了屏蔽左右。

下图是带屏蔽和不带屏蔽两种电感的结构对比。



对这两种结构的电感磁场进行测试，测试结果如图



带屏蔽电感磁场

不带屏蔽电感磁场

左图是带屏蔽的电感，右图是不带屏蔽的电感。图中颜色越浅磁场强度越大。可以看到带屏蔽的电感只有一个很小的区域内有磁场，不带屏蔽的电感磁场扩散到周围一个很大范围内。

2.4 电容

两个导体平面之间加入电介质就构成了电容。根据电介质的不同电容器分为多种类型，各具特点。例如：电解质做介质的电容，导体平面是分为正负极的，不能反接；陶瓷、聚丙烯薄膜、云母等绝缘材料做介质的电容，导体平面是不分正负极的，可以反接。铝电解电容和钽电容是电解质电容，陶瓷电容是非电解电容。电解电容比陶瓷电容稳定，容值随温度和电压变化小，但是其 ESR（等效串联电阻）比陶瓷电容大。

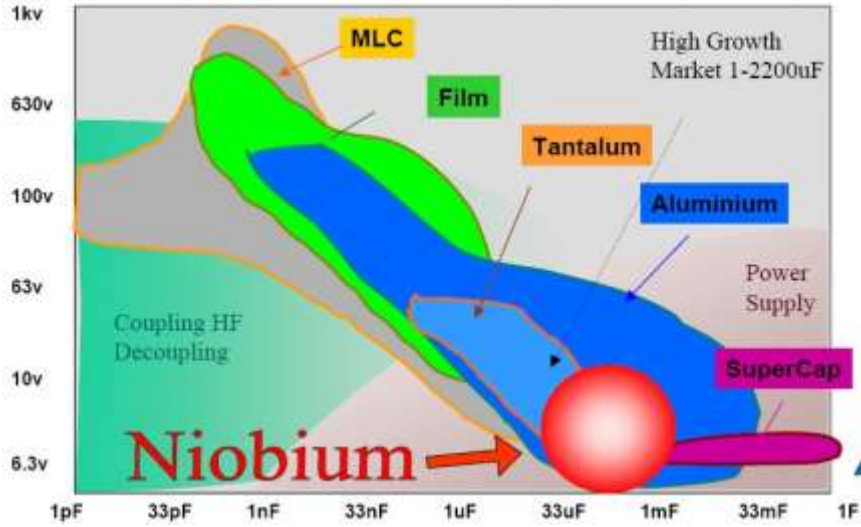
理想电容的电容值公式： $C = \frac{\epsilon \cdot A}{t}$ C 是电容值， A 是导电平面面积， t 是两导电面的距离， ϵ 是介质的介电常数。可以看到导体面积越大，距离越近电容值越大，介电常数越大电容值也越大。这几个参数是相互联系的，同时也决定了电容的其他特性，例如增加导体面积意味着电容的体积会增大，采用介电常数大的介质可以在体积不变的情况下提高电容值。需要注意的是实际电容有耐压值的限制，这点不同于理想电容。在介质不变的情况下，要提高耐压值，则需要增加导体的间距，同时为了保值电容值不变则需要增大导体的面积，这样带来体积的增大。

2.4.1 几种电容对比

下表中将常用的 4 种电容做了简单的对比，使读者对实际中的电容有个大致的了解。




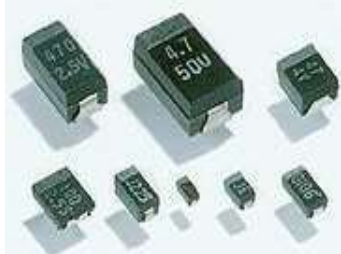


类型	铝电解电容	钽电容	高分子聚合物铝电容	陶瓷电容
ESR	几毫欧到 10 欧姆	30-150 毫欧	10-50 毫欧	1-10 毫欧
体积	大	中等	中等	小
其他特点	低成本，宽电压范围，大电容量，高 ESL（等效串联电感），ESR 在低温下增加	容量大，不能过压过流，有燃烧危险，有被钽电容取代的趋势	大容量，供应商较少	在某些应用场合可产生音频噪声，直流偏置可使容量降低，成本低

为了从宏观上看到各电容种类的应用范围，下图将几种电容画在了一个图中（MLC 多层陶瓷电容，Film 薄膜电容，Tantalum 钽电容，Aluminum 铝电解电容）。横坐标表示电容的容值，纵坐标是电容的耐压值，图中不同颜色的区域代表这个电容能覆盖的范围。从图中可以看到一般的铝电解电容可以覆盖 nF 到 mF 的容值范围，耐压值在 400V 以内。趋势是容值越大耐压值越低，这是因为受体积的限制导体面积受限，在电解质不变的情况下，增加电容量需要减小导体间的距离，距离越小击穿电压就越低。



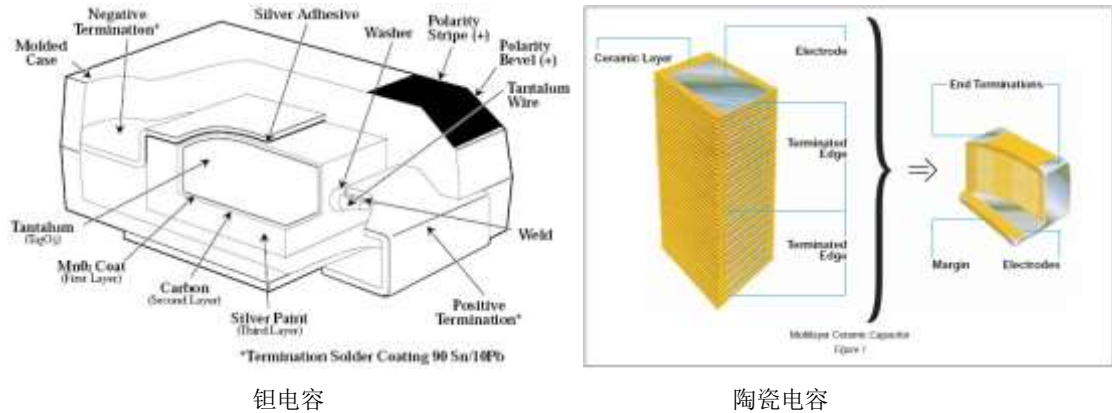
电容种类和特性对比图

下图是实际中的几种电容图片，种类不同，在体积和容量上也有较大差别。根据设计需要选择合适的电容，确保电路正常工作。

各种类电容图		
		
电解电容	云母电容	薄膜电容
		
钽电容	瓷片电容	陶瓷贴片电容

2.4.2 电容的结构

对于各个种类的电容内部结构本节不再一一介绍，例举两种常用电容的内部结构。如下图所示：



钽电容

陶瓷电容

钽电容用金属钽粉做正极，五氧化二钽做电解质，二氧化锰做负极，用金属片将正负极引出再加上塑料外壳封装。钽电容是分极型的，正极上有横线表示。陶瓷电容是无极性的，一层陶瓷一层导体极板叠加而成，两头的导体极板烧结在一起后作为电容的两端焊接使用。

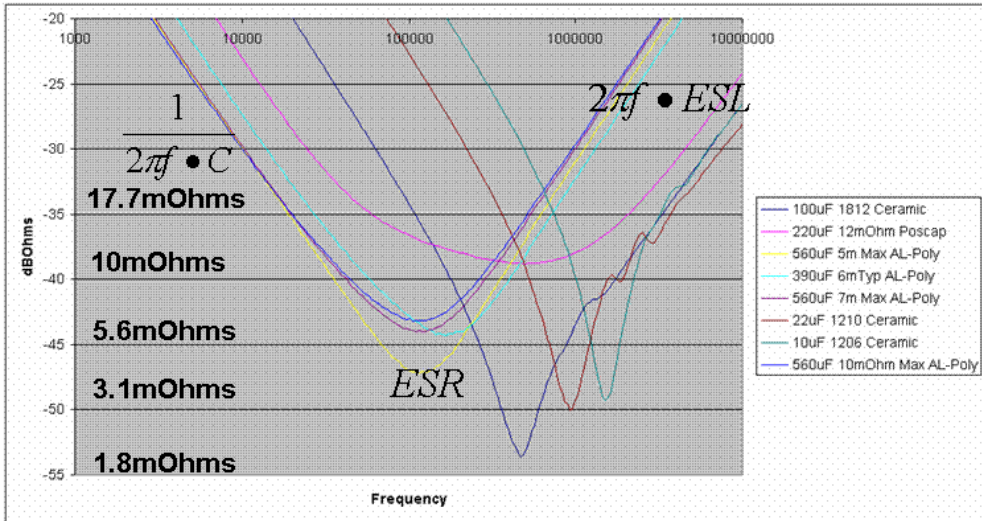
对于钽电容和陶瓷电容，贴片封装是主流，因为贴片焊接（SMD）极大的提高了电子产品的生产效率。对于贴片的电容封装，这里简单介绍一下。贴片封装用数字表示，一般用英制单位，例如 1206 表示 120mil 长 60mil 宽，0402 表示 40mil 长 20mil 宽（100mil=2.54mm）。如果说明书中以毫米为单位，则封装尺寸的数字代表 mm，例如 3216 表示 3.2mm 长 1.6mm 宽。使用中注意说明书中的单位。

2.4.3 电容的频率特性

实际中的电容由于自身的工艺结构特点，其内部和外部的导线上存在电阻（ESR 等效串联电阻），并且导线有一定的长度，同时存在寄生电感（ESL 等效串联电感）。电容的等效模型：



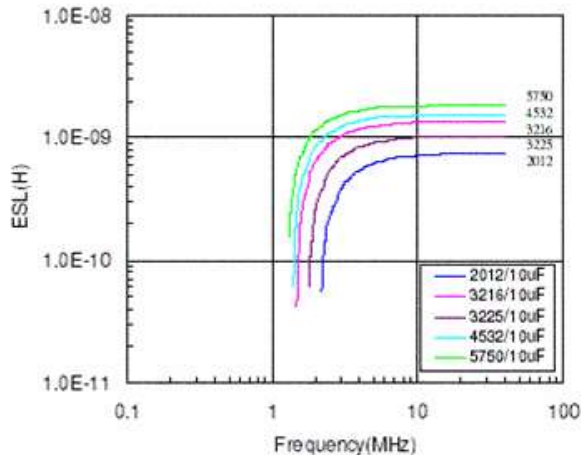
由于寄生参数的存在，电容的总体阻抗随频率发生变化。如下图：



图中是几种不同容值的电容阻抗随频率变化的曲线。横坐标是频率轴，纵坐标是阻抗。阻抗曲线的最低点是电容的谐振频点，谐振频点上 $j\omega L = 1/j\omega C$ ，得到谐振频率 $\omega = 1/\sqrt{LC}$ 。谐振频点左边， $j\omega L < 1/j\omega C$ ，电容呈现容性。谐振频点右边， $j\omega L > 1/j\omega C$ ，电容呈现感性。

	影响 ESR 的因素有如下几个	影响 ESL 的因素有如下几个
1	电极的厚度和材料	电极的长宽比和面积
2	电极的长宽比和面积	电容内部的层数和并联的电极数量
3	电容内部的层数和并联的电极数量	覆盖层的厚度
4	电极表面的平坦度和金属化程度	封装的大小
5	电介质的分布电阻	工作的频率
6	工作的频率	

下图是相同容值不同封装电容的 ESL 随频率变化的曲线，图中可以看出封装越大 ESL 越大，当频率较高时，ESL 几乎不再变化。



2.4.4 电容的温度特性

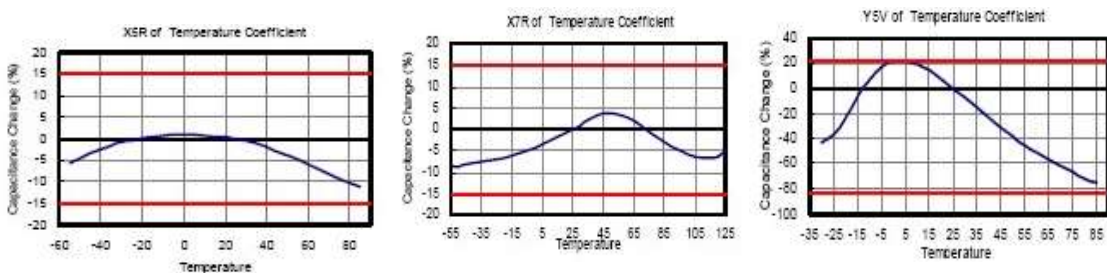
电介质随温度和电压发生变化。EIA（美国电子工业联合会）将电容分为一类（Class I）和二类（Class II）电容。由于电容内部的 ESR，有电流流过时就会发热导致电容温度升高，所以选择电容时要使电容在系统的设计温度范围内都能正常工作。

Class I 电容的容值随环境变化非常小，小于 0.3%，并且可以工作在大于 UHF 的频段，接近理想电容所以本节不再具体介绍。Class I 电容容值较小，主要用在振荡电路，滤波器和时钟电路中。

Class II 电容的命名方法如下表，由三个字符组成：第一个代表能正常工作的最低温度，第二个表示能正常工作的最高温度，第三个表示容值在这个温度范围内的误差。例如 X7R 表示以 X7R 作为电介质的电容温度范围为 -55 度到 125 度，误差 ±15%。下文将 X7R 作为电介质的电容简称 X7R 电容。

最低温度		最高温度		容值误差			
X	-55 ° C	2	+45 ° C	A	±1.0%	P	±10%
Y	-30 ° C	4	+65 ° C	B	±1.5%	R	±15%
Z	+10 ° C	5	+85 ° C	C	±2.2%	S	±22%
		6	+105 ° C	D	±3.3%	T	22%/-33%
		7	+125 ° C	E	±4.7%	U	22%/-56%
		8	+150 ° C	F	±7.5%	V	22%/-82%
		9	+200 ° C	L	+15% / -40%		

Class II 电容使用高介电常数的介质，所以小的体积下就可以得到更大的容值。这使得 Class II 电容虽然温度特性较 Class I 电容差，仍很有价值。下图展示了 Class II 电容中三种电介质的电容温度特性曲线。

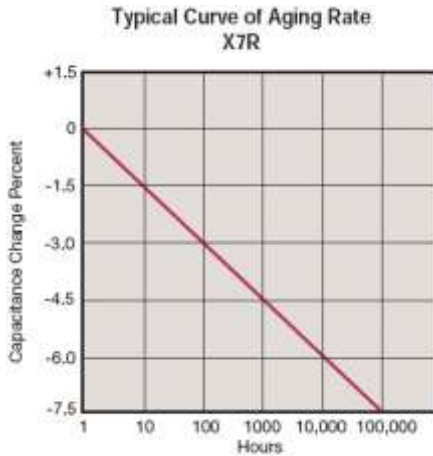


图中从左到右分别是 X7R、X5R 和 Y5V 三种电介质构成的电容。红色线是误差范围的边界。可以看到 X7R 和 X5R 的误差相似，但是 X7R 比 X5R 的温度范围宽。X5R 和 Y5V 的温度范围相似，但是 X5R 比 Y5V 的误差小。跟 Class II 的电容表格描述一致。所以选择电容时要留有余量，使电容在系统的设计温度范围内都能正常工作。

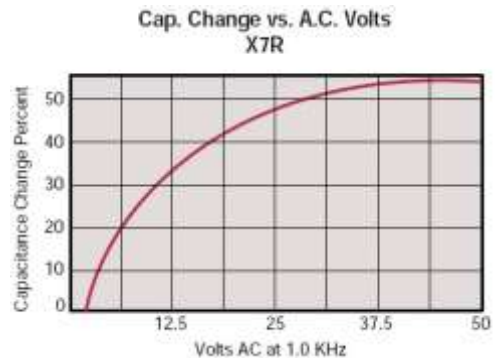
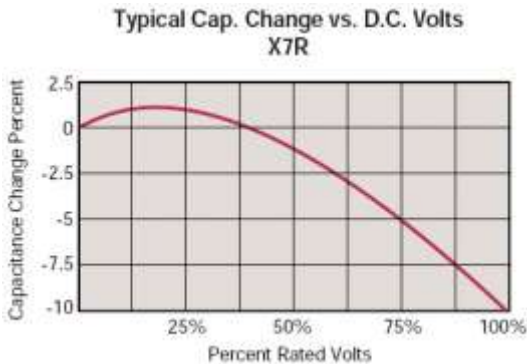
2.4.5 电容的电压特性

Class II 电容的容量随着加在其上的 DC 电压和 AC 电压变化，DC 电压使容量呈减小趋势，而 AC 电压使容量呈增大趋势，这种现象是可逆的。额定电压下使用时其容量随时间的推移而下降，这个现象称为老化，是不可逆的。

下图是 Class II 中 X7R 电容的容值随时间、DC 电压和 AC 电压变化的曲线。设计中要考虑到这些因素，使选择的电容在产品寿命内由于老化造成的容值下降不影响正常工作，并且在产品的额定 DC 和 AC 电压下容值的变化不影响正常工作。



老化曲线显示在额定电压使用中，经过 10 万小时使用后 X7R 的容值下降了 7%左右。所以设计产品时，如果产品的寿命在 10 万小时，则需要在设计容值的基础上增加 7%的余量用以弥补老化缺损。

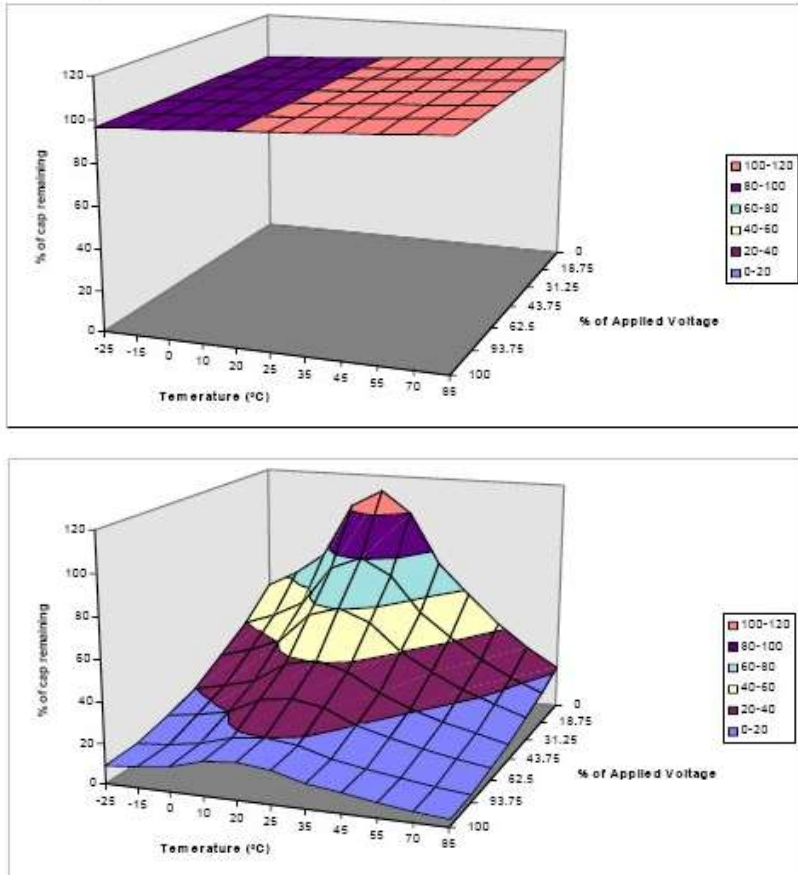


从图中可以看出在 75%额定电压下 X7R 容值下降 5%，在 100%额定电压下容值下降 10%。所以使用电容时要特别注意额定电压，超出额定电压使用不仅影响电容容量，还有可靠性问题。在 AC 电压下容量呈增加趋势，图中 50V 时增量超过 50%，所以当 Class II 电容用在交流场合时不能忽略这种变化。

2.4.6 Class I 和 Class II 电容对比

电容根据其性能分为 Class I 和 Class II 两大类，下图将 Class I 和 Class II 电容的温度和电压曲线进行对比，可以更好的了解他们的特点，如下图所示：

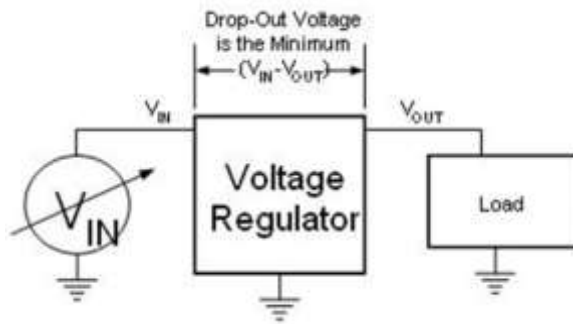
Temperature / Voltage Characteristics



图中 X 轴和 Y 轴分别是温度和电压，Z 轴是电容变化的百分比。可以看到 Class I 电容在整个温度、电压范围内变化几乎可以忽略。而 Class II 电容的变化在 10% 以上。所以这两种电容应用场合也有很大不同，Class I 主要用在主要用在振荡电路，滤波器和时钟电路等要求高精度小容量的地方。Class II 主要用在电源、去耦等需要大容量低精度的场合。

第三章 线性稳压器

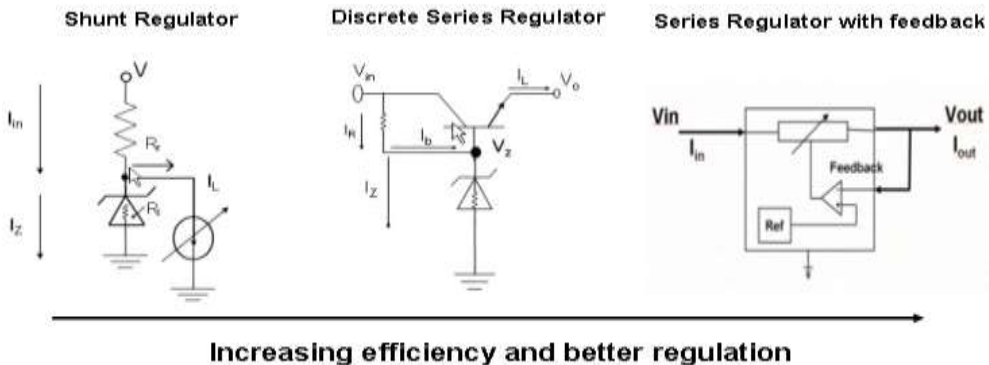
本节对线性电源知识和技术进行详细讲述，包括利用波特图解释线性电源的稳定性问题，介绍线性调整率和负载调整率，噪声分析，关断以及外部元件的选择。主要以 MOS 型 LDO（低压差）线性稳压器为主做分析介绍。



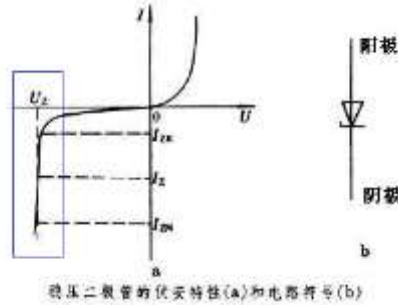
线性稳压器在输入电压和输出电压之间扮演可变电阻的角色。线性稳压器的效率不高，这主要是因为输入和输出电压差产生的功率全部消耗在这个可变电阻上。功率消耗为 $P = (V_{in} - V_{out}) * I$ ，当电压差增大时功率消耗增大。但是线性电源也有其优点，例如设计简单成本低，输出纹波小，很好的线性调整率和负载调整率，对于 V_{in} 和负载变化响应迅速，EMI 干扰小。例如 TPS7XXX 系列的 LDO 稳压器。

3.1 线性稳压器的演进

早期的线性稳压器使用齐纳二极管配合电阻、晶体管等分立器件实现。然后演进为带反馈控制和补偿网络的稳压器，可以提供比稳压二极管高的效率，更好的稳定性和低噪声。如下图所示：



上图左边是齐纳稳压管串联电阻实现稳压器，这种稳压器的优点是简单，体积小。工作原理是利用二极管施加反向电压齐纳击穿后电压保持稳定的特点。下图是稳压二极管的伏安特性曲线，方框中的 U_Z 就是齐纳击穿后的稳压区。



当连接负载后，稳压二极管电压不变但是其中的电流随负载而变化，稳压二极管起到分流调节作用相当于一个可变电阻。负载电流变小则稳压二极管电流增大，反之亦然。这样使串联的电阻中电流总和不变，从而保持 $V_{in}-R*I$ 的电压值稳定。这种稳压器所能提供的最大电流 $I_{MAX} < (V_{in}-V_{out}) / R$ ，因为保持稳压二极管的齐纳击穿也需要电流，这时负载继续增大电流则稳压二极管不能维持齐纳击穿，没有了稳压作用。并且当负载电流减小时，多余电流流入稳压二极管，再加上电阻上消耗的功率 ($P=R*I^2$) 使得效率降低。所以稳压二极管稳压器一般用在小电流的场合。例如 LM4050、REF1004 和 TL4051 等，用作参考源。

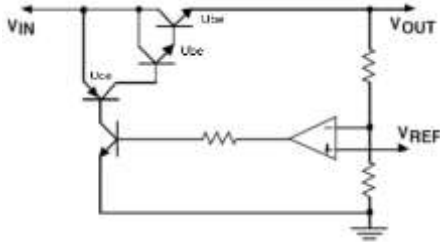
线性稳压器演进的后两幅图中，加入了晶体管来作为可变电阻。不同的是一个用稳压二极管控制基极，一个使用放大器控制基极。由于加入了放大器，使得电路响应速度提高，拥有更好的线性调整率和负载调整率。例如高 PSRR 性能的 TPS79601，带缓起动的 TPS74201 线性稳压器和宽输入范围 (100V) 的 TPS7A4001 线性稳压器。

3.2 线性稳压器的压降

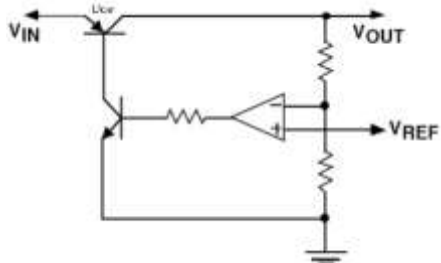
线性稳压器正常工作时，输入和输出之间要保持一个最小电压差，这个电压差称为压降 (Drop out voltage)。线性稳压器的数据手册中都会对这个最小压降进行说明。例如 LP2950 数据手册中的说明。

PARAMETER	TEST CONDITIONS	T _J	MIN	TYP	MAX	UNIT
V _{IN} - V _{OUT} Dropout voltage ⁽²⁾	I _L = 100 μA	25°C		50	80	mV
		-40°C to 125°C			150	
	I _L = 100 mA	25°C		380	450	
		-40°C to 125°C			600	

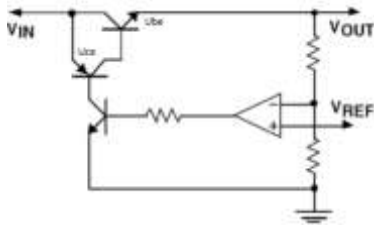
线性稳压器的分类主要是看其内部的功率管，可分为双极型和 MOS 型两大类。双极型中又分为 NPN 和 PNP 两个小类。同样 MOS 型中也分为 N 沟道和 P 沟道两个小类。下表将这几类稳压器的结构和压降进行了对比。



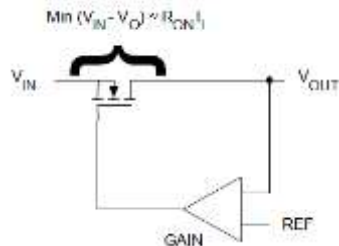
双极型 NPN, 压降 $V_{DO}=2U_{be}+U_{ce}$, 约 2V 左右



双极型 PNP, 压降 $V_{DO}=U_{ce}$, 约 300mV (例如 LM2931)



准 LDO, 压降 $V_{DO}=U_{be}+U_{ce}$, 约 1V 左右



MOS 型, 压降 $V_{DO}=R_{on} * I_L$, 小于 0.5V

线性稳压器使用 MOS 管时，压降由导通电阻 R_{on} 和电流决定。 R_{on} 由 MOS 管沟道的长，宽和栅极电压决定。增加宽度和栅极电压可以减小 R_{on} ，代价是使用更大面积的硅晶片，增加了成本。我们把压降较小的线性稳压器称为 LDO (Low drop out 低压降)。MOS 管线性稳压器的特点是：可以支持很低的压降，很小的静态电流，良好的噪声特性以及良好的 PSRR (电源抑制比)。

尽管双极型线性稳压器有较大的压降，但是它也有其优点。例如可以支持高的输入电压 (>7V) 并且比 MOS 型线性稳压器有更好的传输响应。

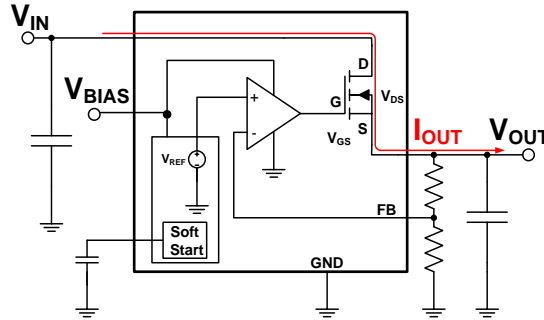
3.3 线性电源的效率

线性电源的效率计算方法如下：

$$\%Efficiency = \frac{Power\ Out}{Power\ In} \times 100 = \frac{I_{OUT}(V_{OUT})}{(I_{OUT}+I_{GND})V_{IN}} \times 100$$

效率等于输出功率比上输入功率，由于线性稳压器的输入电流等于输出电流这个特性（ I_{GND} 是其自身耗电电流，可以忽略），分子和分母上的电流相消，效率就近似等于 V_{out}/V_{in} 。

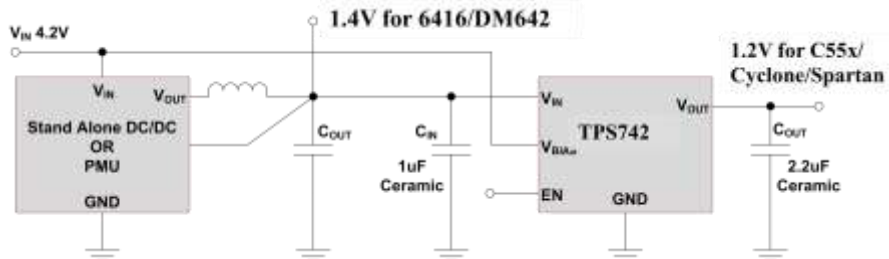
从效率公式中可以看到，要提高线性稳压器的效率就要尽可能的减小 V_{out} 和 V_{in} 的电压差，如果 $V_{out}=V_{in}$ 则效率为 100%。上面一节中介绍了 LDO 稳压器用 MOS 管改善效率。下面再介绍一种 TI 的提高效率的电源技术，如下图所示：



将电源内部单元的供电引出片外（ V_{BIAS} TPS74701 芯片），由这个管脚给芯片内部供电。这样 V_{in} 就更为灵活，不用再给内部供电，只需要给 V_{out} 供电即可， V_{in} 可以摆脱内部最小工作电压的限制。采用这种技术后效率改善情况如下表：

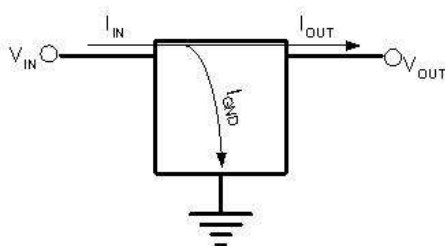
	没有使用 V_{BIAS}	使用 V_{BIAS}
V_{in}	3.3	1.5
V_{out}	1.2	1.2
V_{BIAS}	等于 V_{in}	3.3
效率	36%	80%

可以看到效率从 36%提高到 80%。带 V_{BIAS} 功能的电源芯片的典型应用如下， V_{in} 来自上一级开关电源的输出， V_{BIAS} 来自干路。这样既可以满足 LDO 的内部工作电压，又可以降低 V_{in} 。

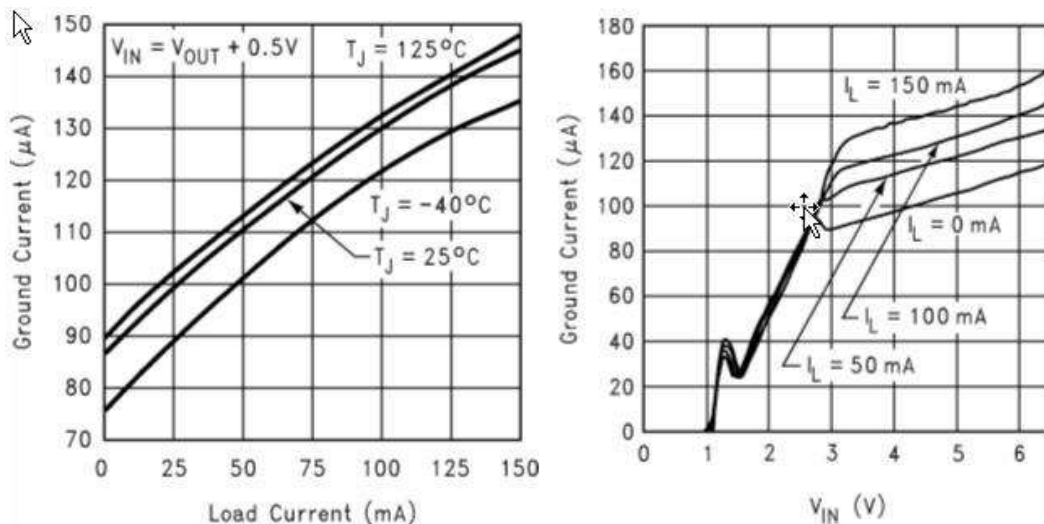


3.4 对地电流

来自输入的电流有一部分不流向负载而是流入 GND，这个电流称为对地电流，是线性稳压器自身的工作电流。跟给负载提供的电流相比，这个电流只是很小的一部分。在高负载电流时，消耗在线性稳压器内部功率管上的功耗是影响效率的主要原因。在空载或者小负载（例如小于 1mA）时，对地电流是影响效率的主要原因。



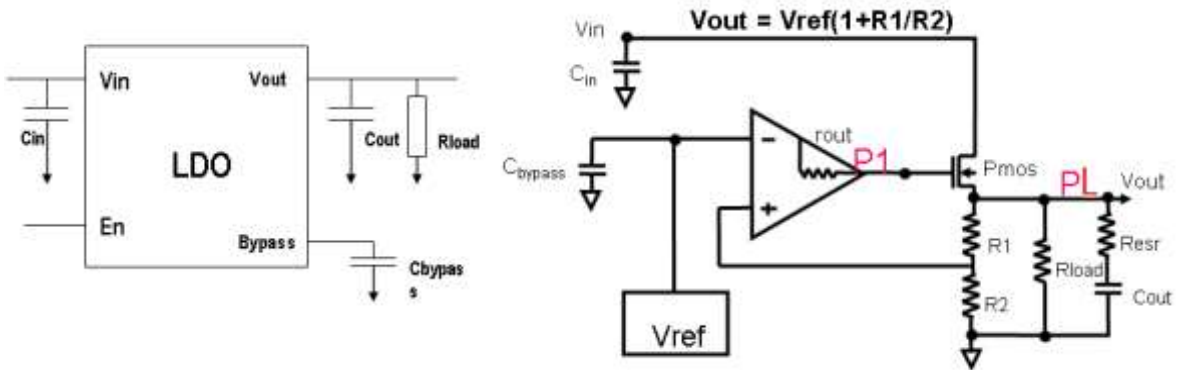
对地电流会随着温度、负载电流和输入电压变化。随温度变化是内部晶体管的温漂特性；随负载电流变化是因为内部放大器给功率管提供基极（栅极）电流所致，流过功率管的电流越大对地电流越大；随输入电压变化是因为输入电压同时给内部放大器、基准源供电，电压升高则相应功耗增加。对地电流的变化趋势如下图：



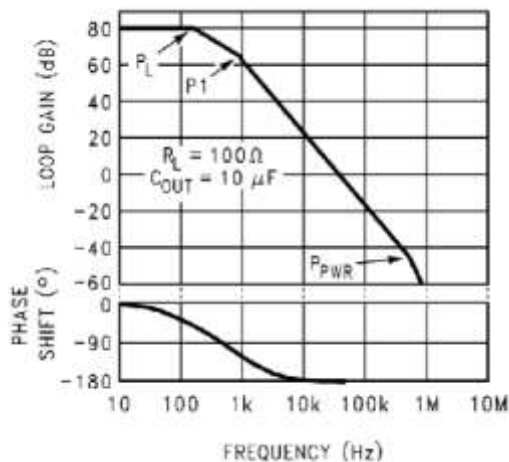
需要注意的是，在设计低功耗的电路时，对地电流的大小就显得格外重要。它将影响电路的效率，或者说影响电池的使用时间。例如 LM1117 的对地电流在 5mA，uA7805 的对地电流 4.5mA，这些线性稳压器的自身消耗电流比 MSP430 处理器还多，所以低功耗中应该选择 LP2950（静态电流在 75uA），TPS78001（静态电流 500nA），这类的稳压器。

3.5 LDO 的稳定性

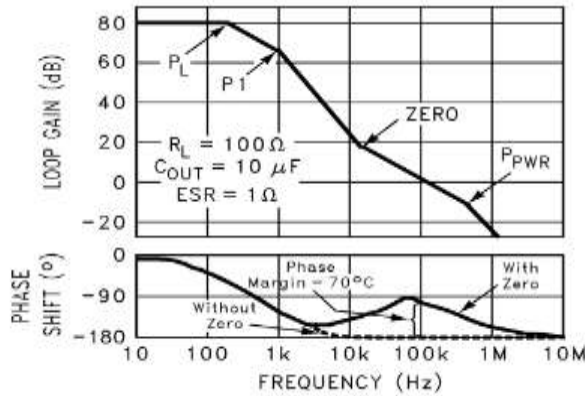
LDO 中有放大器工作在负反馈模式下进行电压调节，也就是说有反馈电路存在，这样必然会涉及到稳定性问题。这就需要跟外部元件一起来分析零点和极点。



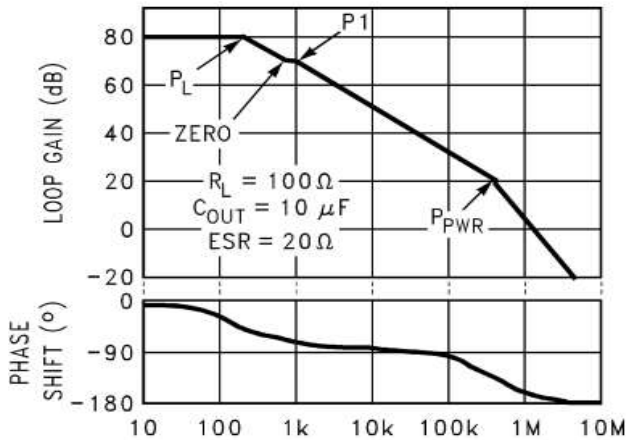
LDO 的外部元件包括滤波电容（负载电容）和负载（负载电阻）。如上图所示。考虑到滤波电容的 ESR（等效串联电阻），可以得到右边的等效电路。先不考虑电容的 ESR，则环路有三个极点：P1 极点是放大器的输出电阻和负载电容构成的， P_L 是负载电阻和负载电容构成的， P_{PWR} 极点来源于内部功率管，极点频率比前两个高很多，不影响稳定性在分析中可以忽略。P1 和 P_L 这两个极点的存在，可以产生 180 度相移，使环路不稳定。如下图，环路增益在 0db 的时候，相移-180 度。



考虑到 ESR 电阻，则 ESR 和负载电容产生一个零点，如果这个零点位于 P1 后面，使相位偏移得以矫正，环路可以达到稳定。如下图，加入零点后环路增益为 0db 的时候，相位偏移在-90 度。

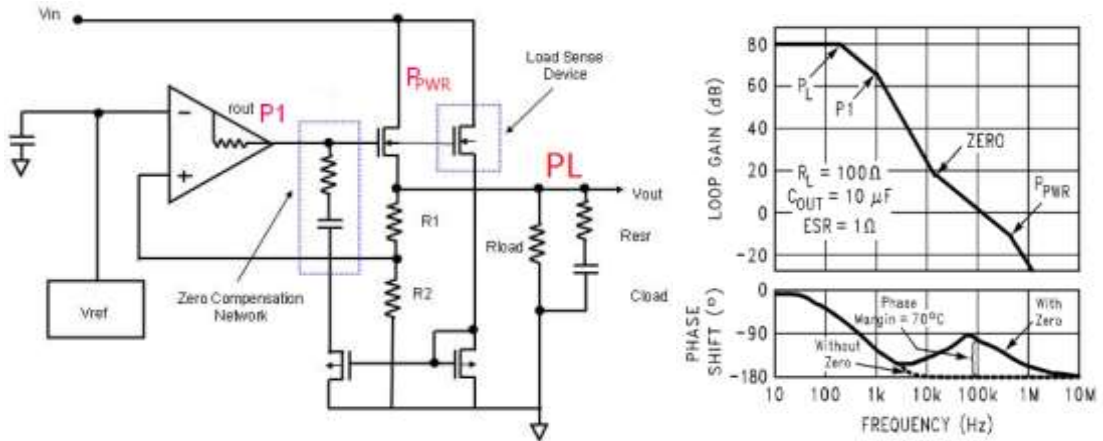


如果电容的 ESR 不合适，例如 ESR 过大，则添加的零点到 P_1 之前，这样环路在高频部分增益为 0db 时相移仍会达到 -180，产生不稳定。如下图 1M 频率处。



所以在设计 LDO 电路时，有些公司的稳压器会对电容的 ESR 有要求，手册中会给出允许的范围。陶瓷电容的 ESR 很小，钽电容的 ESR 适中，不带内部补偿的 LDO 往往推荐使用钽电容。但是钽电容的成本远大于陶瓷电容，这样对设计是个不利因素。

为了解决稳定性问题，可以在芯片内部添加自适应补偿电路，这样就不需要外部的 ESR 来进行补偿，原理框图如下



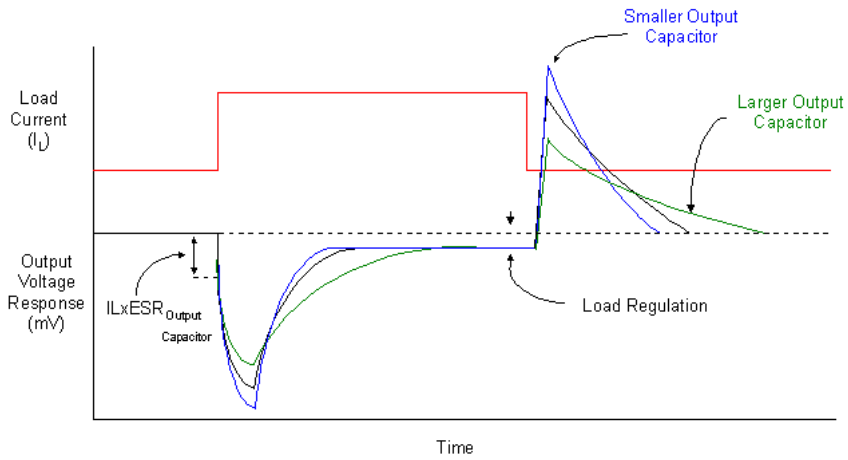
自适应补偿电路在 P1 极点后添加，抵消相位的偏移。由于添加了负载检测电路（load sense device）自适应零点可以跟随 P1 极点随负载的变化而变化。有了自适应零点后电源芯片就不再需要 ESR 产生的零点补偿，从而对输出电容不再有苛刻的要求。TI 推出 cap-free 型的 LDO，例如 TPS73xxx, TPS742xx, 使工程师不再受稳定性的困扰，可以选择陶瓷电容使用。

3.6 LDO 的调整率和瞬态响应

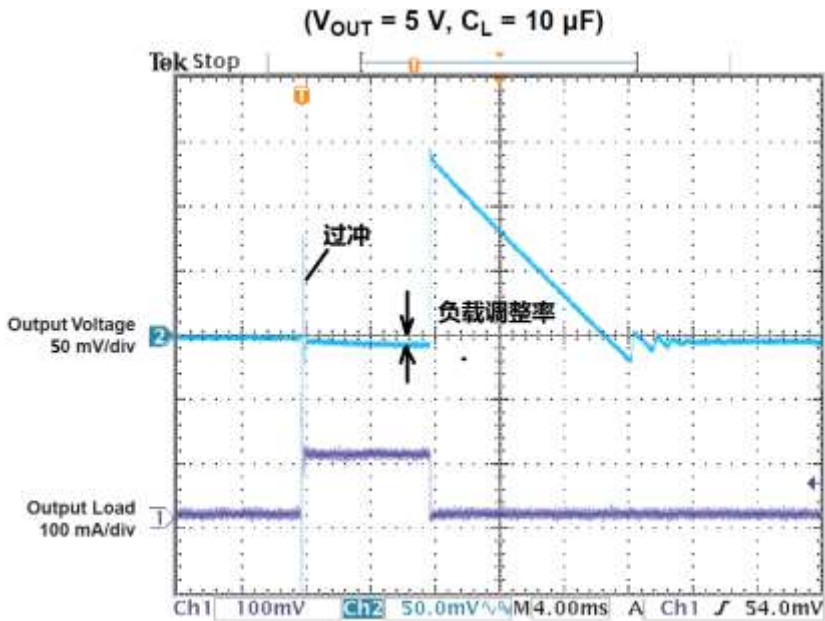
调整率分为负载调整率和线性调整率，调整率跟瞬态响应、对地电流和效率有直接的联系。反馈环路获得的电流越大，则环路内电容充电和放电越快，环路响应越快，电路调整的越快。尽管如此，环路响应越快则越有可能使 LDO 的输出产生过冲，并且不稳定性加强（相位裕度越小响应速度越快，其中相位裕度=180-相位偏移，当相位偏移为 180 时，相位裕度为 0，此时负反馈变为正反馈，电路振荡）。电源芯片的数据手册中会看到这两个参数，下面分别介绍负载调整率和线性调整率。

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNIT
$\Delta V_{OUT}\% / \Delta V_{IN}$ Line regulation ^(†)	$V_{OUT(NOM)} + 0.3V \leq V_{IN} \leq 6.5V$		0.02		%/V
$\Delta V_{OUT}\% / \Delta I_{OUT}$ Load regulation	$500\mu A \leq I_{OUT} \leq 200mA$		0.002		%/mA

负载调整率 (load regulation) 定义为在正常工作范围内，输出电压的变化量与负载电流变化量的比值，常用百分数表示。它表示了电路应对变化负载维持恒定输出电压的能力。下图是负载调整率的测量曲线，展示了输出电压对负载电流的响应。输出电压有三条曲线，分别对应不同的输出电容，输出电容越大曲线波动越小，因为大电容对电流变化的补偿多。图中 $I_L * ESR$ 的电压变化是由于输出电容的等效串联电阻导致。

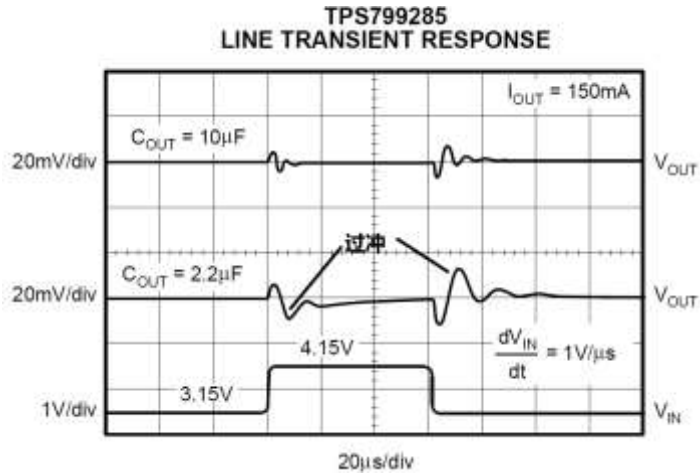


从图中可以看到负载电流发生阶跃变化时，LDO 对输出电压进行快速调整（瞬态响应），使电压回归到允许的误差范围内。但是 LDO 不能做到在不同的负载情况下输出电压绝对一致。如上图 load regulation 所示的误差。



上图是实测 LP2950 电源芯片的负载调整率和瞬态响应，图中可以看到负载电流跃变时输出电压有一个瞬间下降，LDO 对输出调整后会产生一个过冲（高于输出电压的毛刺）。电源芯片的环路参数不同这个过冲的大小也不同。电流变化越大，过冲越大。LP2950 最大输出 100mA，所以电流变化 100mA 看到的过冲是 LP2950 的最大过冲。最大过冲 150mV，占输出的 3%，不会对后级造成影响。过大的电源过冲会使后级芯片瞬间超过允许的最大电压，长期工作会造成可靠性问题。

线性调整率 (line regulation) 定义为在正常工作范围内，输出电压变化量跟输入电压变化量的比值。它表示了电路应对输入变化维持恒定输出电压的能力。TPS799285 的实测线性调整率和瞬态响应如下



图中可以看到，TPS799285 的线性调整率很好，输入变化 1V，输出稳定后几乎看不出变化。根据数据手册中的指标线性调整率 0.02%则输出只会变化 $1V \times 0.02\% = 0.2mV$ 。由于环路的快速响应，输出有一点过冲，过冲幅度小于 20mV，不影响后续电路。并且利用输出电容的蓄流能力可以进一步减小过冲。

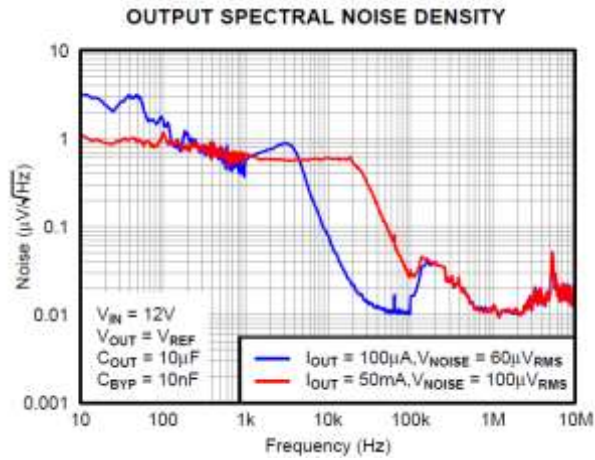
3.7 电源的噪声

负载电流稳定时 LDO 电源输出上也会有小毛刺，这个被称为电源噪声。输出噪声反应了内部电路产生的干扰。主要的噪声来自于内部参考源。数据手册中是以频谱密度来描述噪声大小的，噪声单位 $\mu V/\sqrt{Hz}$ ，使用中看噪声的大小要和带宽结合使用，例如 TPS7A4001 的噪声参数如下表

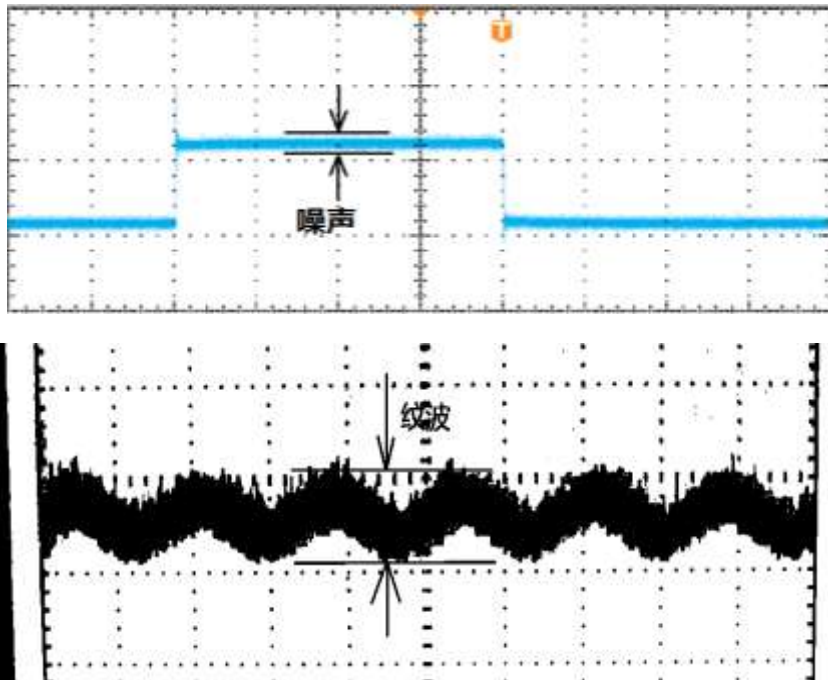
V_{NOISE}	Output noise voltage	$V_{IN} = 12V, V_{OUT(NOM)} = V_{REF}, C_{OUT} = 10\mu F, BW = 10Hz \text{ to } 100kHz$	58	μV_{RMS}
-------------	----------------------	---	----	---------------

TPS7A4001 噪声（带宽 10Hz 到 100kHz）

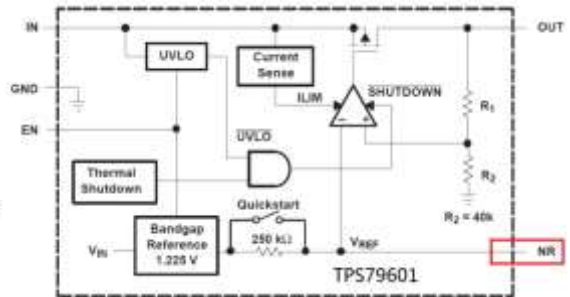
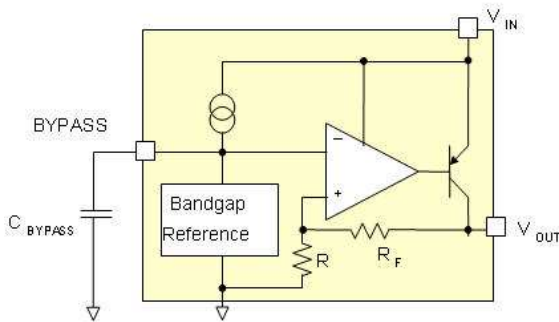
在 10Hz 到 100kHz 范围内积分后得到上表中的 $58\mu V_{RMS}/\sqrt{Hz}$ ，这个值是个电压值，平方后除以电阻即可得到 10Hz 到 100kHz 范围内噪声功率，单位变为 W/Hz。TPS7A4001 的实测噪声图如下



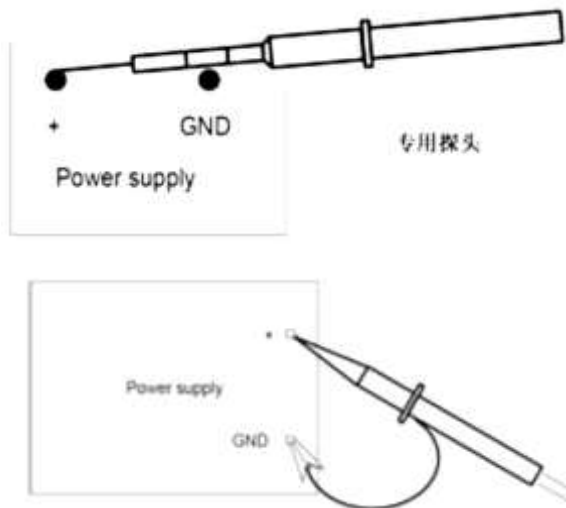
需要注意的是纹波 (ripple) 和噪声 (noise) 的区别，纹波是指在稳定电压输出上叠加的交流分量，噪声是随机的没有明显的周期和频率。



LD0 的噪声注意来自于内部的能带隙参考源，要降低噪声可以在参考源的 BYPASS 管脚添加滤波电容，如下图左。例如 TPS79601 带有 NR 管脚和内部参考连接，外加滤波电容后可以提高噪声性能（下图右）。



在测试电源噪声时要注意探头的接地方法，不要使探头尖和接地点之间形成大的环路。这样的环路会引入电磁干扰。应该按照下图左的方法进行测试，利用示波器探头上的接地环接地，而不是采用下图右的接地夹子。



实验室中的示波器探头前端有一圈接地环，比使用接地夹子来接地效果好的多。在测量小信号时要正确接地，才能得到正确结果。

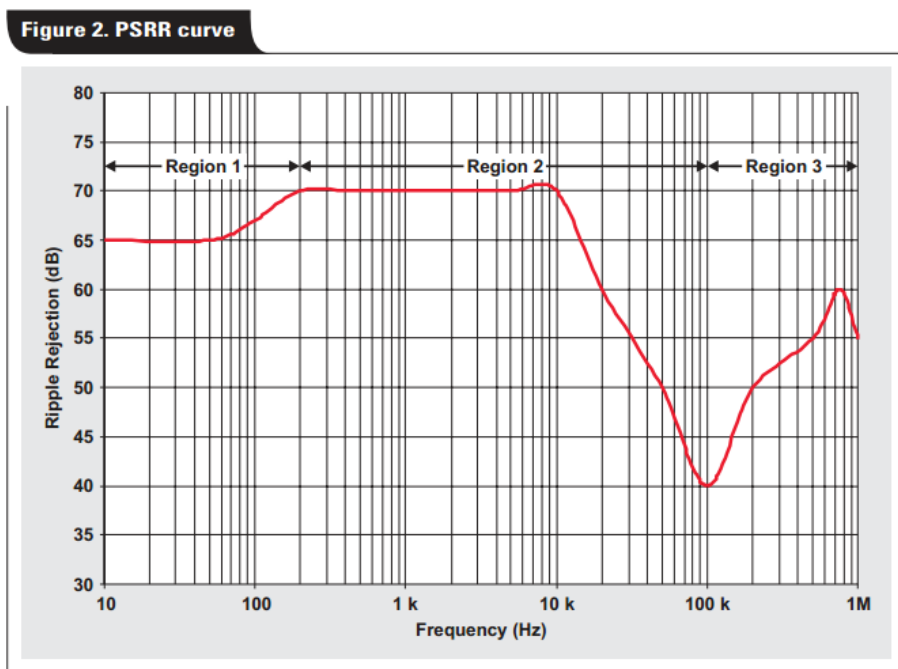


3.8 电源纹波抑制比

电源纹波抑制比（PSRR）定义为对某一个电压，在一定频率范围，其输入电压的纹波或者瞬时变化对输出电压的影响。一般定义式如下：

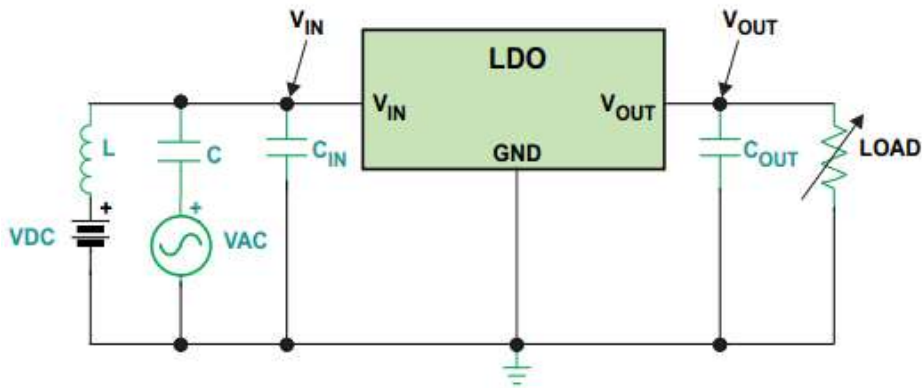
$$PSRR = 20 \log \frac{\text{Ripple}_{\text{Input}}}{\text{Ripple}_{\text{Output}}}$$

PSRR 与线路调整率有着紧密的联系，一个改善，两个的性能都会改善。

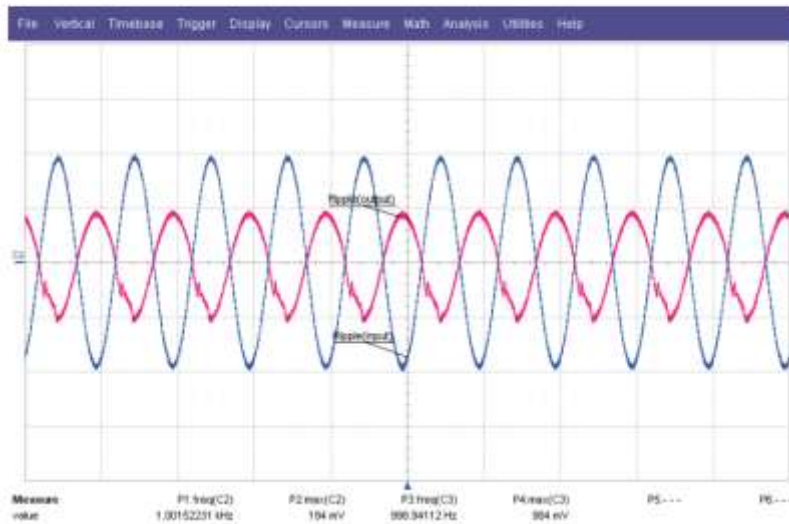


高的开环增益有助于提高抑制比。如上图所示，region1 从直流到带隙滤波器带宽的频段，主要受开环增益和带隙的 PSRR 影响；region2 是从滤波器衰减带宽到单位增益带宽间的频段，抑制比主要受调整管的影响；region3 是大于单位增益带宽的频段，主要受输出电容的影响，一个大容值，低 ESR 的输出电容，对改善 region3 的 PSRR 以及环路稳定性有帮助。其中，增加内部参考上的低通滤波对于 region1 和 2 的抑制比改善也是明显的。

用示波器测量 PSRR:



- a. $V_{out} = 3V$
- b. $I_{load} = 150mA$
- c. $VAC = 1V$ (p-p) at 1kHz
- d. $VDC = 4.3V$ dc



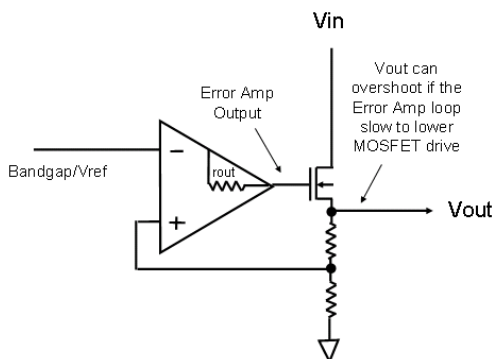
使用叠加交流信号来模拟各个频段的交流噪声，用示波器来测出输出端纹波大小，再计算每个频点的抑制比。

通常情况下给 LDO 的供电输入来自于开关电源，开关电源由于自身的工作原理会产生较大的纹波，LDO 的 PSRR 性能可以净化开关电源的输出，为后级对电源敏感的模拟电路（运放，AD，DA，时钟）提供高质量的供电。高 PSRR 性能的 LDO 有 TPS71701，TPS7201X 系列，LM2941 等。

3.9 LDO 的启动

启动时间也称为初始负载响应或上电时间，在高性能系统中对此要求很严格（例如严格的上电时序）需要快速的上电。线性稳压器的 ON 状态是指输出电压达到额定输出 95%时。

启动时间受反馈环路的增益，带宽，输出电流以及 V_{in} 和 V_{out} 的压降影响。LDO 的原理图如下



要得到快速的启动就要是 MOS 管尽快的导通。MOS 管由误差放大器控制，能带隙参考源 (bandgap) 又是误差放大器的输入，所以要求能带隙参考快速启动。快速的启动会导致输出产生过冲，并且快速的电压上升使输出电容的充电电流很大，可能产生可靠性问题，所以启动时间能满足需要即可。

在有些场合中 (例如 射频功放)，需要 LDO 减小过冲并慢速启动，这就需要在能带隙参考上添加电容，不仅能减小过冲而且可以降低噪声。例如 TPS74201、TPS74401 具备缓起功能 (soft start)，在外部添加 C_{SS} 电容即可实现。

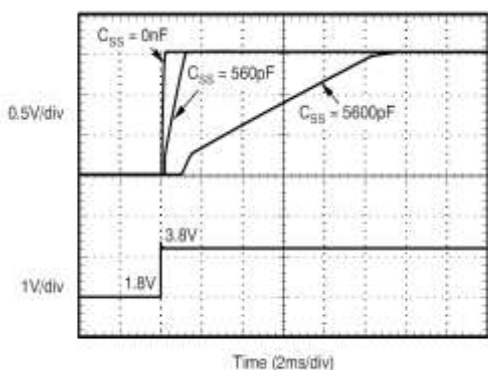
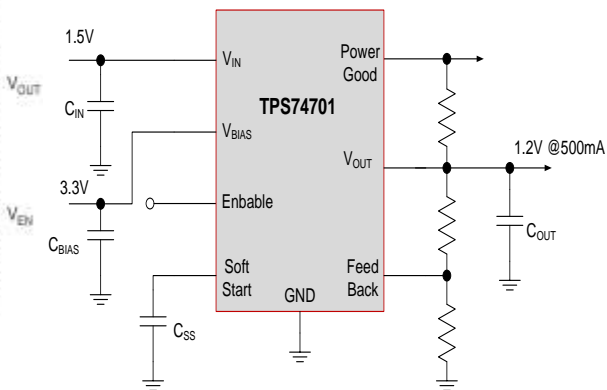


Figure 2. Turn-On Response

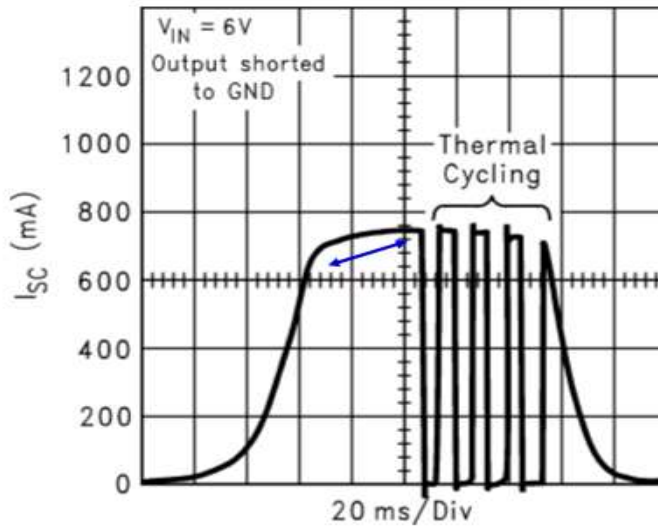


3.10 LDO 的关闭

LDO 的关闭有过热关闭和主动关闭两种，过热关闭是一种保护措施，避免 LDO 器件损坏。

谈到 LDO 的发热先来回顾一下 3.3 节中介绍的 LDO 效率，当对地电流相对于 I_{out} 很小时，LDO 的效率 = V_{out}/V_{in} 。LDO 消耗的功耗 $P = P_{in} * (1 - V_{out}/V_{in}) = I_{out} * (V_{in} - V_{out})$ 。可以

看出 V_{in} 和 V_{out} 压差越大 LDO 效率越低，自身消耗的功率越大，发热越大。当发热使温度达到过热关闭门限时，LDO 的保护电路启动，关闭 LDO 的输出。



上图是将 LDO 的输出短路，来快速测试 LDO 过热关闭功能，X 轴是时间，Y 轴是电流。LDO 输出短路后，LDO 输出最大电流，消耗功耗最大。从图中可以看到，短路后电路骤然增加，经过 40ms 左右超过过温门限，LDO 关闭，电流为零，再经过 5 个毫秒左右温度低于过温门限，LDO 恢复输出。由于短路情况没有消除，这个过程循环进行，直到将短路情况去除（电流为 0）。过温恢复是有迟滞门限的，避免过于频繁的震荡。

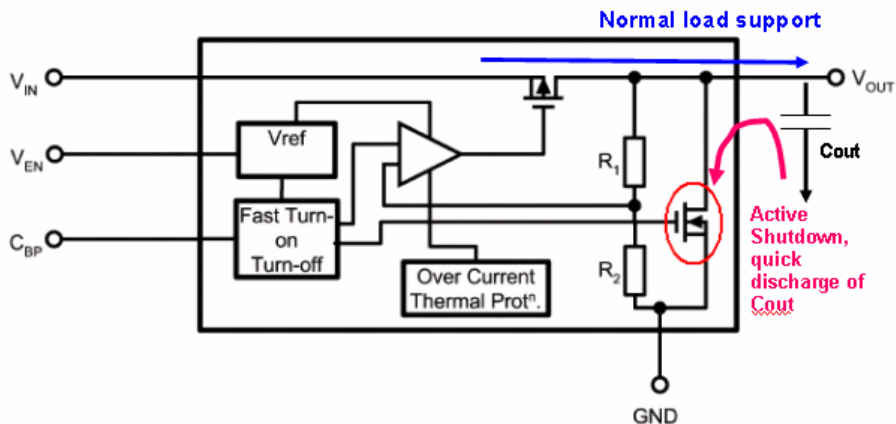
所以为了使 LDO 在正常工作电流范围内不过温关闭，就要做好 LDO 的散热。LDO 的热阻可以从手册中查看，例如 LP2950 的热阻说明，要根据所选的封装看热阻参数。例如当 $V_{in}=12V$, $V_{out}=5V$, 电流输出 150mA 时，LDO 消耗功率 $(12-5) * 0.15=1.05W$ 。环境温度在 30 度时，选择 D 型封装，通过热阻推算硅片 PN 结温度 $=30+1.05*97=131$ 度。大于最大允许温度 $T_j=125$ 度，会产生过温关断。所以在这种情况下要选择热阻更小的封装，或者外加风扇或散热片减小热阻，或者减小 V_{in} 和 V_{out} 的电压差。

θ_{JA}	Package thermal impedance ⁽⁴⁾	D package ⁽⁵⁾	97°C/W	
		DRG package ⁽⁶⁾	52.44°C/W	
		LP package ⁽⁵⁾	140°C/W	
		P package ⁽⁵⁾	84.6°C/W	
T_j	Operating virtual junction temperature	-40	125	°C

LP2950 的热阻和 T_j

LDO 的主动关闭是电源控制的一种方法，例如控制下电时序或者控制某一部分电路进入低功耗，主动关闭通过 EN 管脚实现。需要注意的是由于 LDO 的输出有滤波电容，并且后级芯片的电源管脚上接有电容，所以在关闭后由于电容存储的电荷使输出电压缓慢下降。电压下

降缓慢致使后级电路在低电压上停留的时间较长，对于数字电路可能使电路在非正常供电电压下进入错误状态，这些错误状态可能触发某些危险操作。所以为了避免这些情况需要下电迅速，也就是 LDO 关闭后需要对电容放电。如下图



LDO 在输出端集成了 MOS 管，在关闭输出时对电容放电。例如 LP3995、TLV711 双路输出系列电源芯片，集成了这个功能。

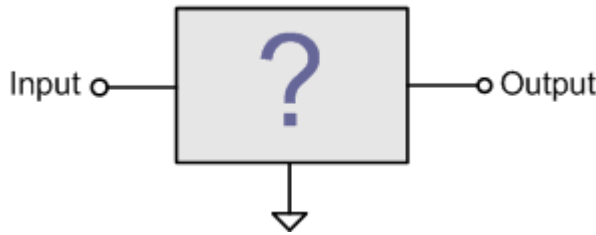
3.11 LDO 的应用场景选择

当输入和输出电压差距不大，效率要求不高时，LDO 是最好的选择。LDO 可以提供很好的噪声、PSRR 性能，并且成本低，占用 PCB 面积小。但是不是所有 LDO 都同时具备这些好的性能，每种型号的 LDO 都有其特点特长，下面根据常见的电子系统例举一些 LDO 的选择，给读者在 LDO 性能选择上提供一个参考。

应用供电场景	低功耗 (低 I_q)	低压 差	高 PSRR	低噪 声	高输出 电流	原 因
低噪放 (LNA)，锁相环 (PLL)			是	是		噪声敏感器件，对射频系统前端影响大。
基带数字器件		是			是	低电压大电流，对噪声不敏感
基带模拟器件			是	是		噪声敏感器件，影响系统指标
温补晶振 (TCXO)			是	是		噪声敏感器件，影响系统指标
电池供电实时时钟	是					低功耗器件
电池供电音频 (MP3)	是	是		是		低功耗，有模拟需要低噪声

第四章 电感型稳压器

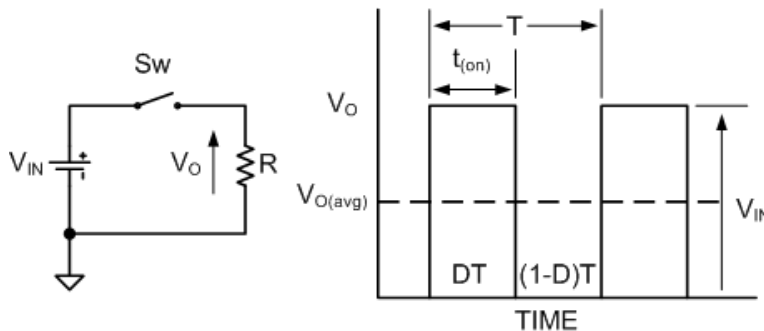
第三章中通过介绍线性稳压器，我们知道了稳压器的作用就是通过某种方法把 V_{in} 转变为 V_{out} 。把稳压器当做一个黑盒子，可以看到这个盒子如下图



输入的能量通过黑盒的转换得到输出的能量。线性稳压器是把多余的能量消耗在黑盒中，从而得到需要的 V_{out} 。有没有一种方法减少这种消耗，让能量更充分的转化为输出，而不是变成热量呢？本节将介绍一种新型电源：开关电源。分析其让能量高效转化的原理。

先来看一个日常生活中的例子。冬天很多人都会用到暖手宝，它是一个有热容性的电气。例如使用一个 100W 的暖手宝，先将其插在电网上加热，然后拔下来暖手。加热过程中迅速产生的热量由暖手宝中的油吸收，然后在暖手过程中缓慢释放。这样如果插电时间占 30%，暖手时间占 70%，则暖手宝的平均功率为 30W。这样除去加热过程中产生的散热损耗，大部分的能量提供给暖手使用，通过分时的方法将 100W 转化为 30W。

上面讲的例子就是引入占空比的思想，通过分时传递能量的方法来控制平均能量。也就是通过分时接通 V_{in} 来控制它的平均电压。对比线性电源，相当于将其中的功率管的工作状态从线性（连续导通）变为开关状态（分时导通）。



如上图所示，通过控制开关器件的开通与关断，负载的平均电压为：

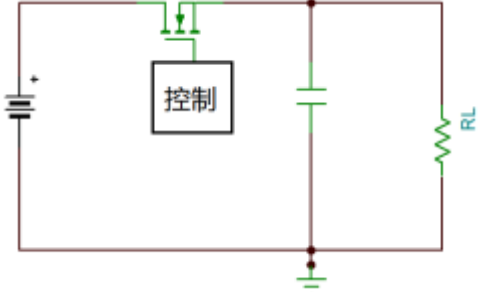
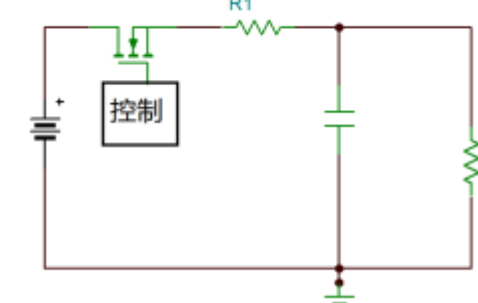
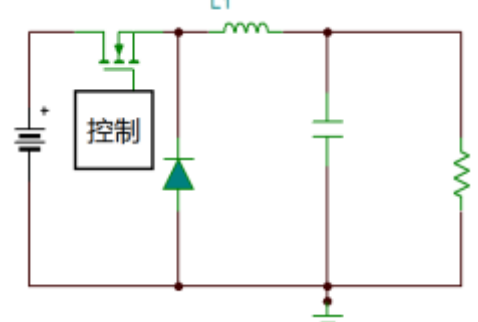
$$V_{O(avg)} = V_{IN} D$$

其中

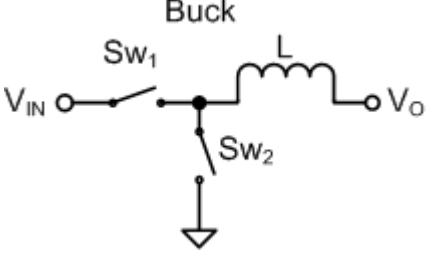
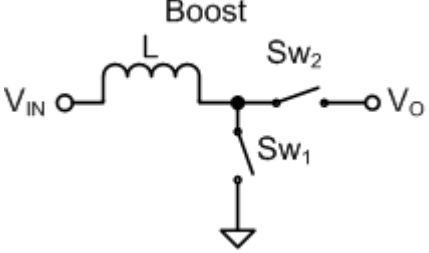
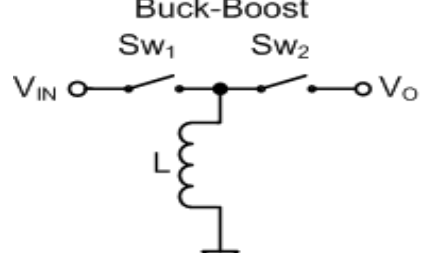
$$D = \frac{t_{(on)}}{T}$$

通过改变占空比 D 可以改变负载平均电压，这种控制方法称为脉宽调制，主要应用于固定频率的开关型调整器。由于将线性电源中的功率管从线性区换到开关区，功率管上的功耗大大减小，因为功率管上的电压和电流不再重合， $V \cdot I$ 几乎等于零。仅用一个开关器件对灯光和加热器控制是非常合适的。当需要直流电压输出时，要额外滤波器。

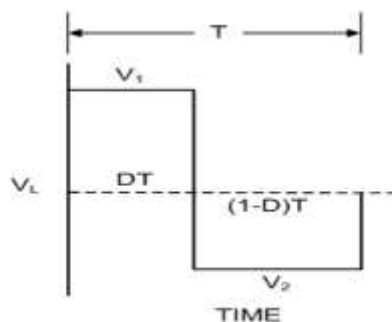
电容是一个不错滤波器，在输出端加一个电容后的电路如下，分析一下添加电容作为滤波器后这个开关电源的性能改变。

性能改变	电路
<p>由于加入了电容储存能量，输出比之间的矩形波要好的多，但是由于 $i=C \cdot du/dt$，会产生很大的电流冲击，这对 MOSFET 和 V_{in} 都是一个巨大影响。为了限制这个电流冲击，在电流中串联 $R1$。</p>	
<p>串联 $R1$ 后，电流冲击被大大减小，但是由于电容的充放电电流流经 $R1$，造成了功率损耗，损失的能量在 $R1$ 转化为热量。为了进一步提高效率，考虑到电感元件。电感可以阻止电流变化，能限制电流冲击，起到跟 $R1$ 相同的效果，并且电感是电抗元件没有损耗。</p>	
<p>用电感取代 $R1$ 后，L 和 C 组成的储能单元不仅对矩形波有很好的滤波作用（能量平均作用），并且不会产生电流冲击。在电路中再加入二极管提供电流通路，在开关断开后，电感的能量可以继续释放给电路使用。</p>	

第三个电路就构成了最基本的 BUCK 型 DC-DC 开关电源。对于 DC-DC 变换器，电感是用来平均开关电压。基本的开关型调整器有三个端子，这就意味着仅仅有三个地方电感与之相连接，这是一个很重要的概念。所有的感应开关至少要用到以下模块的一种。

电路特点	电感连接方法
<p>Buck 变换器的电感器连接到输出端子，直流（平均）电感电流等于输出电流，这将降低输入电压而产生同极性的低电压。</p>	
<p>Boost 变换器的电感器连接到输入端子，直流（平均）电感电流等于输入电流，这将增大输入电压而产生同极性高电压。</p>	
<p>降压-升压转换器的电感器连接到地面终端。直流（平均）电感电流等于其输入加输出电流。该变换器将使输入产生一个较高或较低的相反极性的输出电压。</p>	

无论电感器连接在什么地方，其作用是一样的。在稳定状态，电感器的平均电压为零， V_1 和 V_2 是由开关和应用电路电压决定。如图：



我们可以得到一个很重要的基本等式：

$$V_1 \cdot D = V_2 \cdot (1 - D)$$

利用这个基本原理，来分析一下三个基本开关调整器的输入电压和输出电压关系。参考上面例举的三个基本电路，可以看到L上的电压，如下表

类型	SW1 通, SW2 断, L 左边电压	SW1 断, SW2 通, L 右边电压	等式	输出电压
BUCK	$V_{in}-V_o$	V_o	$(V_{in}-V_o) \cdot D = V_o(1-D)$	$V_o = V_{in} \cdot D$
BOOST	V_{in}	$V_{in}-V_o$	$V_{in} \cdot D = (V_{in}-V_o) \cdot (1-D)$	$V_o = V_{in} / (1-D)$
BUCK-BOOST	V_{in}	V_o	$V_{in} \cdot D = V_o \cdot (1-D)$	$V_o = V_{in} \cdot D / (1-D)$

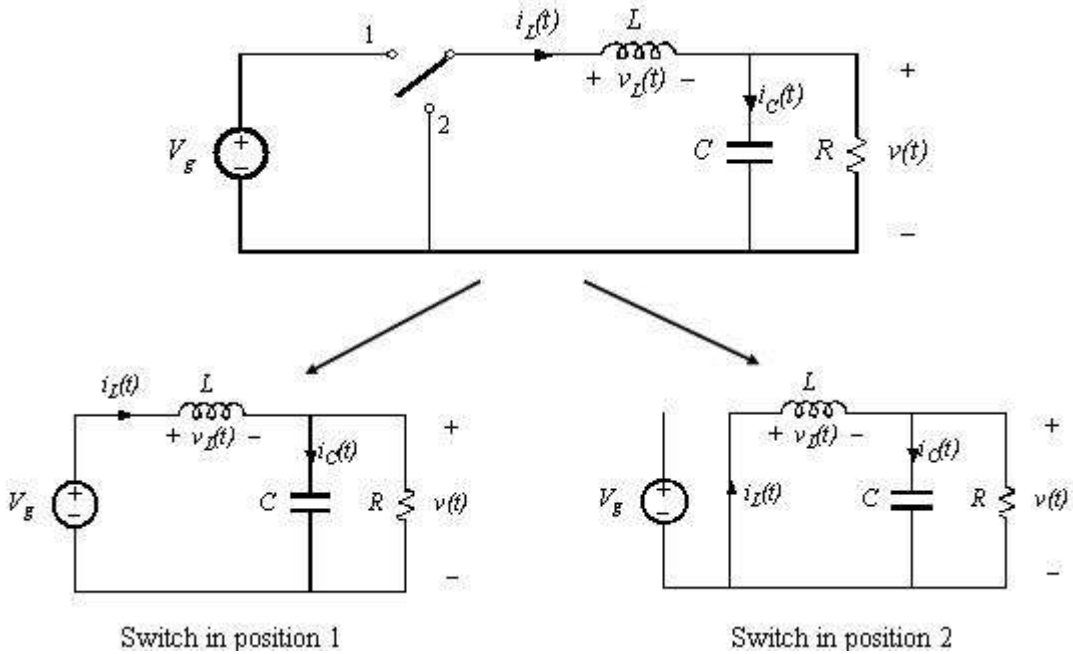
从表中的 V_o 结果可以看出 ($0 < D < 1$)，BUCK 是降压型，BOOST 是升压型，BUCK-BOOST 在 $D=0.5$ 时 $V_o=V_{in}$ ， $D < 0.5$ 时 $V_o < V_{in}$ ， $D > 0.5$ 时 $V_o > V_{in}$ ，所以 BUCK-BOOST 具备降压和升压功能。常见的几种电感型开关稳压器例如：TPS54331 (BUCK)，TPS61222 (BOOST)，和 TPS43000 (BUCK-BOOST)。

4.1 电压控制降压型稳压器

上一节简要介绍了开关电源的演进，以及三种基本的拓扑结构。这三种结构的工作原理和分析方法类似，本节以 BUCK 电路作为原型，详细分析其电流变化和电感、电容的计算选择。

4.2 开关模型

先分析一下 BUCK 型开关电源的开关模型。如下图：



图中开关可以在位置 1 和 2 之间切换，当开关处于位置 1 时，电感 L 和电容 C 从输入 V_g 中获得能量。当开关处于位置 2 时，电感有电流保持作用，释放能量到输出。下面分两个步骤来分析电感电压和电流的变化情况。

开关在位置 1 时，电感上的电压为：（ $v(t)$ 由于电源的负反馈控制波动很小，近似为常量 V ）

$$v_L = V_g - v(t) \quad v_L \approx V_g - V$$

电感的基本物理公式：

$$v_L = L \frac{di_L}{dt}$$

将电感电压 v_L 带入可以得到电感充电电流变化的斜率（ V_g 是输入电压， V 是输出电压）：

$$\frac{di_L}{dt} = \frac{v_L}{L} \approx \frac{V_g - V}{L}$$

从公式中可以看出电感充电电流斜率近似为常量。

开关在位置 2 时，电感上电压：（ $v(t)$ 由于电源的负反馈控制波动很小，近似为常量 V ）

$$v_L = -v(t) \quad v_L \approx -V$$

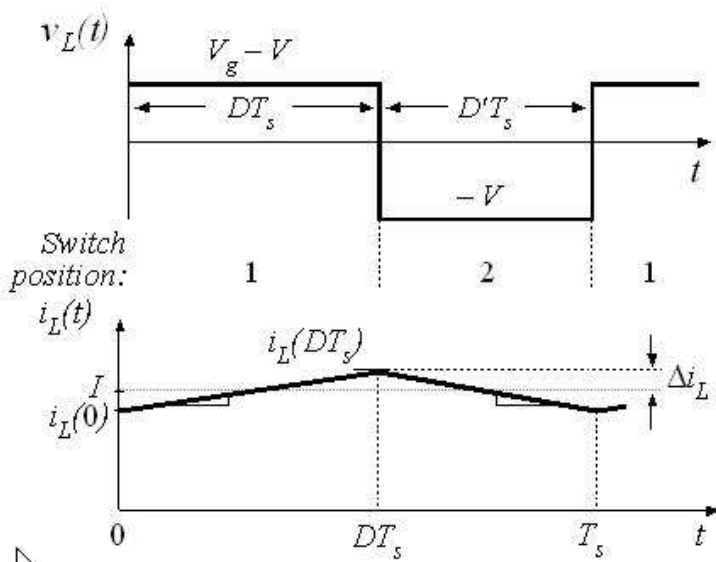
电感的基本物理公式:

$$v_L = L \frac{di_L}{dt}$$

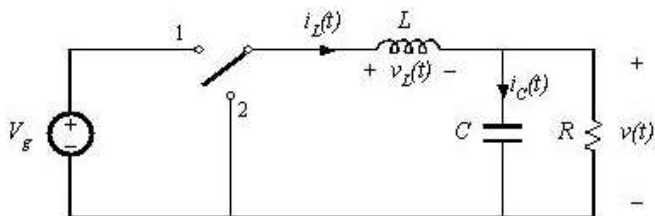
将电感电压 v_L 带入可以得到电感放电电流变化的斜率:

$$\frac{di_L}{dt} = \frac{v_L}{L} \approx -\frac{V}{L}$$

从公式中可以看到电感的放电斜率也近似为常数。通过公式分析可以看到电感在接通 V_g 进行充电过程中电流斜率近似常数，在接通 GND 放电过程中电流斜率也近似常数。如下图，从时域上描述了电感中的电压和电流变化。



下面分析一下输出电压和输入电压的关系。



在上图中，根据电流定律可以找出电流等式：电容电流=电感电流-负载电流

$$i_c(t) = i_L(t) - \frac{v(t)}{R} \approx i_L(t) - \frac{V}{R} = i_L(t) - I_o$$

对等式两边积分，考虑到电容吸入的电流等于输出的电流，所以电容电流的积分为 0。

$$\langle i_L \rangle = \frac{1}{T_s} \int_0^{T_s} i_L dt = \langle i_L \rangle - I_o = 0, \therefore \langle i_L \rangle = I_o$$

可以得到电感平均电流等于负载电流。

模型中电感是无损耗器件，只是起到一个能量搬运作用。并且根据上面分析输入电流等于电感电流也等于负载电流，输入 V_g 接入电路中的时间为 $T \cdot D$ ，所以根据能量守恒：

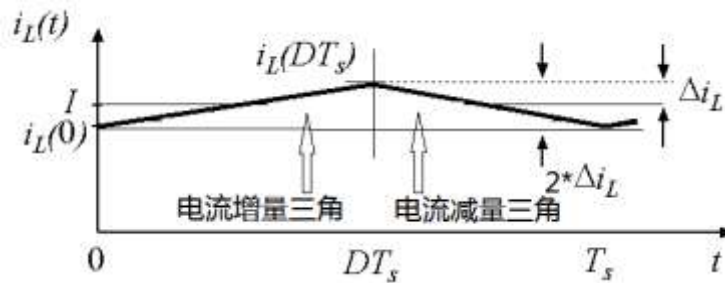
$$P_{in} \cdot D \cdot T = P_{out} \cdot T \quad \rightarrow \quad V_{in} \cdot D \cdot I = V_{out} \cdot I \quad \rightarrow \quad V_{in} \cdot D = V_{out}$$

从上面的分析可以看到 BUCK 开关电源的一个重要的电压关系：输出电压等于输入电压乘以占空比。这个跟伏秒定理得到的结果一致，可以看出伏秒定理跟能量之间的关系是一致的。

不是所有的 BUCK 型稳压器性能都相似，在选择 BUCK 型稳压器时要根据不同的芯片特点来进行，例如 TPS62040 适合低功耗的应用，TPS54331 适合应对轻负载，TPS54610 适合大电流输出，TPS5430 适合一般应用场合。

4.3 电感选择分析

电感在开关电源中担任储能元件的角色，电感值过小输入的能量超过电感的存储能力导致电感饱和，电感值过大输入能量只占其容量的一小部分，造成了不必要的浪费（电感成本和电感体积）。所以要根据电路参数选择合适的电感。下面分析一下电感的计算方法



$$\frac{di_L}{dt} = \frac{v_L}{L} \approx \frac{V_g - V}{L}$$

回顾之前的电感充电公式，充电时的电流斜率为：

充电时电感中电流增加量是上图中的三角形的高（ V_g 是输入电压， V 是输出电压）：

$$2\Delta i_L = \frac{V_g - V}{L} DT_s$$

用 $T_s = 1/f_s$ 代入上式可以得到电感：

$$L = \frac{V_g - V}{2\Delta i_L f_s} D \quad (\text{充电时所需电感})$$

回顾之前的电感放电公式，放电时电流斜率为：
$$\frac{di_L}{dt} = \frac{v_L}{L} \approx -\frac{V}{L}$$

放电时电感中的电流减小量是上图右边三角形的高：

$$2\Delta i_L = \frac{-V}{L} * (1-D) * T_s$$

用 $T_s=1/f_s$ 代入上式可以得到电感：

$$L = \frac{-V * (1-D)}{2\Delta i_L f_s} \quad (\text{放电时所需电感})$$

因为 $V_g * D = V$ ，代入充电、放电所需电感公式中可以发现两个公式得到相同的电感值：

$$L = \frac{V}{2\Delta i_L} \frac{1}{f_{s\min}} \left(1 - \frac{V}{V_{g\max}} \right)$$

(公式中 f 取最小， V_g 取最大，得到所需的最小 L 值)

从这个公式中可以看到一些重要的规律：

- 开关频率不变的情况下，增大电感值可以减小输出电流波动。
- 电感值不变的情况下，提高开关频率可以降低输出电流波动。
- 在保证输出电流波动不变的情况下，提高开关频率可以有效的减小所需电感值，即减小电感体积。

4.4 电感选择实例解析

根据上一小节的分析，根据开关电源的参数就可以定量的计算所需电感。例如一个 BUCK 型开关电源要求如下表

参数	最小值	典型值	最大值	单位
Vin	5	5.5	6	V
Vout		1.8		V
Fs	1.6	2	2.6	MHz
MOS 管 Ids			2	A

首先要考虑选择电感不能使开关电源出现损坏。BUCK 电路中 MOS 管是负责给电感充电的，所以要求电感 L 充电的最大电流不能超过 MOS 管的 I_{ds} 电流上限。电感中的最大电流为 $I + \Delta i$ ，一般考虑 Δi (峰峰值波动的一半) 的波动范围为 I 的 20%，则 $1.2 * I = 2A$ ，可以得到 $I = 1.67A$ 。20% 的 I 可得 Δi 为 333mA。代入电感公式计算出 $L = 1.18\mu H$ 。

$$L = \frac{V}{2\Delta i_L} \frac{1}{f_{s\min}} \left(1 - \frac{V}{V_{g\max}} \right)$$

考虑到电感厂家生产时的误差和高低温下的电感值波动，一般要留有余量，取 20% 的余量则电感为 1.4uH。

选择电感时只考虑理论值是不够的，参考 2.3 节电感元件介绍可以看到实际中的电感除了自身感值 L 外还有多个关键参数：通流能力（Irms）、直流电阻（DCR）、自谐振频率（SRF）、饱和电流（Isat）。Irms 关系到电源带负载能力，DCR 关系到电源的效率，SRF 关系到电感的最大工作频率，Isat 关系到电感的最大承受电流。

从电源系统角度来选择电感要考虑到：电感体积不能超出系统限制；根据理论计算电感值，过大和过小都不好；根据电流输出要求考虑电感承受电流的能力；根据系统要求的 EMI（电磁干扰）和成本选择电感封装；根据电源系统温度选择电感的温度范围。

下面例举一些电感参数选择不当会造成的后果，用于指导工程师正确选择电感。

- 没有考虑系统的温度。2.3.3 节中提到的电感温度特性为：高温下饱和电流会降低。如果选择的电感温度范围窄，高温下就会因为电感饱和导致输出纹波过大，甚至损坏 MOS 管。
- 选择电感的饱和电流 $I_{sat} < I_{rms} + \Delta i$ ，（ Δi 是电感充电造成的波动）。这样在电源带重负载时，由于占空比增大会导致电感饱和，电感的储能能力急剧下降导致纹波过大甚至损坏 MOS 管。
- 选择电感的 Irms 小于系统输出电流要求。这样电感的温度增加将超过其温度范围，导致电感饱和或者过热损坏电感的绝缘层。
- 电感的值选择比理论值过小。参考 4.2 的介绍，电感的充电斜率会过大，这样充电期间的 Δi 增加过大，以至于 $I_{rms} + \Delta i$ 超过电感的饱和电流，并且输出电压纹波过大。
- 电感的值选择比理论值过大。跟理论值时的电感相比，在保持体积不变的情况下，由于导线匝数增多，线径变细 DCR 变大，导致发热和效率降低。如果保持 DCR 不变，则需要更粗的导线，体积增大成本升高，并且寄生电容增大。

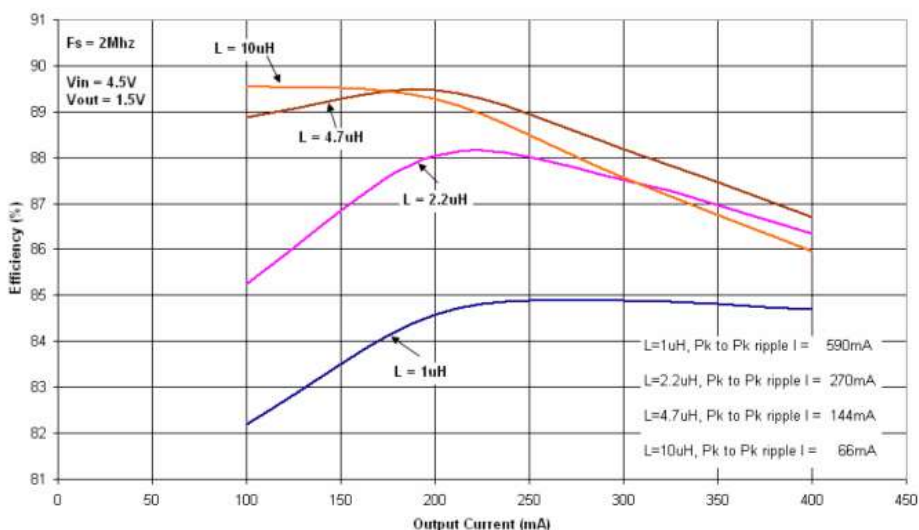
下面用实例来说明电感选择，设计条件为输入电压 4.5V，输出电压 1.5V，fs 开关频率 2MHz，电感电流波动 144mA。根据前面介绍的电感计算公式

$$L = \frac{V}{2\Delta i_L} \frac{1}{f_{s\min}} \left(1 - \frac{V}{V_{g\max}} \right)$$

可以得到下面表格中的电感选择值。

变量	值
ripple (A)	0.144
vin (V)	4.500
vout (V)	1.500
fs (MHz)	2.000
理论值 uH	3.472
加 20%余量后 uH	4.167
实际选择电感 uH	4.700

下图中测试了几组不同电感情况下的效率和输出电流的关系曲线。对比了在理论值两边的电感效果。这些电感的选择考虑到了 $I_{sat} > I_{rms} + \Delta i$ ，电感不会出现饱和。



图中测试了不同电感下的电流波动值（右下角， F_s 相同都为 2MHz），可以看出电流波动跟电感成反比，这跟之前的分析一致。再按输出电流的大、中、小进行对比分析一下效率。

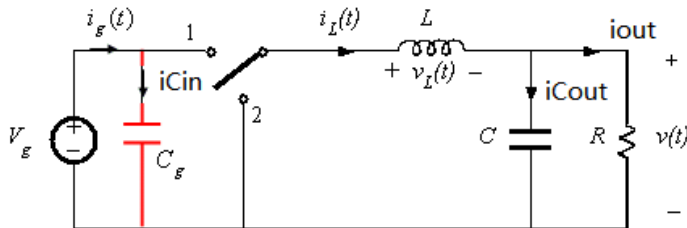
- 在输出电流 100mA 时，可以看到电感值越大效率越高，这是因为电感越大波动电流 Δi 越小，在均值电流相同的情况下， Δi 造成的损耗越小，效率越高。此时由于输出功率小，MOS 管的开关损耗占主要部分，效率还没有达到最优。
- 在输出电流 200mA 时，可以看到 4.7uH 的效率曲线开始高过 10uH 的效率曲线。这是因为随着电流增大，电感的 DCR 造成的损耗开始凸显出来，10uH 电感在体积跟 4.7uH 相似的情况下 DCR 较大。这个电流下损耗增大的同时输出功率也增大，损耗和输出功率比例使效率接近最优。
- 在输出电流 400mA 时，DCR 造成的损耗使 10uH 电感的曲线效率下降更明显。

从上面的分析可以看出，电感的选择在开关电源中非常重要，不仅关系到电路的性能，也关系到电路的可靠性。不能盲目的越大越好，要仔细分析电路工作条件找出最优值。开关

电源在设计前最好先仿真，可以使用 WEBENCH 软件进行电路，热方面的仿真。WEBENCH 的具体使用方法参考后续章节内容。

4.5 外部元器件中的电流

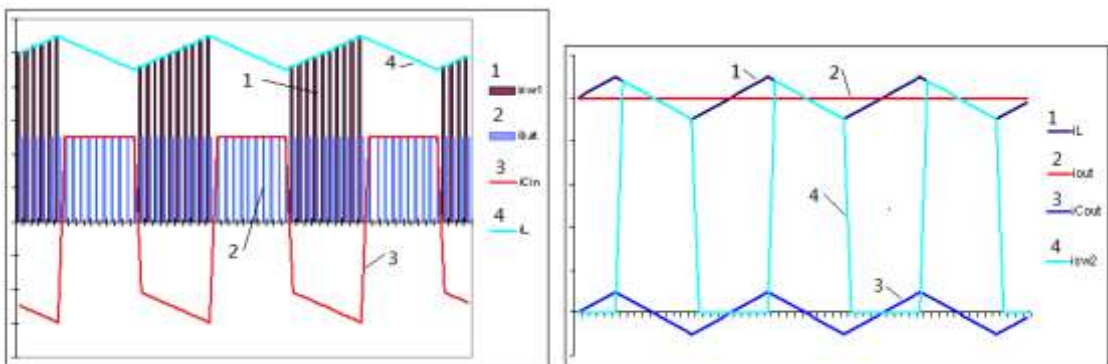
通过 4.2 节的开关模型分析，介绍了 BUCK 电源的充电和放电回路，了解了电感的电流情况。本节介绍一下电路中所有元件的电流情况，帮助工程师更好的理解电感型开关电源，掌握其基础原理。



上图是典型的 BUCK 电路，开关 1 处接 PMOS 管控制充电，开关 2 处接 NMOS 管控制放电。电流关系为： $i_g = i_{Cin} + i_L$ 。 $i_L = i_{out} + i_{Cout}$ 。电流波形可参考下面两个图，右面图中画出了 PMOS (SW1) 电流、输入电流 (i_{bat})、 C_{in} 电流和电感电流。右图中 i_{SW1} 电流和 i_{bat} 电流用阴影区来表示。左面图中画出了电感、输出电流、 C_{out} 电流和 NMOS 管 (SW2) 电流。

左图中充电 (i_L 的上升斜坡) 时 SW1 导通，电感中的电流和 SW1 电流相等， C_{in} 输出电流补偿 V_g 的电流，放电时 i_{SW1} 电流为 0， C_{in} 被 V_g 充电。由于 C_{in} 的蓄流作用，输入电流 i_{bat} 近似为恒定，并且 i_{Cin} 有正负。

右图中充电时 (i_L 的上升斜坡) SW2 关断， i_{SW2} 为 0，放电时 SW2 导通， i_{SW2} 跟 L 电流相同。 C_{out} 在电路冲放电过程中对输出进行补偿，所以电流有正负， i_{out} 近似恒定。



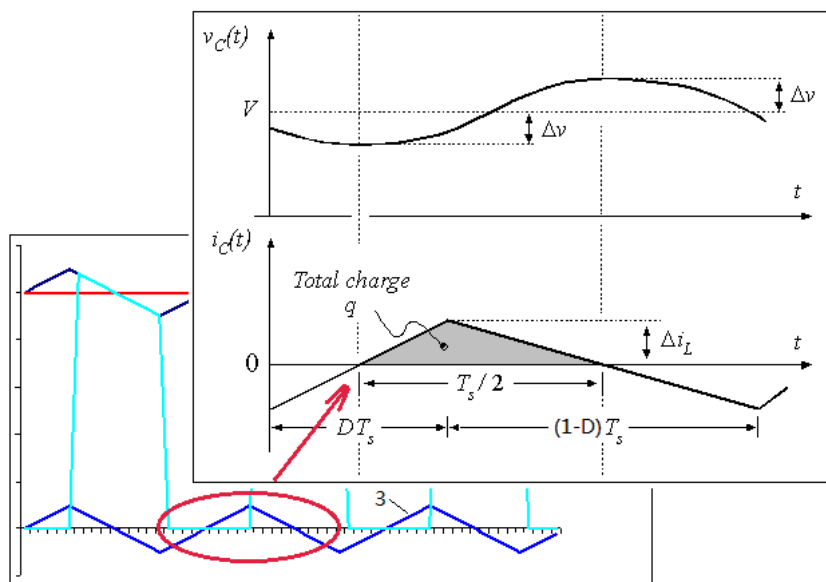
元件电流图（占空比 50%）

本节中对元件电流不作推导，以图示的方法给出定性分析，给出参考公式，如下表。

说明	参考公式
PMOS 管的均值电流	$I_p = \langle i_p(t) \rangle \approx DI_o$
PMOS 管的有效值电流	$I_{p,rms} = \sqrt{\langle i_p^2(t) \rangle} \approx \sqrt{D}I_o$
NMOS 管的有效值电流	$I_n = \langle i_n(t) \rangle \approx (1-D)I_o$
NMOS 管的有效值电流	$I_{n,rms} = \sqrt{\langle i_n^2(t) \rangle} \approx \sqrt{1-D}I_o$
输出电容 Cout 上的有效值电流	$I_{COUT,RMS} = \frac{\Delta I}{\sqrt{3}}$
输入电容 Cin 上的有效值电流	$I_{CIN,RMS} = \sqrt{D \left[I_{COUT}^2 (1-D) - \frac{\Delta I^2}{3} \right]}$

4.6 输出电容选择分析

参考上一小节中电容电流波形图，输出电容提供蓄流能力减小输出电压上的波动，输入电容可以防止本级电源的电流变化对输入电压造成波动，并防止这个波动干扰到同级的其它电源。由于输入电容的选择跟前级电源的输出能力相关，所以本节分析输出电容的选择。



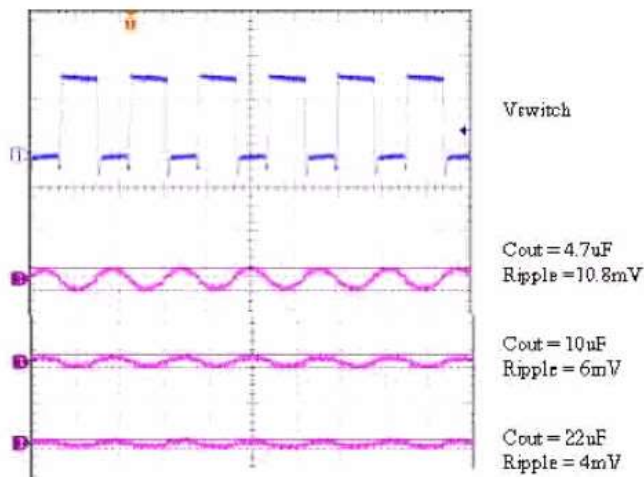
将输出电容 Cout 的电流波形进行放大分析。如上图， i_c 中 0 以上的部分为充电，0 以下的部分为放电，充放电相同所以电流波形关于 X 轴对称。

推导步骤	公式
根据电路的物理公式	$q=i*t$ 和 $q= C*U$
充电获得的电荷为（阴影面积）：	$q = \frac{1}{2} \Delta i_L \frac{T_s}{2}$ $q = C(2\Delta v)$
将等式中的 q 消去得到电压波动为：	$(2\Delta v) \approx \frac{\Delta i_L}{4Cf_s}$ (neglecting esr)
考虑电容的 ESR（参考 2.4 节），电压波动为	$\Delta v = \frac{\Delta i_L}{8Cf_s} + \Delta i_L * ESR$
最后可以得到电容的计算公式：	$C = \frac{\Delta i_L}{8f_s(\Delta v - \Delta i_L * ESR)}$

输出电容的 ESR 值和电感器值会直接影响输出电压纹波。总的输出电压纹波是由输出电容的 ESR 引起的纹波和由输出电容充放电引起的电压纹波之和。从输出电容的计算公式和电压波动公式可以看出：

- 提高 f_s ，其它条件不变的情况下可以减小 C 值，这意味着可以节省电源的体积和成本。
- f_s 不变， Δi 不变时，增加 C 值可以减小 Δv ，一种减小电压波动的方法。
- C 值不变， Δi 不变时，提高 f_s 可以减小 Δv ，另一种减小电压波动的方法。
- 使用 ESR 较小的 C 可以减小电压波动，第三种减小电压波动的方法。

下图是 f_s 不变， Δi 不变时，增加 C 值的实例，可以看到输出电压的波动随 C 增大而减小。图中 Vswitch 的周期是 f_s 的周期。

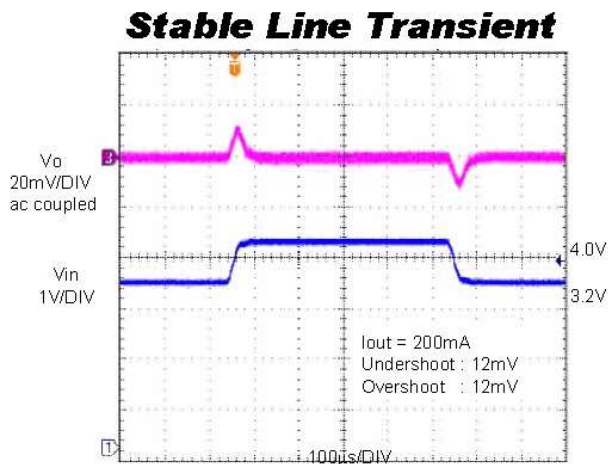
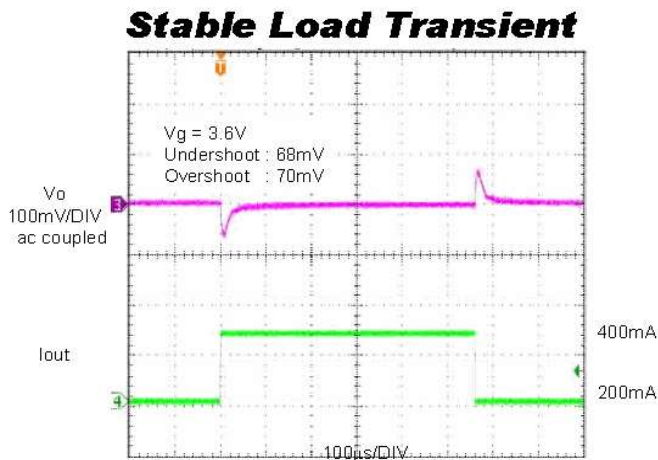


从前面电感和电容分析可以看出 f_s 的重要性， f_s 控制整个电路的电压和电流重复周期，或者说 f_s 控制电压和电流的变化速度。开关电源是一个能量脉冲的传递和平均化过程，能量脉冲从输入端进入，在输出端平均。 f_s 控制这个能量脉冲的大小，可以在一个单位时间 T 内

传输一个大的能量脉冲，也可以传输多个小的能量脉冲，只要保证总的能量相同即可。这样输出要对一个大的能量脉冲平均就需要大的 L 和 C，并且平均不能做到理想直流，输出电压波动也大。如果用小能量脉冲，则可以减小 L 和 C，并减小输出电压波动。

4.7 暂态响应

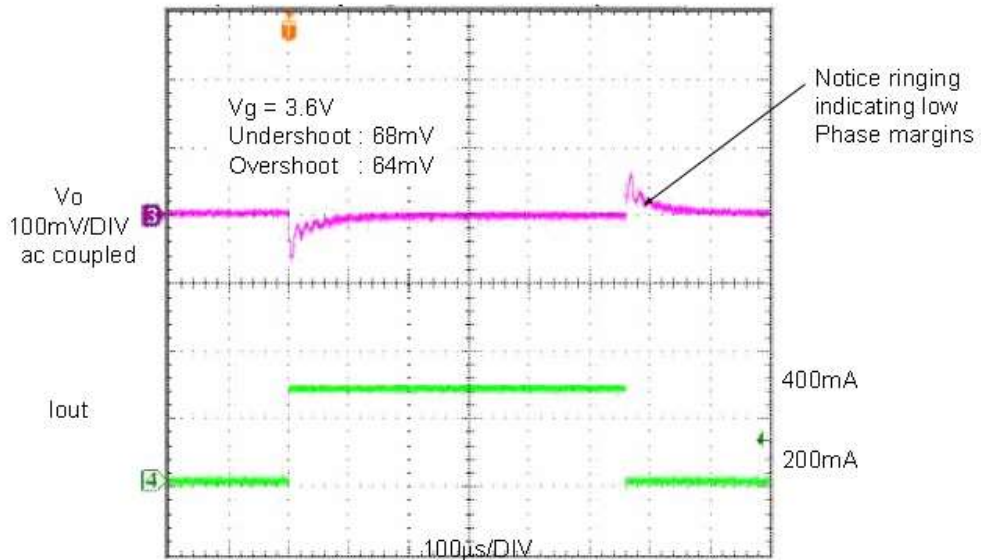
跟 3.6 节中介绍 LDO 暂态响应一样，开关电源也需要良好的暂态响应，用于应对输入和负载的快速变化。先对比一下调整率和暂态响应的区别。负载调整率和线性调整率分别表示电源应对变化负载和输入变化维持恒定输出电压的能力，调整率描述的是一个稳态指标，是电源根据外部变化经过自身调整稳定后的输出电压情况。暂态响应是描述的这个调整过程，看调整的速度和稳定情况，暂态响应也分为线路暂态（line transient）和负载暂态（load transient）。下图例举实测的线路暂态和负载暂态响应



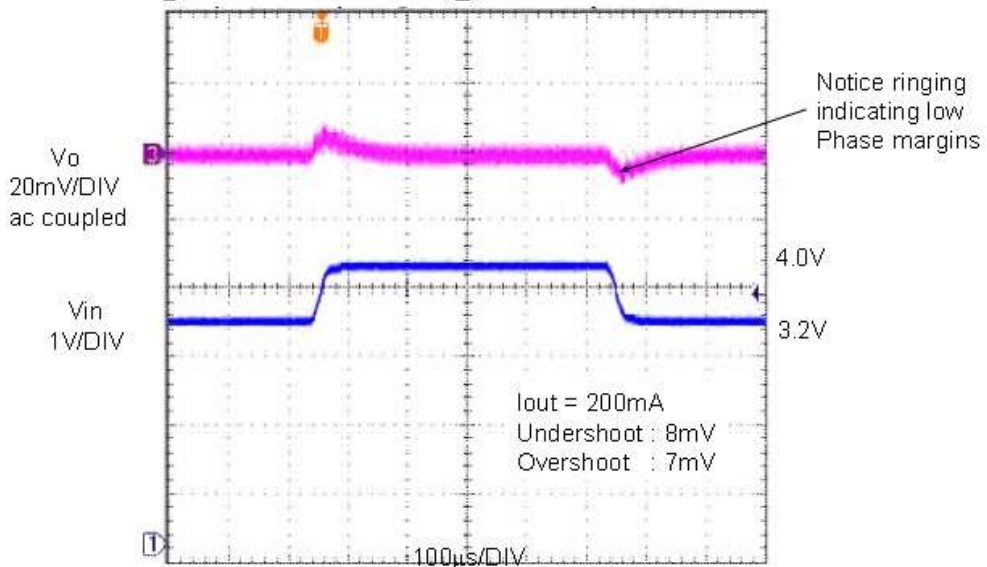
上图是相位裕度充足的 line 和 load 的暂态响应。可以看到调整过程的“小尖”波形平滑无振铃。相位裕度是描述负反馈系统稳定性的参数，其中相位裕度=180-相位偏移，当相位偏移为 180 时，相位裕度为 0，此时负反馈变为正反馈，电路振荡。

下图是相位裕度临界的 line 和 load 的暂态响应，可以对比其调整过程的波形。

Low phase margin Load Transient

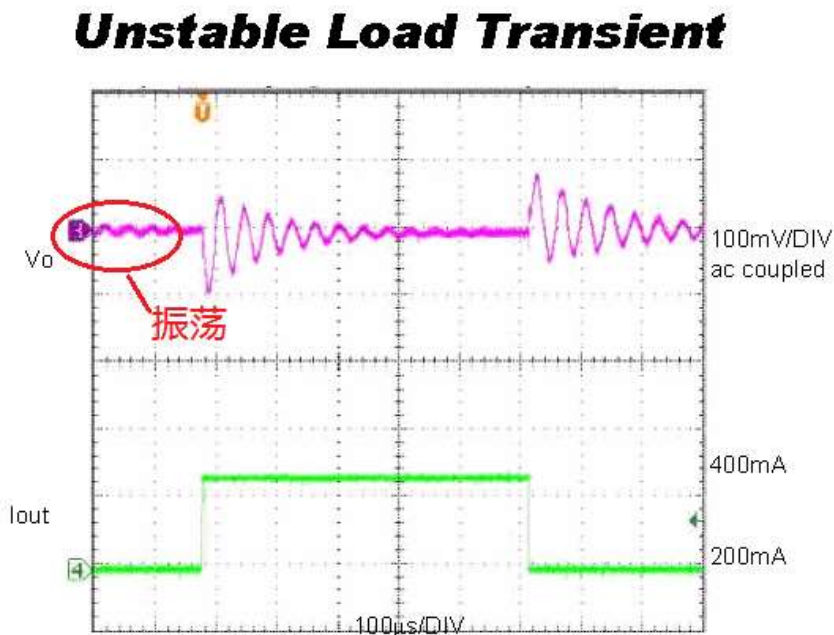


Low phase margin Line Transient



从图中可以看到，当相位裕度临界时调整过程会出现“振铃”，这个种情况跟用方波测试运放的稳定性类似，相位裕度临界的电路在外界条件变化（如温度）或者元件有误差时（批量生产）会有更大的概率出现电源振荡。

相位裕度不够的电源如下图：

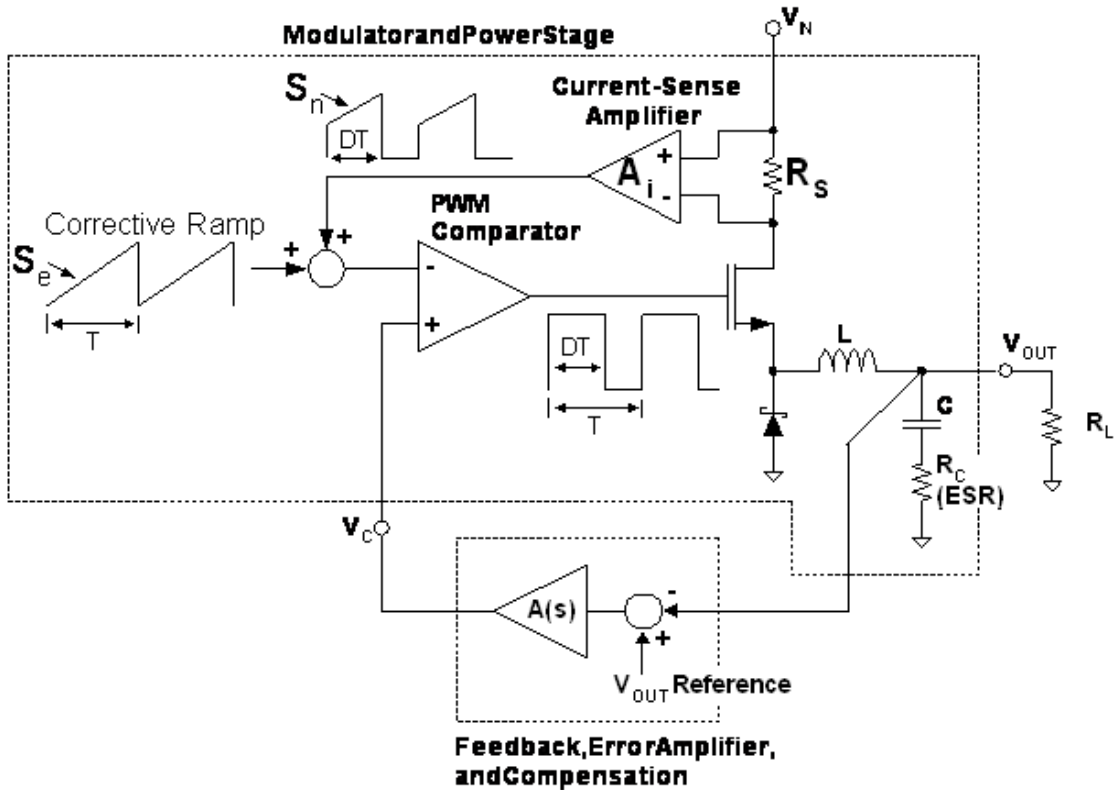


可以看到由于相位裕度不足，电源在稳定时期内都会有轻微振荡，暂态过程中振荡更严重。

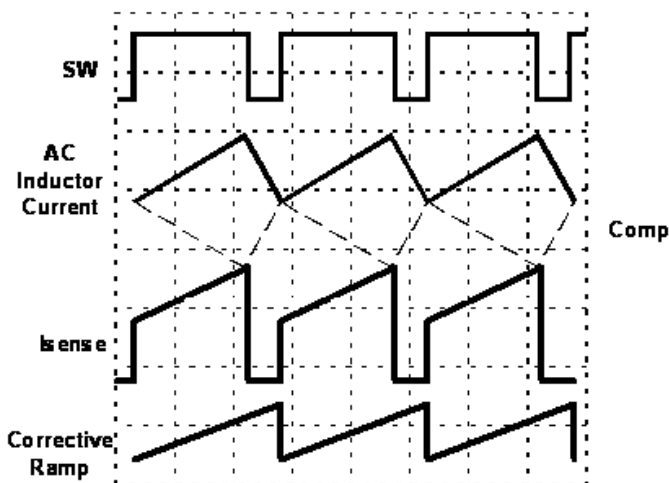
4.8 集成电流反馈的开关电源

下图是带有电流反馈的开关电源结构，可以看到在传统电压反馈环路（ V_{out} 经 $A(S)$ 到 V_c 的输入）上增加了电流反馈环路（ R_s 经 A_i 到 PWM 比较器）。PWM 波在两个反馈的共同作用下控制 MOSFET 的导通和关断。采用这种结构后，开关电源就如同是“跨导放大器”，提供输入电压产生经调整的电流给输出。

这样不同于电压反馈，电流反馈的环路增益不再受 V_{in} 变化的影响，而是受负载电阻的影响，同时其环路增益是 A_i 电流检测放大器增益和锯齿波斜坡的函数。



下面定性的分析一下主要的信号波形，如下图所示。第一行是开关管的 S 极电压波形。当开关 S 极电压为高时，MOSFET 导通给电感充电，电压为低时 MOSFET 关断，电感放电。受 MOSFET 的控制，电感的电流波形称斜坡变化，如第二行所示，这里画出了电感电流的 AC 成分。第 3 行是 A_i 输出的电流检测信号，跟电感 AC 电流比抬高的部分是平均电流，当 MOSFET 关断时 R_S 中没有电流，所以电流检测信号不连续，检测不到电感的放电电流。最后一行是矫正斜坡电压，跟电流检测信号相加后送入 PWM 比较器，用于抑制电流反馈的不稳定状态。图中虚线部分是补偿信号的 AC 部分 ($A(S)$ 的输出)，来自于电感的电流波动在输出电容 ESR 上产生电压波动，电压波动经过 $A(S)$ 反向放大器后送入 V_c 。

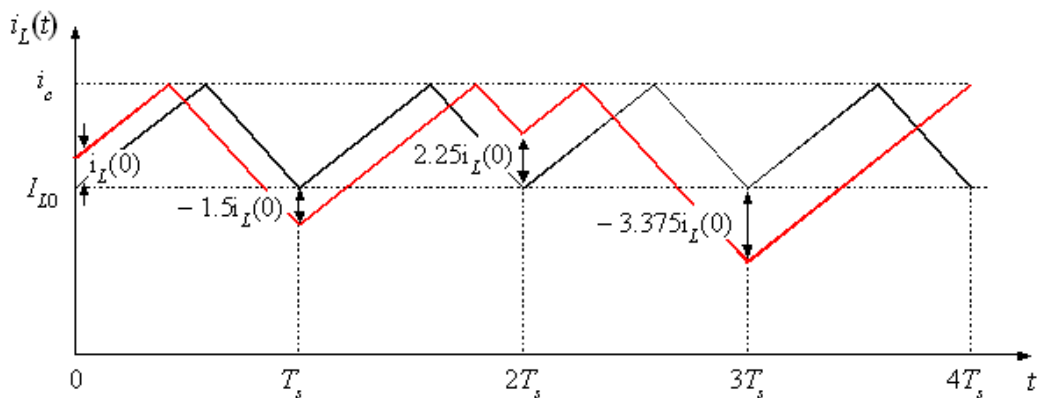


4.9 电流反馈中的补偿

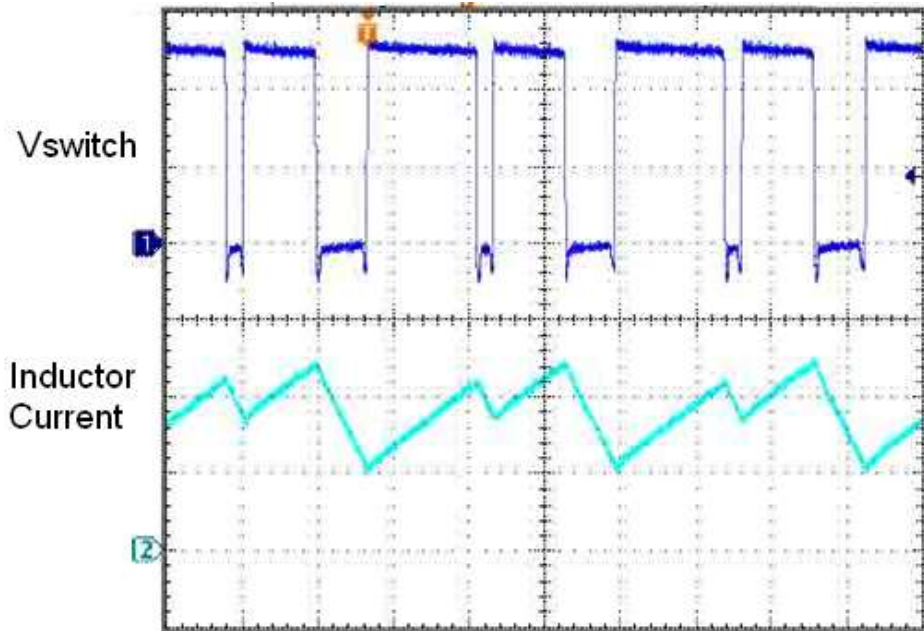
在上一小节中可以看到电流反馈控制中有 S_e 信号提供斜坡补偿，保证电流控制的稳定性。本节例举介绍一下斜坡补偿的重要性。电流控制由于在负载前提取反馈信号，对电流的变化响应迅速，或者说相位裕度较小。当占空比大于 50%时，电流反馈的调节作用使误差逐渐放大，可能引起电源输出不稳定。如下面公式，当 D 大于 0.5 时， i 的波动逐渐增大。

$$\Delta i_L(T_s) = -\frac{D}{1-D} \Delta i_L(0)$$

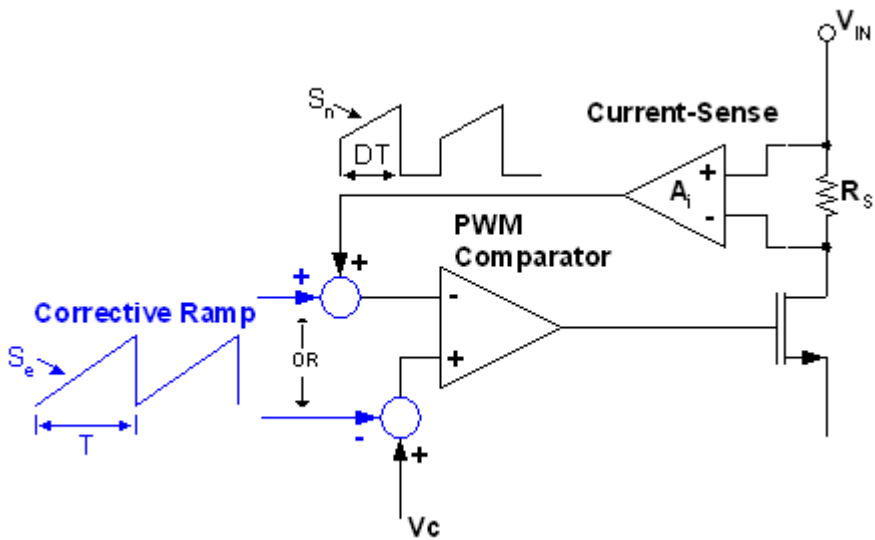
下图中黑色是理想电流变化，红色是调节后的电流变化，可以看到双箭头所指的 i 差别越来越大。



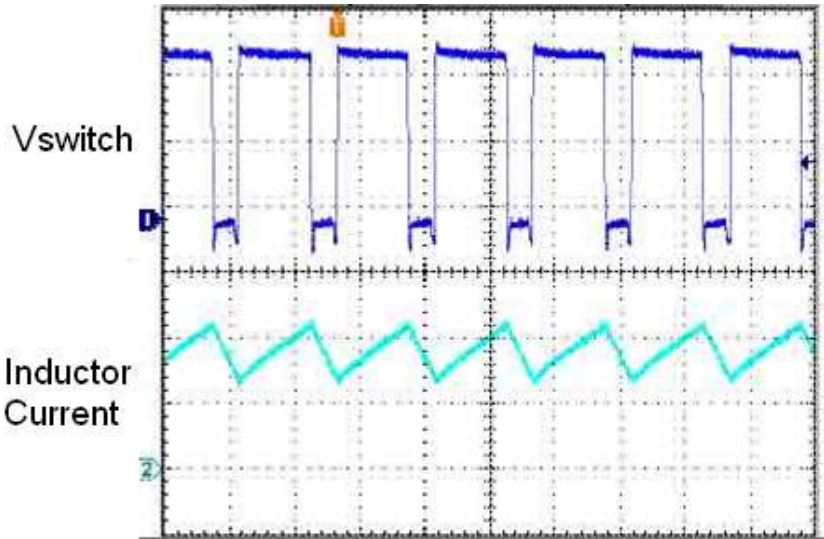
实测这个现象如下图，可以看到电感中的电流振荡。



要避免这个现象就需要斜坡补偿信号，对电流反馈的控制作用加以调节。添加补偿的框图如下：



添加补偿后可以调节电流反馈的相位裕度，避免振荡现象出现。实测添加补偿后的电感电流波形如下。



4.10 电流控制 VS 电压控制

上面介绍了带电流反馈的开关电源，本节介绍一下电流控制的优点和缺点。电流反馈控制的优点如下：

- 电流反馈控制是“前馈”特性。由于电感中的电流变化跟输入电压紧密相连，输入电压的改变会立即反应到电感电流的斜率上，电流反馈会感应到这种变化并立即调整占空比，这样比通过电压反馈去感应到输出电容上的电压变化再调整占空比快得多。
- 在电流反馈开关电源中，误差放大器用于控制输出电流而不是电压，这样电感的稳流作用就被弱化，从而输出滤波器相当于只提供了一个极点。这样可以使补偿电路更为简单，比电压反馈型开关电源留有更大的相位裕度。
- 电流反馈的另一个优点是更容易实现多电源并联。

在小信号动态范围内，例如电源的稳态中 FB 上的信号波动很小，这时电压反馈控制和电流反馈控制效果一样好。但是当出现大信号时，例如输入大幅变化或者负载出现较大波动，这时 FB 上的信号幅度变大，电压反馈控制电路中，可使误差放大器输出超出线性范围，这相当与暂时使放大器工作在开环状态。经过暂态调整后放大器重归于线性范围，但是反馈路径上的电容电压储存了非线性时的状态，需要较长时间才能调整回来。

但是电流反馈控制的路径上电容小，调整快捷，所以电流反馈对小信号和大信号都有很好的调节作用。

电流反馈控制的确如下：

- 在某些情况下会成为噪声源，引起电流尖峰噪声。
- 在不加补偿的时候，当占空比大于 50%时会有不稳定现象

- 电路中有了电流反馈和电压反馈，使得分析变得更为复杂

4.11 确定开关电源最恶劣的情况

通过上面的章节介绍，读者已经对开关电源有了清晰的认识。设计一个可以工作的开关电源也许不是一件难事，但是设计一个性能良好，可靠性高的开关电源不是一件容易的事情。根据前面的分析，我们知道开关电源里的电流是周期性变化的，电流的变化跟哪些变量有关，电流变化最恶劣的情况又是如何？本节对这个问题进行分析，并充分利用图示和 WEBENCH 仿真的方法说明电流变化情况。也希望读者在以后的电源学习和开发中利用图表帮助理解电源并解决问题。在初学开关电源的时候，建议读者先把各个器件当做理想器件，暂不考虑无效的压降和损失的电流，搞清楚开关电源的规律后再将各种实际因素加入。

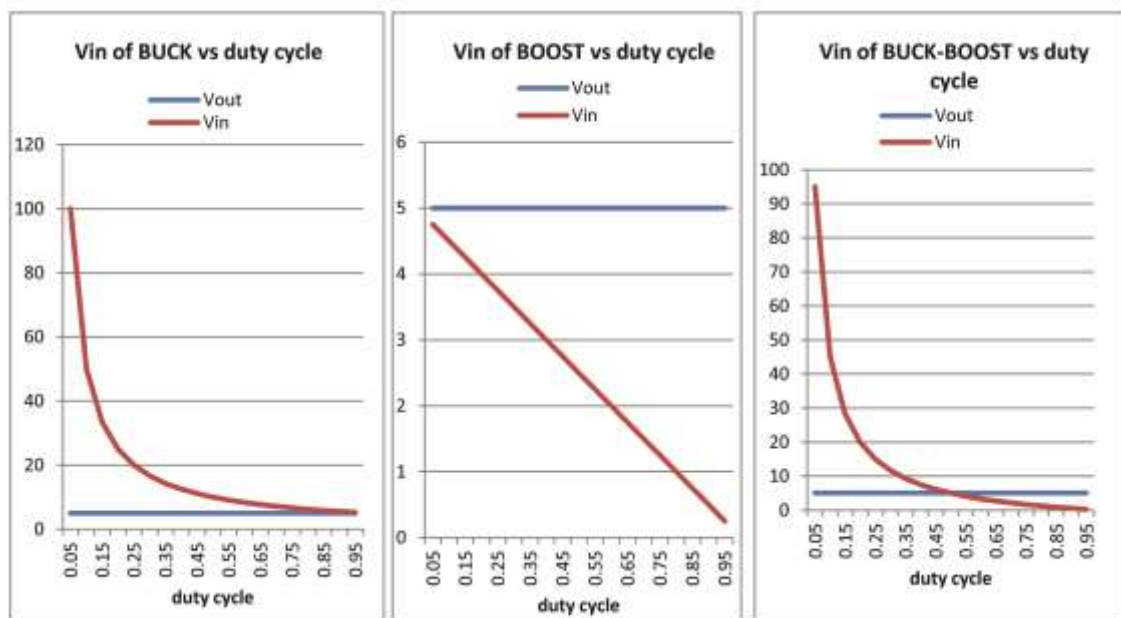
将电源看做一个黑盒，它的输入是 V_{in} ，开关频率是 f ，输出是 V_{out} ，输出电流是 $I_{load} = \frac{V_{out}}{R_{Load}}$ 。应用当中由于电源的负反馈作用， V_{out} 可以保持不变（恒压源），这样分析电源的变化规律就方便一些。 V_{in} 和 f 的变化会引起电源内部的调节，以维持 V_{out} 和 I_{load} 不变。所以理解 V_{in} 、 f 跟电源内部 ΔI 和 I_{DC} 参数的变化规律至关重要。 ΔI 和 I_{DC} 的和就是 I_{peak} ，所以了解了 I_{peak} 的变化规律，就掌握了开关电源功率器件的选型。

4.11.1 先看一下 V_{in} 和占空比 D 的关系

回顾一下 4.1 节前的内容，根据伏秒定理得到 V_{in} 和 V_{out} 、 D 的公式：

类型	输出电压
BUCK	$V_o = V_{in} * D$
BOOST	$V_o = V_{in} / (1 - D)$
BUCK-BOOST	$V_o = V_{in} * D / (1 - D)$

从公式可以看出 V_{in} 只跟 V_{out} 和 D 有关，跟开关频率 f 无关。我们将这个关系绘制出曲线更为直接，根据一般应用可以固定 $V_{out} = 5V$ ， D 从 0.05 线性变化到 0.95，用电子表格计算 V_{in} 的变化，然后将 V_{in} 作为 Y 轴， D 作为 X 轴绘图：

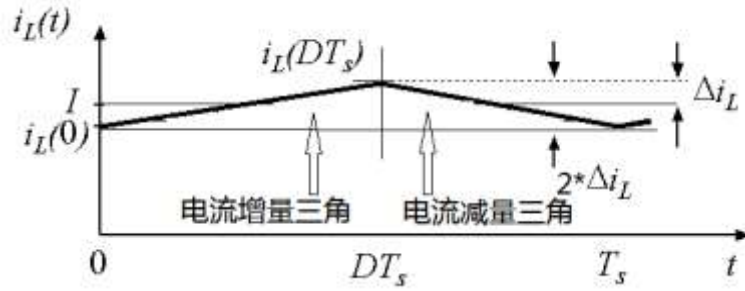


从图中可以看出 V_{in} 跟 D 成反比，虽然变化的速率不同，但是变化的趋势是一致的。图中 V_{in} 随 D 的变化规律也有各自的特点。

- 对于 BUCK 电路，当 V_{in} 很高的时候需要电路能提供很小的 D 以维持 V_{out} 的恒定，所以对于 BUCK 电路芯片，如果允许的输入电压范围越宽，则芯片的占空比调节能力越强。输入电压范围同时跟芯片的最高耐压有关。
- 对于 BOOST 电路，当 V_{in} 小于 V_{out} 较多时，需要电路提供较大的 D 才能满足升压需要。所以输入电压范围越宽，芯片占空比调节能力越大。
- 对于 BUCK-BOOST 电路，在 $D=0.5$ 时， $V_{in}=V_{out}$ 。 D 大于 0.5 则工作在升压， D 小于 0.5 则工作在降压。

4.11.2 分析一下 ΔI 随 V_{in} 变化规律

先回顾一下 4.3 小节中分析 ΔI 的过程，其中是用 BUCK 举例分析。基本原理就是 $2*\Delta I = \text{充电斜率} \times \text{充电时间}$ 。细心的读者可以发现 $2*\Delta I$ 也等于 $\text{放电斜率} \times \text{放电时间}$ 。这是因为电感在开关电源稳定工作的时候，吸收的能量等于释放的能量。 ΔI 重要的原因是 ΔI 是叠加在直流电流 I_{DC} 上的分量，它的峰值影响到电流最大值，也就是影响到开关电源中元件的最大电流选取。



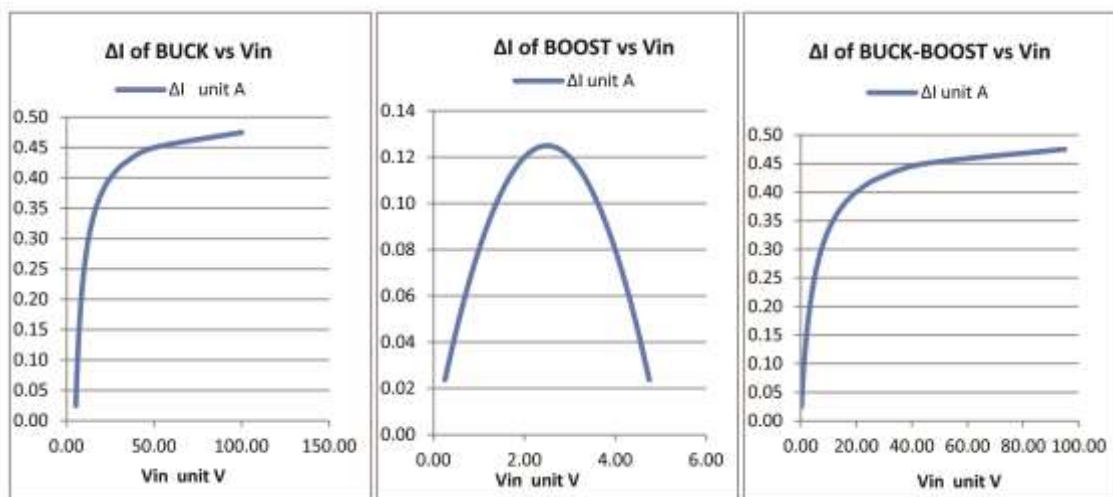
在电感 L 两端加恒压时，电感中的电流以固定斜率增加，同理电感中的电流以固定斜率释放时，产生恒定电压。这个原理跟电容相似，电容给予恒定电流时，电容上的电压以固定斜率增加，电容上的电压以固定斜率放电时，电容产生恒定电流输出。电感和电容的对偶特定在电源分析中很有帮助。（开关电源频率 f，占空时间分别为 $D \times 1/f$ ， $(1-D) \times 1/f$ ， V_{out} 由于负反馈的作用保持定值，绘图时当作常量）

ΔI 求解表格

Topology	BUCK	BOOST	BUCK-BOOST
Circuit			
充电周期电感电流斜率	$\frac{V_{in} - V_{out}}{L}$	$\frac{V_{in}}{L}$	$\frac{V_{in}}{L}$
放电周期电感电流斜率	$\frac{V_{out}}{L}$	$\frac{V_{out} - V_{in}}{L}$	$\frac{V_{out}}{L}$
充电时间	$D \times 1/f$	$D \times 1/f$	$D \times 1/f$
放电时间	$(1-D) \times 1/f$	$(1-D) \times 1/f$	$(1-D) \times 1/f$
ΔI= 0.5 × 充电斜率 × 充电时间	$\Delta I = 0.5 * \frac{V_{in}-V_{out}}{L} * D \times 1/f$	$\Delta I = 0.5 * \frac{V_{in}}{L} * D \times 1/f$	$\Delta I = 0.5 * \frac{V_{in}}{L} * D \times 1/f$
伏秒原理	$V_{out} = V_{in} * D$	$V_{out} = V_{in} / (1-D)$	$V_{out} = V_{in} * D / (1-D)$
用伏秒原理消去 ΔI 中的 D	$\Delta I = 0.5 * \frac{V_{in}-V_{out}}{L} * \frac{V_{out}}{V_{in}} \times 1/f$	$\Delta I = 0.5 * \frac{V_{in}}{L} * \frac{V_{out}-V_{in}}{V_{out}} \times 1/f$	$\Delta I = 0.5 * \frac{V_{in}}{L} * \frac{V_{out}}{V_{in}+V_{out}} \times 1/f$

（注：从ΔI 的公式可以看出，f 在分母上，当其他变量不变化时，增大 f 可以减小ΔI，也就是提高开关频率可以使输出电压纹波变小）

从公式中很难直观看出 ΔI 的变化规律，所以我们在理解了公式推导后，就需要借助图表的方法画出曲线来分析规律，直观的看出变化趋势。将 $V_{out}=5V$ ，开关频率 $f=1MHz$ ， V_{in} 作为 X 轴，ΔI 作为 Y 轴，绘图。

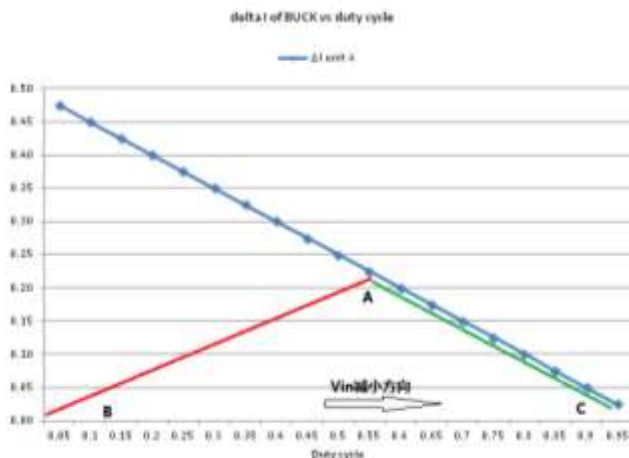


从图中可以看出 ΔI 的变化规律

- 对于 BUCK 和 BUCK-BOOST 电路， ΔI 随 V_{in} 的增加而增加。这说明 V_{in} 的增加会使电流波动增加。
- 对于 BOOST 电路， ΔI 随 V_{in} 的增加有从小到大再到小的过程，所以在 V_{in} 处于中间电压时 ($D=0.5$) 电流波动最大。

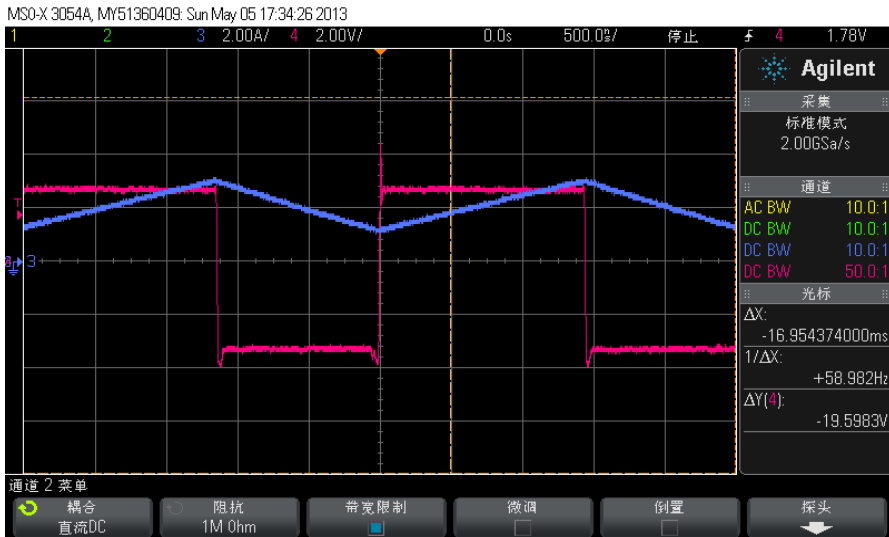
4.11.3 分析 ΔI 和 D 的变化关系

在求解 ΔI 的表格中，如果利用伏秒原理将 V_{in} 消去，就可以得到 ΔI 和 D 的关系，绘制曲线如下，这个曲线有用的地方在于横坐标是 D ，占空比 $D \times$ 开关周期 T 就变换到时间，就相当于 X 轴是时间。这样 Y 轴电流 I 的变化量的斜率就是电感 L 的充电和放电速率（电流变化量=电流斜率*时间）。例如下图 BUCK 电源的 ΔI 和 D 曲线：

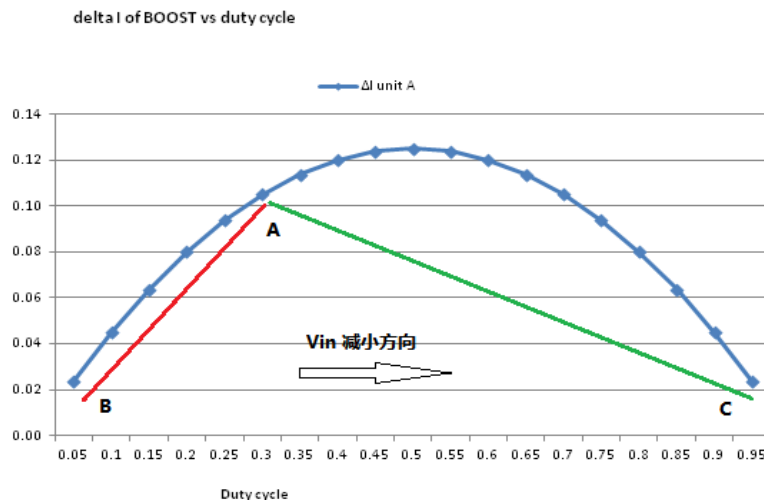


AB 段对应 X 轴的 D，AC 段对应 (1-D)，AB 段就是 L 的充电速率，AC 段就是 L 的放电速率，可以看出 AC 段的斜率是不变的，也就是 V_{out} 恒定 (BUCK 放电速率 = $\frac{V_{out}}{L}$, V_{out} = 放电斜率 * L)。AB 段随着 A 点位置变化 (也就是 D 变化)，AB 段的斜率从大到小变化。结合前面 V_{in} 和 D 的曲线图可以看到： **V_{in} 和 V_{out} 越接近，充电斜率越小，并且 ΔI 越小。**

这个曲线的另一个有用之处在于，它上面画出的折线跟用示波器测试电感电流的交流分量是一致的，反应的就是 ΔI 随时间的变化。一副 BUCK 电源的电感电流实测图如下，方波是 MOSFET 的 V_{ds} 电压，用于标明占空比 D，三角形的是电感电流波形，其中的直流分量是 I_{DC} 后面小节会讲到。(读者可以用示波器实测一下，当改变 V_{in} 时，占空比 D 变化，但是放电斜率不变。)

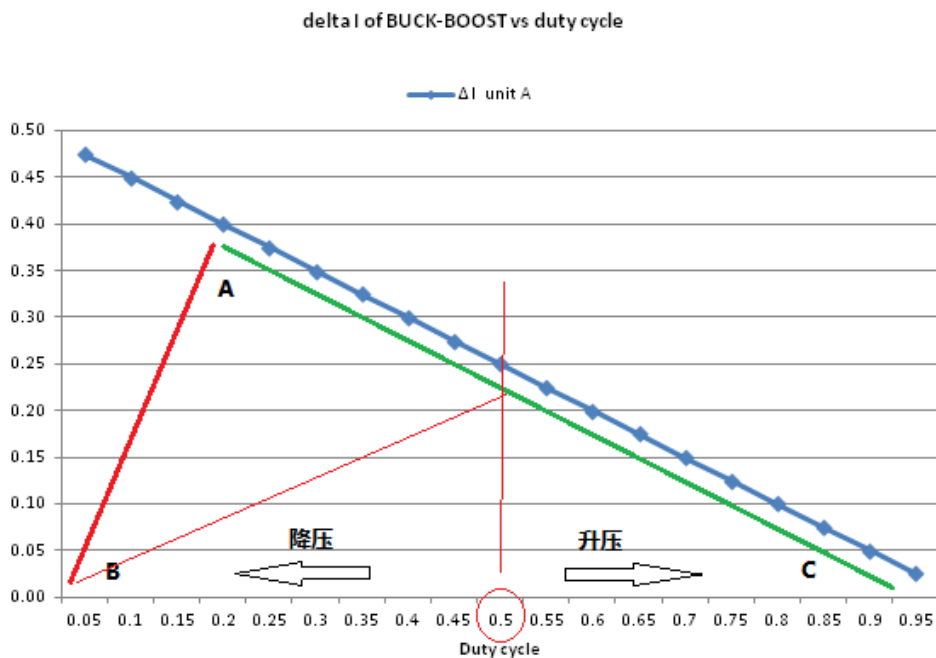


再看一下 BOOST 的 ΔI 和 D 关系曲线。跟 BUCK 的绘制方法类似，如下图：



图中画出 AB 和 AC 折线，这里的折线斜率也是 L 的充电和放电斜率。由于 BOOST 的电路结构，放电斜率不恒定（公式见前面表格， $V_{out} = \text{放电斜率} * L + V_{in}$ ）。同理折线跟用示波器观察 L 的交流分量一致。

最后看一下 BUCK-BOOST 的 ΔI 和 D 关系曲线，参考前面 BUCK-BOOST 电路结构和公式表格，电感充电时跟 V_{in} 相连，充电斜率 $\frac{V_{in}}{L}$ ，放电时电感和负载相连，放电斜率 $\frac{V_{out}}{L}$ 。所以 AB 端的斜率表示 V_{in} 电压，AC 端的斜率表示 V_{out} 。



在 $D=0.5$ 时， $V_{in}=V_{out}$ ，两直线斜率相等。0.5 右边 AB 斜率小于 AC 斜率，即 $V_{in} < V_{out}$ 是升压功能。同理小于 0.5 的部分是降压。可以看到通过图形分析 BUCK-BOOST 电路特点一目了然。

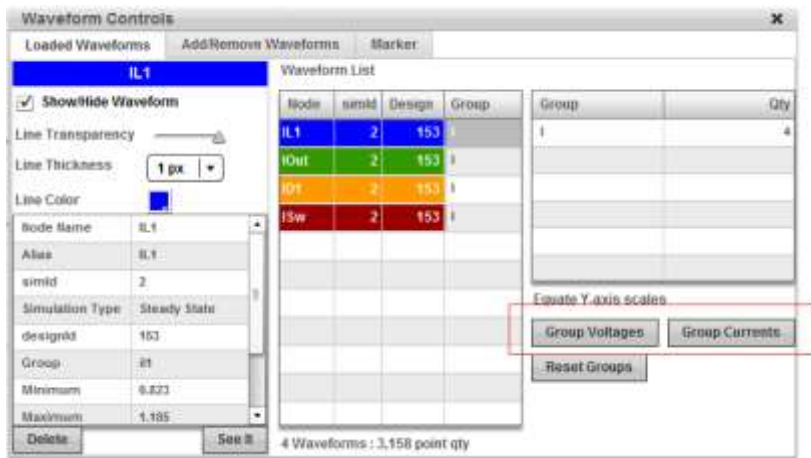
4.11.4 电流直流分量 I_{DC} 分析

分析完了交流分量 ΔI ，再来看看直流分量 I_{DC} 。 I_{DC} 分量十分重要，因为 $I_{DC} + \Delta I$ 可以得到电流的峰值。在分析 I_{DC} 前，我们先看看输出电容 C_{out} 的影响。由于 V_{out} 恒定，所以 C_{out} 流入的电流和流出的电流相同，也就是说 C_{out} 提供的电流只影响输出电流的交流分量，对电流直流分量的贡献为零。

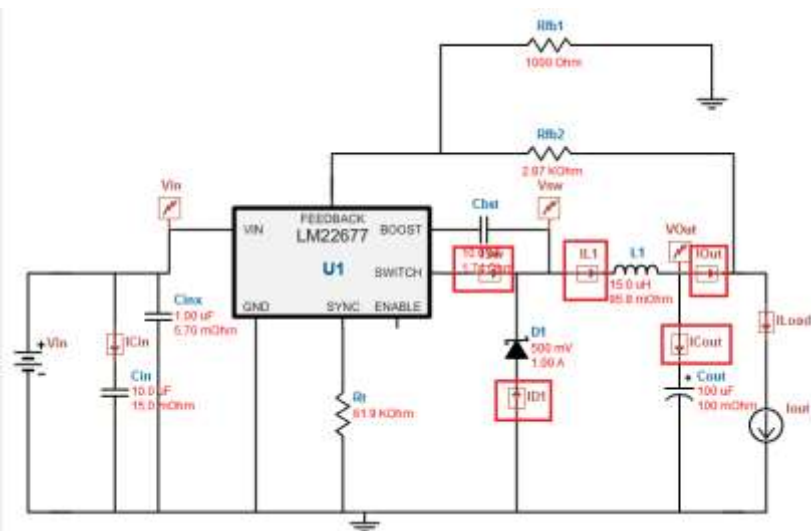
在推导 I_{DC} 前，先看看电感，MOSFET，二极管中的电流，以及负载电流 I_{out} 和输出电容电流 I_{Cout} 。通过直观的认识这些电流的关系，帮助读者更好的理解负载电流 I_{out} 和 I_{DC} 的关系，以及那些元件需要承受 I_{DC} ， I_{DC} 随 V_{in} 变化的关系。

LM22677 是一款典型的 BUCK 开关电源，其内部集成了 MOSFET，外部接电感、电容和二极管即可工作。我们以 LM22677 为例，在 WEBENCH 中进行仿真，观察这些电流的变化关系。WEBENCH 仿真工具的使用请参考第六章。下面仅对关键步骤截图说明。

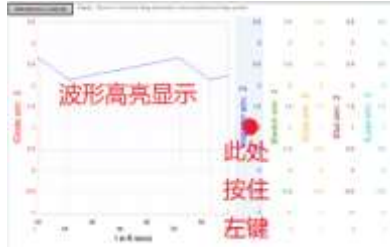
在 WEBENCH 的稳态仿真中添加各波形后，需要对 Y 轴坐标进行统一，这样方便观察波形间的幅度联系。打开“wave controls”菜单，在“loaded waveforms”中点击“group voltages”“group currents”对 Y 轴坐标统一刻度。如下图：



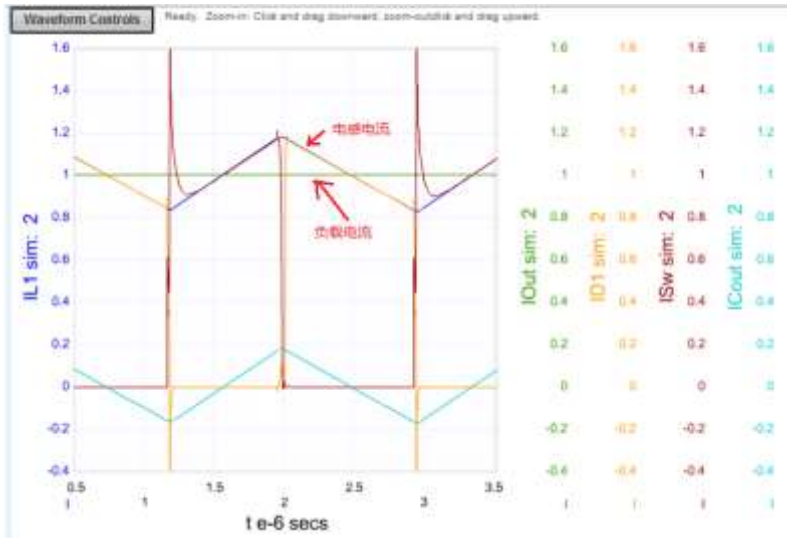
LM22677 原理图如下，在进行完“稳态仿真后”双击方框中的测试点即可添加波形到显示窗口。



本例中添加了几个关键的电流波形。读者有兴趣的话可以再添加其他测试点观察。双击测试点后，波形以先后顺序显示在窗口中。（在波形名称上按住左键，相应波形会高亮显示，用于波形重叠的时候）



仿真电流波形如下图：（纸质版不清楚的可以参看电子版的彩色图）



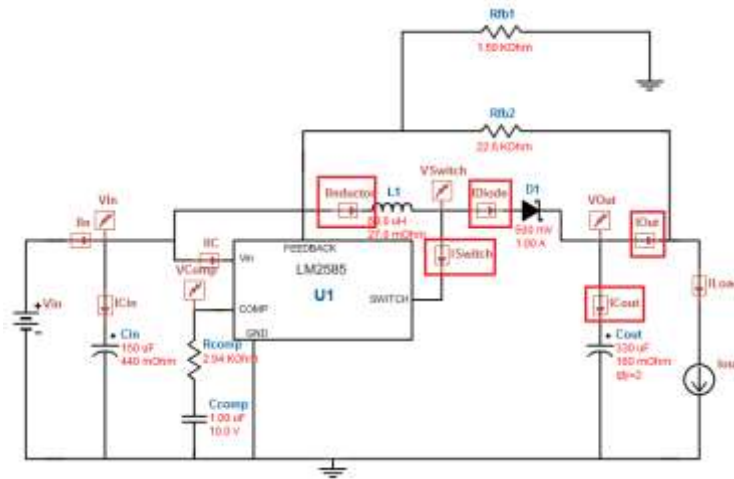
I_{out} 是负载电流， I_D 是二极管电流， I_{SW} 是 MOSFET 电流， I_{Cout} 是输出电容电流

从图中可以看到负载电流在电感 ΔI 波动的中间。也就是负载电流 I_{out} = 电感的直流分量 I_{DC} 。这是因为 BUCK 电路结构将 L 连接到输出端。L 的充电和放电时的电流都会传递到输出端。所以电感电流直流分量 I_{DC} 等于 I_{out} 。

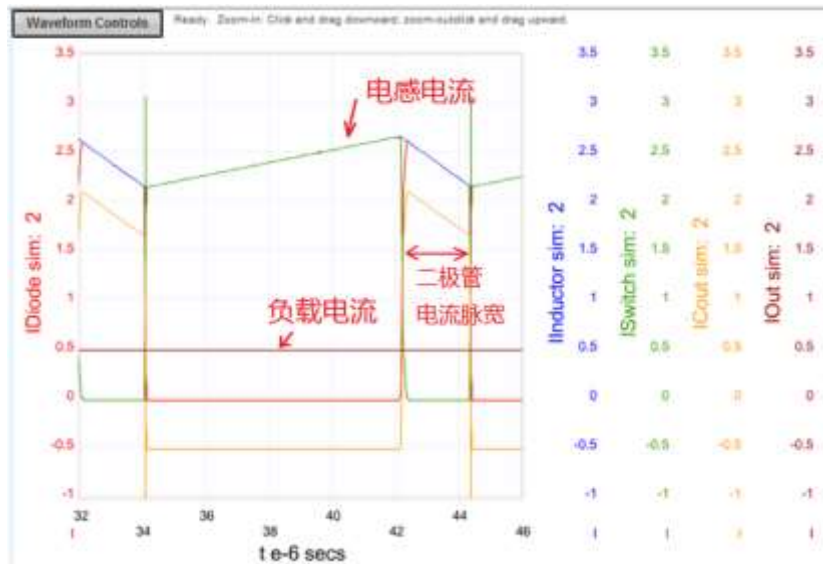
另外图中电容电流 I_{Cout} 的正向电流面积和反向电流面积相同，也就是流入电容电流和流出相等，输出电容对 I_{out} 的直流分量不影响。

图中跟电感 L 电流曲线重合部分是 I_{SW} 和 I_D 电流， I_{SW} 在 D 内给电感充电， I_D 在 1-D 内给电感提供放电路径，一个电流存在时另一个电流为零。所以 I_{SW} 和 I_D 电流组合起来就得到电感电流。

再看一下 BOOST 电路中的电流情况。LM2585 是一款典型的 BOOST 电路，内部集成了 MOSFET，外部接电感、电容和二二极管就可以工作。进行稳态仿真后，同样将下图方框中的电流测试点加入波形显示。



依次加入关键电流后的仿真波形如下图：



图中可以看到负载电流远低于电感电流直流分量 I_{DC} 。这是因为 BOOST 电路结构将二极管跟负载相连，二极管的脉冲电流直流分量提供给 I_{out} 。所以二极管电流脉宽 $(1-D)$ 越窄，所需的 I_{DC} 越大。从二极管的脉冲电流面积跟 I_{out} 面积相等可以得出

$$I_{out} = (1 - D) * I_{DC}$$

另外从 I_{Cout} 电流可以看出，在电感充电期间（D 内）， I_{Cout} 等于 I_{out} （图中-0.5），此时电容放电；在电感放电期间 $I_{Cout} = I_D - I_{out}$ ，电容充电。电感充电期间的能量完全由 C_{out} 提供，所以可以看到 C_{out} 中的电流流动比 BUCK 电路大得多，也就是对于 BOOST 电路， C_{out} 要承受更大的应力。

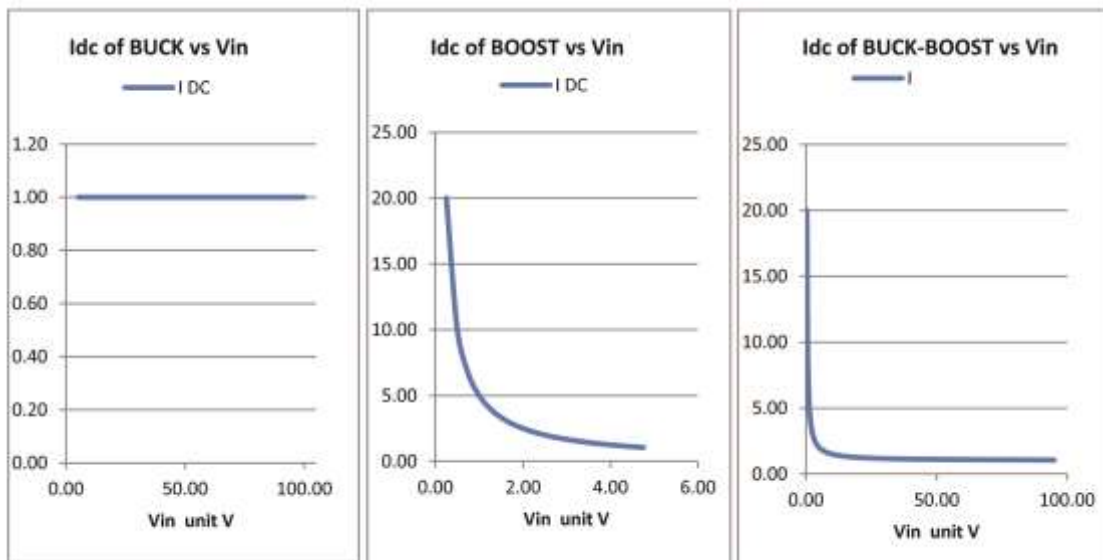
BUCK-BOOST 电源与 BOOST 类似，都是二极管作为输出电流开关，可以得到跟 BOOST 相同的结果

$$I_{out} = (1 - D) * I_{DC}$$

通过上面的分析，我们直观的了解了 I_{DC} 的变化规律。将 I_{DC} 和 I_{out} 的关系汇总在表格中

类型	I_{DC} 和 I_{out} 的关系
BUCK	$I_{out} = I_{DC}$
BOOST	$I_{out} = (1 - D) * I_{DC}$
BUCK-BOOST	$I_{out} = (1 - D) * I_{DC}$

现在将 I_{DC} 跟 V_{in} 的关系绘制为曲线图，如下（ $V_{out}=5V$ ， $I_{out}=1A$ ，用伏秒定理将公式中的 D 用 V_{in} 和 V_{out} 代替，即可画出 V_{in} 和 I_{DC} 曲线图）：

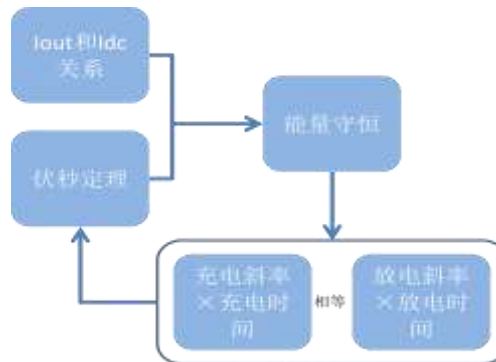


从图中可以看到 BUCK 电路中， I_{DC} 不随 V_{in} 变化。BOOST 和 BUCK-BOOST 中的 I_{DC} 随 V_{in} 增大而减小，参考之前分析的 V_{in} 和 D 的关系，这是因为 V_{in} 增大后 D 减小，二极管的脉宽 $1-D$ 增大，面积增大， I_{out} 不变时 I_{DC} 降低。

前面的分析中我们了解了伏秒定理以及 I_{out} 和 I_{DC} 的关系，这里用这两个规律推导一下 P_{in} 和 P_{out} 的关系。

	BUCK	BOOST	BUCK-BOOST
I_{out} 和 I_{DC} 的关系	$I_{out} = I_{DC}$	$I_{out} = (1 - D) * I_{DC}$	$I_{out} = (1 - D) * I_{DC}$
V_{in} 接入电源时间	$D * T$	T	$D * T$
V_{out} 输出时间	T	T	T
输入功率 P_{in}	$V_{in} * I_{DC} * D * T$	$V_{in} * I_{DC} * T$	$V_{in} * I_{DC} * D * T$
输出功率 P_{out}	$V_{out} * I_{out} * T$	$V_{out} * I_{out} * T$	$V_{out} * I_{out} * T$
伏秒定理	$V_{out} = V_{in} * D$	$V_{out} = V_{in} / (1 - D)$	$V_{out} = V_{in} * D / (1 - D)$
输出功率（将伏秒定理代入）	$V_{in} * D * I_{out} * T$	$V_{in} / (1 - D) * I_{out} * T$	$V_{in} * D / (1 - D) * I_{out} * T$
输出功率（将 I_{out} 代入）	$V_{in} * D * I_{DC} * T$	$V_{in} * I_{DC} * T$	$V_{in} * D * I_{DC} * T$
结果	$P_{in} = P_{out}$	$P_{in} = P_{out}$	$P_{in} = P_{out}$

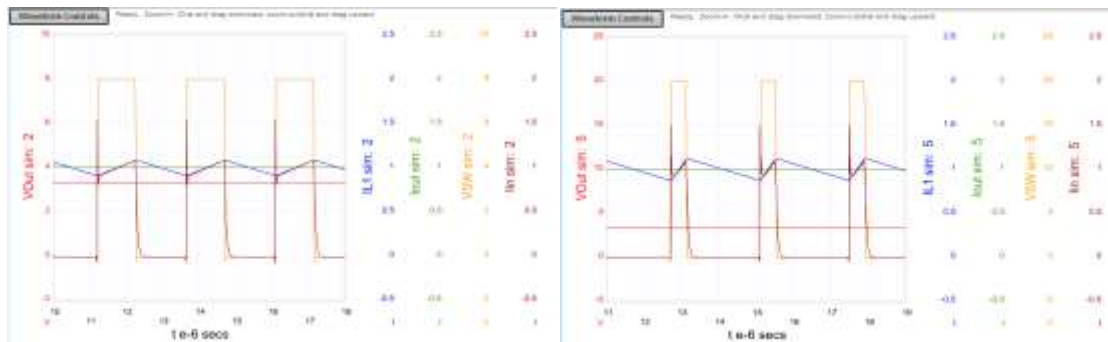
从这个表格推导过程可以看出，这些物理关系的最终情况都是能量守恒（理想器件，不计损耗情况下）。所以在学习电源的过程中，把握住能量的流动方向、流动规律是学好电源的捷径。



4.11.5 WEBENCH 对 ΔI 和 I_{DC} 仿真验证

用 WEBENCH 仿真工具来看一下 I_{DC} 随 V_{in} 的变化情况。考虑到 BUCK-BOOST 跟 BOOST 的情况类似，这里用 BUCK 和 BOOST 电路来仿真。

用 BUCK 电路仿真

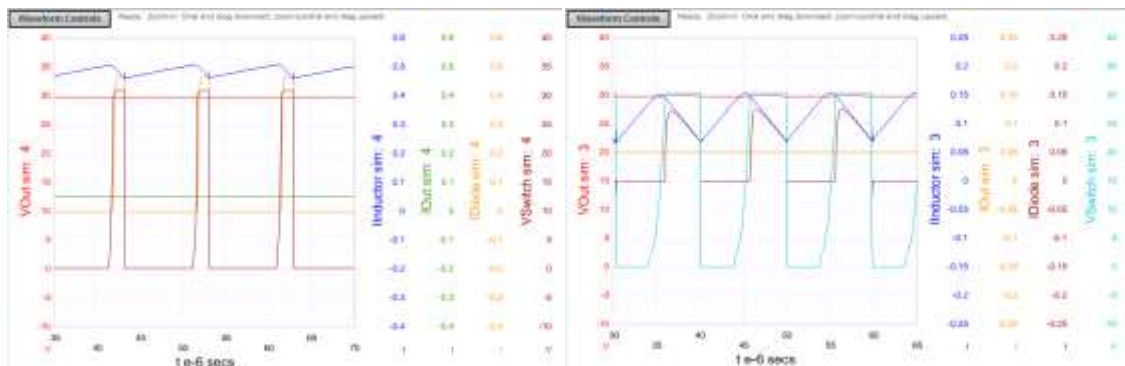


IL 电感电流，Iout 负载电流，VSW 为 MOSFET 源极电压，Iin 输出电流

	Vin	Vout	L uH	F kHz	delta I A	IDC A	Iout A
左图	8	3.3	27	324	0.171	1	1
右图	20	3.3	27	324	0.247	1	1

可以看到 vin 变化后IDC不变，但是 ΔI 变大，这跟之前的分析一致。

用 BOOST 电路仿真



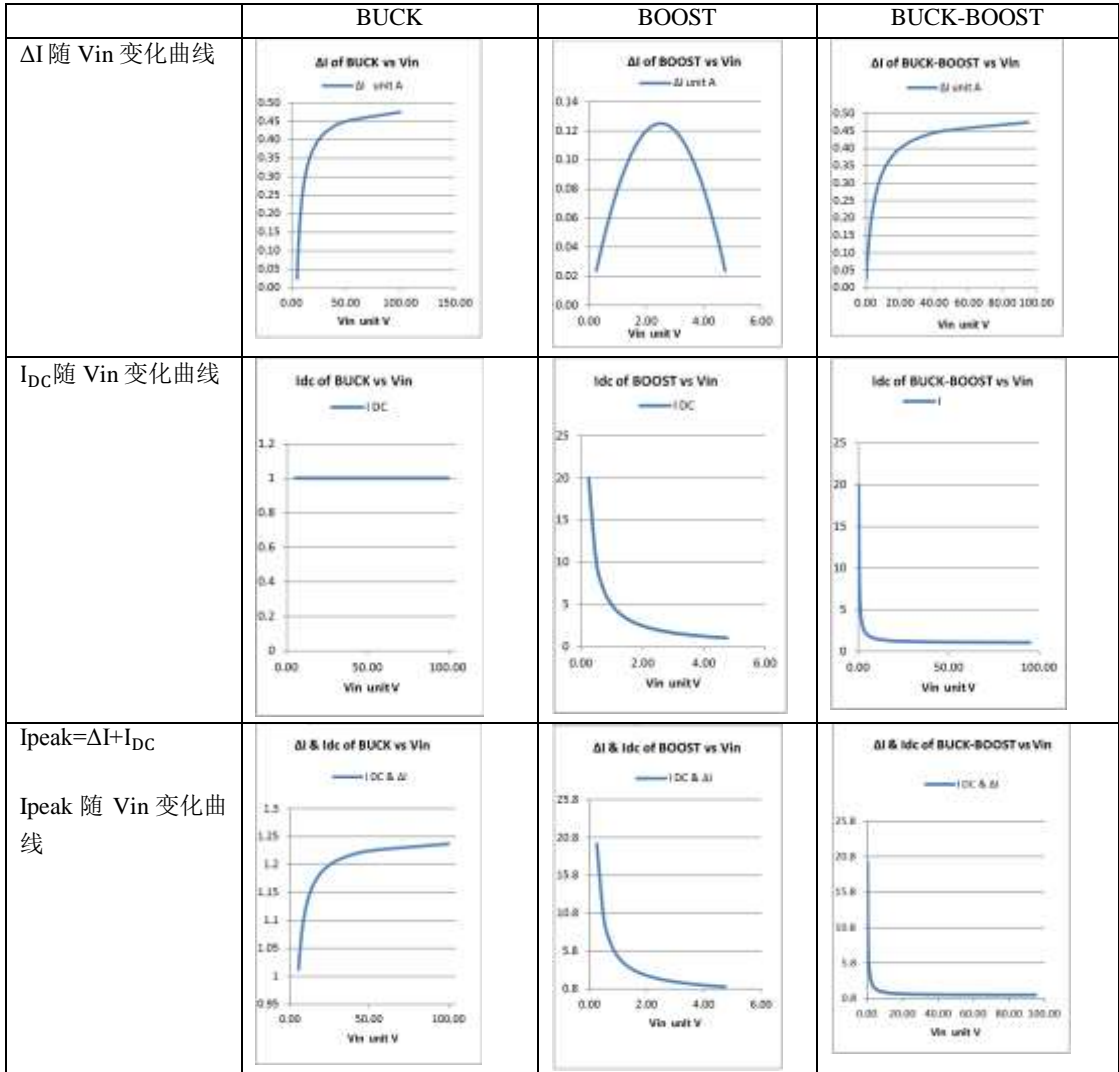
IL 电感电流，Iout 负载电流，VSW 为 MOSFET 源极电压，Iin 输出电流

	Vin	Vout	L uH	F kHz	delta I A	IDC A	Iout A
左图	5	30	820	100	0.044	0.48	0.05
右图	15	30	820	100	0.086	0.12	0.05

可以看到 vin 变大后IDC减小，ΔI 变大（Vin=15V 时 D=0.5，ΔI 最大），这跟之前的分析一致。

4.11.6 总结 Ipeak 最恶劣的情况

通过本节分析，读者可以看到图表的重要性，更能帮助工程师找到电源参数变化的规律。并且结合仿真工具 WEBENCH，对电源的学习起到事半功倍的效果。下面将 ΔI 和IDC随 Vin 变化图放在一起，图片缩小，只需要看到变化趋势即可。



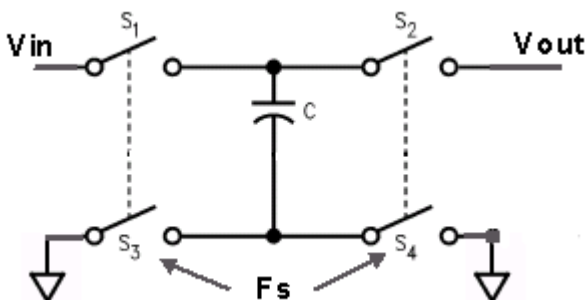
从 I_{peak} 随 V_{in} 变化的曲线可以看出：设计 **BUCK** 电路时要按照最大输入电压设计，在最大输入电压时条件最苛刻。设计 **BOOST** 和 **BUCK-BOOST** 时要按照最小输入电压设计，在最小输入电压时条件最苛刻。

第五章 电荷泵型稳压器

电荷泵型稳压器的基本工作原理是用电容从输入端充电，然后再将电容连接到输出端放电。根据电容连接到输出端的方式，电荷泵型稳压器可以实现倍压（电容串联）和反压（电容反接）。本节介绍几种常见的电荷泵型开关稳压器及其工作原理。

5.1 电荷泵基础

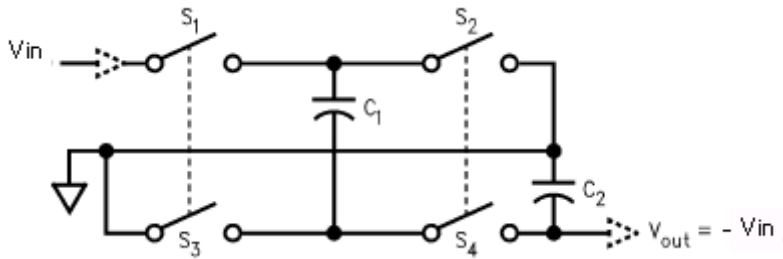
先看一下最简单的单倍电压传输和反压。单倍电压传输是电容性开关电源最简单的模型，如下图，有 4 个开关控制电容的充电和放电。充电周期 S_1 和 S_3 闭合， S_2 和 S_4 断开；放电周期 S_2 和 S_4 闭合， S_1 和 S_3 断开。根据电容的物理公式： $q=C*U$ 。可以得到在充电周期内电容获得的电荷 $q_1=C*V_{in}$ 。放电周期内电容释放电荷，为外部电路提供能量，电容电压等于 V_{out} 时，放电周期结束，电容上剩余电荷： $q_2=C*V_{out}$ 。根据电荷守恒可以得到传输的电荷： $q_1-q_2=C*(V_{in}-V_{out})$ 。



单倍电压传输电荷泵开关电源

开关切换的频率为 F_s ($F_s = 1/t_s$)，则电荷传输产生的平均电流 $I_{out} = (q_1 - q_2) / t_s = C * F_s * (V_{in} - V_{out})$ 。电荷泵开关电源的等效内阻为 $R = (V_{in} - V_{out}) / I_{out} = 1 / C * F_s$ 。当开关频率较低时， F_s 导致的内阻占主要部分。当 F_s 较高时，内部开关导致的电阻（传导损耗和开关损耗）占主要部分。

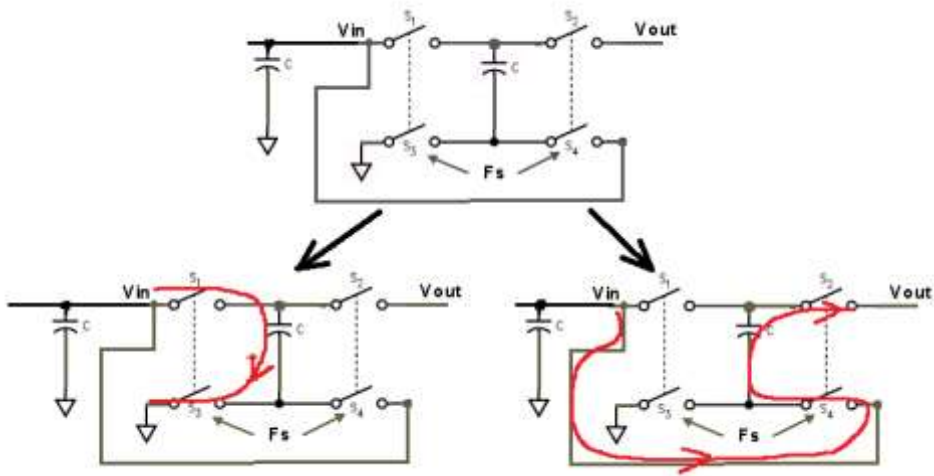
介绍了单倍电压传输，根据其结构将电容的极型反接到输出即可实现反压。如下图：



反压型电荷泵开关电源

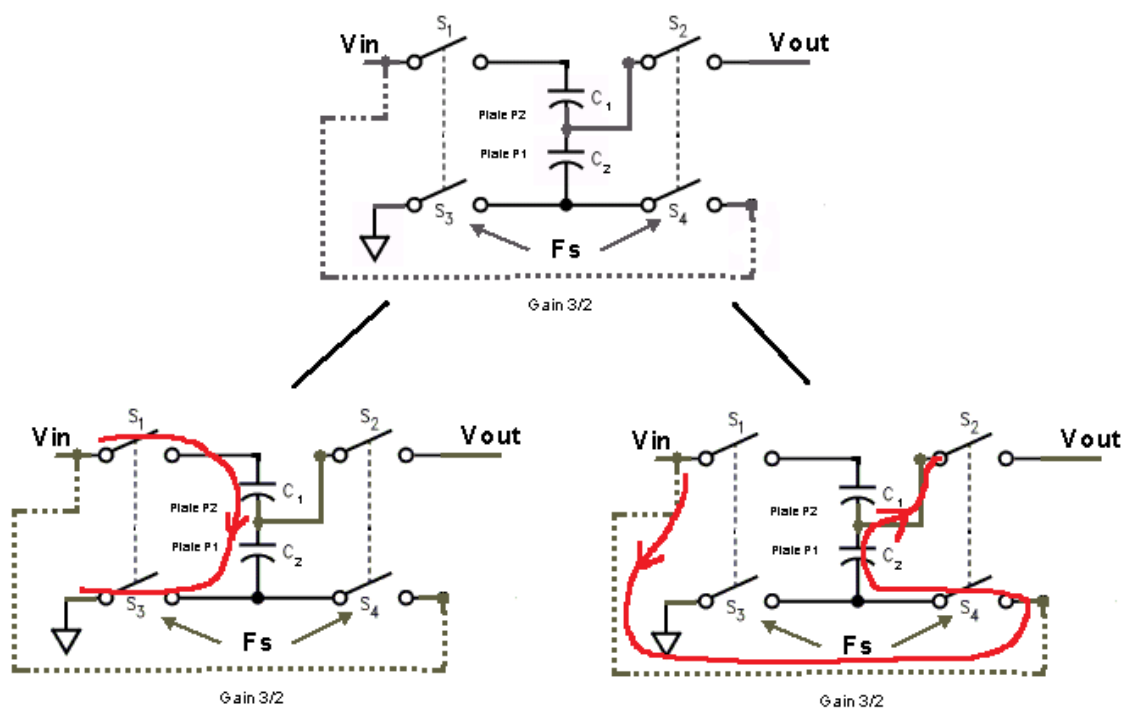
对比单倍电压电路可以看出，反压电路中将输出端 V_{out} 和 GND 进行了调换， S_2 接 GND， S_4 接 V_{out} 。这样在充电完毕后 S_2 上的电压比 S_4 高，放电时 S_2 和 S_4 闭合，电容上的电压依旧保持，就相当于 GND 比 V_{out} 电压高， V_{out} 相对 GND 就是负压了。

再分析一下双倍电压产生和半电压产生。如下图所示，在单倍电压电路上做一些改动，将 V_{in} 连接到 S_4 的另一端。这样在充电周期 C 上的电压 $V_c=V_{in}$ ，在放电周期 C 串联在输出和输入之间， $V_{out}=V_c+V_{in}=2*V_{in}$ ，实现了倍压功能。



如何实现 $1/2$ 电压转换呢？很简单，将电路倒过来用， V_{out} 和 V_{in} 交换。充电时 C 和输出电容 C 串联， V_{in} 对 2 个串联的 C 充电，充电完毕时每个 C 上有一半的 V_{in} 。放电时两个 C 并联，将 $1/2$ 的 V_{in} 送到 V_{out} 。

在半压电路上再稍作改变，将中间的电容 C 拆分为两个串联电容 C_1 和 C_2 ，可以实现 $3/2$ 电压转换。如下图

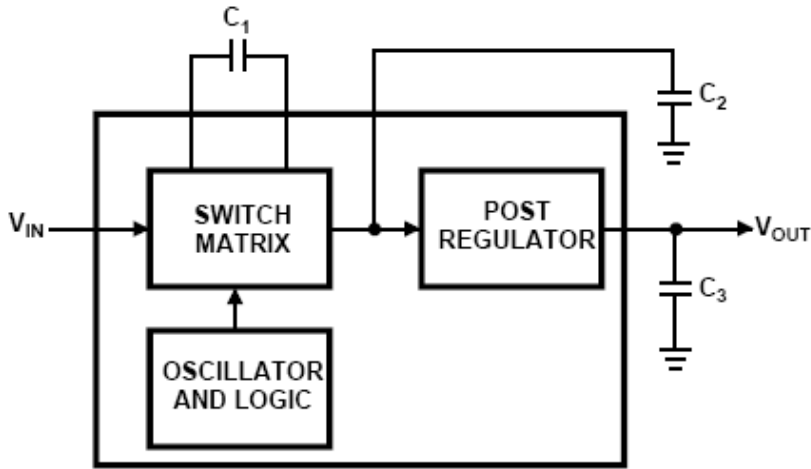


充电周期 C_1 和 C_2 的电压和为 V_{in} ，则 C_1 和 C_2 的中间点电压为 $0.5V_{in}$ ，放电周期 C_2 串联在 V_{out} 与 V_{in} 之间， $V_{out} = V_{in} + 0.5V_{in} = 3/2 * V_{in}$ 。实现了 3/2 倍电压转换。

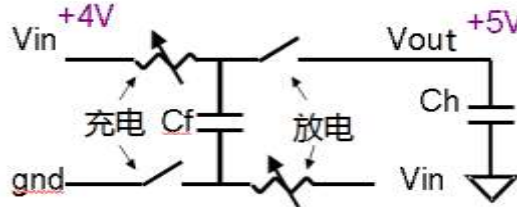
从上面的分析可以看出电荷泵型的开关电源既有趣又巧妙，通过内部开关改变电容的连接方式就能实现多种电压转换功能。电荷泵型开关电源还有多种拓扑结构，这里不再一一累述。常用的几款电荷泵稳压器例如：TPS60500 用于高效的降压，TPS60110 低噪声升压电源，TPS60400 低功耗反压等。

5.2 开关电容稳压器的细调功能

从上节的分析可以看出，电荷泵型开关电源的输出是 V_{in} 的整数倍或者离散的小数倍，不能达到像 LDO 那样的任意值。如果要使电荷泵型开关电源具备这样的能力就需要在后面添加线性调整器 (post regulator)，在电荷泵调压的基础上线性调整器再次进行调节。由于线性调整器的存在，电荷泵开关电源就存在损耗问题。



除了这种方法外，还有一种使电荷泵开关电源精细调节输出的方法。根据前面章节的介绍，线性调整器中是使开关管工作在线性区来分压进行调节。同理，在电荷泵开关电源中加以改进，使控制电容连接的开关管工作在线性区，分压后给电容充电或者放电，也可以达到精细调整。如下图所示，充电和放电回路上有开关工作在线性区进行分压。



调整开关上的分压得到所需输出

这种方法跟线性稳压器的原理类似，由于开关管工作在线性区，其上的分压 V 和流过的电流 I 相乘就产生损耗。

第三种方式是利用 F_s 改变电荷泵开关电源的等效内阻。根据前面分析，电荷泵开关电源的等效内阻为 $R = (V_{in} - V_{out}) / I_{out} = 1 / C * F_s$ 。 R 随着 F_s 的增大而减小，所以调节 F_s 可以调节等效内阻上的分压，进而实现对 V_{out} 的细调。这个方法原理上是用 PFM（脉频调制）来实现电容 C 的充电放电控制。这种方法中开关管仍然工作在开关状态，损耗比线性区少，但是代价是输出纹波较大并且开关损耗增大。

5.3 电荷泵电压增益调节

从上节可以了解到电荷泵开关电源为了实现细调功能会引入较多的损耗，从而导致效率降低。为了改善这个情况，电荷泵开关电源可以使用电压增益调节功能。在分析这个功能的原理前，先介绍几个定义。

电压增益是指不使用细调功能时 V_{out} 和 V_{in} 的比值 $Gain = V_{out}/V_{in}$ ，例如 $V_{out} = V_{in}$ 则电压增益为 1， $V_{out} = 1/2 V_{in}$ 则电压增益为 0.5（不使用细调功能，电容仅靠改变连接关系实现倍压和分压）。

电荷泵开关电源效率：输出功率/输入功率。

不考虑损耗时电源能量守恒： $V_{in} * I_{in} = V_{out} * I_{out}$ （电流为平均电流）

根据电压增益 $Gain = V_{out}/V_{in}$ 得到 $I_{in} = V_{out}/V_{in} * I_{out} = Gain * I_{out}$ 。

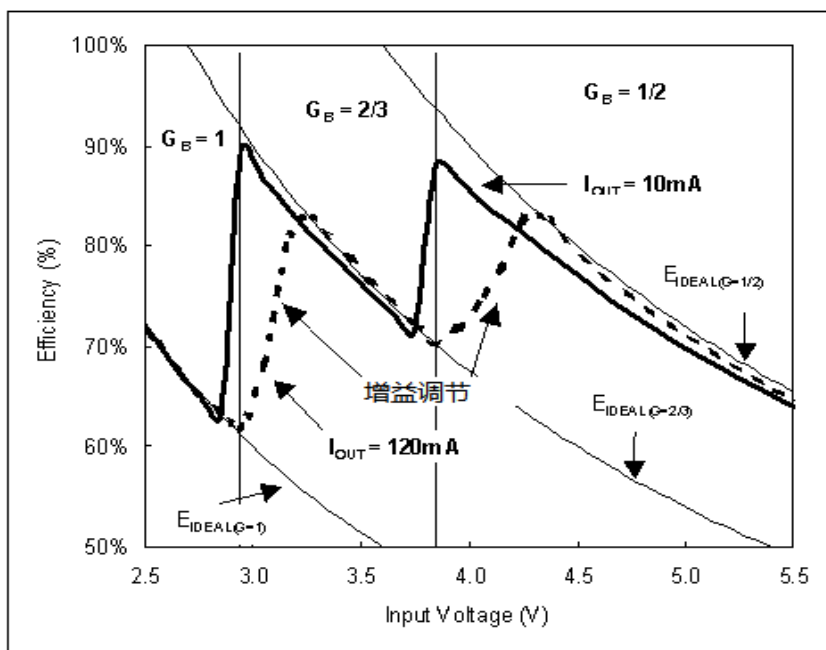
考虑到电源自身消耗的能量，输入电流为 $I_{in} + I_q$

输入功率为： $V_{in} * (I_{in} + I_q) = V_{in} * (I_{out} * Gain) + V_{in} * I_q$

代入效率公式可以得到

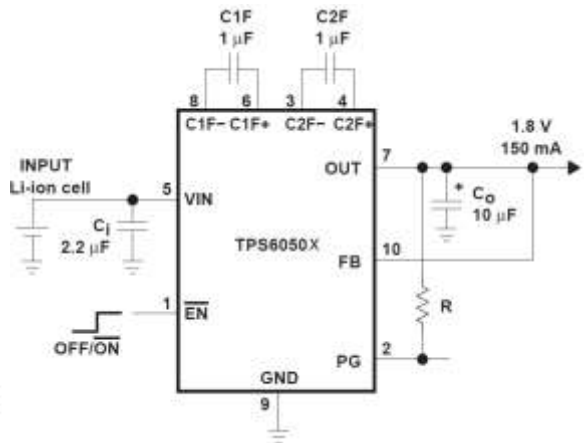
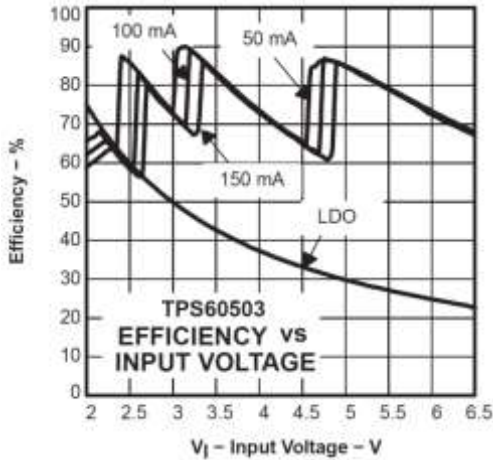
$$E_{ff} = \frac{V_{out} * I_{out}}{V_{in} (I_{out} * Gain) + V_{in} (I_q)}$$

这个公式中可以看到当 V_{out} ， I_{out} 和 $Gain$ 不变时， V_{in} 越高效率越低。要改变这一状况就要使 $Gain$ 能跟随 V_{in} 进行调节， V_{in} 变高时 $Gain$ 调小，由于 I_q 较小，可以显著减小分母变大的趋势。效率得到提高。下面举例看一下增益调节带来的作用

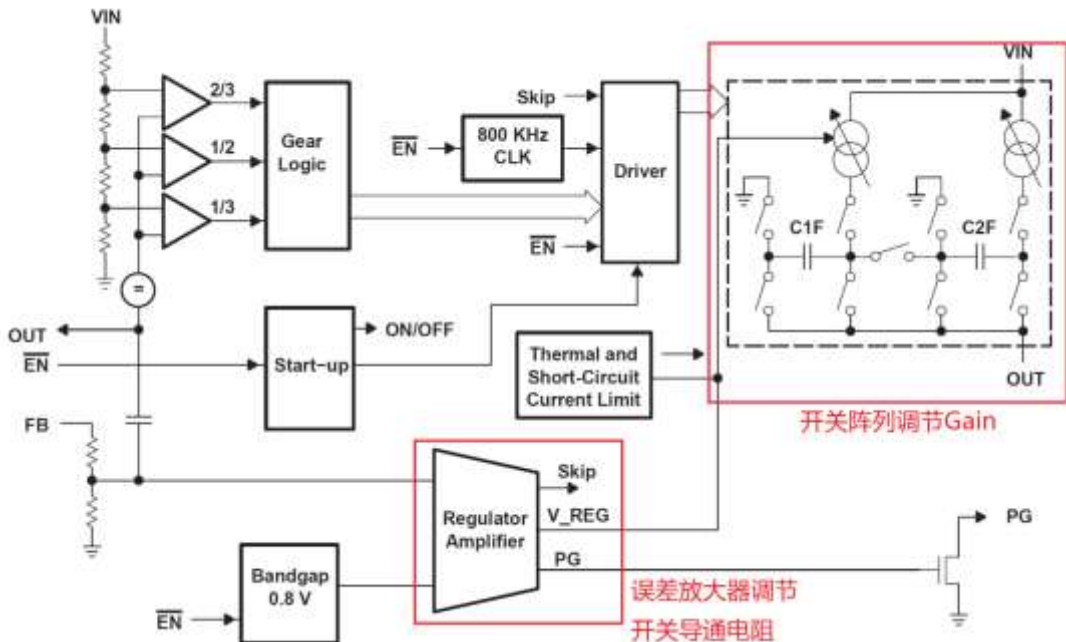


上图是效率随增益调节后的变化曲线图。X轴是 V_{in} ，Y轴是效率。图中有两条曲线，实心黑色曲线是 $I_{out} = 10\text{mA}$ 时，虚线是 $I_{out} = 120\text{mA}$ 时。 E_{IDEAL} 箭头所指的三条曲线（图中三条双曲线形状）分别是 $Gain$ 等于 1、2/3 和 1/2 时，效率随 V_{in} 变化的理论曲线。可以看到随

随着 V_{in} 增大，在 $V_{in}=3V$ 时将 Gain 调整到 $2/3$ ，效率从 60% 提高到 90%。在 $V_{in}=4V$ 左右时，将 Gain 调整到 $1/2$ ，效率从 70% 增加到 85% 以上。可以明显的看到 Gain 在改善效率中发挥的作用。



TPS6050X 系列的电荷泵稳压器正是利用了这个原理实现效率的提高，上图是 TPS60503 的效率随输入变化的曲线，可以看到可以远远高出图中 LDO 的效率。下图是 TPS6050X 的内部框图，使用了开关阵列来调节电容的连接方法从而实现 Gain 的调节。并且集成了误差放大器，用于调节开关的导通阻抗，实现细调功能。



前面提到的在电荷泵开关电源后加 LDO 实现细调，这个电流结构中如果加入 Gain 调整作用相当于减小了 LDO 的输入电压，使 LDO 两端的压差降低，所以提高了效率。

5.4 开关电容的优点

通过上面的分析，电荷泵开关电源的效率介于 LDO 和电感开关电源之间，能提供较高的效率和较小的 PCB 占用面积。应用在整数倍压和反压时特别合适。总结为以下几条指导建议：

电荷泵开关电源的几个优点

- 提供比 LDO 高的效率
- 比电感型开关电源更节省 PCB 面积。
- 比电感型开关电源的辐射小
- 成本比电感型开关电源低

设计中需要注意的地方

- 由于外部电容在切换中经常要倒换极性，所以尽量不要使用电解电容，优选陶瓷电容
- 电容充放电中 ESR 会导致损耗，优选 ESR 低的电容
- 为了提高工作温度范围，优选 X7R 和 X5R 电容
- 输出、输入电容越大，输出、输入电压波动越小
- 中间的电容负载从输入传递能量给输出，所以容量越大提供电流能力越强。

第六章 使用 WEBENCH 选择合适的稳压器

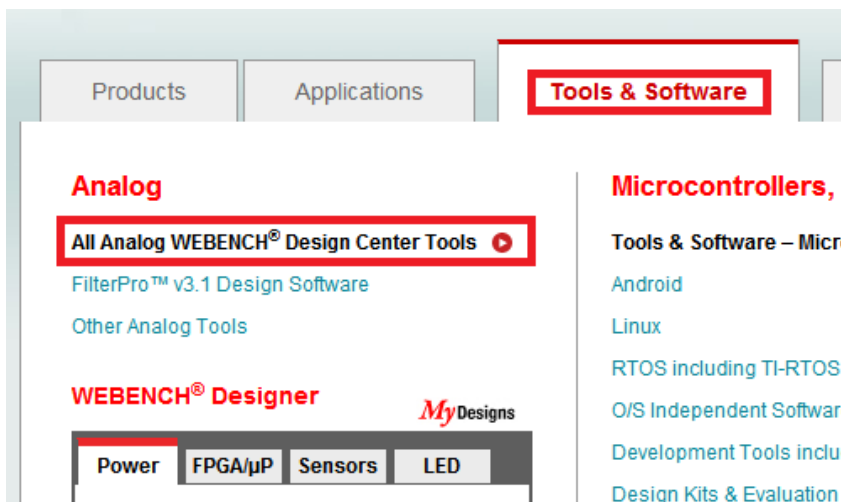
6.1 WEBENCH 模拟设计工具包概述

现代电子系统设计涉及的芯片越来越多，芯片功耗越来越大。之前 74 加 51 时代一个 5V 电压统治全板的情况不复存在。现代的电子系统对电源要求多种多样，电压方面：1V、1.2V、1.8V、3.3V 和 5V 等；性能方面：大电流的，高精度的，低噪声的，低功耗和高效率的等等。为了应对如此之多的需求，多种多样的电源芯片应运而生。

电源系统一般采用树形结构进行设计，各个芯片的电源作为树叶，各模块的支路电源作为树枝，为各个支路供电的电源作为树干。电源树中的电压自顶向下逐级变换，电源树中的电流自下而上逐级汇聚。根据这些电压和电流情况，并考虑到需要的性能、功耗和体积，工程师从众多的电源芯片中选型并优化。这是一个复杂而辛苦的过程，急需一种软件工具配合工程师工作，TI 为电源的设计选型提供了强大的设计软件：WEBENCH

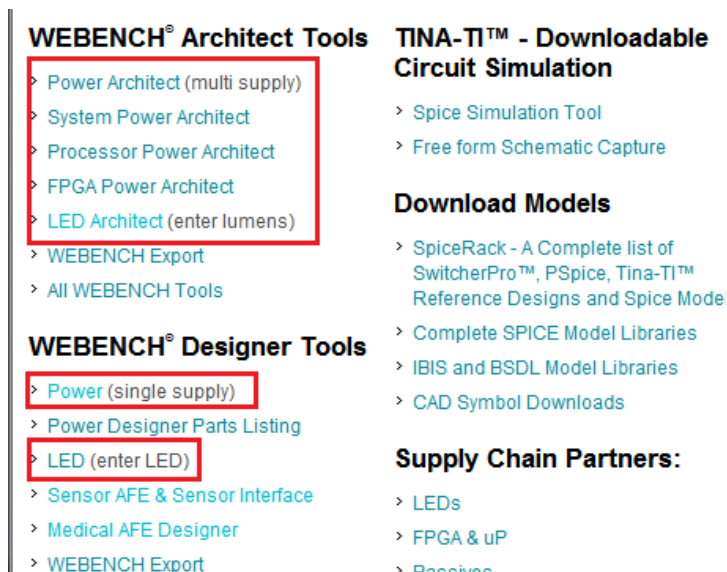
6.2 WEBENCH 电源设计工具

TI 的电源芯片种类齐全，按用途有 AC-DC，DC-DC 和 DC-AC，按照拓扑结构常见的有 buck、boost 和 buck-boost 等。从这些海量芯片中选取合适的芯片一个个看数据手册进行筛选是一件效率很低很耗精力的事情。TI 提供了电源设计软件，来帮助用户完成设计，并可以优化和仿真。

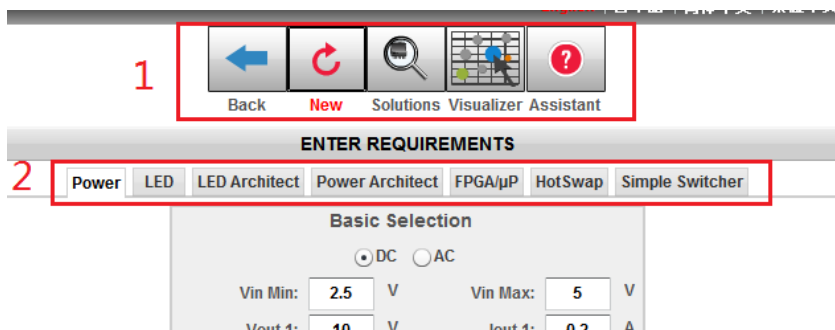


从主页 www.ti.com 进入，可以看到上图方框中所示选项，在“tools & software”中可以看到电源设计工具：WEBENCH。

本章对 WEBENCH 的操作界面和设计流程进行介绍，旨在使读者对 WEBENCH 有一个直观的了解。掌握 WEBENCH 的基本操作，熟悉它的各项功能。点击“All Analog WEBENCH Design Center tools”可以进入 WEBENCH 工具中心。进入 WEBENCH 工具中心后可以看到有很多 tools 被分类排列出来。



上图方框中的工具是和电源设计相关。其中方框中的工具是电源选型、设计和优化仿真时使用，从方框中的分类可以看出 WEBENCH 工具有：系统电源架构、处理器电源架构、FPGA 电源架构、多电源架构和单电源架构，还有 LED 电源设计。这些并不是说 WEBENCH 有多个不同版本，而是进入 WEBENCH 相应功能的快捷方式。WEBENCH 工具包括这些设计功能。



WEBENCH 的软件界面如上图所示，图中方框 2 内的选项是 WEBENCH 包含的各个子功能。从左到右分别是：单电源设计（power）、LED 选型（LED）、LED 架构设计（LED Architect）、多电源架构设计（Power Architect）、FPGA 和处理器电源架构设计（FPGA/uP）、热拔插设计（HotSwap）、电源芯片选型（Simple Switcher）。LED 的设计在此暂不

筛选芯片只是 WEBENCH 的一个小功能，优化选项是它的一个强项。用户可以在“recommended parts”旁边看到“旋钮”图标，从旋钮的刻度上可以看到有：效率、成本、封装三个优化刻度，这三个刻度是相互制约的，不能同时都达到，需要用户调节。旋钮有 5 个档位，用户选择后 WEBENCH 会在用户选择的 3 个特性条件下优化芯片选型，重新计算出芯片列表。



6.2.2 单电源设计

有两种方法进入单电源设计界面。第一种方法是在电源选型页面选择“visualizer”进入电源设计。如下图所示

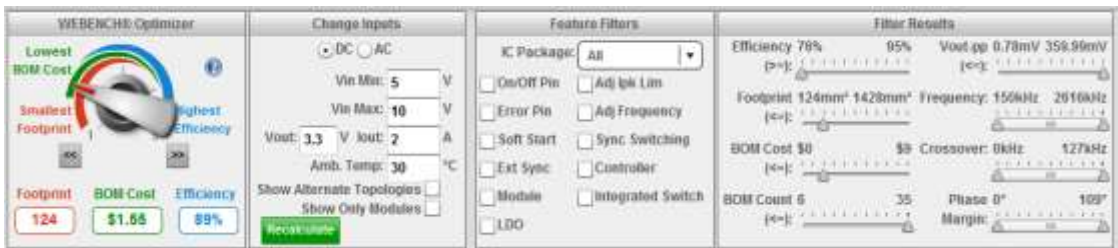


第二种方法是回到开始界面，选择“power”，输入电源的设计条件，按绿色按钮进入电源设计界面。



单电源设计是针对某个型号的 power IC 进行设计。在设计的过程中对效率、成本、封装三个方面进行优化。这个优化的步骤由 WEBENCH 工具辅助进行。先介绍一下单电源设计界面内几个主要的窗口。这些窗口对快速使用 WEBENCH 非常重要。

第一行是控制面板，“optimizer”旋钮控制优化算法，改变后工具会重新计算满足条件的器件，需要一定的时间相应。在设计过程中如果要改变先前的输入和输出条件，可以使用“change inputs”。重新输入参数后点击“recalculate”，工具会重新计算满足条件的器件。后面两个是“filter”筛选项，从当前结果中筛选，工具不会重新计算。可以看到“feature filter”中有电源常用的特性，封装、使能管脚、缓起、条件开关频率等等，可以勾选需要的选项从结果中二次筛选。“filter results”是对筛选结果进行细调，拖动三角块，即可改变筛选条件，在结果中二次筛选。

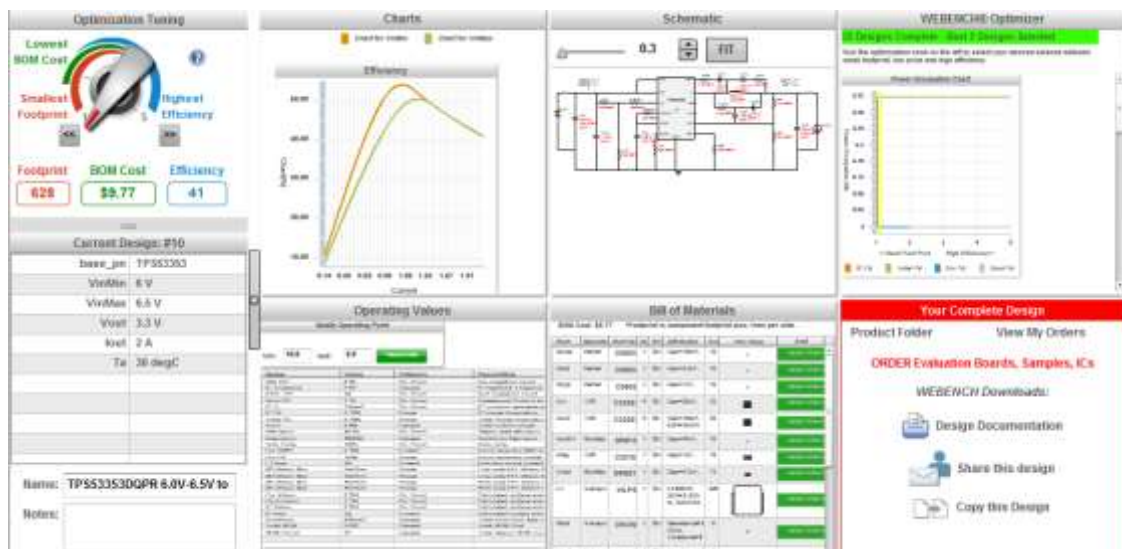


电源设计控制面板

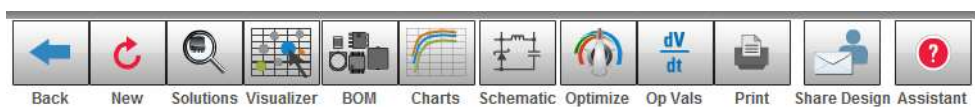
第二行是筛选结果，工具用二维图和电路图可视化了筛选结果，非常方便用户使用。先介绍左边的二维图，二维图的 X 轴是效率，Y 轴是封装大小，灰色圆圈的面积表示成本。右边的表格是芯片型号和特性参数。非常好用的地方在于表格和二维图是一一对应的，选择表格中的器件，则二维图中对应的圆圈变绿，圆圈对应的 X 坐标是芯片的效率，Y 坐标是封装的大小。同样选择二维图中的圆圈，表格中自动跳转到对应的器件。这样的可视化操作非常方便工程师根据项目的偏好选择适合的器件。



从可视化表格中选择需要的器件，点击“open design”进入到这个芯片的设计界面。



在芯片的设计界面中依旧有“optimization tuning”旋钮，可以对芯片的外围电路进行优化。改动旋钮，工具会自动计算外围电路的参数。“Charts”图用于显示优化后电流和效率的关系。“Schematic”是芯片的原理图。“Operating value”表格汇总了电路的主要参数。“bill of materials”是电路的料单，汇总了电路所需的元器件的参数值、封装、厂家、封装图片和价格等，用于采购器件。有了原理图和器件工程师就可以把这个设计好的电源移植到自己项目的大图中。点击这些图和表就会放大，便于查看，点击“back”返回到从前。



从上图这个工具条中的“bom”“charts”“schematic”“op vals”也可以进入原理图、料单、参数等大图中。

6.2.3 电源架构设计

电源架构设计是用在系统中的设计方法。系统中各个工作单元众多，每个工作单元都需要电源供给，这些电源从总电源中分支成为支路电源，支路电源再分支成为某个芯片或者区域的电源。将这些电源画出来就成为树的结构，称之为“电源树”。电源架构设计就是应对电源树的设计方法。**电源架构设计步骤：电源树设计→电源树芯片组优化选择 →电源芯片优化选择 →电源外部电路优化 → 仿真和原理图导出**



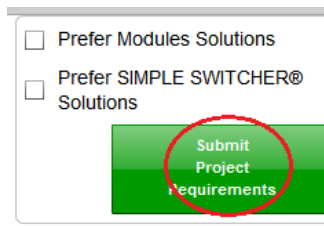
在 WEBENCH 的开始界面点击“power architect”进入电源架构设计。WEBENCH 的电源架构设计正是本着“电源树”的设计思想进行设计的，把工程师从繁重的电流加减，电压分配、芯片选型中解脱出来，把精力放在系统电源总体设计上。



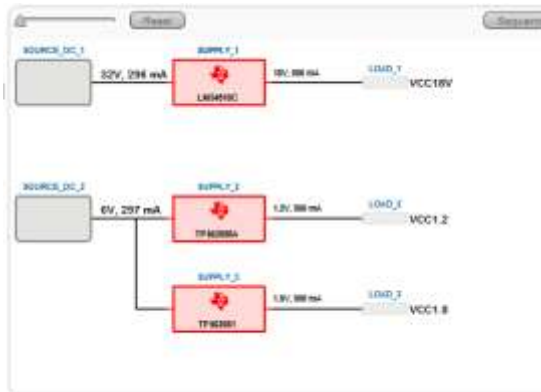
电源架构设计包括两个部分，电源树根的设计和电源树枝的设计。上图是电源树根的设计，“add source”是添加电源树的根。如果只有一个根则不用添加，如果电路板有两个电源输入就添加另一个根。例如上图中添加了 30V 和 5.5V 两个根，并同时设定电源的电压范围。



添加完电源树根后，就开始添加电源树的枝。在电源树根后面点击“add load”可以添加支路电源。注意这里有对应关系，例如点击 VCC5.5V 的“add load”，可以看到第二行的红圈中“loads assigned to DC source VCC5.5V”。图中例举添加了 1.2V 和 1.8V 两个支路。类似可以在 VCC30V 中也添加支路。



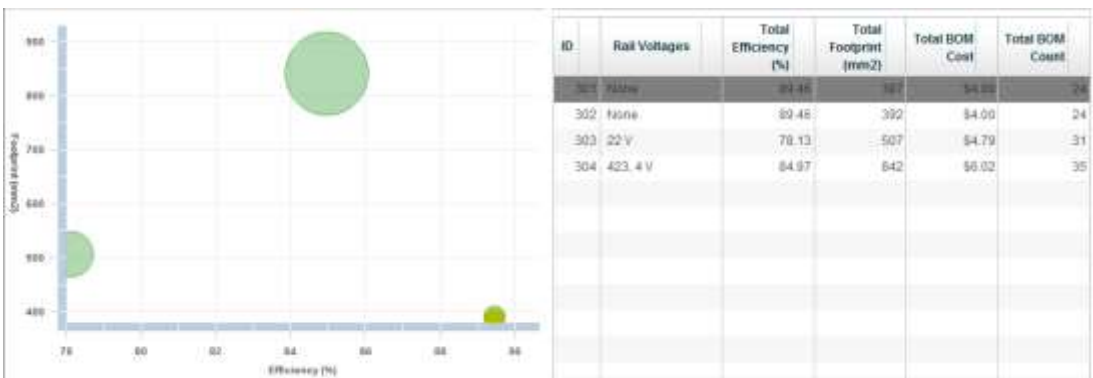
添加完毕后点击“submit”提交给 WEBENCH 处理。处理后的结果显示为多个图表。其中一个图形化的电源树，简析明了。



优化旋钮在电源树的设计中依旧存在，给工程师带来了很大便利，这里不再详述优化操作，可以参考之前的说明。



优化选择的二维图和选项表格也可以在这里看到，依旧保持对应关系，点击圆圈或者表格可以在两者间切换，非常方便按照项目的偏好确定效率、成本和封装的均衡。黄颜色代表被选择的圆圈。这里表示的是电源树整体的效率、成本和封装大小。



整体上的优化结束后，WEBENCH 工具计算出了待选器件。点击下图中的“view project details”进入下一步。

Selected Project: Next Step: [View Project Details](#)

Project ID: 3

Project Name: PA_Project_301

Intermediate Rails: None

Total Efficiency: 89.5%

Power Dissipation: 0.8 W

Total Footprint: 387 mm²

Total BOM Cost: \$4.00

这个步骤中对电源树上的具体的芯片进行选型。电源树（右边）和待选型表格（左边）有对应关系，

The screenshot shows the 'Regulator' selection screen. On the left is a power tree diagram with three regulators (REG1, REG2, REG3) connected to various rails. On the right, a table lists recommended regulators with their efficiency, footprint, and BOM cost.

Select Alternate Regulator	Efficiency %	Footprint mm ²	BOM Cost \$
LM3674MF-1.2/NOPB	0.824	74	\$0.1
LM3674MF-1.2/NOPB	0.790	66	\$0.1
LM3674MF-1.2/NOPB	0.747	118	\$0.1
LM3674MF-1.2/NOPB	0.735	113	\$0.1

每选择一个器件，工具都会计算具体的效率、成本和封装大小，并以饼图的形式显示出来，如下图所示。



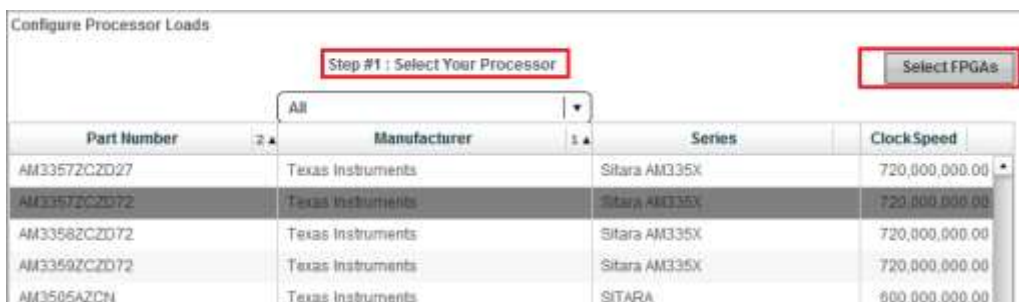
点击饼图右上角的“creat project”生成最后的工程。可以看到工程中还有“优化旋钮”存在，可以保持芯片不变的情况下对外部电路进行优化，真可谓优化无处不在。

The screenshot shows the 'POWER ARCHITECT SUMMARY' screen. It includes a project overview on the left, a central summary panel with a 'Create Project' button, and several charts and tables on the right. The charts show efficiency vs. load current and a schematic diagram of the power tree. The tables provide detailed component specifications and a bill of materials.

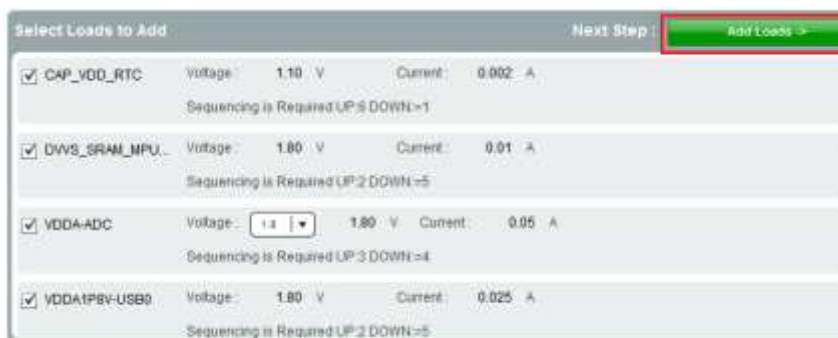
从上面的过程可以看出，电源架构的设计是这样一个过程：电源树设计→电源树优化筛选出一部分芯片→选择具体芯片→芯片外部电路优化。经过这样的过程，一个项目的电源就设计完毕了，工程师从众多的电源芯片中挑选出自己需要的芯片，所需的时间也就是十几分钟，按一下“optimizer”旋钮这么简单！有了 WEBENCH 谁都会爱上电源设计。

6.2.4 FPGA/处理器电源设计

FPGA 和处理器电源设计跟电源架构设计很相似，只是在最开始多了一个界面帮助导入 FPGA 和 CPU 的电源需求。例如下图，先选择好处理器和 FPGA 型号。



选择好型号后就会在右面的表格中显示出 FPGA 或者处理器的电源种类和电流。点击“add load”就把这些电源添加到电源架构设计中。



添加完 FPGA 和 CPU 的电源后，就进入了“电源架构”设计界面，可以参考上一个小节的讲解。

6.2.5 LED 电源设计

LED 电源设计方式之一：用户选择 LED 管和 LED 拓扑，WEBENCH 选择电源。然后进入电源设计。



LED 电源设计方式之二：用户输入对光源的要求，WEBENCH 选择 LED，然后提供用户 LED 拓扑选择，最后再进入电源设计

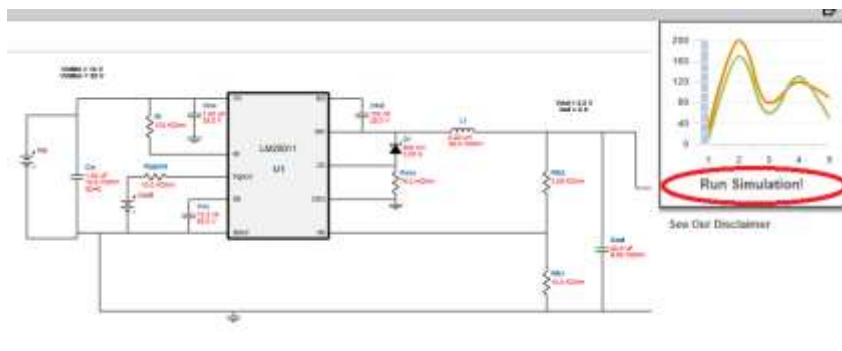


6.2.6 电源仿真

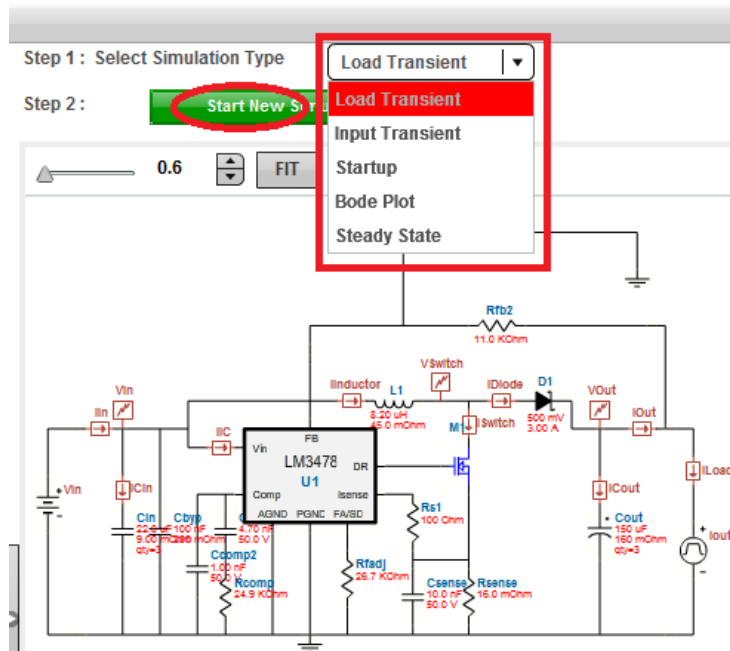
WEBENCH 工具不只能对芯片进行选型，也可以对电源芯片进行仿真。在上述电源设计的过程中，会看到设计面板，如下



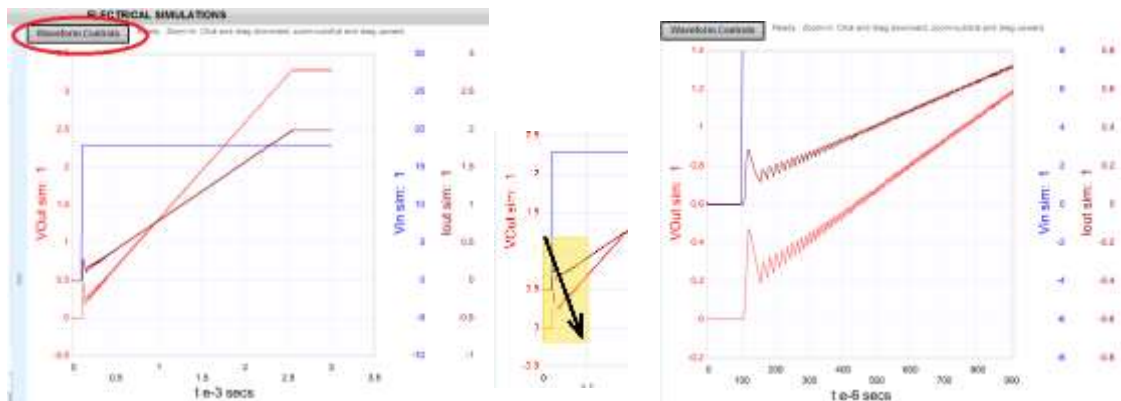
设计面板的原理图中可以进行仿真，点击原理图后即可进入电源电路，可以看到右上角有 Run Simulation，可以对电路进行仿真。



进入仿真界面，可以看到左上角的下拉菜单中的仿真项，从上往下分别可以对电源的“负载暂态响应”“输入暂态响应”“上电”“波特图”““稳态”进行仿真，从仿真结果中可以看到电路的性能。需要注意的是“波特图”仿真不是每个芯片都有，在选择带有外部补偿电路的芯片才可以进行这项仿真（有 comp 管脚）。



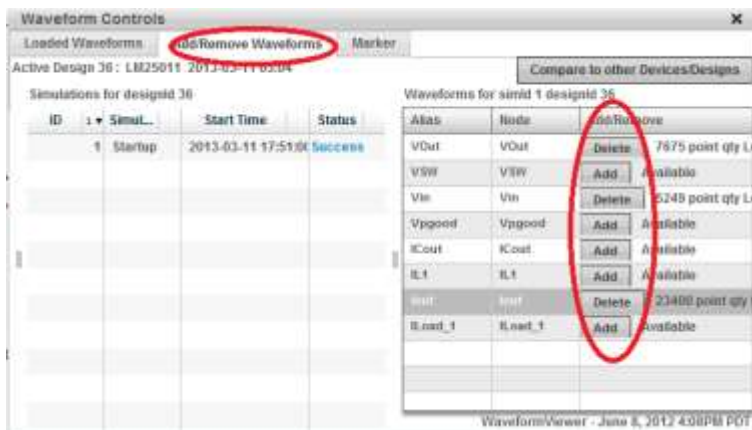
选择仿真项后，点击 start new simulation，仿真数据提交给 webench，仿真完毕后显示出图形曲线，这个过程根据网速不同一般要等待 1 分钟左右，上电仿真图如下



上电仿真图

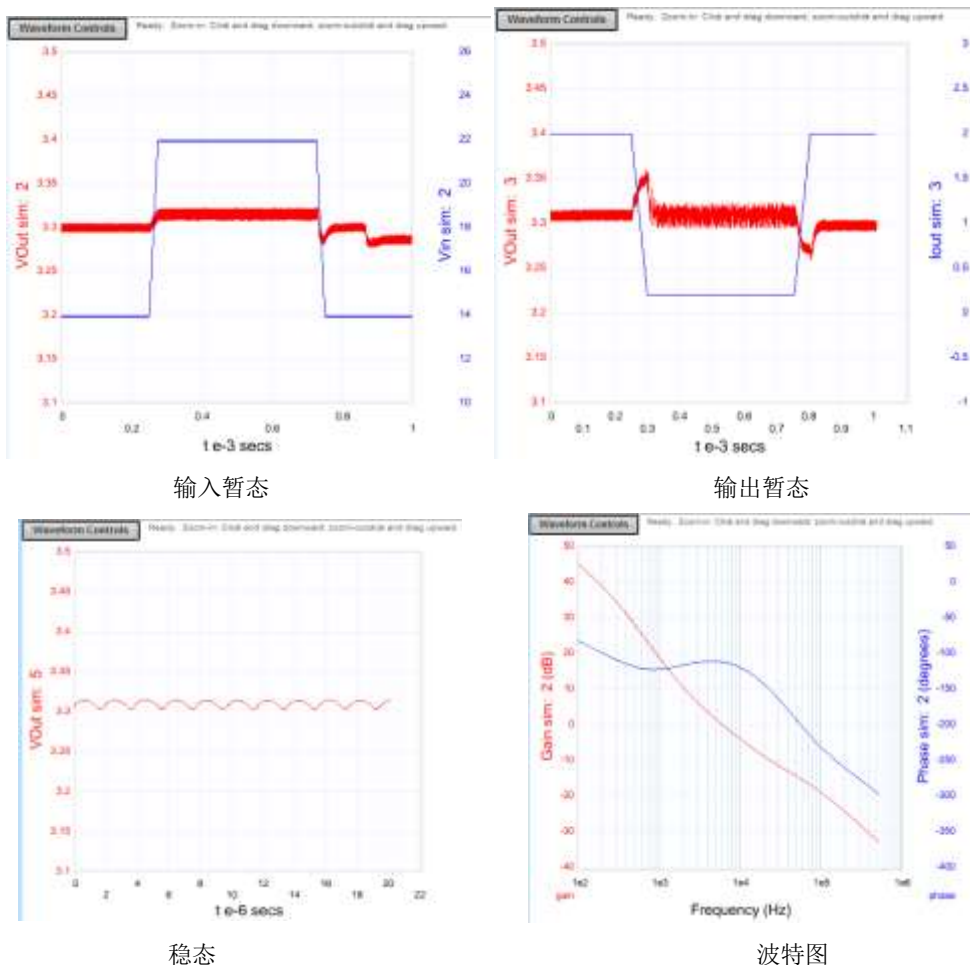
从左左上角向右下角左键框住图形即可放大

图中默认将输入电压 Vin 和输出电压 Vout 进行显示，点击 Waveform control 按钮可以添加更多电路中的参数波形

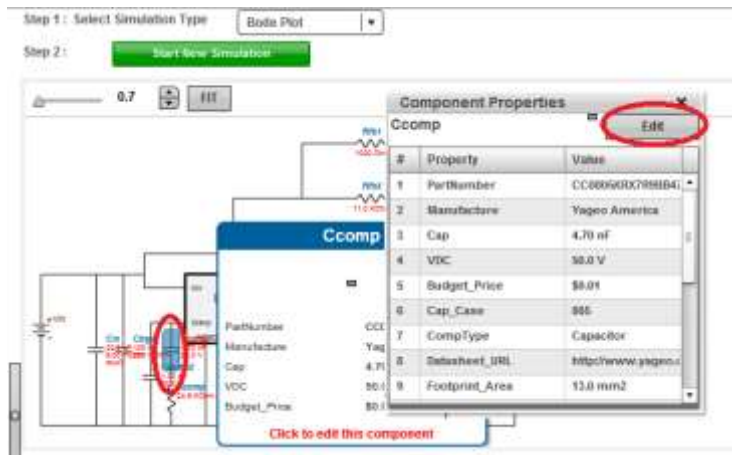


在 Waveform control 界面中选择 Add/remove waveforms 选型卡，可以看到右侧有更多电路参数可以添加或者删除，图中将 Iout 添加。

用相同方法，可以进行“输入暂态响应”“负载暂态响应”“稳态”“波特图”仿真，仿真图如下



在仿真过程中，用户可以改变元件的值查看仿真结果，这样可以用 WEBENCH 按照用户对电路进行二次设计。修改元件的方法如下



用鼠标左键点击元件，即可看到对话框，点击 Edit 后即可选择其他参数的元件。在下图元件编辑界面中分为两个部分。左边是以图形进行综合显示，帮助用户从整体上对元件的参数，第一行的下拉菜单可以对元件的厂家进行选择，第二行有三个下拉菜单，可以对图中的 X, Y 和 Z 轴进行控制，例如可以设置用 X 轴表示电容值，Y 轴表示封装大小，Z 轴表示价格（Z 轴用颜色的深浅表示）。右边是以表格的形式进行显示，表格中列出了元件的参数和厂家。右边最上边显示的是当期选择的元件，中间是 WEBENCH 推荐的元件参数的上限和下限，下方是各种待选元件。



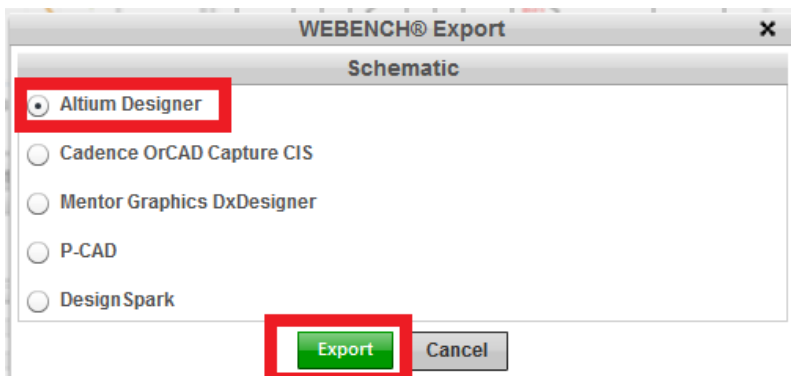
左边的图形和右边的表格是互相对应的，在图形中选择可以在表格中看到结果，在表格中选择可以在图形中看到所处的位置。点击表格中的“Select”对元件进行选择后即可返回到设计界面继续进行设计。

6.2.7 原理图导出

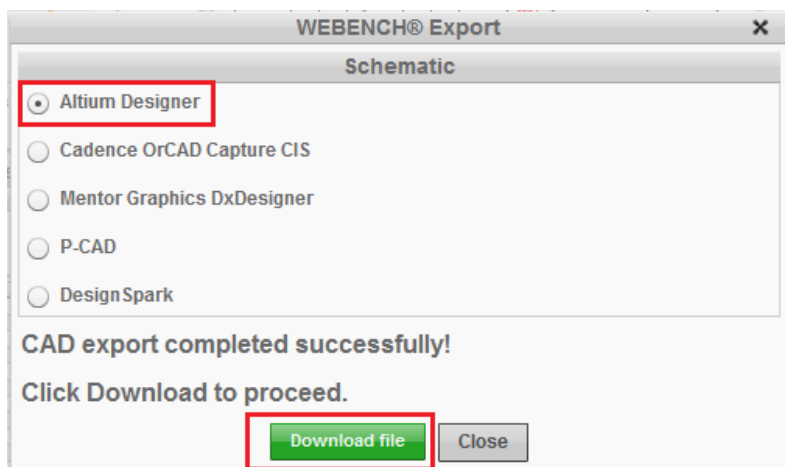
设计好电源后，可以对设计原理图进行导出，在 WEBENCH 界面的第一行可以看到“CAD export”按钮，控制对原理图的导出。



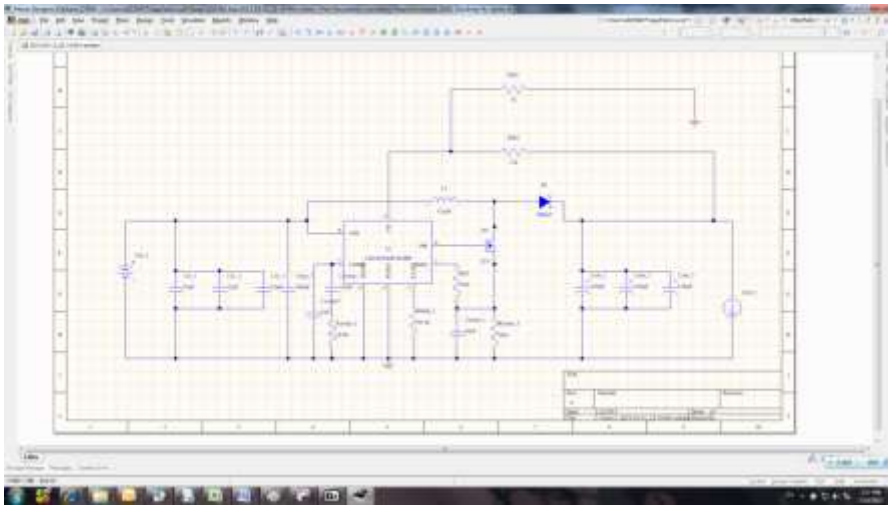
点击“CAD export”按钮后，打开导出对话框



WEBENCH 可以对业界多种 CAD 软件进行原理图导出，以 Altium 为例，选择 AltiumDesigner 后点击 export



WEBENCH 开始对原理图进行格式转换，转化完毕后点击“Download file”即可下载原理图。



将 Altium 格式的原理图下载保存后，用 Altium 打开可以看到设计好的电源原理图。需要注意的是元件封装没有包含在原理图中，需要用户根据实际采购的物料加入封装信息，然后导入 PCB 进行电路板设计。

综上所述 WEBENCH 工具最大优点是具备系统级的设计方法，并且每个步骤都具有优化功能，可以辅助工程师从电源芯片的海洋中挑选出适合项目的芯片和电源方案，并且具备详细的仿真功能，可以查看电路中的关键节点。是一个系统级的电源设计工具。

6.3 开关电源参数间的矛盾和联系

利用 WEBENCH 进行电源的设计和学习是一件很有意思的事情，WEBENCH 的最大好处在于它可以进行优化选择，在进行优化时 WEBENCH 也是遵循开关电源工作原理进行的。本小节对开关电源的几个相互制约的参数进行介绍，帮助读者更好的理解电源优化设计的过程。

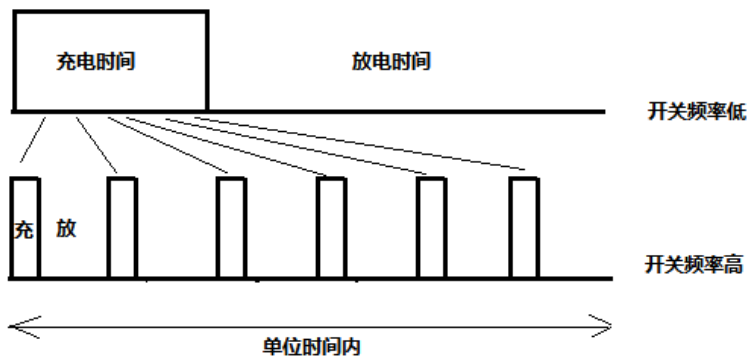
开关电源设计中主要关心的是效率、成本和体积，这几个方面不能同时达到最优。WEBENCH 也是围绕这三个方面进行优化的。跟效率、成本和体积紧密相关的因素包括：开关频率，电感，MOS 管开关损耗和 MOS 管导通损耗。

6.3.1 开关频率和电感

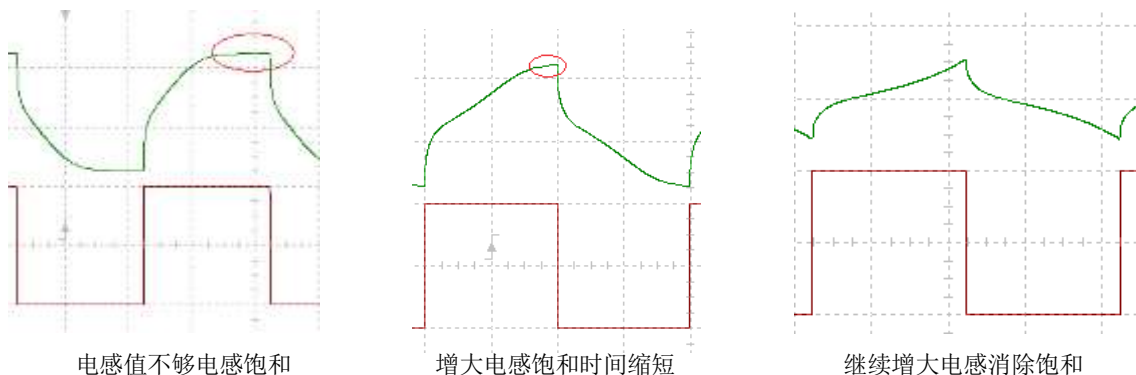
先来分析一下开关频率和电感之间的关系。开关电源中用到的就是电感的基本物理特性： $U=L \cdot di/dt$ 。把电感移到等式左边，电流的微分用电流变化量比上时间变化量来表示，即可得到

$$L = \frac{U}{\Delta i} \frac{\Delta t}{1} = \frac{U D}{\Delta i f_s}$$

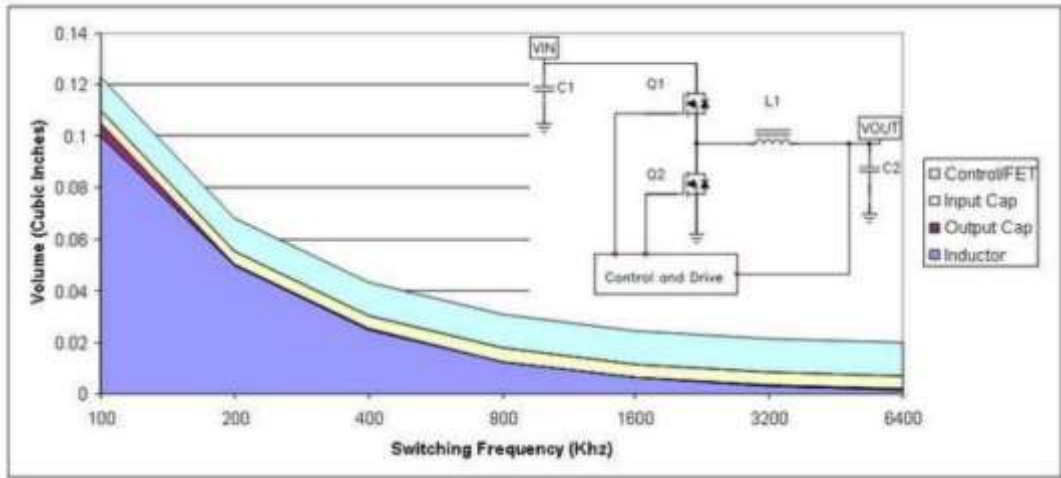
考虑到开关电源的占空比则 $\Delta t = \frac{D}{f_s}$ ，这样可以很清楚的看到电感和开关频率 f_s 的关系。在 Δi 不变的情况下开关频率增大可以降低 L 的值， L 值降低则意味着电感体积的减小。用图来解释更为直观，如下图：



图中将一个长时间的充电分散成为多个短时间的充电，总的充电时间不变。对于电感来说相当于一个储能元件，充电时将电流转换为电磁能，放电时将电磁能转换为电流。开关频率低时，充电时间长，就需要一个容量大的电感来吸收这些能量（电感容量越大，电感感值越大），如果容量不够则会引起电感的磁饱和。下图是电感值变化和磁饱和的关系图，从左至右随着电感值增加，电感饱和现象逐渐消失。



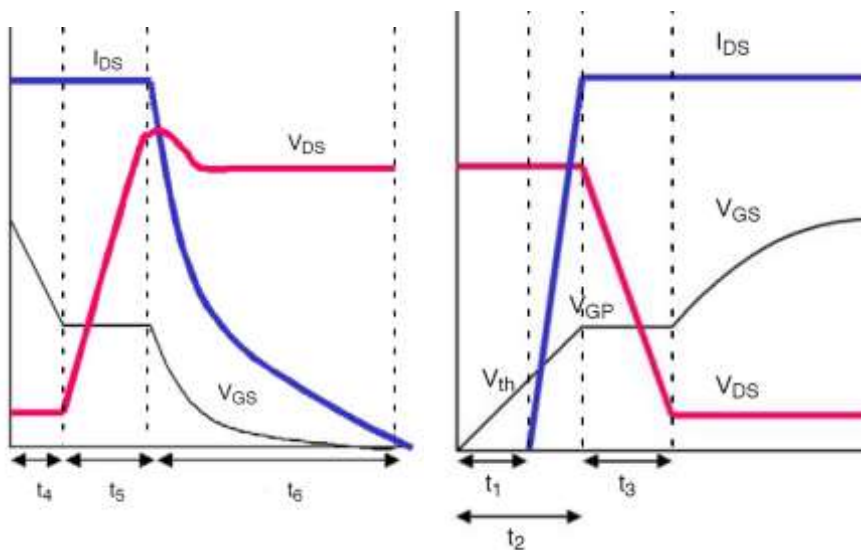
根据这个原理，在单位时间内将一个长时充电分散为多个短时充电，这样所需的电感容量就会下降。这样对应到开关电源中就是**升高开关频率可以有效降低电感体积**。如下图所示，Y轴表示体积，X轴表示开关频率。用一个基础的开关电源模型仿真，可以看到随着频率增加，电感（inductor）体积逐渐减小。



需要注意的是，开关频率不能过高，要考虑到电感磁芯的高频损耗。

6.3.2 开关频率和 MOS 管

再来分析一下开关频率和 MOS 管之间的关系。MOS 管在开关电源中是作为电子开关使用的，工作中截止和导通两个状态交替进行。下面分析一下这个交替过程中的电流和电压。下图是 MOS 管的关断和导通时的暂态，图中将这个短暂的瞬间进行了时间上的放大，清晰的展示了 I_{DS} 和 V_{DS} 的关系（ I_{DS} 是漏源电流， V_{DS} 是漏源电压，两者相乘就是 MOS 管的功率消耗）。



MOS 管关断时的暂态

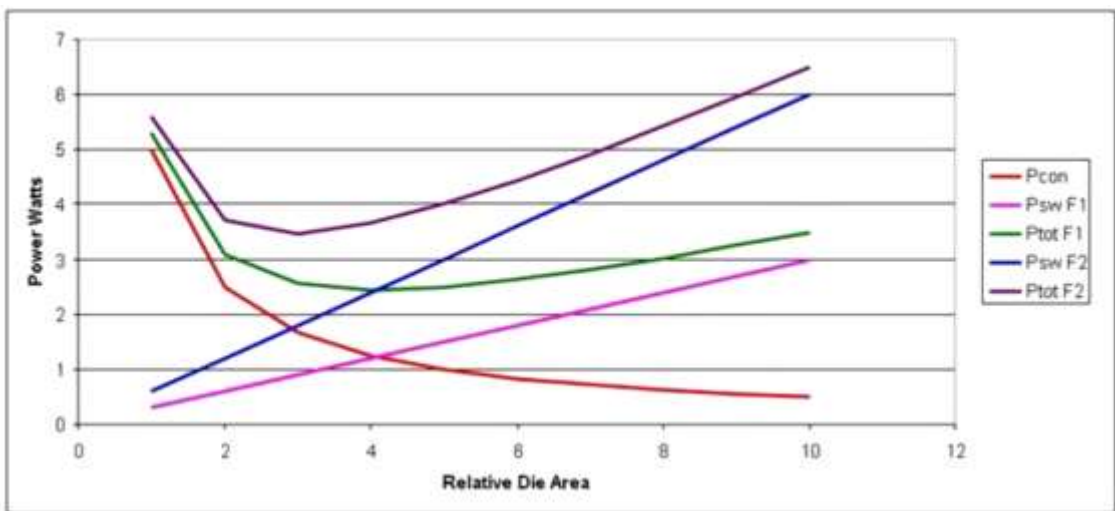
MOS 管导通时的暂态

从图中可以看出，MOS 管并不是理想的开关，关断和导通是需要时间来完成的，在这个时间内（左图的 t_5 ，右图的 t_3 ） I_{DS} 和 V_{DS} 的乘积不能忽略，这个就是 MOS 管的开关损耗。这个损耗转化为 MOS 管的发热，关断和导通状态转换越多损耗越大，这也是所有数字器件工作频率越高功耗越大的原因。通过对 MOS 的分析，可以看出开关电源中，开关频率越高 MOS 管的开关损耗越大。

最后分析一下 MOS 管的开关损耗和传导损耗的关系。MOS 管的另外一个损耗是导通损耗，这个是因为 MOS 管导通后有电阻所致， $I^2 * R$ 就会产生功率损耗。这个损耗跟 MOS 管的裸片面积成反比关系。MOS 管面积越大，其电阻和传导损耗就越低，但是大体积器件因为栅极输入电容较大延长了关断和导通的转换时间，增加了开关损耗。所以开关损耗跟传导损耗也是一个矛盾关系。MOS 管的数据手册中会说明导通电阻 $R_{DS(on)}$

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNIT
Static Characteristics					
$R_{DS(on)}$ Drain to Source On Resistance	$V_{GS} = 4.5V, I_{DS} = 30A$		1.2	1.5	mΩ
	$V_{GS} = 10V, I_{DS} = 30A$		0.9	1.07	mΩ

下图显示了两种不同工作频率（频率 $F_2 > F_1$ ）下开关损耗和传导损耗之间的关系。X 轴表示 MOS 管芯的面积，Y 轴表示功率损耗。传导损耗（ P_{con} ）与工作频率无关，只随管芯面积增大而减小。而开关损耗（ $P_{sw F1}$ 和 $P_{sw F2}$ ）与工作频率成正比例关系。因此更高的工作频率（ $P_{sw F2}$ ）会产生更高的开关损耗。当开关损耗和传导损耗相等时，每种工作频率的总损耗最低。



但是，在更高的工作频率下，最佳裸片面积较小（例如 F_2 频率下最佳裸片面积小于 F_1 频率下的），从而带来成本节约。实际上，在低频率下，通过调整裸片面积来最小化损耗会

带来极高成本的设计。但是，转到更高工作频率后，我们就可以优化裸片面积来降低损耗，从而缩小电源的半导体体积。

通过上面的分析可以看出 MOS 管和电感对开关频率需求的矛盾关系，一方面提高开关频率可以有效的降低电感体积，即节省了 PCB 面积、节省了电感成本；另一方面提高开关频率增大了 MOS 管的开关损耗和电感磁芯损耗。这样就需要利用 WEBENCH 提供的优化旋钮，用户选择优化方向后 WEBENCH 计算出合适的开关频率，电感和 MOS 型号。总结几点常用的规律，列在表格中。

变量 1	变量 2	变量 3	变量 4	规律
开关频率	电感体积	效率	开关损耗	频率越高，电感值越小，感值越小电感体积越小，但是开关损耗越大，电源效率下降
MOS 管的传导电阻	MOS 管芯面积	开关频率	电感体积	MOS 管传导电阻越小，管芯面积越大，管芯面积越大允许的开关频率越小，开关频率越低电感体积越大

6.4 buck 开关电源设计实例

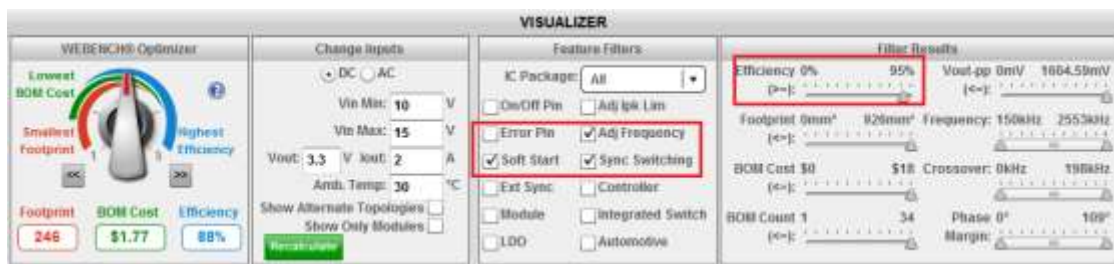
例如设计一个 BUCK 型降压开关电源，要求输入电压范围 10V-15V，输出 3.3V，负载电流 2A，效率优先并要求效率 90%以上。对电源的功能要求，要求带缓起（soft start），同步开关和开关频率可调。这个电路设计需要经过芯片优化选择和芯片外围电路优化两个步骤。

6.4.1 芯片优化选择

先进行芯片优化选择，按照之前单电源设计章节介绍进入 WEBENCH 开始界面，在 basic selection 中输入电压和电流的要求，然后点击“show recommended power management ICs”让 WEBENCH 选择合适的开关电源。



WEBENCH 进入设计界面，设计要求效率优先，可将优化旋钮调节在靠近“Highest efficiency”的位置（设计如果要求成本或者体积优先则可以波动到相应的位置），在设计界面中看到“feature filters”，选择所需要的功能，缓起，同步开关和开关频率可调。在“filter results”中对效率“efficiency”选项进行修改，拖动滚动条到 90%位置。WEBENCH 将按照用户输入的条件对电源列表进行选择，选择出能满足条件的电源芯片。



在列出的电源芯片中，可以看到 WEBENCH tools 一栏有 5 个小图标，这 5 个小图标表示这个芯片在 WEBENCH 能支持的功能。“cc”表示电路计算器，“温度计”表示可以进行热仿真，“正弦波”表示这个芯片电路可以仿真，“购物车”表示能够买到这个芯片的 demo 板，“CAD”表示支持原理图导出功能。

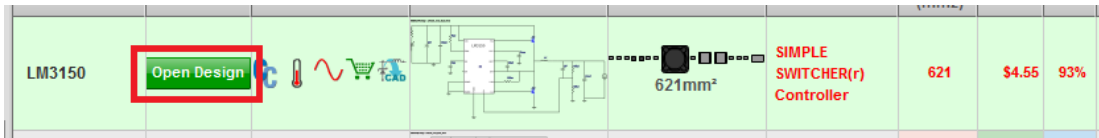


在图标中可以看到 WEBENCH 筛选出的几个解决方案。X 轴表示效率，Y 轴表示占用 PCB 面积，Z 轴表示成本（用圈的面积表示大小）。可以看到成本和效率较为折中的方案是中间的圆。右上方的圆虽然效率很高，但是成本和面积太大。点击中间的圆，可以看到表格中显示出 LM3150 芯片解决方案。

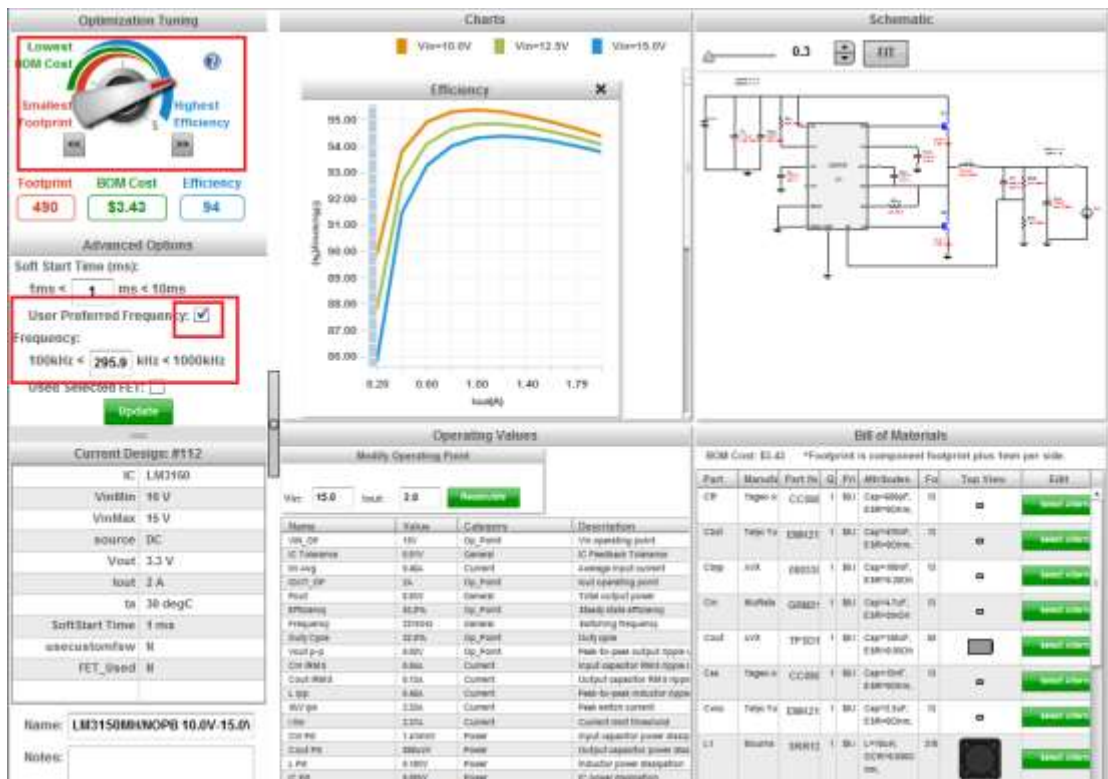


6.4.2 外围元件优化选择

点击 LM3150 的 “open design” 进入芯片外围电路设计界面。



在设计界面中有几个地方可以进行优化，一个是“优化旋钮”在效率、成本、面积之间优化，一个是开关频率。优化旋钮下方可以看到优化结果的面积、成本和效率。需要注意的是频率的选择框中要打勾才能进行频率修改。



6.4.3 三种优化方案对比

先来看看 WEBENCH 对 LM3150 在最高效率、最小面积和中间方案中的优化对比结果。方案对比如下：




方案	面积	开关频率	效率	成本
效率最高	1350	100K	95	10.71
面积最小	485	537.8K	92	3.87
折中	595	342.3K	93	4.07

可以看到在效率最高的方案中开关频率最低但占用面积最多，面积最小方案中开关频率最高但效率最低，这跟上一个小节中介绍的原理完全一致。高的开关频率使电感体积减小但是增大了 MOS 的开关损耗，低的开关频率则相反。从对比结果中还可以看到效率最高方案的成本是其他两个的 2 倍还多，下面的对比分析能说明其中的原因。

再来看看这几个方案中电感元件的对比。从对比中可以看到效率最高方案中电感的直流阻抗最小损耗最小，但是由于开关频率低需要使用大电感导致电感占用面积最大（直流电阻小的电感需要更粗的线圈，也增加了电感的体积）。这也验证了上一个小节的分析结果。并且其成本是其他两个电感的 30 倍，这样权衡下来选择效率最优方案并不明智。

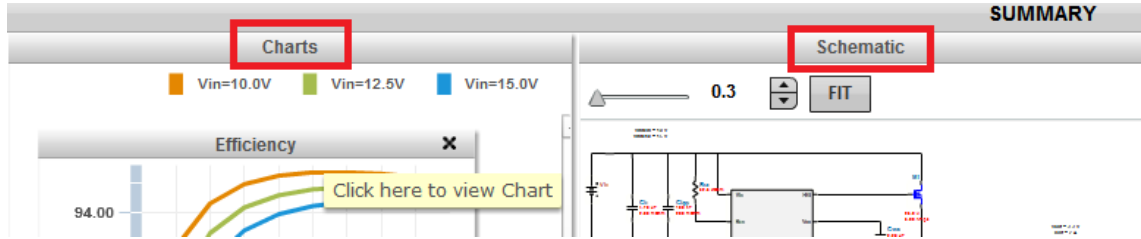
方案	型号	直流电阻 欧	面积	感值	功率损耗	成本	图片
效率最高	7443634700	0.012	541	47uH	0.061	6.7	
面积最小	SRN8040	0.033	100	6.8uH	0.165	0.21	
折中	SRR1240-100M	0.032	210	10uH	0.16	0.41	

最后再对比一下 MOS 管的不同，在效率最高方案中为了降低 MOS 管的传导损耗，WEBENCH 选择了裸片面积大的 MOS。这个 MOS 具有最小的导通电阻，最强的通流能力，但是同时带来了两倍的占用面积和两倍的成本。这同时验证了上一节介绍的提高效率时 MOS 管的选择趋向。

方案	型号	导通电阻 RdsOn	封装 foot print	通流能力 current	成本 cost	图片
效率最高	CSD17308Q3	0.0094	58	47	0.34	
面积最小	CSD17313Q2	0.026	32	5	0.17	
折中	CSD17313Q2	0.026	32	5	0.17	

6.4.4 方案的仿真分析（图表、热、稳态、缓起）

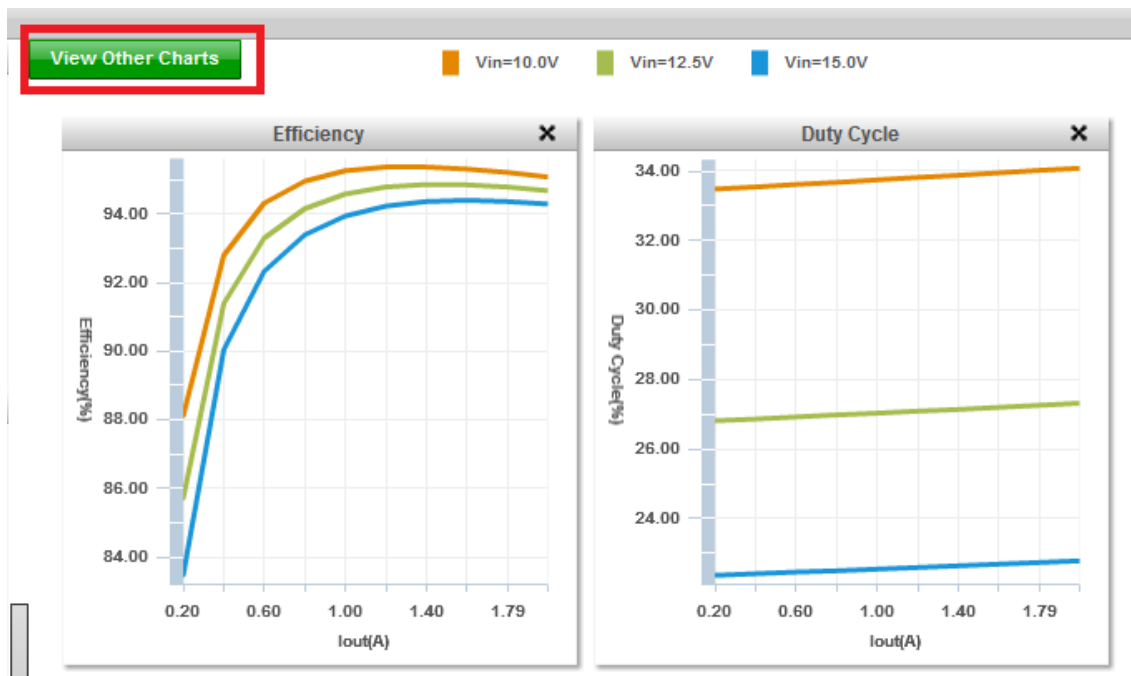
在选择了芯片和芯片外围方案后，就需要对电路进行仿真，查看电路的关键电气特性，例如效率随电流的变化，损耗随输入电压变化以及暂态响应、稳态响应等等。下面对 WEBENCH 可以提供的强大仿真功能进行分析和讲解。



在 WEBENCH 的设计界面上有“Charts”和“Schematic”两个窗口可以对电路进行仿真。这两个仿真的不同之处在于“Charts”窗口是以图表的方式将电路的参数随输出电流，输入电压的变化规律表示出来，“Schematic”窗口是用时域图和频域图表示电路的暂态、稳态以及环路特性。从这两个仿真的特点可以看出，“Charts”是从宏观上分析电路，“Schematic”则分析电路的细节。电路设计者需要从整体上查看电路能否满足输入和输出要求时可以进入“Charts”进行仿真，需要检查电路的时域响应时可以进入“schematic”进行仿真。下面分别对这两个仿真窗口进行介绍。

6.4.4.1 图表仿真举例——理解效率随 V_{in} 变化曲线

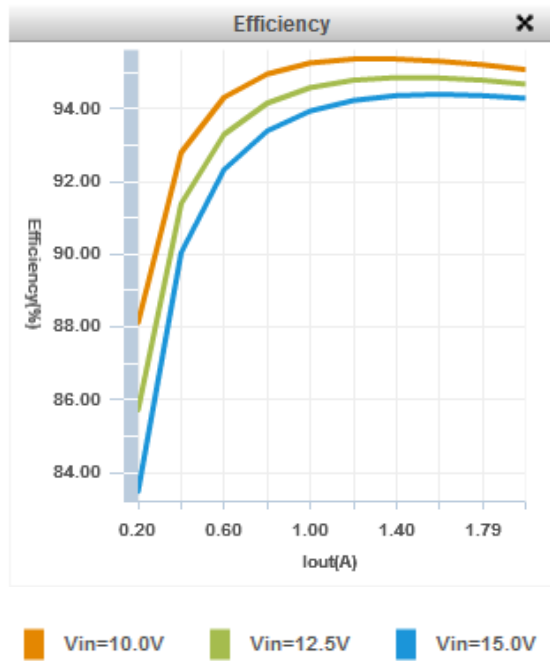
在电源设计界面点击“Charts”进入图表仿真。可以看到系统默认将效率和占空比仿真图绘制出来。



除了这两个重要的图表外，WEBENCH 还提供多个参数的图表，点击“View other Charts”可以添加多个参数随输入电压和输出电流的变化曲线。如下图，在方框中选择并点击“Save”即可。



下面对图表中的几个常用参数进行分析，使读者能结合 WEBENCH 更深入的理解开关电源的工作原理和规律。



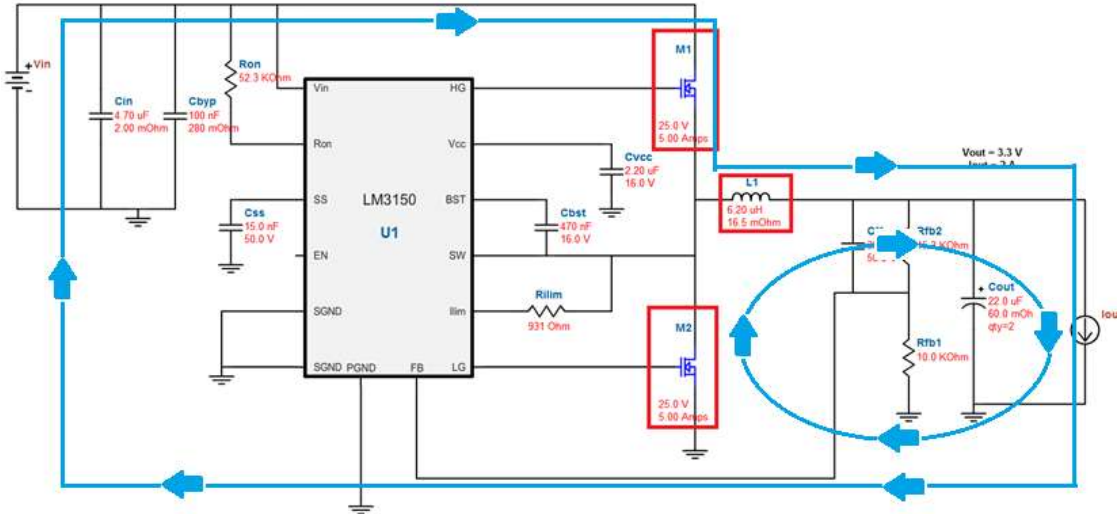
效率随输入电压和输出电流曲线

这个图是开关电源都会给出的效率曲线，它表示了开关电源在其应用场景中的效率表现。效率是衡量开关电源的一个很重要的指标，所以理解这个图对设计 BUCK 型开关电源使其工作在最佳效率很有帮助。图中 X 轴是输出电流，Y 轴是开关电源的总体效率。图三条曲线分别是低、中、高三个输入电压下的仿真结果。可以看到 BUCK 型开关电源效率曲线有两个变化规律：1、随输出电流变化有一个最高点，在这个最高点两边，效率都会下降。2、效率随输入电压的升高而降低。

在分析这个变化规律前，先看一下开关电源效率的定义。 $E = \frac{\text{输出有用功率}}{\text{输入总功率}}$ 。其中输入总功率减去输出有用功率等于开关电源的功率损耗。这是一个能量守恒的公式，开关电源本身不能产生能量，它只能把输入的能量进行转化，满足后续电路要求。在这个过程中开关电源的有源和无源元件都会产生损耗，使效率不能达到 100%。根据公式要分析效率的变化规律就

要搞明白功率损耗的变化规律，理解了损耗的产生就能有目的并且有效的调整电路，使效率达到最优。

第一步：确定主要损耗元件



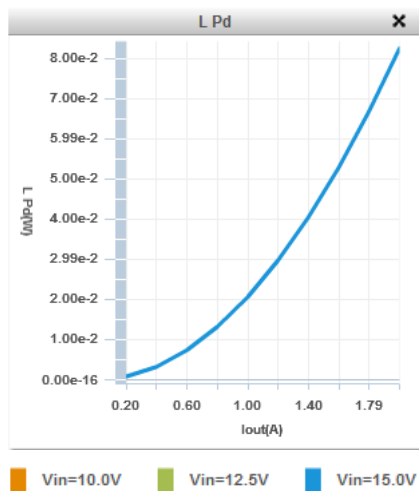
LM3150 同步 BUCK 电路

分析损耗前先看一下电路结构。WEBENCH 设计的 LM3150 是一个典型的 BUCK 型同步开关电源，之所以叫“同步”是因为 LM3150 有 LG 端口控制 M2 开关管，M2 替代了二极管最为放电中的回路开关。M1 和 M2 的通断状态是相反的同步的，所以称为“同步”型开关电源。充电周期 M1 导通 M2 关断，电流按照上图中大圈流动。放电周期 M1 关断 M2 导通，电流按照上图中小圈流动。图中重要的功率相关外围元件包括：输入电容、输出电容、储能电感、MOS 管。其它元件是模拟小信号电路中的，自身损耗极小。在 WEBENCH 仿真中添加各个元件的损耗曲线，查看最大损耗汇总表格如下（M1 和 M2 选择了相同的型号 CSD16301Q2）：

元件	储能电感	MOS 管 M1	MOS 管 M2	输入电容	输出电容
损耗 (mW)	80	60	125	1.79	1.6

从表中可以看出，电路中 MOS 管和电感是功率损耗的主要元件，它们的损耗规律对开关电源的效率影响最大。

第二步：分析电感损耗随 Vin 变化

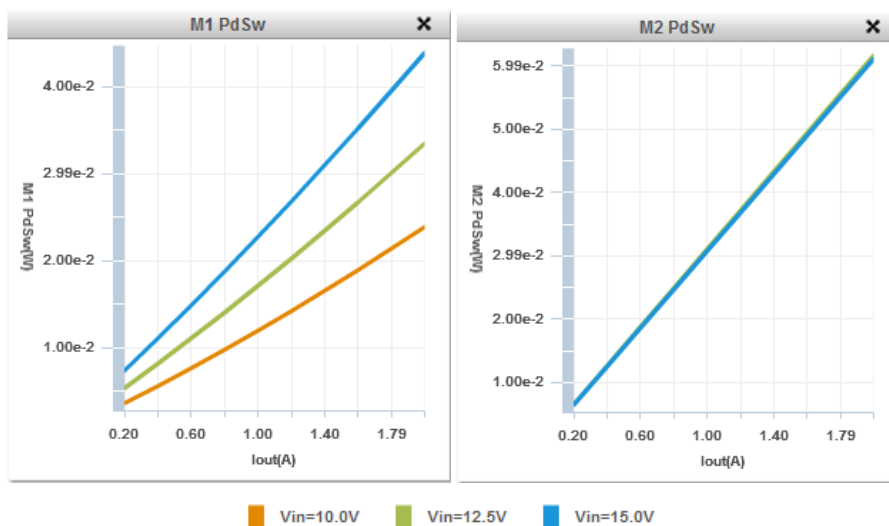


电感损耗

先看一下上图的电感损耗，X 轴是输出电流，Y 轴是损耗功率，三种颜色代表不同的输入电压。电感是无源器件，因为功率电感是带磁芯的线圈，线圈有电阻，所以电感存在磁损耗和电流损耗。磁损耗跟开关频率有关，不随输入电压变化，线圈的电阻损耗跟电流成正比。所以图中电感损耗的三条曲线重叠在一起，并随输出电流的增加而增加。

第三步：分析 MOS 管损耗

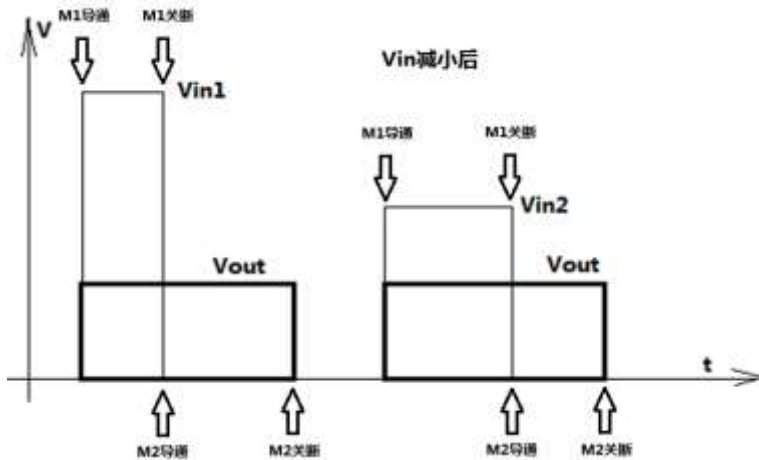
再来看一下 MOS 管的损耗，在同步型开关电源中有两个 MOS 管，负责充电回路的为 M1，负责放电回路的为 M2。如 3.1.2 节所述，MOS 管分为开关损耗和传导损耗，WEBENCH 仿真的开关损耗如下图：



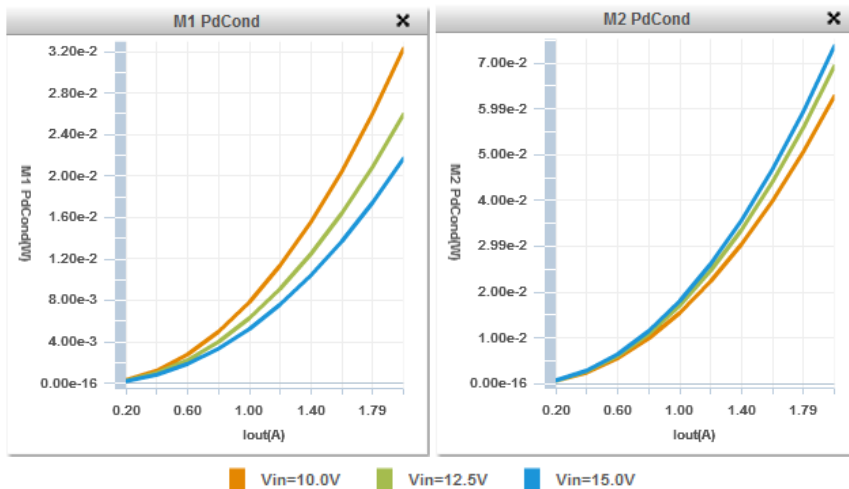
MOS 管开关损耗

可以看出 M1 和 M2 开关损耗有很大的不同，M1 开关损耗随输入电压变化较快，而 M2 的开关损耗随输入电压变化缓慢。两个 MOS 管随输出电流变化的趋势一致，随输出电流变大损耗增加。需要注意的是开关损耗是一个非线性过程，仿真软件很难做到跟实际电路一模一样，需要在实验中具体调试。

下面对比一下 M1 和 M2 的传导损耗，开关电源不同于 LDO 的连续能量传输，开关电源是一个非连续转换能量的过程，输入电压通过 M1 以脉冲方式给电感电容充电，放电过程通过 M2 进行。示意图如下



忽略元件损耗时输入能量近似等于输出能量，在上图中就是 V_{in} 的充电面积等于 V_{out} 的放电面积。 V_{out} 的面积没有变化，所以就要求 V_{in1} 和 V_{in2} 的面积相同，当 V_{in1} 降低为 V_{in2} 时为了保持能量不变， V_{in2} 的持续时间将会增加，图中表现为脉宽变宽。对应到开关电源中， V_{in} 降低时，M1 的导通时间增加（充电时间），M2 的导通时间缩短（放电时间），反之亦然（可参考上面 LM3150 同步 BUCK 电路图）。



MOS 管传导损耗

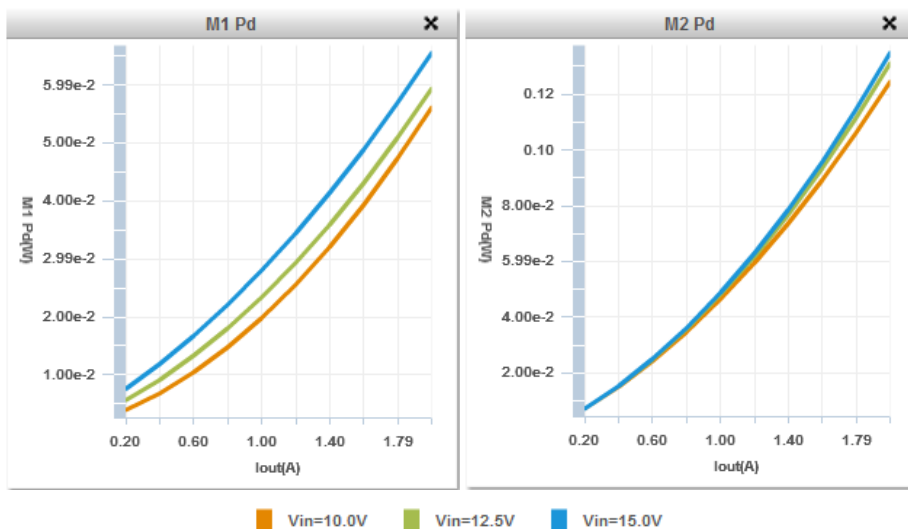
传导损耗跟导通时间和电流有关成正比。从上面的开关电源充放电分析可以看出， V_{in} 的大小影响了 M1 和 M2 的导通时间（占空比）。M1 和 M2 的导通关断是互补的，此消彼长，表现在图中也是随 V_{in} 的变化相反。

从 M1 和 M2 的传导损耗图中还可以得到一个很有用的规律：在不同的 V_{in} 条件下，M1 和 M2 的导通损耗和不变。正是由于 M1 和 M2 的互补性产生这一规律。从图中取点进行验证（鼠标指针放在在曲线上即可），如下表

Iout=1.4A 时			
Vin(V)	M1(W)	M2(W)	sum(W)
15	0.0356	0.0104	0.046
12.5	0.0336	0.0124	0.046
10	0.0305	0.0155	0.046

Iout=1.79A 时			
Vin(V)	M1(W)	M2(W)	sum(W)
15	0.0595	0.0174	0.0769
12.5	0.0559	0.0209	0.0768
10	0.0507	0.026	0.0767

可以看到尽管 V_{in} 不同时 M1 和 M2 传导损耗不同，但是二者的和是不变的。上表中任意选择了 1.4A 和 1.79A 两个位置进行验证，都符合这一规律。



MOS 管总体损耗

分析完 MOS 管的开关损耗和传导损耗，将两者加起来就可以得到 MOS 管总损耗，上图是 MOS 管的总损耗，可以看到随 V_{in} 的变化规律： V_{in} 越大 MOS 管的总损耗越大。结合开关损耗和传导损耗的分析结果得到：随着 V_{in} 增大，M1 的开关损耗增大而传导损耗减小，但是增大的幅度大于减小的幅度，最终 M1 表现为随 V_{in} 增大总损耗增大。对于 M2，随 V_{in} 增大，M2 的开关损耗不变，传导损耗增大，最终表现为随 V_{in} 增大总损耗增大。

通过对电感和 MOS 管随 V_{in} 的损耗分析可以看到，电感的损耗不随 V_{in} 变化，而 MOS 管损耗随 V_{in} 变大，这也就是为什么 BUCK 开关电源的效率会随 V_{in} 增大而降低的原因。在最优点的两边，效率都会下降，这个可以通过对比损耗 Pd 和有用功率 P_{out} 的变化率来分析，如下表：

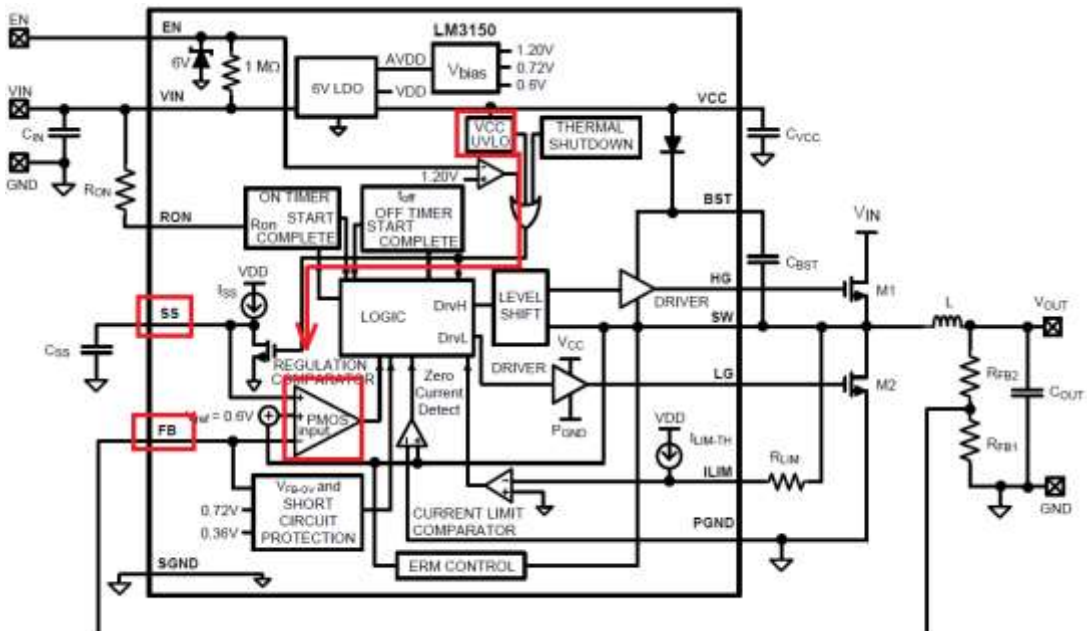
Vin=10V 变化率是相对于 1.2A 时								
Iout (A)	M1 Pd (W)	M2 Pd (W)	L Pd (W)	IC Pd (W)	总 Pd (W)	Pd 变化率	Vout=3.3V Pout 功率 (W)	Pout 变化率
2.000	0.056	0.124	0.083	0.076	0.339	0.779	6.600	0.667
1.200	0.026	0.059	0.030	0.076	0.191	0.000	3.960	0.000
0.600	0.010	0.024	0.007	0.076	0.118	0.380	1.980	0.500

Vin 不变时，当 Iout 大于最优点的输出电流时，这时元件的损耗增加速度（77.9%）会大于有用功率增加速度（66.7%），当 Iout 低于最优点的输出电流时，特别是输出电流较小时效率会有急剧下降。这是因为损耗随 Iout 减小速度（38%）慢于有用功减小速度（50%）。所以在最优点的两边，效率都会下降。

通过 WEBENCH 的仿真可以帮助用户对开关电源有更深入的了解，从效率的分析可以看出，开关电源效率不只是跟电路的设计有关，也跟外部的输入电压和负载电流有关，在设计和测试开关电源时就要保证输入电压和负载电流不变，这样才能对比调节电路产生的效果。

6.4.4.2 原理图仿真举例——开关电源的缓起

LM3150 具备缓起功能，缓起功能是为了调整开关电源的上电时间，使上电的启动斜率变缓，这样可以减小后级电路中电容的充电电流 ($I=C*\frac{dU}{dt}$)。先看看 LM3150 的内部结构，了解一下缓起实现的方法。

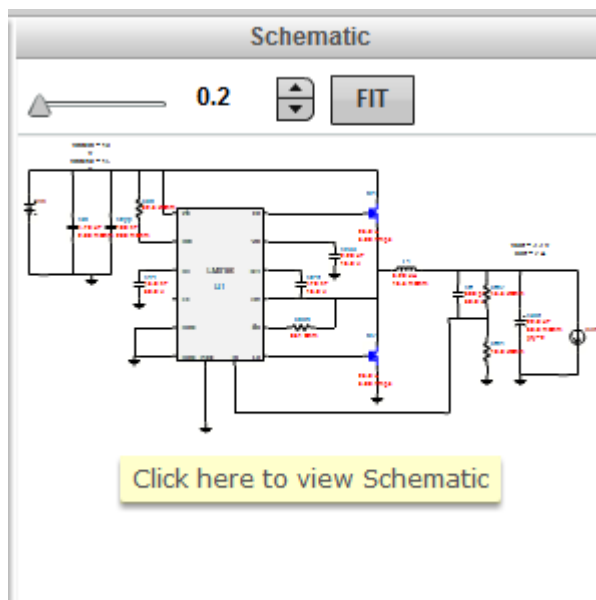


如上图所示，缓起单元由外部电容 C_{SS} 、内部电流源 I_{SS} 、内部比较器、内部参考 $Ref0.6V$ 以及反馈 FB 组成。在上电的时刻，当 V_{in} 没有超过 $UVLO$ (under voltage Lock out) 门限时，电流源 I_{SS} 会被下方的 MOS 管接地，也就是 SS 管脚接地。这时 V_{out} 被限制在 $0V$ ，这是一种保护机制，防止外部电压低时 V_{out} 出现异常对后级电路造成影响（例如 CPU 供电异常时其 I/O 口会出现错误状态，误触发外部硬件造成损坏）。当 V_{in} 超过 $UVLO$ 门限后， I_{SS} 电流源开始对 C_{SS} 充电，这时 SS 管脚电压以斜坡方式增加，充电电流恒定则斜率不变。在 SS 管脚电压没有达到 $0.6V$ 前，会限制 FB 跟随 C_{SS} 的充电斜率进行上电。由于 V_{out} 乘以分压等于 FB 电压，所以 V_{out} 也会以这个斜率上升直至达到额定电压。缓起时间由 C_{SS} 决定，计算公式如下：

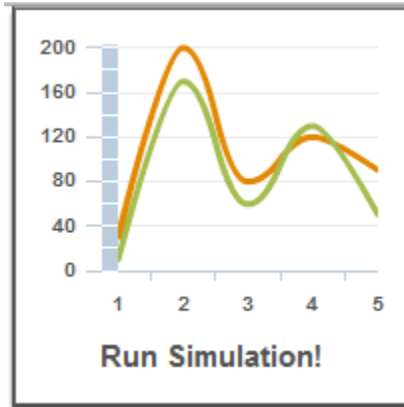
$$C_{SS} = \frac{I_{SS} \times t_{SS}}{V_{ref}}$$

$V_{ref}=0.6V, I_{SS}=7.7\mu A$

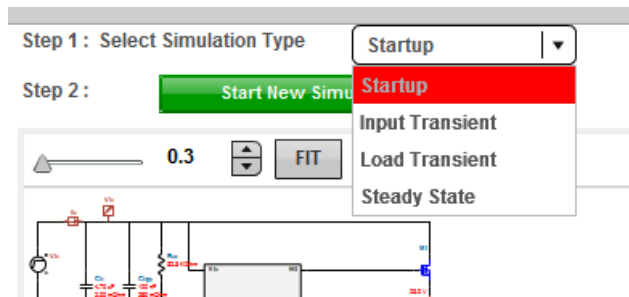
了解了 LM3150 的缓起功能后，可以用 WEBENCH 进行仿真，看看缓起的效果。在设计界面点击“Schematic”原理图即可进入仿真



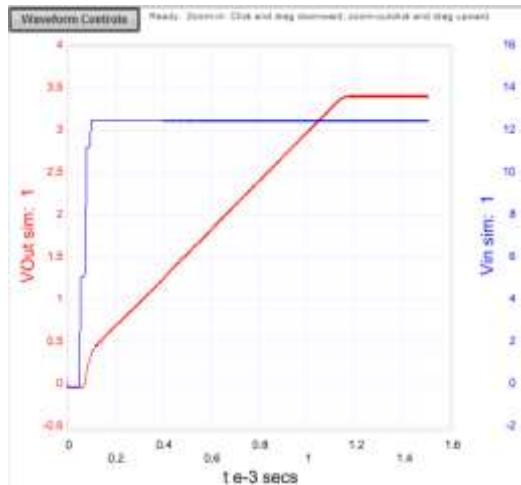
在仿真界面可以看到右上角的“simulation”图标，点击图标



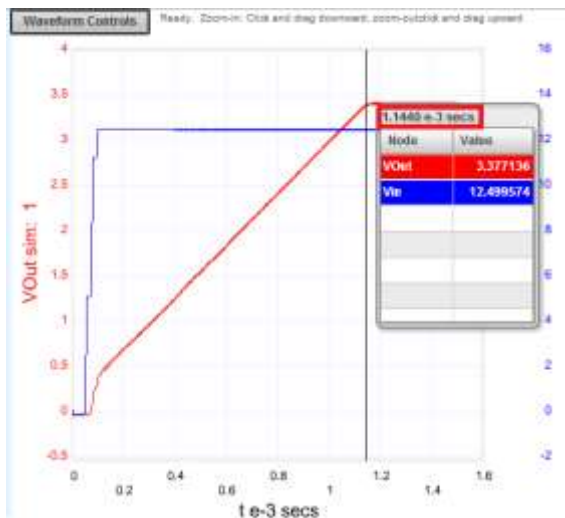
可以进入仿真控制窗口，在这里可以选择仿真的类型，我们选择 start up 仿真启动过程。



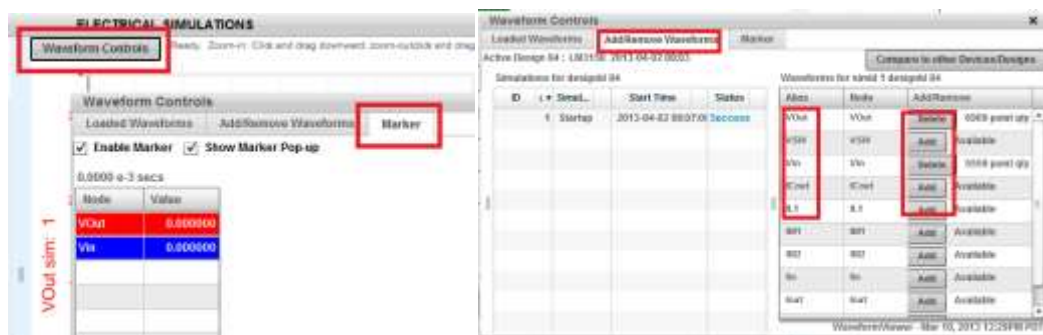
点击“start new simulation”进行仿真，几秒钟的计算后可以看到仿真结果



从图中可以看到蓝色 Vin 快速上电后 Vout 并没有立即上电，而是以斜坡方式缓启动。启动时间通过添加 Marker 点查看，在电压达到额定电压时上电时间为 1.144ms。原理图中 C_{ss} 取值为 15nF 带入前面公式，可以得到上电时间 $T_{SS}=1.17ms$ 。两者十分吻合。



Mark 点的添加可以通过在仿真图左上角的“wave control”中进行，点击“wave control”按钮后可以看到如下对话框，不仅能添加 mark 点，也能添加原理图中其他元件的电参数波形。



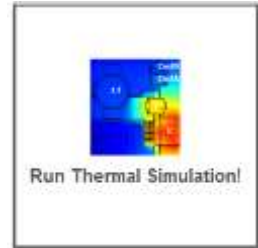
6.4.4.3 热仿真和PCB 布局

利用 WEBENCH 平台进行完毕芯片选型优化，电路优化和仿真后，一个电路方案已经初具雏形了，但是还有一个关键的步骤没有进行——这就是热仿真。热设计对于初级电子工程师来说较为陌生，当你将设计好的电路交给项目经理时，项目经理会问：这个电路发热量为多少？我需要让结构工程师设计多大的散热器来降温？这个电路的热量是否会使临近电路过温或者机壳温度超标？这些问题都涉及到热设计，你不能让结构工程师等你调试完电路并测试完发热量后才开始设计整机的结构。WEBENCH 提供强大的热仿真功能，帮助你提交更全面的设计方案，快速完成设计工作！

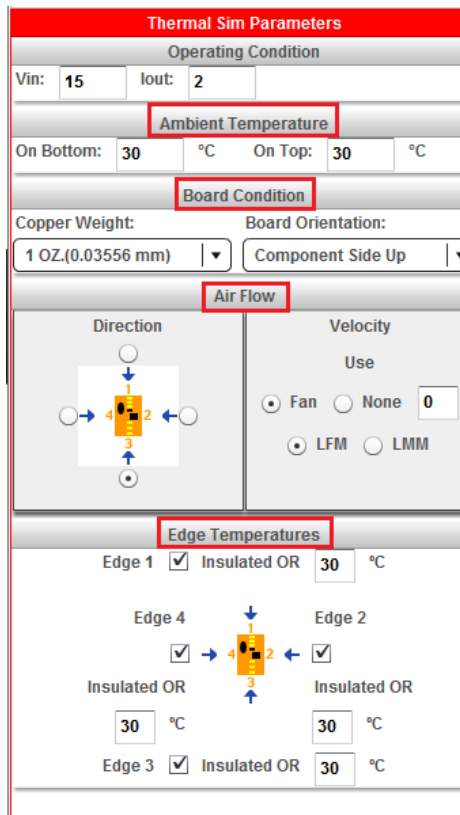
在介绍 WEBENCH 热仿真前先简单介绍一下热设计。为什么要进行热设计？高温对电子产品的影响：绝缘性能退化；元器件损坏；材料的热老化；低熔点焊缝开裂、焊点脱落。温度

对元器件的影响：一般而言，温度升高电阻阻值降低；高温会降低电容器的使用寿命；高温会使变压器、扼流圈绝缘材料的性能下降，一般变压器、扼流圈的允许温度要低于 95C；温度过高还会造成焊点合金结构的变化—IMC 增厚，焊点变脆，机械强度降低；结温的升高会使晶体管的电流放大倍数迅速增加，导致集电极电流增加，又使结温进一步升高，最终导致组件失效。热设计的目的：控制产品内部所有电子元器件的温度，使其在所处的工作环境条件下不超过标准及规范所规定的最高温度。最高允许温度的计算应以元器件的应力分析为基础，并且与产品的可靠性要求以及分配给每一个元器件的失效率相一致。

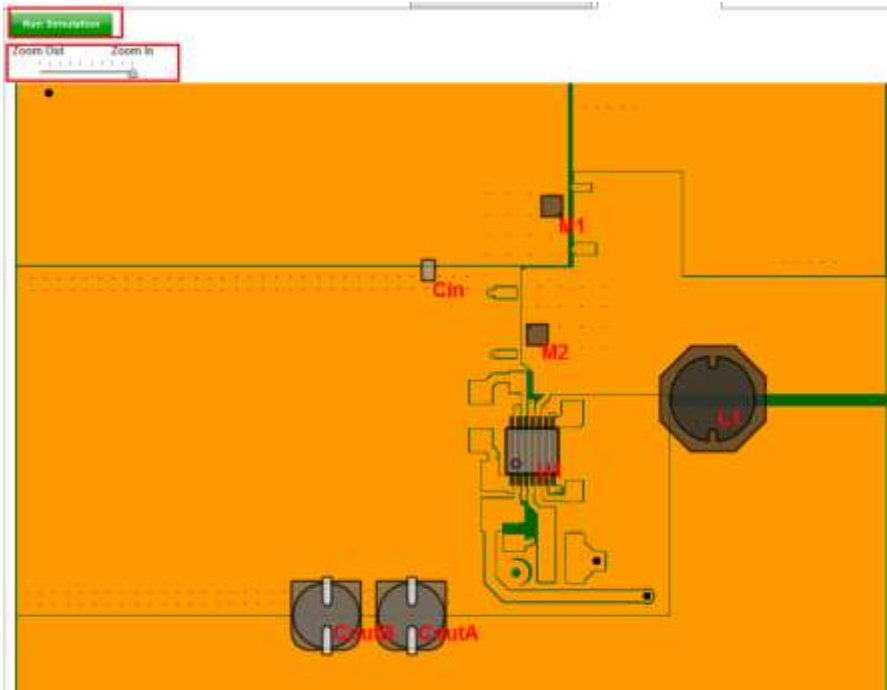
在原理图仿真界面的右上角可以看到“Run thermal simulation”图标，点击后即可进入热仿真



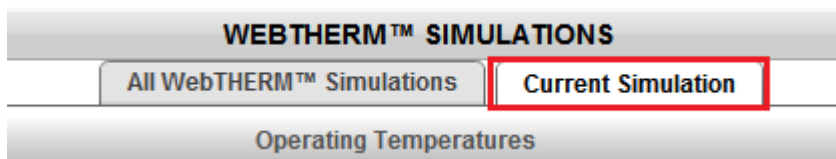
热仿真要仿真的准确就要把电路所处的散热环境设定好，跟散热相关的一般包括：环境温度，PCB 铜皮厚度和芯片布局，风，单元电路周边区域温度。这些设置在 WEBENCH 热仿真中都支持，在热仿真界面的左边可以看到“thermal sim parameters”设置窗口。从上到下依次为：工作条件，环境温度，电路板条件，气流，边缘温度。气流窗口中有 4 个方向可以设定风扇吹风的走向，也可以设定不用风扇自然散热。



在热设置窗口右面是 WEBENCH 热仿真用的 PCB 布局布线，需要注意的是，电源 PCB 中走线多用覆铜进行，图中看到的细线是分割线，分割线是没有铜的地方。覆铜代替走线可以增大导线的面积，提高通流能力，并且降低寄生电感，使滤波电容起到好的效果。调节放大和缩小将图调整到合适大小。点击“run simulation”即可开始热仿真。



热仿真计算量大，系统需要 2 到 5 分钟的时间，仿真完毕后点击“current simulation”查看仿真结果

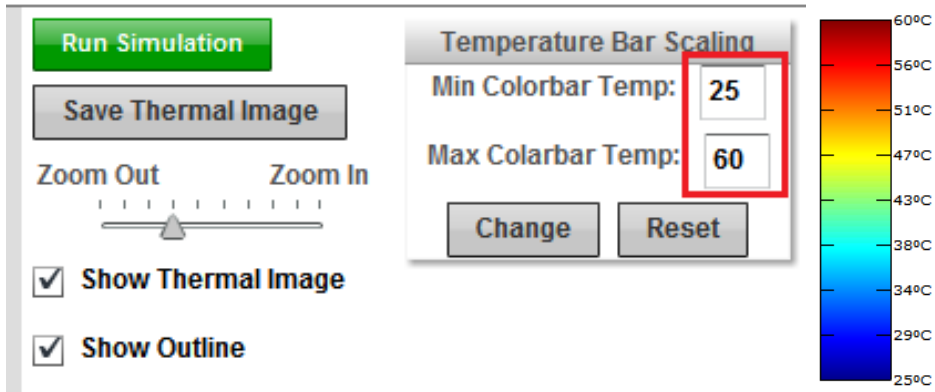


设置不同条件的仿真结果都存在“all webTHERM simulations”里，可以双击打开对比查看。要改变条件进行新仿真可以点击“creat a new simulation”按钮。

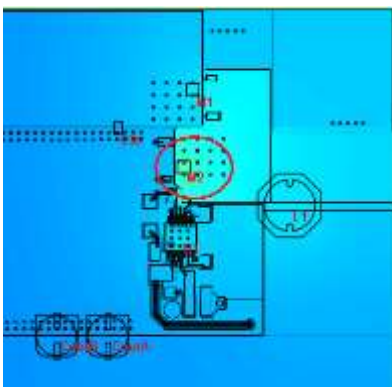
ID	Name	Status	Submitted Date	Run Date	Comments
1	Simulation for Design B4	Completed	Apr 02, 2013 07:47 PM	Apr 02, 2013 07:48 PM	
2	Simulation for Design B4	Completed	Apr 02, 2013 08:20 PM	Apr 02, 2013 08:20 PM	

仿真结果是用颜色来表示的，越红温度越高，越蓝温度越低。查看时需要根据电路的发热情况设计最大和最小温度，才能使颜色分明方便查看。例如如果电路的最高温度在 50 度，

设置显示的温度范围为 30 度到 125 度，则看到一片蓝色，高温区不明显了。应该设置为 25 度到 60 度，这样才能使颜色分明。



仿真结果如下图，可以看到 M2 的温度比 M1 高，M2 的功率损耗 140mW，M1 的功率损耗 65.6mW，所以在近似的散热条件下 M2 的温度升高的多一些。MOS 管 CSD16301Q2 数据手册上给出“junction to ambient”硅片热源节到表面空气的热阻为 $R_{ja}=69$ 度/W，“junction to case”芯片热源到芯片表面的热阻为 $R_{jc}=8.4$ 度/W，这样可以得到芯片表面到空气的热阻 $R_{ca}=R_{ja}-R_{jc}=60.6$ 度/W。仿真设定的环境温度为 30 度，可以计算得到 MOS 管 M2 的表面温度为 $0.14 * R_{ca} + 30 = 38.5$ 度。WEBENCH 仿真汇总表中的 M2 温度 41 度，这是因为 WEBENCH 考虑到了周围器件的发热，所以比理论计算的 38.5 度高一些，更接近实际。有了 WEBENCH 的辅助功能，省去了热计算的繁琐工作，电路温度一目了然。

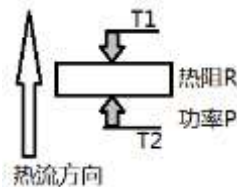


Operating Temperatures				
Layer	Max T	PDiss.	Manufacturer	Part Number
PCB - Top	41°C			
IC - Die	36°C	0.4 W	Texas Instruments	LM3150MH/NOPB
L1	36°C	8.25e-2 W	Bourns	SRU1038-6R2Y
Cout	33°C	1.60e-3 W	Sanyo	20SVP22M
Cin	34°C	1.40e-3 W	MuRata	GRM21BR61E475MA1
M1	37°C	6.56e-2 W	Texas Instruments	CSD16301Q2
M2	41°C	0.14 W	Texas Instruments	CSD16301Q2
PCB - Bottom	39°C			

下图是 MOS 管 CSD16301Q2 手册中的热阻，热阻参数不止一个，描述的热阻位置也不一样。热阻的概念类似电阻，电流经过电阻会产生电压差，热流经过热阻会产生温差。电流从高压向低压流动，热流从高热向低热流动。如图根据热流方向： $T_2 - R * P = T_1$ 。

THERMAL INFORMATION

THERMAL METRIC (1)(2)		CSD16381Q2	UNITS
θ_{JA}	Junction-to-ambient thermal resistance (3)(4)	6 PINS	°C/W
θ_{JCase}	Junction-to-case (top) thermal resistance (3)	69	
θ_{JB}	Junction-to-board thermal resistance	8.4	



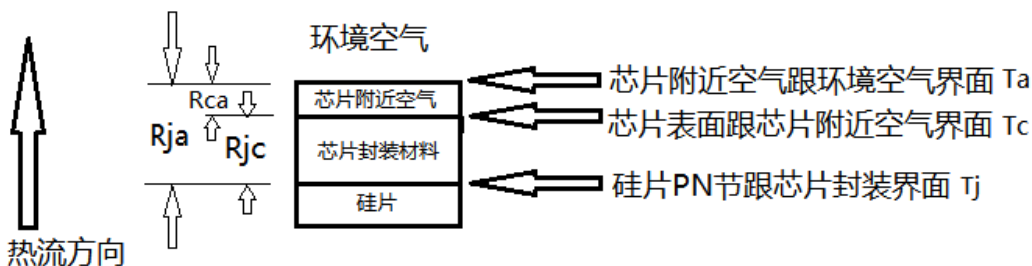
数据手册中常给出以下热阻参数： R_{jc} （硅片 PN 节到芯片封装表面的热阻）， R_{ja} （硅片 PN 节到芯片附近空气的热阻）。热设计中 T_j 为硅片 PN 节的温度，芯片手册对这个温度有最大值要求，过温影响芯片性能或者损坏。根据前面热流分析，这些参数有如下关系：

芯片表面温度 $T_c = T_j - R_{jc} * P$ 或者 $T_c = T_a + R_{ca} * P$

芯片 PN 节温 $T_j = T_a + R_{ja} * P$

芯片表面到环境空气热阻 $R_{ca} = R_{ja} - R_{jc}$

这些公式都中在实际中可以测量到的是 T_a （环境空气温度）和 T_c （芯片表面温度）以及 P （芯片功耗），根据手册的热阻可以计算出 T_j 温度， T_j 要求在手册说明的范围内电路才可靠。如果 T_j 超温就要改进散热途径，使 T_a 降低（例如加风扇或者加散热片，加散热片后芯片不再接触空气，使用 R_{jc} 热阻即可）。



以 LM3150 的手册热阻为例，如果测试芯片附近空气温度为 50 度，芯片功耗 0.1W，4 层板，则 $T_j = 50 + R_{ja} * P = 50 + 40 * 0.1 = 54$ 度。

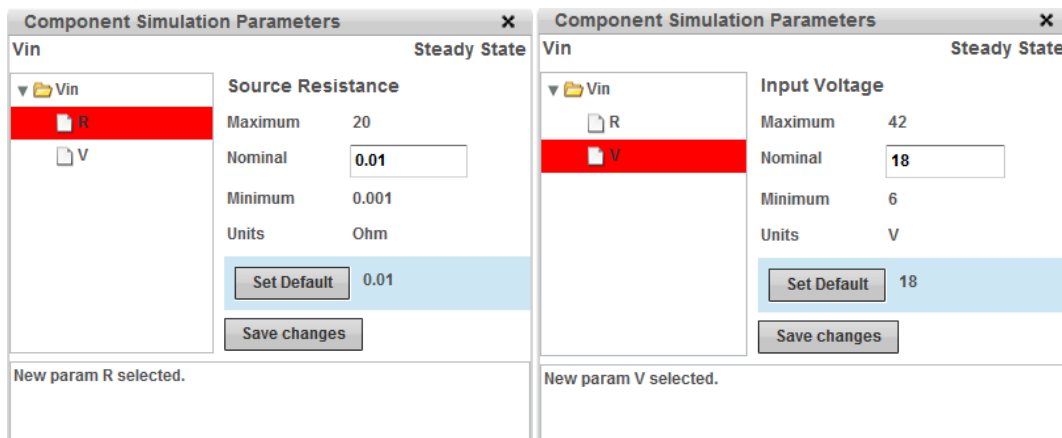
Symbol	Parameter	Conditions	Min	Typ	Max	Units
T_{SD}	Thermal Shutdown	Rising		165		°C
	Thermal Shutdown Hysteresis	Falling		15		°C
θ_{JA}	Junction to Ambient	4 Layer JEDEC Printed Circuit Board, 9 Vias, No Air Flow		40		°C/W
		2 Layer JEDEC Printed Circuit Board, No Air Flow		140		
θ_{JC}	Junction to Case	No Air Flow		4		°C/W

6.4.4.4 开关电源稳态仿真

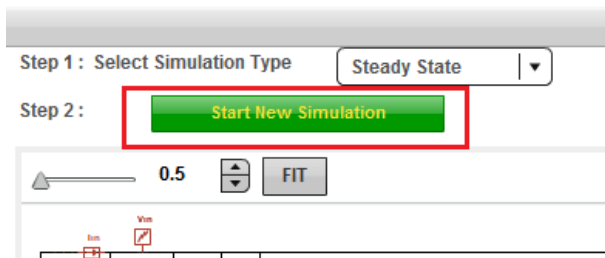
开关电源的稳态仿真是用于观察开关电源达到稳定后各部分的电压和电流。作用相当于用示波器的电压探头和电流探头对稳定工作的开关电源进行测试。所以利用 WEBENCH 提供的稳态仿真来设计开关电源是帮助读者理解和分析开关电源工作原理的好方法。

稳态仿真的进入方法在前面的内容中已经讲过，这里不再累述。下面举一个例子，看看如何利用 WEBENCH 的稳态仿真来分析开关电源。

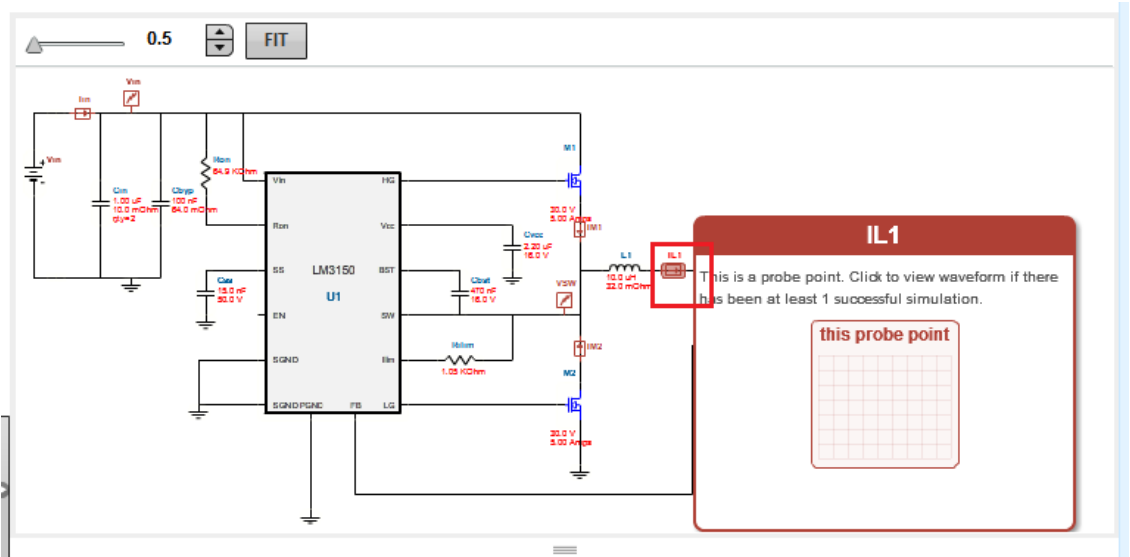
看一下占空比 D 随 V_{in} 的变化。在仿真界面的原理图中点左键点击电源进行设置，如下图所示



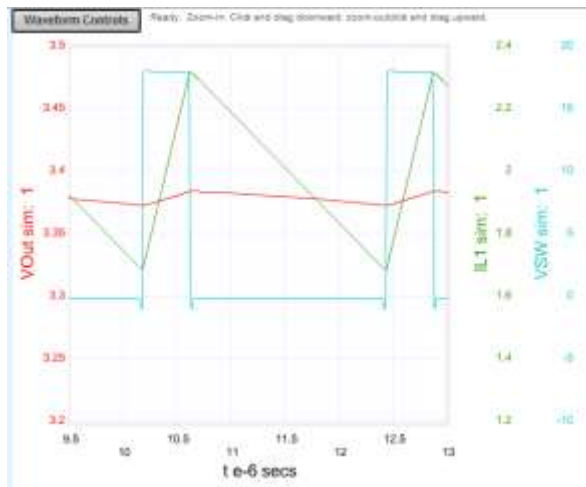
电源有两个设置项，一个是内阻，一个是电压。设定好电源电压后点击“save changes”进行保存才可以生效。然后点击“start new simulation”将设定好的电压进行仿真。



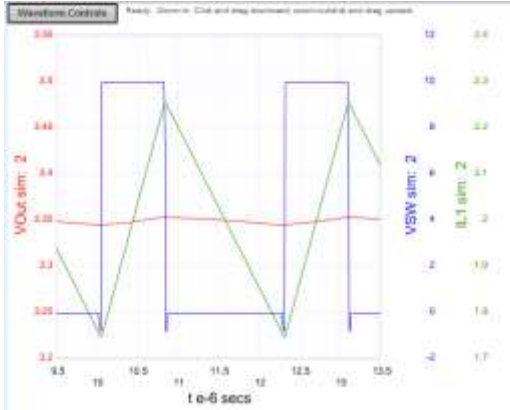
稳态仿真需要的时间较多，因为系统要计算电路中各元件的电压和电流。仿真结束后，默认将 V_{out} 波形显示出来。要查看更多元件的参数，需要手动添加，例如添加电感 $L1$ 的电流 $IL1$ ，在原理图上左键双击 $IL1$ 即可， $IL1$ 的波形立即显示出来。鼠标指针放在 $IL1$ 上可以看到系统给的提示。如下图



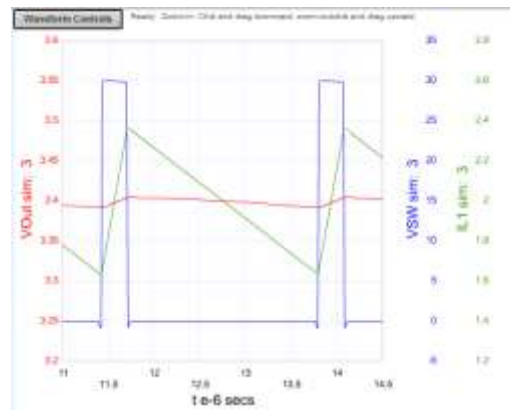
按照这个方法，我们将 VSW 电压波形添加显示。下图中截取了显示图，图中将一个周期进行了放大，方便查看。VSW 的电压高低反映出开关的导通和关闭状态，也就是占空比状态，高电压时 M1 导通，电感充电，低电压时 M2 导通，电感放电。可以看到电感的充放电斜率符合前面章节介绍的内容。



为了对比占空比随 Vin 的变化，我们将 Vin 分别设定为 10V 和 30V，将电感电流和 VSW 显示。从图中可以看到占空比的明显变化。

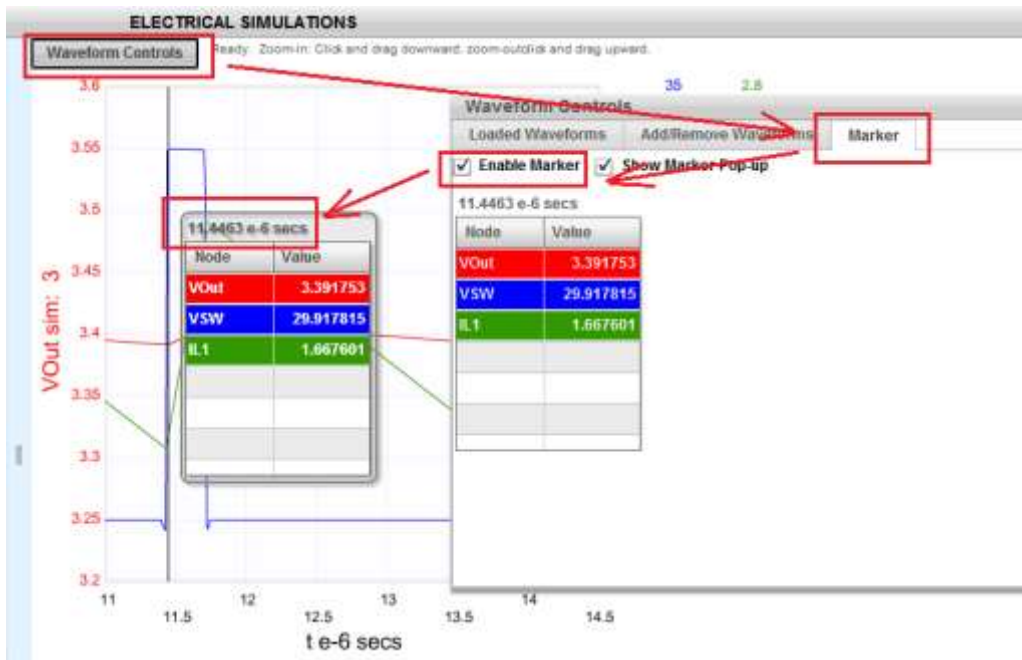


Vin=10V



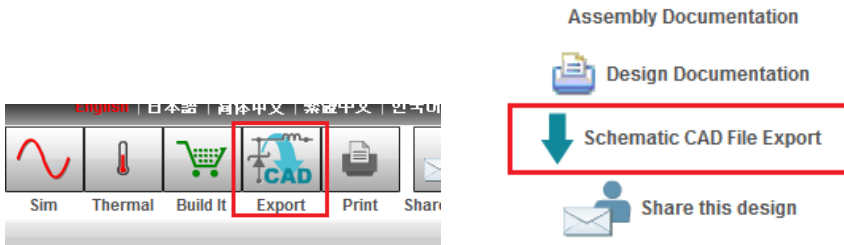
Vin=30V

在“waveform controls”菜单中使能 marker 功能，即可用鼠标指针查看图中具体的参数值，可以看到占空比具体的变化量。



6.4.5 方案原理图导出

设计方案经过优化和仿真后就要开始设计原理图和 PCB 了，WEBENCH 提供原理图导出功能，这样工程师不要再把设计原理图抄到 EDA 软件中了，节省了大量时间。在设计界面的上方工具条中点击“CAD”或者在右下角中选择“CAD export”。

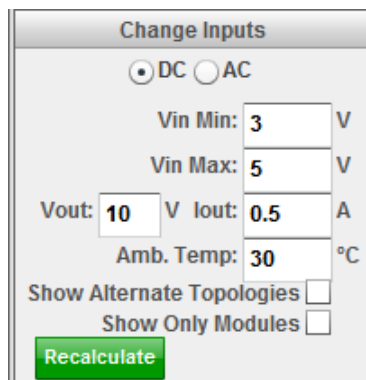


可以看到 WEBENCH 支持几种业界流行的 EDA 软件，例如 Altium、Cadence 和 Mentor 等。导出方法可以参考前面章节，此处不再累述。



6.5 boost 开关电源设计实例

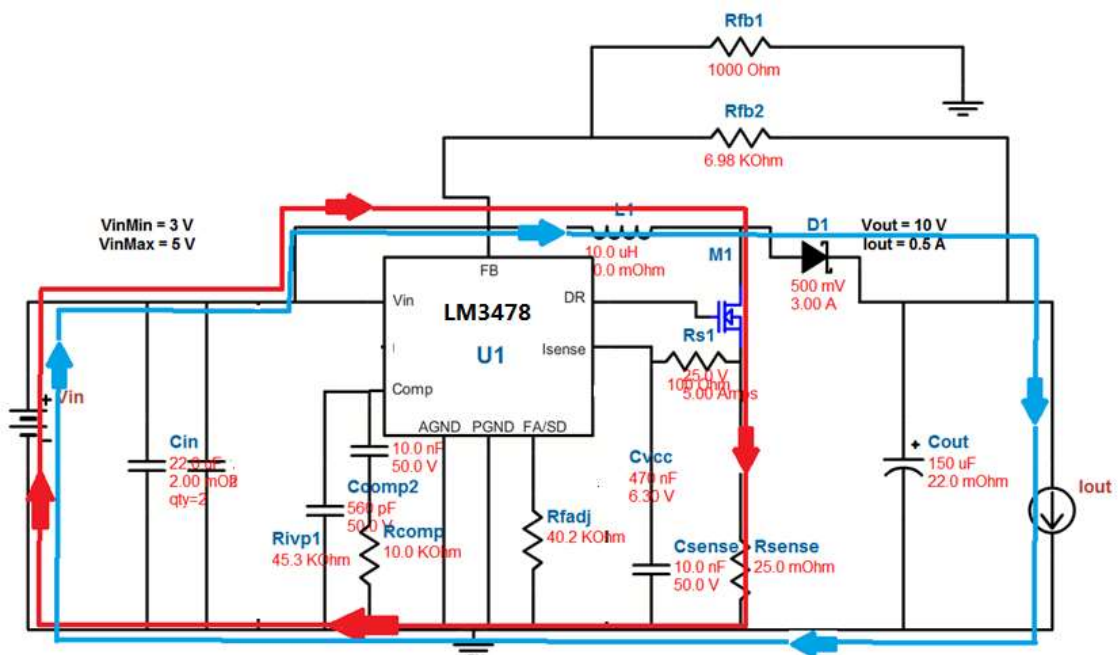
Boost 开关电源设计优化过程跟 BUCK 型开关电源类似，一些基本规律也一致，例如电感体积随开关频率升高而减小，开关损耗随开关频率升高而增加。充分理解开关电源的一个基本拓扑后对学习其它类型的拓扑很有帮助。在选型对话框中输入 V_{in} 电压范围和 V_{out} 电压，当 V_{out} 大于 V_{in} 后要求电源有升压功能，WEBENCH 会自动选择 BOOST 开关电源。



BOOST 开关电源选型中也会有类似 buck 电源的优化，在效率，体积，成本三个条件中进行，芯片选型后再进行外围电路优化，可以参考 buck 电源设计一节，这里不再累述。本节用一个具体例子介绍一下 boost 跟 buck 开关电源的区别。目的在于抛砖引玉，希望工程师在用 webench 设计电源中能充分利用其选型和仿真功能，快速高效的设计开关电源。

6.5.1 Boost 电路电流路径分析

下图是 LM3478 boost 开关电源电路，以这个基本 boost 电路为基础介绍一下 boost 电路以及和 buck 电路的区别。



根据 WEBENCH 推荐的电路，先看一下 boost 电路的外围功率器件，LM3478 是 boost 电路的控制器，L1 是功率电感，M1 是外部 MOS 管控制充电，D1 是放电回路中的二极管。Cin 和 Cout 是输入和输出电容。

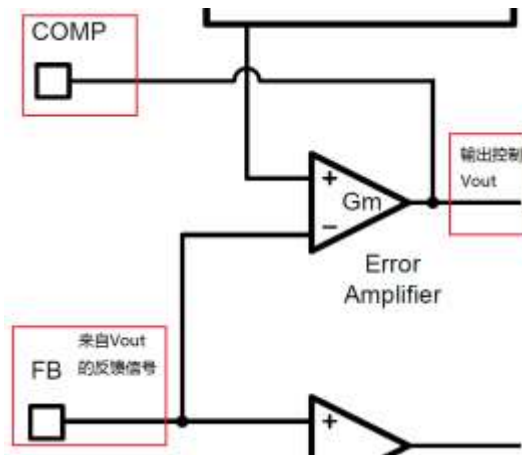
LM3478 是异步开关电源，让我们对比一下同步开关电源和异步开关电源的区别。上一节中介绍的 BUCK 电路 LM3150 有两个外部 MOS 管，一个负责对电感充电一个负责放电，此处 boost 电路中只有一个负责充电 MOS 管，电路中放电开关由 D1 二极管取代。D1 二极管是不受 LM3478 直接控制的，由加在两端的电压控制导通关断，所以 LM3150 这类两个 MOS 管的开关电源称作“同步开关电源”，LM3478 这类一个 MOS 加一个二极管的称作“异步开关电源”。

再分析一下 LM3478 电路的电流回路。在充电周期：M1 导通，M1 导通后 D1 的正向端接地，D1 关断，电流从 Vin 流出对 L1 充电后由 M1 流回 Vin 电源（如上图小圈回路）。放电周

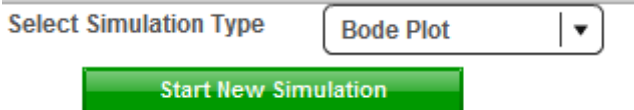
期：M1 关断，D1 的正向端得到释放，由于在 M1 断开时 $\frac{di}{dt}$ 较大，所以 L1 的感应电动势会比 V_{in} 还高，D1 正向端电压为 $V_{in} + L \cdot \frac{di}{dt}$ 高于负向端电压，D1 导通，电流从 V_{in} 流出经过 L1 再经过 D1 和负载流回 V_{in} 电源（如图中大圈回路所示）。Boost 电路利用了 L1 的感应电动势高的特点，使 V_{out} 得到升高，可以达到 V_{in} 的数倍。

6.5.2 开关电源的波特图仿真

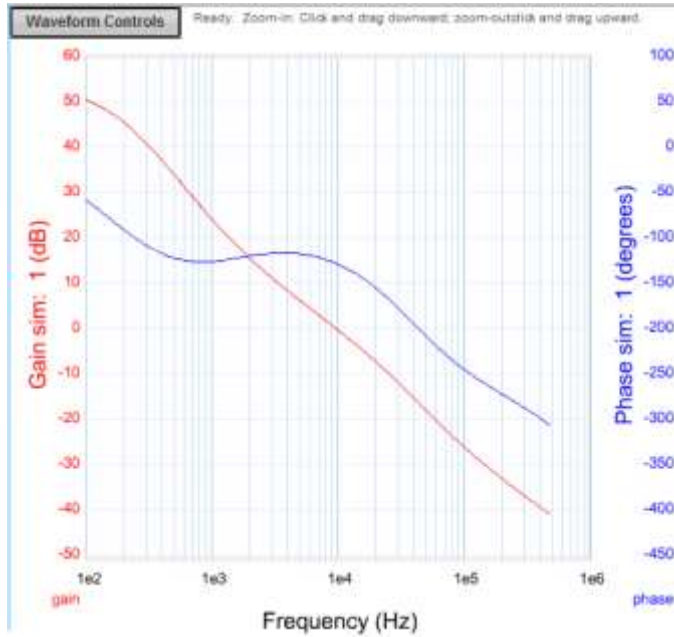
LM3478 开关电源有 COMP 管脚用于调节控制环路的补偿。所以在 LM3478 电路图仿真中有“bode plot”波特图仿真这一项。不只是 LM3478，只要是带有 COMP 管脚的控制器在 WEBENCH 中都有波特图仿真功能。上面介绍的 LM3150 没有 COMP 管脚，它的控制环路补偿基于“Constant On-Time (COT)”技术在芯片内部完成，节省了外部器件的数量。下图是 LM3478 的内部原理框图中误差放大器部分。



可以看到误差放大器的输出用于控制 V_{out} 电压， V_{out} 电压经分压后送入 FB 反馈管脚，FB 是连接在误差放大器的负向端，属于负反馈系统。与《模拟电子线路基础》课程中所讲的负反馈原理一致，开关电源的负反馈系统也涉及到稳定性问题，如果反馈的相移过大超过 180 度，则负反馈变为正反馈，开关电源将产生震荡。所以设计开关电源时要仿真其波特图，验证稳定性。

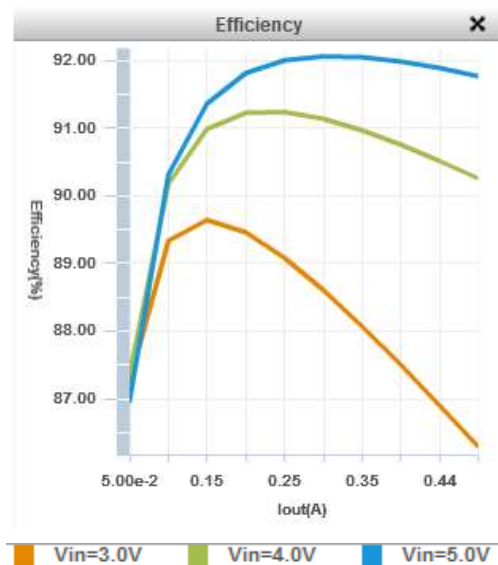


在原理图仿真界面中，选择仿真类型为“bode plot”，然后点击开始仿真，WEBENCH 将绘制电路的波特图。仿真结果如下，蓝色线是相位偏移，红线为环路增益，可以看到在环路增益 0db 时，相位偏移为正 20 度，满足稳定性条件。



6.5.3 boost 开关电源效率仿真

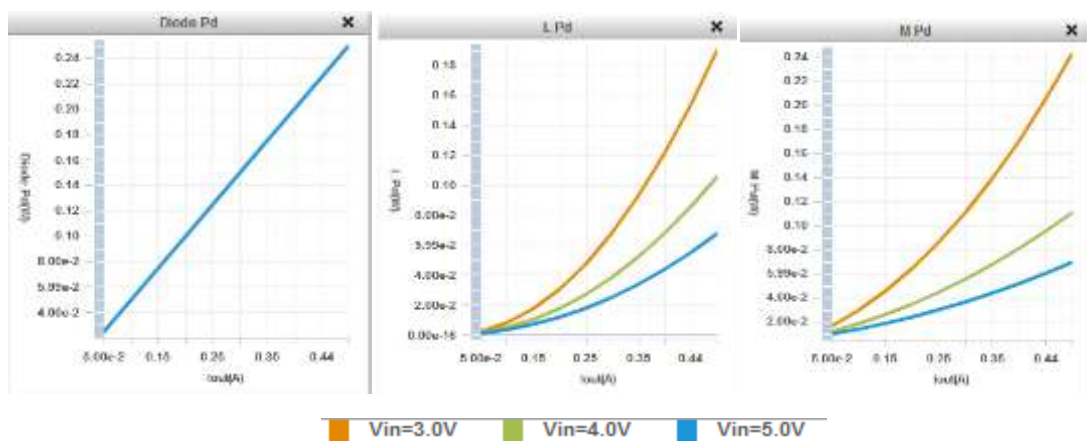
分析完稳定性再来看一下效率变化情况。在图表仿真中可以发现 Boost 开关电源与 buck 开关电源在效率随 V_{in} 变化上有区别： V_{in} 越高效率越高。这个变化跟 buck 电路正好相反。



同样的分析思路，先看看电路中损耗最大的元件，在图表仿真中将各个功率器件的损耗列入下表

元件	储能电感	MOS 管 M1	二极管管 D1	输入电容	输出电容
损耗 (mW)	190	243	249	0.04	13.4

可以看出储能电感、MOS 管和二极管是损耗最大的元件，分析他们的损耗情况就能找出效率随 V_{in} 变化的原因，下面导出他们的损耗曲线，如下图



从仿真结果可以看到，除了二极管随 V_{in} 变化的三条曲线重合外，MOS 管和 L 的损耗都是随 V_{in} 变大而降低。所以总体损耗也是随 V_{in} 增大而降低，从而得到效率随 V_{in} 增大而增加的结果。

从 BUCK 和 BOOST 开关电源的效率分析可以看出一个共同点：当 V_{in} 和 V_{out} 的差值缩小时电源效率升高。这原因从理想开关电源的角度递推更为直观：当 V_{in} 和 V_{out} 的差距缩小时，占空比逐渐增大，当 V_{in} 等于 V_{out} 时，占空比达到 100%，开关不用再切换，直接将 V_{in} 供给 V_{out} 即可，这种情况下效率能接近 100%。

6.6 FPGA 电源设计实例

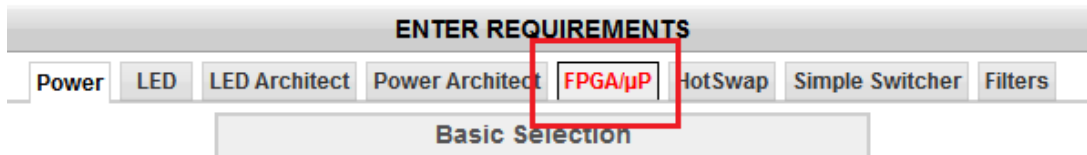
FPGA 和处理器是大规模的集成电路，一般都分为核电压和 IO 口电压，并且根据芯片内部的集成资源还会有模拟电压和时钟电压等。所以这类芯片的供电设计是一件较复杂辛苦的事情。在没有 WEBENCH 软件时，工程师要阅读 FPGA 手册，详细看了电源说明后才能着手设计电源树并为电源树选择供电芯片。这将耗费工程师大量的时间和精力，如果因为不熟悉芯片出现错误，那么多层 PCB 板将报废并且耽误项目进度。

考虑到这种情况，WEBENCH 提供了支持 FPGA 和处理器电源设计的功能，合理使用此功能可以大大提高电源设计效率和成功率。

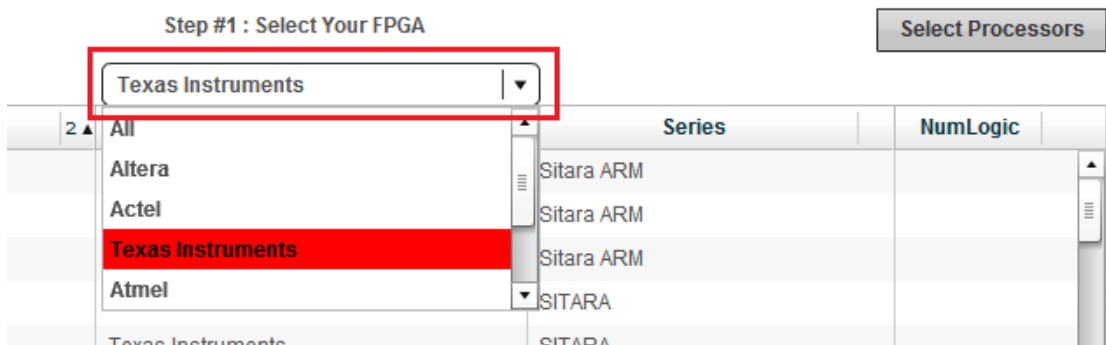
在前面的 2.3 和 2.4 节中简单介绍了 WEBENCH 中 FPGA 电源设计功能，本节将对这个功能详细介绍，一步一步进行 FPGA 电源设计。

6.6.1 FPGA 芯片选择

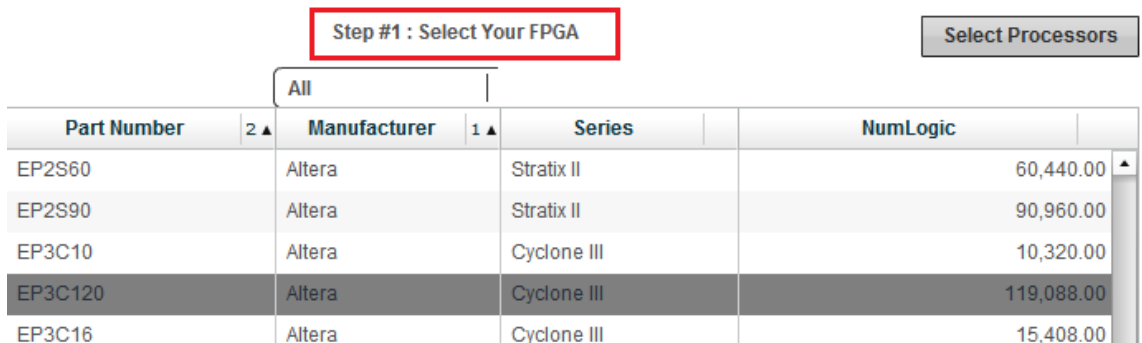
在 WEBENCH 首页选择 FPGA 和处理器电源设计，进入 FPGA 电源设计页面。



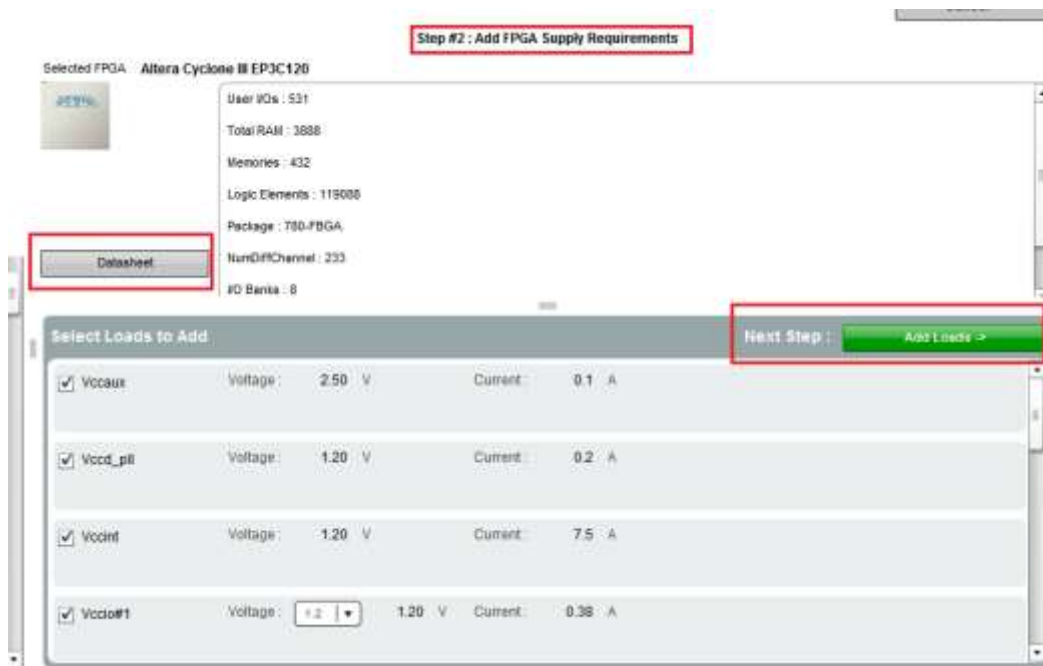
在下拉菜单中选择 FPGA 或处理器厂家，可以看到 WEBENCH 支持业界多家知名厂家的芯片，非常方便设计。



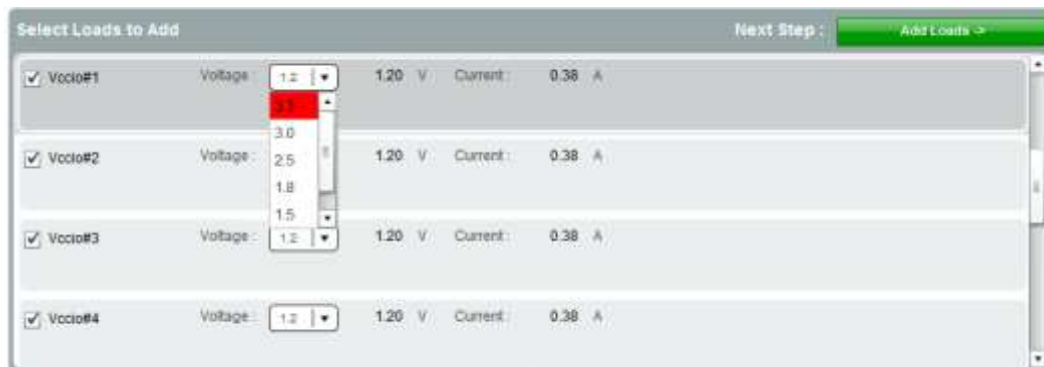
在此节的设计举例中选择 Altera 的 Cyclone III 作为例子。如下图



选择好芯片后可以看到右上角的芯片资源汇总，并且 WEBENCH 提供芯片 datasheet 的链接。列表中是 FPGA 的各个电源种类和典型电流。点击“add load”即可将这些电源添加入电源树。

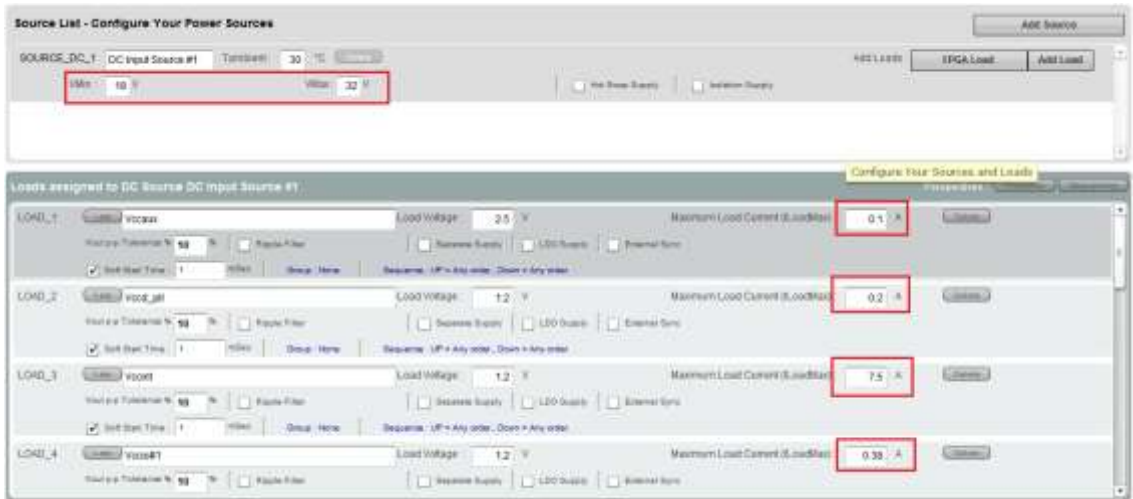


WEBENCH 为设计人员提供了最大的灵活性，每个 IO bank 的电压都可以根据项目选择。如下图所示：



6.6.2 供电芯片组电源树设计

将 FPGA 电源添加进电源树后即可进入电源树设计界面，如下图，电源树第一行是“树根”下面几行是“树枝”。对树根的电压范围可以根据项目需求设置，并且 FPGA 的电源电流还可以进行设置，用以应对逻辑资源不同工作频率不同带来的功耗变化。



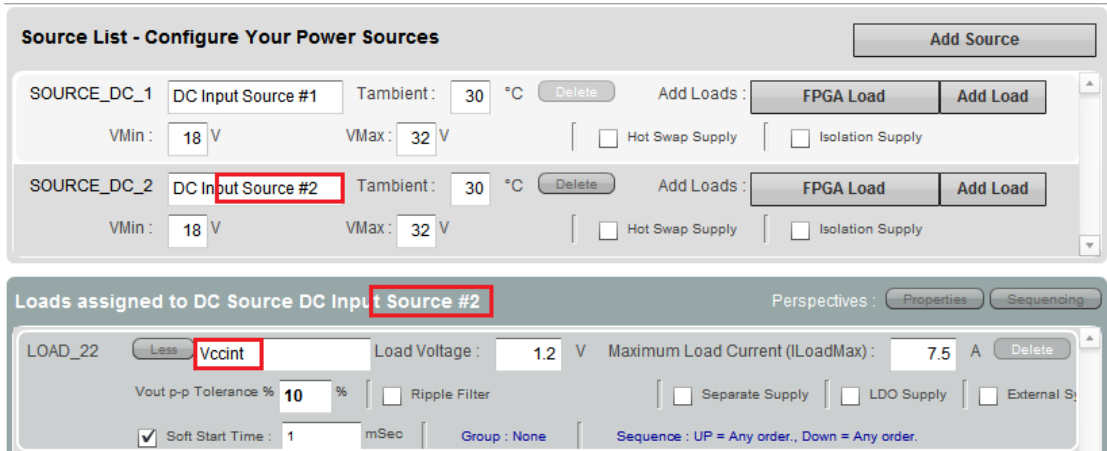
如果需要用两个“树根”给 FPGA 供电，例如将电流很大的核电压 Vccint 单独供电，可以另添加一路“树根”，点击“add source”即可。点击 add source 后可以看到“树根”出现了新的一行，为 source 2。



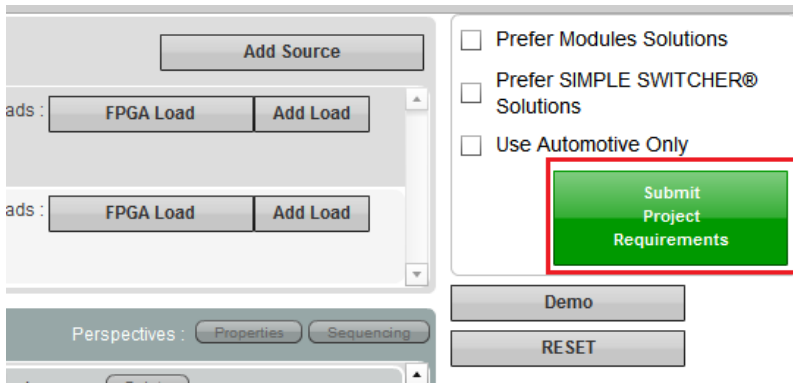
在 source 2 上点击“FPGA load”即可对新添加的“树根”选择 FPGA 电源。需要注意的是要把 source 1 中的 vccint 删除，避免出现重复。



添加好 FPGA 电源后可以看到 Vccint 出现在“树枝”行，并且行上标注 source 2，树枝和树根是一一对应的。如下图



FPGA 电源分配完毕后点击“submit project”即可进行电源树的优化。



6.6.3 电源树优化设计

在电源树的优化中要完成芯片组的对比，选择合适的芯片组给电源树供电。WEBENCH 会将合适的芯片组列在待选方案中，用三维图表表示出来，X 轴是效率，Y 轴是占用 PCB 面积，Z 轴是成本，用圈的面积大小表示。待选方案的树形结构也会被绘制出来，方便工程师直观查看。如下图。

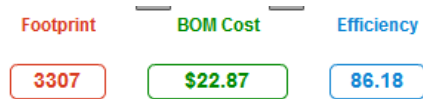


在这个步骤中，工程师不必纠结与具体芯片，只需关注芯片组的整体效率、成本和 PCB 占用面积。这也正是 WEBENCH 自顶向下的设计方法。下表例举了两个方案的对比，介绍方案选择的基本方法。

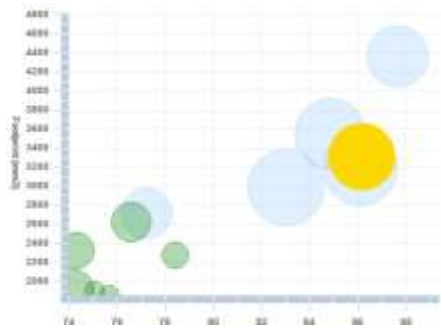
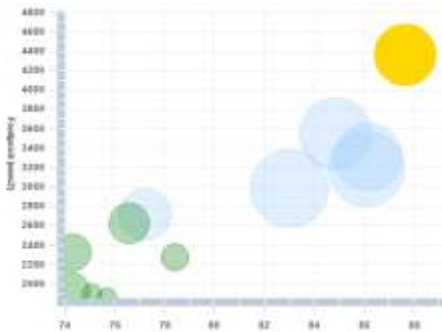
方案 1

方案 2

效率，面积和成本对比

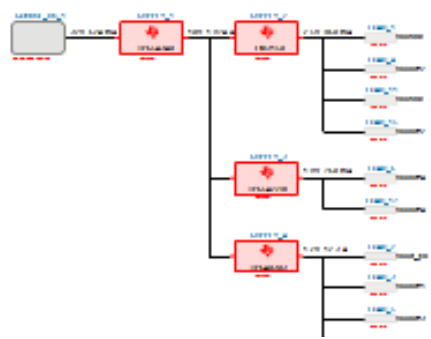
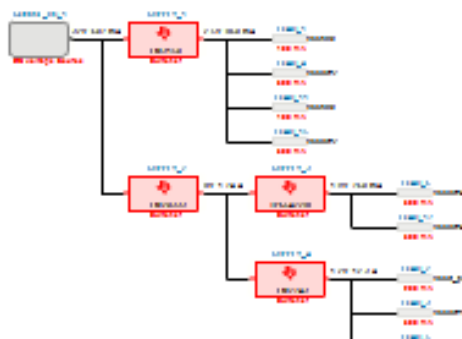


方案在待选芯片组中的位置



Y轴 面积
X轴效率
圈面积成本

电源树拓扑对比



从表中可以看出，方案 2 效率降低了 1.5 个百分点，但是 PCB 占用面积缩减了 24%，成本相当，这个交换很划算。所以优先选择方案 2。

确定了芯片组方案后，点击“view project details”进入芯片优化选择。如下图



6.6.4 电源芯片优化选型


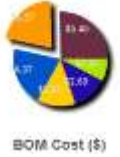


进入芯片优化选择页面后可以看到这个页面没有优化旋钮了，左面是电源树，右面是饼图和待选芯片列表。没有优化旋钮是因为 WEBENCH 已经优化过了芯片组，选择了一组推荐芯片。这个页面是提供给工程师更多的灵活性，对优化结果进行调整。



调整过程中电源树的每个芯片都可以被调整，WEBENCH 列出多个待选芯片。在这个步骤中要充分利用“饼图”的功能，三个饼图分别表示功耗、成本和占用 PCB 面积。饼图的每一块对应电源树中的一个树枝。从饼图中可以看到占比重最大的电源芯片。

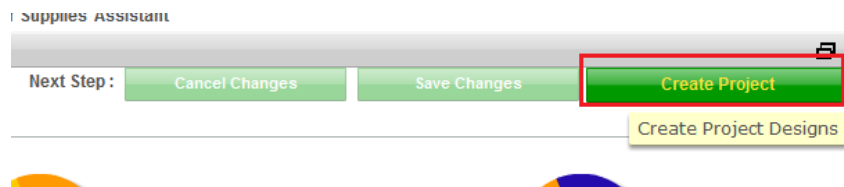
例如项目对成本敏感，则可以对成本饼图中最大的一块（supply 4）对应的芯片进行调整，可以用效率或者面积还换取成本。WEBENCH 的待选芯片中有成本低一些的 TPS40305 方案。下表中将 WEBENCH 推荐的 TPS40303 和待选芯片中的 TPS40305 对比。

	Supply4 用芯片 TPS40303	Supply4 用芯片 TPS40305	变化
功耗饼图			Supply 4 功耗增加了 78%
总效率	86.2	84.2	总效率降低 2%

成本饼图			Supply 4 成本降低 37%
总成本	22.93	21.52	总成本降低 6%
面积饼图			Supply 4 面积减小 49%
总面积	3249	3437	总面积增大 5.8%

从表中的对比可以看出，调整 supply 4 后总成本被降低了 6%，但是由于功耗增加导致 supply 4 前级供电 supply 1 要增加供电能力，带来了总面积 5.8% 的增大和总效率 2% 的降低。这么来看增加的 PCB 面积抵消了成本优势，并损失了效率。所以选择 WEBENCH 推荐的芯片。

选定电源芯片后点击“creat project”进入芯片外围电路优化。如下图：



6.6.5 电源芯片外围电路优化

在芯片外围电路优化中，又看到了优化旋钮和仿真界面。这时就和之前的单电源设计一样了。依次将电源树中的芯片优化和仿真，这里不再赘述。

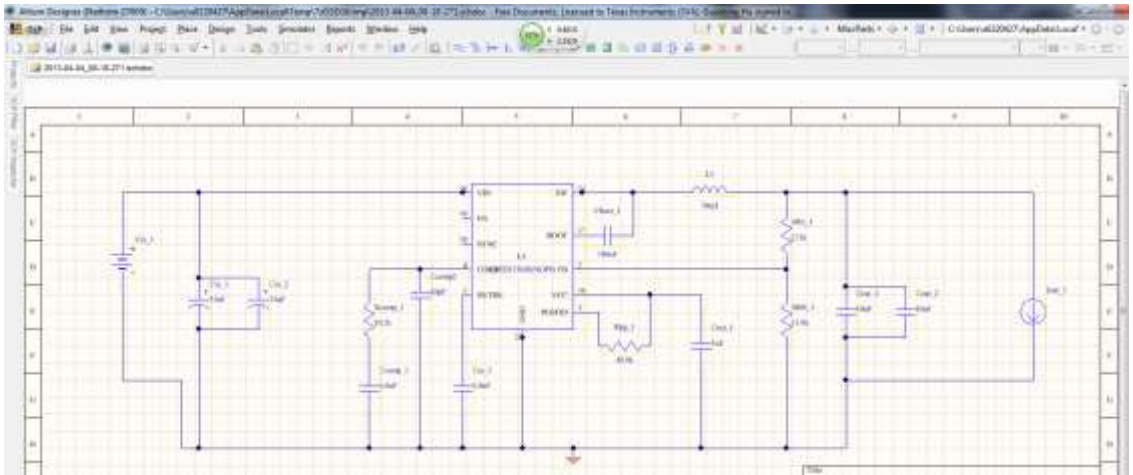


6.6.6 原理图导出

芯片外部电路确定后就可以导出原理图进行 PCB 设计了。WEBENCH 还不能将电源树的原理图一次性全部导出，需要工程师逐个导出。



导出后将原理图下载到本地，即可用 EDA 软件打开。如下图。



第七章 开关电源的 PCB 布线

开关电源不同于 LDO，根据前面的介绍它是工作在开关状态，会发生电流的快速变化。并且由于是电源电路，电路中的电流较大，所以开关电源对外界的干扰要远远大于 LDO。如果开关电源的 PCB 没有布好，这个干扰不仅会影响其它部分电路同时会影响到开关电源自身的小信号（例如反馈控制），造成电源工作不正常。关心开关电源电路 PCB 布局将带来诸多好处：

- 一个好的 PCB 布局将使得器件发挥到最高的性能
- 一个好的 pcb 布局能大大减少产品支持的时间和费用支出
- 一个好的 pcb 布局将为客户带来战略优势
- 一个好的 pcb 布局将比一个差些的 pcb 布局带来更多的利润回报

7.1 高 di/dt 环路

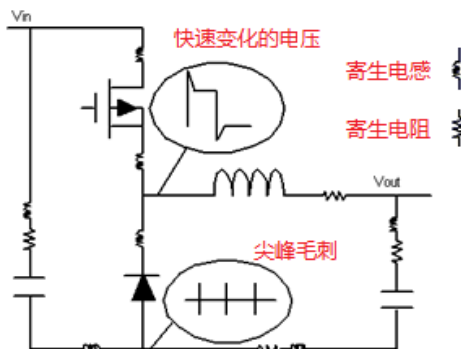
7.1.1 初识高 di/dt 问题

先回顾两个基本的电感和电容公式， $U=L*di/dt$ 、 $i=C*du/dt$ 和 $U=I*R$ 。第一个公式表示电感中有快速变化的电流时，就会在电感两端产生电压。第二个公式表示在电容两端有快速变化的电压时，就会在其中产生电流。第三个公式表示

这两个基本原理对理解开关电源的 PCB 布局布线非常重要。因为实际中所有的电路板元件，包括 PCB 走线，都有寄生电感（L），寄生电阻（R）和寄生电容（C）。

- 通过寄生电感时，短时间内高的电流的变化会产生电压尖峰噪声。
- 通过寄生电容时，快速变化的电压会耦合到临近的信号线上。
- 通过寄生电阻时，共用 GND 的信号会互相干扰，即共阻抗干扰。

必须尽可能的避免这些电压噪声传导到地平面，下图是一个考虑到实际情况的电路示意图。

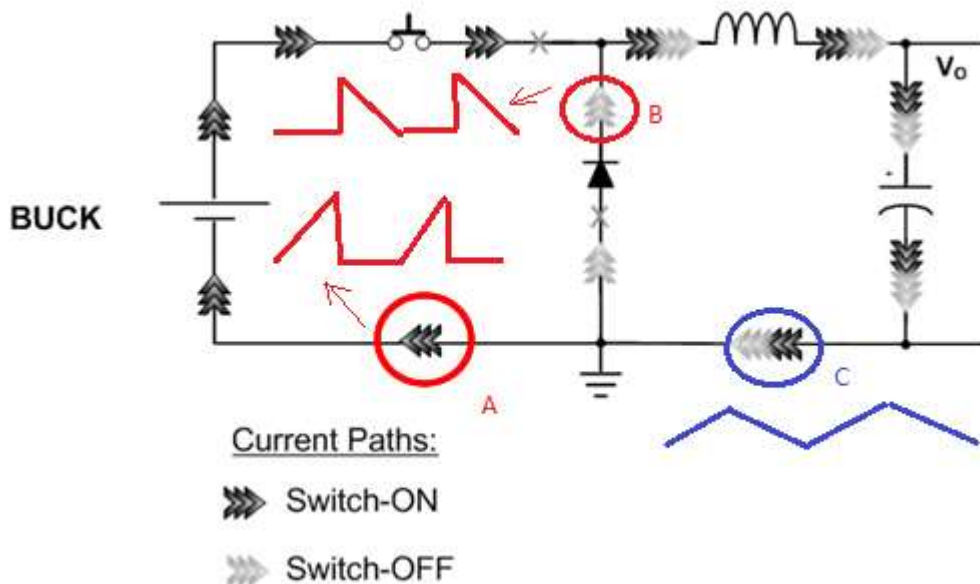


上图是 BUCK 开关电源的典型电路，将电源看做一个整体， V_{out} 处的电流是平稳的直流电流，按 di/dt 来说应该没有干扰电压产生。但是实际上，观察到的尖峰往往是很大的。为什么呢？问题的根源就是通常高的 di/dt 电流会注入地中并干扰整个电路，这就是 EMI。

高 di/dt 电流会在电路板上对整个电路产生类似尖峰信号一样的干扰。他们往往有非常快速的边缘变化，因此干扰信号中有非常高的频率成分（记得傅里叶分析吗？）。高频信号往往比低频信号辐射强，并且似乎不管我们在哪个地方测量都会存在，尤其是如果他们流进地的话。所以我们的目标就是让地保持安静！

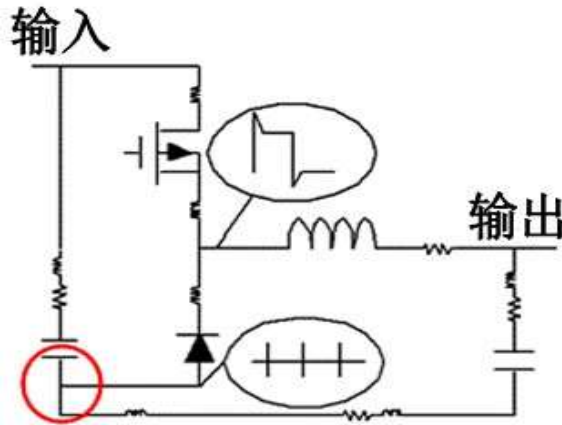
7.1.2 定位高 di/dt 的位置并解决

了解到高 di/dt 的危害，要解决它就要先找到它出现的位置。以 BUCK 电路为例。深颜色箭头表示充电时的路径，浅颜色的箭头表示放电时的路径。



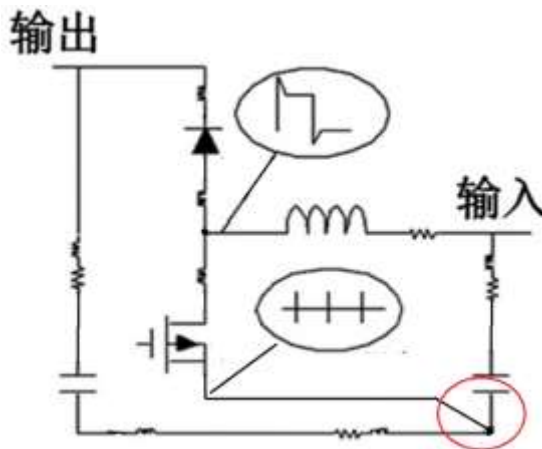
这张图显示了用一个巧妙的方法来帮助找到“肇事者”。简单地看不同开关状态下的电流路径，并对每种开关状态下的电流路径用不同颜色标记出来。例如在这个降压电路中，开关导通时电流从输入电容流入，通过开关，电感，然后是输出电容，然后又通过地流回输入电容。在第二个半周期中，电感迫使电流通过输出电容，地面，续流二极管，然后流回电感。用红色绘出第一个回路，用蓝色绘出第二个回路。现在看看只有一种颜色的路径在哪里？那种单色的路径是高 di/dt 回路，这是由于开关电源对电感充放电的交替特点，使单色路径中电流不连续，出现陡峭的边缘。A 点和 B 点的电流组合起来就得到 C 点连续电流。因此需要你在布局阶段重点关注！

现在我们知道了高 di/dt 回路在哪，那么我们该如何解决这个问题呢？



在降压电路的例子中，处理这个问题的方案就是将二极管的阳极直接连到输入电容的接地端。这将强制地电流连续流通，这样实际上是下面的 GND 回流等同于电感电流。如果处理得当，阳极连接方式的路径并不会明显比它直接连接到地上的路径长多少，显著缩短了高 di/dt 的回路面积。当然，在同步调节器中，上述所有推理也适用于低侧驱动 MOS 管的源极连接。

对于升压拓扑结构，也很简单，在上面的电路中交换一下场效应管和二极管，并且交换一下输入和输出的位置。降压电路就会变成一个升压电路，电流路径看上去也几乎与先前的相同。所以正确的 MOS 管开关接地处是输入电容的地端，和降压电路中在输入电容地端的情况一样。



在上面 BUCK 和 BOOST 电路中不要将低端驱动 MOS 管的源极直接连到地，因为这样就会产生电压尖峰噪声。取而代之的是，用一块独立的铺铜将 MOS 管的源极和输入电容的地相连，将电容的接地端的焊盘通过多个过孔连接到板子的地上。

7.2 接地技术

谈到接地这可能是在电子技术领域中被叫的最多的名词。小到单元电路、电路板的接地，大到电子系统、电力系统的接地，GND 这个网络标号应该算是连接关系最复杂的了。模拟地、数字地、信号地、功率地、保护地等等，GND 的种类多种多样。本节对这些接地方法不一一展开讨论，只对电源的接地技术进行分析。先介绍几个常用的接地准则，再对比这几个准则找出共同点，帮助工程师更好的掌握电源接地技术。

7.2.1 Varga 接地准则

- Varga 关于接地的第一条准则就是“虚地”
- 由于没有电流从地平面流过，所以地平面可以被认为真正的参考平面
- 尽可能的避免电流噪声从主地平面流过，尽可能在顶层通过独立的铺铜来连接
- 对噪声敏感的电路应当采用单点接地
- 分割模拟（小信号）地和电源地

我们知道，由于地平面是具有一些寄生参数的导体，因而任何的电流流过地平面时都会产生相应的压降。所以说，在地平面没办法指出哪一个点可以作为整个电路的参考电压点。除非在板子上面找到唯一的一个参考点，所有通路经过这一点的电流为零。否则，如果忽略这个问题，将会产生致命的危险！

解决办法是仔细地分割地，以准确地知道相对于大电流的地端，控制信号的参考点在哪里。对于控制电路，如反馈分压电阻和软启动电容这些，直接连接这一部分的地端到控制芯片的 SGND 端，尽可能的与控制芯片的 SGND 直接连接与同一片地。在下方主地平面，也许或存在大电流，从而会产生电压梯度。这时，如果将反馈分压直接接到此地平面，或许将会存在输出参数几个 mV 的电压波动。也许，将反馈电阻与芯片的 SGND 直接相连，会增加走线的难度，但是为了设计电流能够正常的工作，有时候我们也是必须要这样做的。

7.2.2 Dutra 接地准则

- 不要分割地平面
- 完整的地平面，对 EMI 来说像是一个“短路”
- 对地管脚进行去耦，而不是对地平面去耦
- 在第一层铺地会有作用
- 尽可能将高的 di/dt 回路放在第一层
- 地平面只作为直流量和小信号的参考端

保证第 2 层为连续的地平面，使其作为 DC 电流回路和 RF 超高频信号的返回路径。但是，应该避免将这个地平面作为模拟地的返回路径，否则将会影响控制电路的工作。同时，小心处理高 di/dt 电流回路，尽可能的将它们远离此地平面。

一个比较好的解决方案是，从芯片的 SGND 引脚到小信号元件的地端以菊花链地方式相连。将顶层一大片的铺铜，最后通过单点的方式连接到主地平面，使得不会将高 di/dt 回路带入主地平面。在很多情况下，根本没有足够的空间使这个工作和菊花链的设计工作同时做的很好。

需要注意的是，许多 CAD 软件不会轻易让你将两个地分开并对它们进行单点连接。你必须找到一种方式来“欺骗”这个软件，告诉它它想要听到的信息。不要因为您的 CAD 软件包在很难做到正确接地而去妥协你的接地计划。想出一个可行的变通！

7.2.3 其它接地准则

- 把地平面看做流经大电流的导体，确保地线足够宽
- 在所有过孔添加完毕后，确保地平面的完整性
- 在超过 5A 电流的设计中使用 2 oz 厚度的铜箔
- 可能的话，采用多层地平面

通常情况下，都会将地平面认为是一个稳固的理想的参考平面。但是，很多情况下忽略了一些事实，比如，有时候地平面会承载很大的电流，这时候也许就不是一个理想的参考平面。另外，有时候很多过孔穿过地平面时，也许会将平面无意中分割掉。当平面清除周围所有的孔时你会看到一个 20mil 宽的残留铜皮而不是 2 个宽平面。在设计到最后阶段关掉除了地层以外的所有层是个不错的主意，以确保当你完成所有的信号线和电源线的铺设并布置好了板上所有的过孔时，你依然有一个很好的平面完整性。

看完这三条接地准则一些工程师会感到迷惑，三条准则中对于地平面的分割和地平面走大电流信号的说明是有矛盾的。这并不是说这些准则互相矛盾，而是说在设计电源 PCB 时决定按照哪个准则来设计就要统一进行，不能这个准则设计一块区域，旁边区域用另外一个准则。从这三个准则中也能看到一些共同点：1、大信号的 GND 是不能跟小信号的 GND 简单相连，要避免共阻抗干扰。2、要合理设计去耦或者走线使高 di/dt 回流路径尽量短。3、PCB 不能看做理想的导体，它是有电阻、电感和电容的。要了解自己设计的电路中电流的流动规律。

7.3 初识叠层

在多层电路板上设计电源区域的叠层顺序的如下，注意这个叠层顺序是对于电源区域的，

在这个区域以外还是按照信号线的层叠顺序和规则。

- 信号和电源。把电源部分放置到这一层。
- 地线层。
- 信号和电源。
- 信号和电源。

一般来说，为了最小化大功率连接的走线长度，电源组件之间的主要连接要放置在最上面一层。

第二层通常为系统地线所保留。这一层需要尽可能的减少噪声。

第三层经常被用来充当系统电源层，通常无法做到把信号线布局在这层。如果可以的话，我们可以采用这层作为信号通路，在这层部你希望屏蔽第三层磁场的电流检测线是最合适不过的

第四层同样用来做信号和电源的布局。如果器件允许放置在电路板的反面，有时把栅极驱动器甚至是 PWM 控制器放置在反面是很有用的。其上的任何电源和地线层都会为电路层反面的敏感信号提供良好的屏蔽效果。把驱动器直接放置在它们所驱动 MOSFET 的下面确实能够帮助最小化驱动器和 FET 栅极之间的寄生电感。为了降低电路板的总热电阻，在每层电源的附近覆上尽可能多的铜，尤其是最顶层和最低层。

7.4 元件的布局布线

7.4.1 元件放置策略

开关电源电路中包括控制器，MOS 管，电感，输入输出电容和反馈信号链路。这个元件分为功率器件和小信号器件，有些器件中有高 di/dt 的电流，所以对于元件的放置有很多讲究，关系到电路的性能和稳定性。

- 先设计电源通道布局。为高电流通路设计一个干净的能量通路，保持对称的多相布局。
- 把输出电流回路连回到输入电源 GND 也许会有帮助
- 放置感应电阻和电感，然后放置 FET 和输入电容。
- 时刻注意所需的覆铜宽度。
- 保证输入和输出穿过电容器。

有一种说法，控制器是设计部分最重要的，因此，应当从控制器开始设计。事实远非如此。应该从功率通道元件开始，因为它们体积大，需要更粗的连线。布小信号线要比布较粗的功率线容易的多。

用这种方法设计功率部件，将使功率流动更合理，且封闭环路尽可能小。尽量返回电流到他们各自相应的相邻的或下面的源电流。这将使环路面积最小，并可降低电路板表面辐射的磁场。等值反向磁场将互相抵消。导体距离越近，抵消效果越好。一旦所有的功率元件放置完毕，就寻找一个低噪声的区域来布置控制电路。

- 控制电路最后放置（它们只需要很小的布线，很容易布置）
- 阻抗或者增益越高，节点就应该越小，尤其是 FB 引脚，输入运算放大器，COMP 引脚等。
- 包括输出在内，低阻节点会很大，因此把 FB 元件放置在输入附近。

按照前面讨论的接地建议。保持有着最高的阻抗的迹线最短，因为它们最易拾取杂散磁场。例如，反馈分压器中的两个电阻应非常靠近稳压器的 FB 引脚，而不是靠近电源输出。从分压器顶部到电源输出之间的连接是一个低阻抗连接，因此不易受噪声的影响。相反，误差放大器由于其高阻输入，对电感噪声非常敏感。有这样一种倾向，认为要让敏感节点大一些，并错误的认为，这样能够起到一定的屏蔽作用，事实恰好相反。这将增大信号线与空间之间的电容，增加了噪声窜入的可能性。应使敏感线路尽可能的窄尽可能的短，这也是为什么敏感线路使用 10mil 线宽的原因。

从开关电源散发辐射的一个最主要的原因可能是长输入电源线的传导辐射，屏蔽能够起到一定作用，但最终的解决办法是减少输入线的交流电流，这意味着到稳压器的输入电流进行有益的去耦和滤波。另外一个保持控制的重要方法是使输入电容器与 FET 之间的环路尽可能小。对输出电容器应用上面讨论的电容器连接技术。它们对输入端也有效。

再介绍一些常用的经验法则如下：

- 30 mil 线宽每安培覆 1oz 的铜，60mil 线宽每安培覆 1/2oz 的铜。
- 每个过孔交流电流最大值限制在 1A 是一个好的设计方案。
- 旁路电容过孔应该放置在与焊盘相切的位置，优选的方案是一个焊盘放置两个过孔。
- 最小化电源通道上的寄生电感（杂散电感）！

与电感器串联的走线的电感一般不必特别关注。其结果只是增加通道中的整个电感。相反，不希望增加与电感器并联的电容量。这类似于增加与电容器串联的电感，并将带来问题。如前面已经叙述过的那样，密切关注高载流通道布线的规模。在大电流通道中，布线越粗几乎总是越好。

我们已经讨论过利用过孔连接旁路电容器与接地层。要求电容器的每个焊盘至少与一个过孔相连。每个焊盘有两个过孔更好，三个过孔会再好一点，但是对结果的影响将更小。过孔不必太多，但要大于等于两个，超过两个带来的好处会很少。电路板布局需要“使杂散电感最小化”。把每个高 di/dt 路径看作是高频射频连接（因为它的谐波频率可以到射频）。你

可能会说：“我们只使用 100 kHz 频率”，但是，快变的边缘将使频率成分到达数十 MHz 甚至可能到达数百 MHz。在电路板布局时，千万不要忘记这一点。

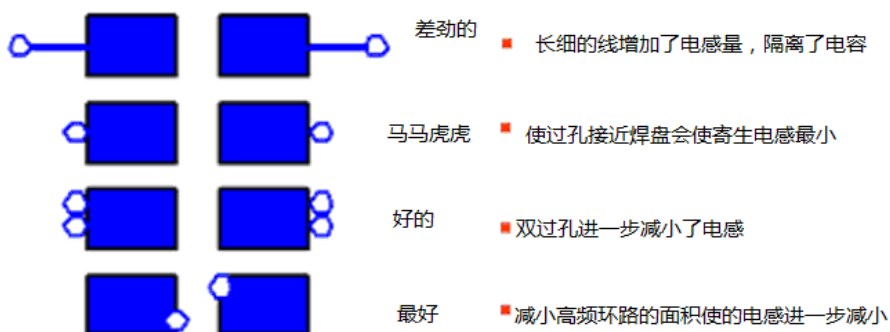
7.4.2 滤波电容布线

滤波电容对于工程师并不陌生，它在电路中无处不在，每个芯片的周围都有它的身影。滤波电容分为两种：小容值的用在高频去耦上，大容值的用在低频去耦上。因为小容值的更接近理想电容，寄生电感小，对高频信号能起到很好的低阻抗作用。大容值电容的寄生电感大，主要用于储能，补充电流的消耗。

在使用去耦电容时要记住一条准则：电流总是沿最小阻抗路径流动。在设计中遵循这条基本准则才能约束电流沿着工程师设计的最小阻抗路径流动。下面分别看一下高频去耦（旁路 bypass）电容和输出去耦电容。

高频旁路电容

由于开关电源的高 di/dt ，干扰的谐波频率很高，所以开关电源需要高频旁路电容将这个高频干扰约束在一个小范围内，不使它向外扩散。下面对一些常见的高频旁路电容接法进行对比。



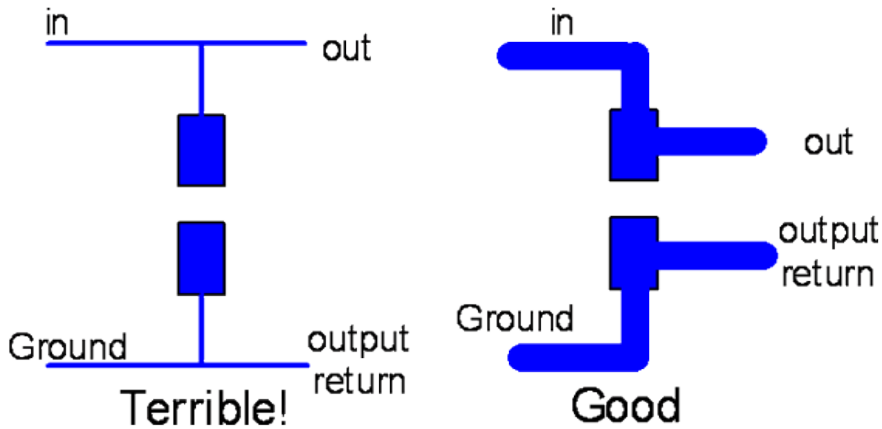
高频旁路电容连接必须具有最小附加电感。一些粗糙的设计往往采用类似图中最上面的设计方案。由于附加电感削弱了电容的去耦作用，那么放置电容完全是在浪费资金和空间。最好的方法是图中所示的最下面的设计。封闭的环路面积被最小化，并且有良好的磁场抵消效果，这样有利于低电感互联。第二个和第三个方法被最为广泛的应用。过孔放置的时候需要与焊盘相切，从单过孔转换为双过孔能够使寄生电感降低 10%至 20%。增加第三个过孔只能带来 1%或 2%的改善。

输出旁路电容

让我们先看一下图中所示的两种布局方式。两种方式都是想要输出电容与表面贴装焊盘相连接。左边的设计由于具有高的电感量，使得在降低波纹和尖脉冲方面做得不够好。左边

的设计从输入到输出的直通连接通道比通过电容器的通道有更低的阻抗，所以电流将沿最低的阻抗路径流动，电容的作用将大大减小。

Connecting to Output Bypass Caps



对于右边的设计来说，输入和输出走线更宽厚，因此其连接阻抗更低。但是更重要的考虑是相对于电容器走线的物理方向，注意电流通道通过电容焊盘，输出从电容直接连出，从输出的角度看电容器，这是阻抗最低的连接。唯一可以实现的进一步改进是使走线足够宽，这样它们能够有效地降低到电容的寄生电感。如果使用多个去耦电容器，也用类似方法，并联后电容的寄生电感更小。如果电容器需要连接内部接地或电源层，可以使用大量过孔连接内层电路。

通过上面的分析，可以看到在设计电源 PCB 中电容布局布线的几个基本方法

- 每个引脚采用多个过孔
- 利用覆铜连接大量的电容器
- 在检流电阻附近放置大量的电容器
- 放置大电容使得形成多个为负载蓄能的通道。
- 输出要穿过电容器。

7.4.3 功率 MOS 管和去耦

功率 MOS 管是高 di/dt 的元件，并且流过大电流，这就意味着它是主要的干扰源，如果对功率 MOS 管布局布线不正确，你设计的电源将遇到诸多难题。遵守以下准则可以事半功倍。

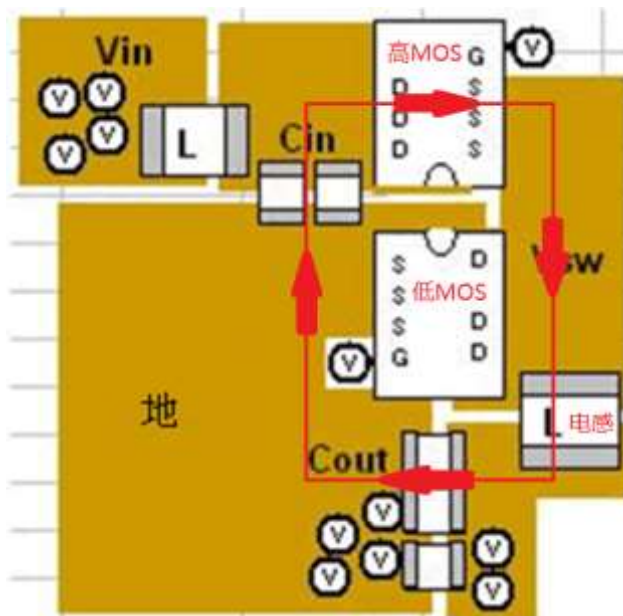
- 最小化高边 MOSFET，低边 MOSFET 以及输入电容封闭形成的环路面积。
- 把低边 MOSFET 的源极与输入电容接地点相连，然后连接到接地平面。

- 用铺铜实现漏极和栅极到电源 FET 的连接。
- 使用大量过孔连接到内层。
- 最小化电源通道上的杂散电感！

如同前面的讨论，输入电容器、高边（high side）FET 以及低边（low side）FET 之间的环路需要最小化。在降压设计中，这可能是最关键的通道。应当遵循前面提到的关于在输入电容器接地点对低边 FET 源极进行接地的规则，以及确保连接主电源与 MOSFET 的走线足够粗。这对供电和散热都有好处。

同样的原则也适用于过孔。过孔越多越好。想想并联连接的全部电感（并联使过孔的电感减小）。它们还作为电路板背面和内层的热量通道。尽可能利用焊料填充过孔。尽管在供电与散热方面不如铜箔，但焊料还是优于空气，而且它也是填充过孔的材料。顺便说一下，要确保电源通道中的寄生电感最小。

下图是功率 MOS 管和去耦电容的一个布局例子。



从这个布局图中可以看到：功率元件布局紧凑，组成的高 di/dt 环路面积最小。低边 MOS 管的源极（S）跟 C_{in} 的 GND 就近连接。用覆铜取代走线连接各功率元件，可以使通道上的寄生电感减小，有利于消除毛刺干扰。

7.4.4 大电流的走线和过孔

工程师在设计的时候，很容易忽略走线宽度的问题，因为在数字设计时，走线宽度不在考虑范围里面。通常情况下，都会尝试用最小的线宽去设计走线，这时，在大电流时，将会

导致很严重的问题。下面的公式用于计算线宽与电流之间的关系，已经应用了几十年，通过这个公式可以很合理的去计算走线的宽度。当然，在大电流走线时，走线越宽越好

$$T := (-1.31 + 5.813 \cdot A + 1.548 \cdot A^2 - .052 \cdot A^3) \cdot \frac{2}{\text{CuWt}}$$

T 表示线宽 (mils)

A 表示电流 (A)

CuWt 表示铜线的重量 (ounces)

以上公式适用于 1A 到 20A 的电流。

对于高速多层层板来说，倾向于采用 1/2oz 的铜箔，这样有利于采用更薄的材料去蚀刻走线。但是这么薄的铜箔，对于电源来说是很不理想的。所以，如果可能的话，对于内层的地平面采用 2oz 的铜箔，因为它没有走线，也就不需要去蚀刻。很多 PCB 实验工厂可以进行选择性的对外层进行电镀，这可以对于大电流的走线进行金属加厚处理，但是这将会增加 PCB 成本。如果可以采用多层设计的话，那么就可以通过使用大量的过孔对它们进行互联。

下面为根据不同的电流，其走线宽度的案例。利用上述公式计算理论值。实际中如果有 PCB 面积可以考虑大于理论值。

- 对于 1A 和 1oz 的铜箔，走线宽度在 12mils
- 对于 5A 和 1/2oz 的铜箔，走线宽度在 240mils
- 对于 20A 和 1/2oz 的铜箔，走线宽度在 1275mils

对于走大开关电流的薄的铜层，尽可能采用宽的铺铜。这些宽度是在温度大约为 10°C 时得到的。越宽越好！尽量使 1oz 的铜通过每安培电流时线宽为 30mil，½ oz 的铜通过每安培电流时线宽为 60mil。走开关电流的线宽应该更宽。曾经看到有人对于 10A 的电流采用 50mil 线宽的 1/2oz 铜箔，显然这个将会成为一条保险丝。切记，板子边缘的铜箔是 PCB 散热的主要路径，由于铜的热阻明显小于板子材料玻璃纤维，因此，板子放置越多的铜箔，则其越易于散热。

分析完大电流的走线，再看看电流对过孔的要求。过孔是连接多层信号不可少的 PCB 结构。很多工程师在设计电路板时为了使线路好走，使用大量的过孔。在设计电源过孔时需要考虑如下几个方面：

- 对于 1A 走线，可以采用微型孔
- 对于 2A 走线，可以采用 14mils 直径的过孔
- 对于 5A 走线，可以采用 40mils 直径的过孔
- 为了更好的散热，可以在过孔内填充焊料

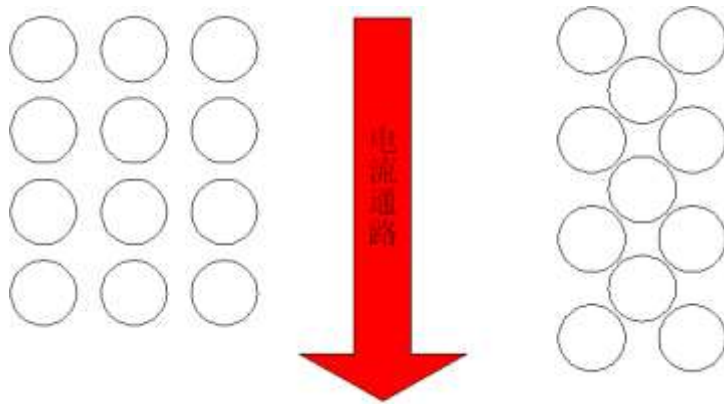
- 在集群的过孔之间留下铜窄道。避免“瑞士奶酪”的现象

很多时候过孔是很危险的，如果可能的话，在承载电流器件的回路尽可能的避免放置过孔。过孔唯一有用的地方就是它能在设计区域中引入其它多余覆铜的区域，例如一个内层可以通过过孔并行连接到外层有电路连线的区域。

过孔当然也有散热的功能，它可以将 PCB 正面的热量带到 PCB 的反面，以便于某些面的散热。对于发热比较厉害的区域，使用越多的过孔，则更加有利于将此区域的热量带出来。

当使用大量过孔时需要小心的是内部接地层会被严重缩减甚至导致几乎没有可以用的电流路径。这种现象尤其很容易发生在非常小的电路板比如 VRM 卡上。

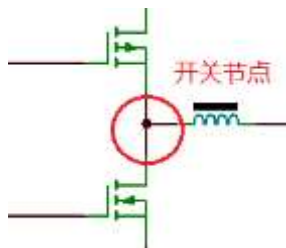
如果内平面被过孔隔断（右图），那就使通道像图中左边示意的那样



确定并检查接地层，务必保证在高电流区域内的过孔之间仍然保留大量覆铜。特别是两层板，与之相似，也要注意这个问题。如果有任何的通过底层的走线，不应该使它们的接地回路成为迂回曲线，看起来像是迷宫。

7.4.5 开关节点

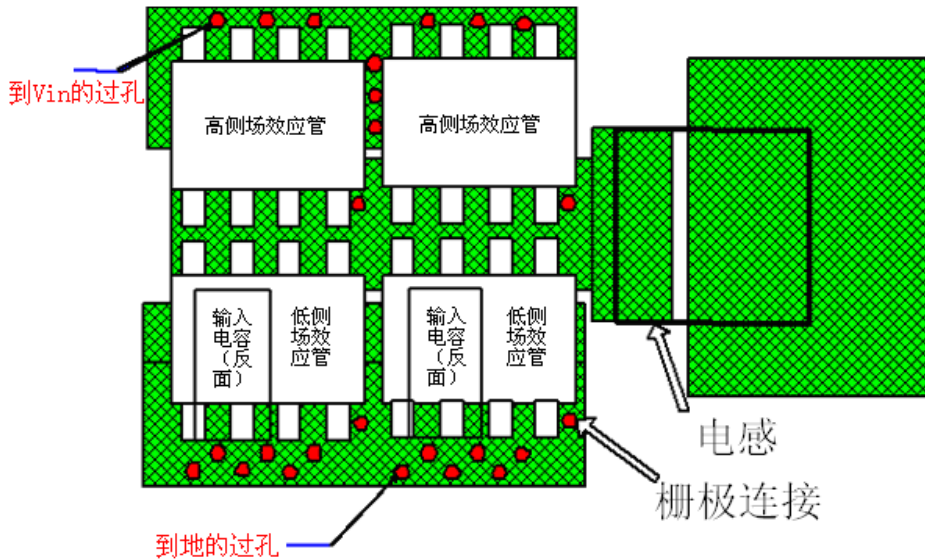
开关节点是指电感和 MOS 管相连的点。例如对于同步型开关电源，开关节点连接两个 MOS 管和一个电感。



开关节点的布局呈现出了一个矛盾：为了足够的电流处理能力，节点必须尽可能的大。然而它又必须尽可能少的产生噪声。它在 V_{IN} 到接地之间以 F_{sw} 频率开关，这是一个高

dv/dt 节点，它是一个静电辐射器。所以为了保证电感非常接近 FET，尽量使布线最短。采用多层布局，确保电源通道中的杂散电感最小。

降压稳压器开关节点是一个大型静电辐射体，因为它在 VIN 到接地之间以 F_{sw} 频率开关，位移电流将对开关节点与接地层以及自由空间之间的电容充放电。通常，如果能够最小化就更好。对于降压稳压器以外的产品，就要考虑在高电位开关的任何节点，并想办法使其余部分的电容最小化。



这个例子是降压配置中两个并行 FET（顶部与底部）相当干净的布线。注意，背面的去耦电容器。在电容器 VIN 接线端与高边 FET 漏极连接之间有一个平面区域。在实践中，需要在高边 FET 栅极引脚周围进行少量剪切。沿着门引脚的边际用过孔将门驱动引入内层，这样才不会损坏开关节点功率通道的完整性。如果需要为开关节点添加更多金属，可以将连接在此点的层数加倍，并在 FET 引脚附近以及电感器焊盘近旁增加大量过孔。

注意，连接电感器输出端的焊盘比开关节点边大。在电感器下如此操作没有问题，并在开关节点焊盘旁边停止。对于电感器来说，这是极好的散热器。

7.4.6 控制电路布局

先看一下控制电路布局的一些准则：

- 对 Agnd 和 PgnD 使用单点接地
- 顶部的“菊花链”地或者单独的平面区域可以运用于 SgnD 的连接。
- 保证 Vcc 旁路电容靠近引脚。

- 敏感的信号要远离高噪声的节点，也不要将高噪声的信号放置在敏感的节点附近。
- 保证反馈电阻跟电容靠近芯片引脚。

通常需要将控制器 IC 的 AGND 和 PGND 引脚连接在同一个点上并接地。使用一个细线从 AGND 引脚到各种小信号地的菊花链是一个不占用 PCB 面积也能起到不错效果的选择，如果有空余的 PCB 局部平面作为专用的小信号地就更好了。

从避免噪声的角度来讲可能一个最重要的区域是开关节点。这些区域以及电感旁边的区域有可能对小信号路径造成很大的麻烦。如果使用非屏蔽的开放磁芯结构的电感器要特别小心。电感周围的杂散磁场能很容易的破坏电流检测信号和反馈信号。你也应该尽可能地避免把一个控制器/调节器跟一个非屏蔽磁芯的电感器靠的太近。一些实例中由没有屏蔽的电感器产生的磁场导致了调节器变得混乱。

再看一下布线的一些准则：

- 低阻抗通路可以布长线，而高阻抗通路尽量使布线最短。
- 差分的电流检测线应平行对称以减少差模噪声。
- 保持大多数小信号的走线较窄。最小化的分布电容使信号不易被周围的信号影响。
- 信号和其回流路径（+/-通路）并排布线。

一个信号的交流阻抗越大，它越容易被杂散场影响。因此，如果需要布长线，总是选择连接在最低的阻抗端。例如反馈分压电阻，分压电阻应尽量靠近反馈输入端（反馈输入阻抗高），而长线布在分压电阻与输出电容之间。

当布差分电流检测线时，要尽量保持两条线互相平行并尽可能接近。这样一来，两条线上的任何噪声的产生很可能是等量的并相互抵消。它看起来像一个共模信号并受到接收放大器的共模抑制比（CMRR）。但至少你将不会被注入纯粹的差分噪声信号。同样的基本原理适用于诸如远端感测线。

保证小信号的走线尽量短。他们将不太容易受到电容耦合噪声的影响。如果必须要给高输入阻抗的信号布长线的话，要在内层上放置导体要彼此平行并被接地的铜所环绕。在本质上，就是建立一个 PCB 同轴电缆，使这个长线在地的包围中。

7.4.7 散热情况考虑

对于大功率的电源，发热是必须考虑的问题，它会影响产品的使用感受，严重时会影响电路寿命。使用 WEBENCH 的热仿真功能，可以让工程师快速的看到电路中的发热点。

- 保持电源走线粗大！使用大量的铜。
- 在可能的情况下用 2 盎司的铜。
- 尽可能多的把热源散播开来。

- 在所有的层上用铜覆盖尽可能多的基板面积
- 避免将电源部件放在没有空气流动的地方。
- 用焊料填充，这比让它们通过空气来散播热量的效果要好。

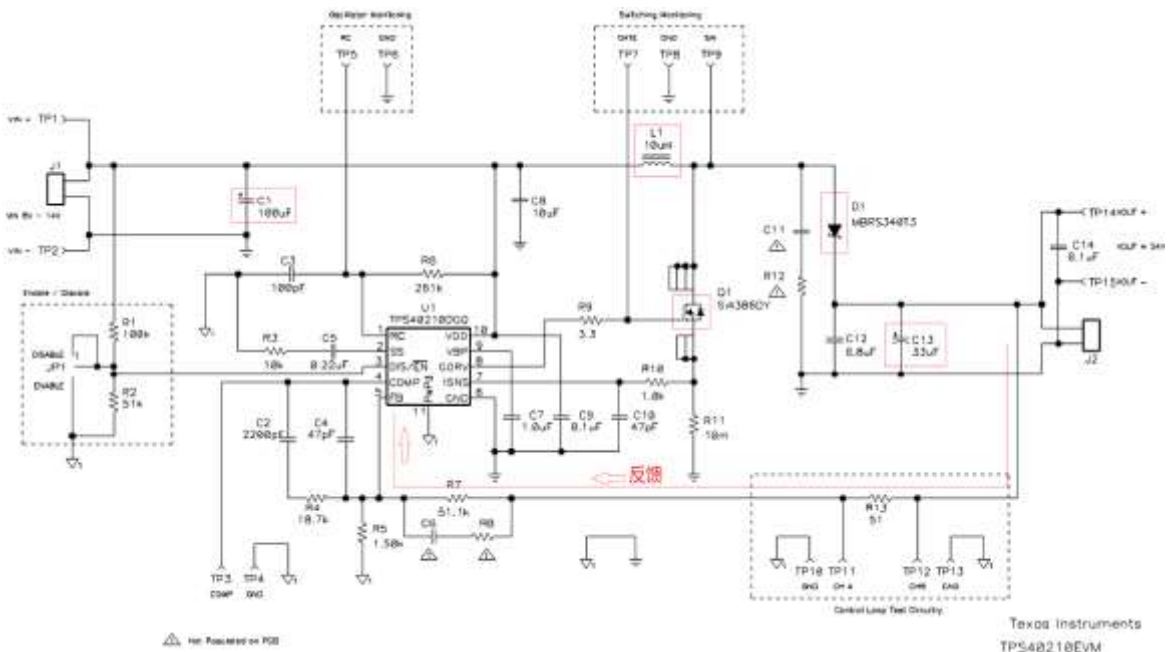
我对使用铜的规则是如果你发现一个能够通过 pcb 看到光的地方，你可能要使用更多的铜。当布局完成时在板上覆大量的铜，把这些铜连到地或交流地上是个不错的主意。这将最大限度地增强电路板的散热能力。当然，每个走线必须足够宽以处理该导体的对应电流。

在没有做出主要的电气妥协的情况下如果你把热源物理地分开。热源越分散，你在板上的一个点上看到一个大的热峰值的可能性就越少。

对于使用风冷 (forced airflow) 系统，要注意气流方向。不要把一个耗散 1.5w 的场效应晶体管安装在一个高大的铝电解电容的后面。在这种情况下最好是颠倒一下组件或者把它移到一旁这样场效应晶体管就能完全的暴露在气流之中。所以不要阻挡发热器件的气流，也不要将流过发热器件的热气吹在一个不耐热的器件上。

7.5 TPS40210 布局布线实例分析

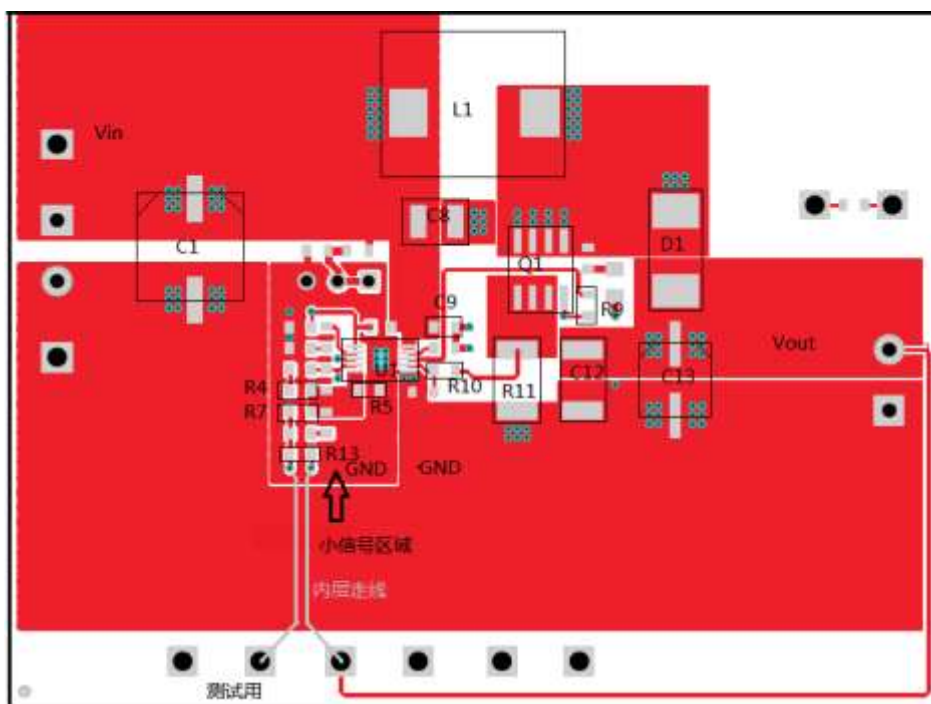
通过前面的布局布线介绍，我们对电源的 PCB 设计有了初步的认识。本节以 TPS40210 的 EVM 板为例，详细解析一下它的设计方法。TPS40210 是一款输入电压范围宽，带缓起，频率可调的 BOOST 升压型开关电源，效率可以达到 95%左右。在分析 TPS40210 的 PCB 布局布线前，先看一下它的原理图，重点看一下功率器件和反馈回路。

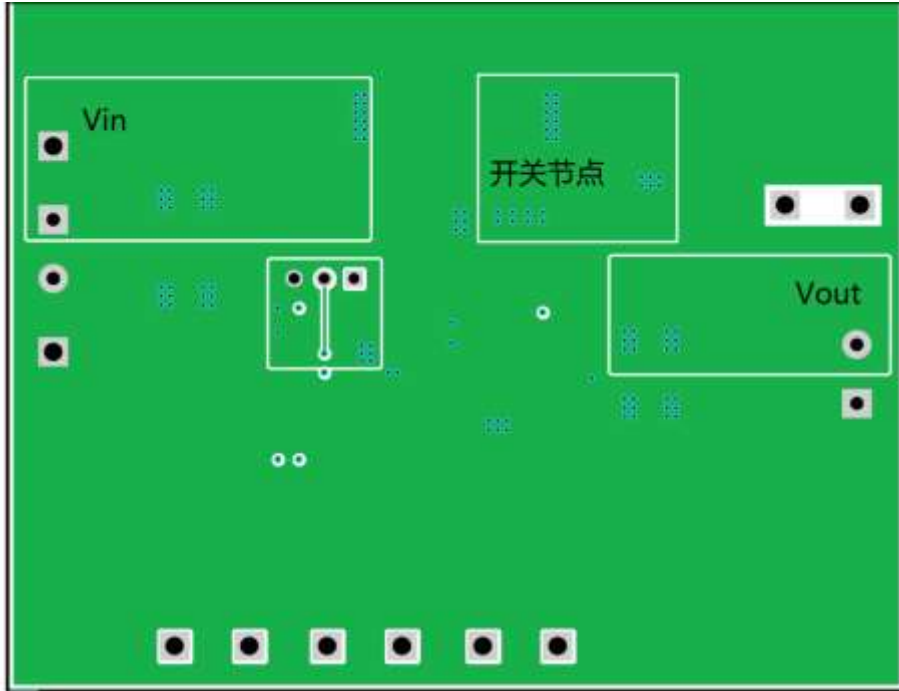


图中标出了功率输出回路和反馈回路。TPS40210 的 boost 电路升压原理在前面章节中讲述过。这里简要回顾一下：充电是 Q1 导通， V_{in} 给电感充电。放电时 Q1 截止 D1 导通， V_{in} 加上 L1 的感应电动势给 C13 输出电容充电。这样就可以得到比 V_{in} 高数倍的电压输出。用表格将相关元件的位号做一下统计，方便对应 PCB 查看。（更具体的资料请参考 TPS40210 的 EVM 使用说明。文档编号 SLUU308，登陆 TI 官网可以搜索查询）

区域	元件位号
功率路径	C1、L1、D1、C13、Q1
反馈控制路径	R13、R7、C5、R8、R5
电源控制器	U1

下图是 TPS40210 的 PCB 图（TOP 和 BOTTOM），控制器 U1 在中间区域，其上方和右方是功率路径，左边的小区域是小信号区域，小信号区域的 GND 被隔离出来。



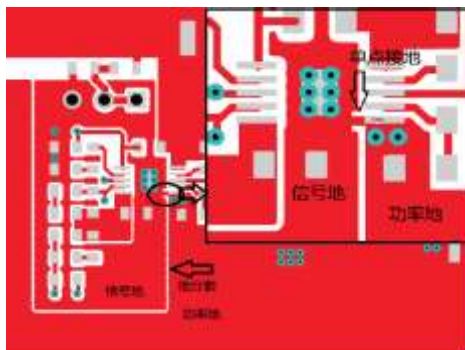


结合 7.4 节讲到的布局布线要点，对 TPS40210 的 PCB 进行分析。此处受限于篇幅不能对所有开关电源拓扑结构都一一分析，做不到面面俱到，希望读者能从中举一反三。

7.5.1 地平面的划分

电源 PCB 设计中首先要考虑 GND 的划分，对于芯片内部集成 MOS 管的控制器，它的管脚一般会分有 AGND 和 PGND（信号地和功率地）两个管脚，例如 TPS54610 的 1 脚为 AGND，15-19 脚为 PGND。PGND 是要为内部 MOS 管提供大电流回路的，所以它的管脚数量也多，噪声也大一些。对于使用外部 MOS 管的控制器，控制器只驱动功率 MOS 的栅极即可，不需要大电流，只有一个 GND 管脚。

TPS40210 是使用外部 MOS 管的控制器，它只用一个 GND 管脚，可以看做是信号地。从 TPS40210 的 top 层 PCB 图也可以看到将 GND 分为了两个域。信号地供控制信号路径上的元件接地使用，功率地给输出输出电容、电感和 MOS 管使用。信号地为了不被功率地干扰，或者说别让功率电流流过信号地，PCB 上做了分割。将图中的接地点放大分析细节，如下图。



地平面分割和单点接地

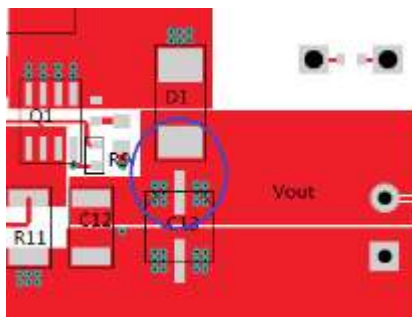
7.5.2 滤波电容布线分析

本节分析的电容布线针对 TPS40210 的电路中的功率电容和滤波电容：功率电容，作为功率路径上的储能元件（C13，C1）。滤波电容，为控制器供电电源管脚滤波使用（C8，C9）。

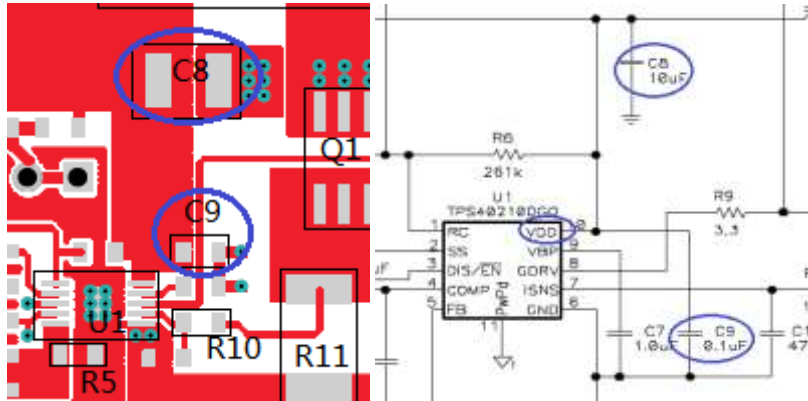
功率电容需要的容量大，耐压值高，使用铝电解电容是一个不错的选择。表贴式铝电解电容的外形和封装如下图，由于元件的引脚较细，所以在 PCB 上管脚的旁边打了多个过孔连接到内层，降低 PCB 的电阻和寄生电感。



根据 7.4.2 节所述，输出电容要切实的起到作用，就要保证电容管脚到输出的阻抗要低，因为电流总是沿低阻抗路径流动，阻抗如果设计过大则电流将不会流过输出电容管脚就直接到达 V_{out} 。所以 TPS40210 的输出电容的连接用铺铜代替走线，并打多个过孔到内层，极大的降低了阻抗，确保输出电容起到储能滤波作用。如下图。

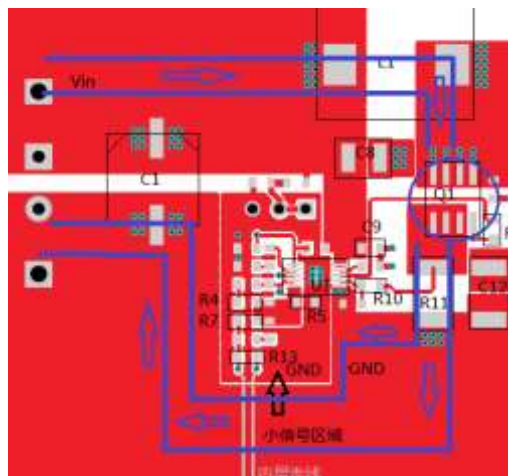


TPS40210 的 10 脚为 VDD（右上角），C8 和 C9 为其提供电源滤波作用。可以看到两个电容的容值相差 100 倍，可以参考 2.4.3 节中电容的频率特性，C8 的高频特性不如 C9，所以此处 C8 用于为控制器蓄能（虑低频），C9 为控制器过滤高频干扰。由于特性和功能不同，在 PCB 上的布局也不同。C9 必须靠近 VDD 管脚，C8 在附近即可。这是因为 PCB 上的走线随着长度增加，其寄生电感增加，对于高频来说 C9 将起不到作用。低频对寄生电感不敏感，所以 C8 在 VDD 附近即可。



7.5.3 功率 MOS 管布线

功率 MOS 管是开关电源中的电子开关，其中的 di/dt 很高，高速的开关可以减小过渡区的时间，减小开关损耗（参考 6.3.1.2）。这也是业界减小开关损耗的趋势。所以高性能的开关电源中 MOS 管的连接通路上避免出现较大寄生电感 ($U=L*di/dt$ 产生尖峰电压)。



图中 Q1 源极 S 和漏极 D 的连接都使用铺铜代替走线，使铜线的面积增大，减小寄生电感并增加了通流能力。用过孔连接内层，过孔同时起到辅助散热的作用。再看一下 Q1 的电流


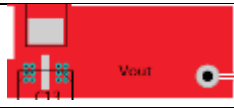
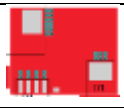



回流路径，Q1 导通时，电流从 V_{in} 经过 L1 流过 Q1，再通过电流采样电阻 R11 流回到 GND。根据 7.4.3 介绍的 MOS 管布线规则，理想状况下 R11 的 GND 应该尽可能的接近 C1 的 GND，以减小高 di/dt 回路面积。但是由于受限于 PCB 面积，大电流会经过控制回路部分，所以在控制回路做了 GND 分割（AGND 和 PGND），大电流绕开 AGND，避免了干扰。

7.5.4 大电流和过孔

对于功率元件，使用多个过孔连接到内层，增加通流能力，过孔的间距合适没有打断铜皮。各个功率元件的过孔连接如下表。多个过孔并列还可以减小过孔的寄生电感。

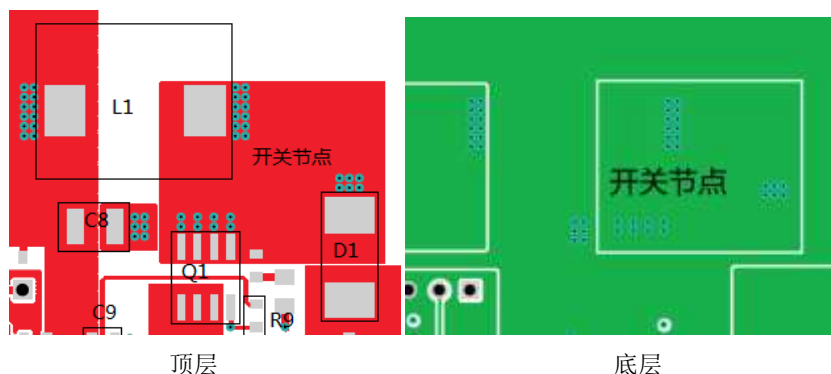
	MOS 管过孔	大滤波电容过孔	小滤波电容 过孔	电感过孔
过孔				

经过大电流的路径都使用分割平面的方法布线，如输入 V_{in} 、输出 V_{out} 和开关节点处，利用平面的低电阻，低寄生电感，提供大的通流能力，同时减小高 di/dt 产生的尖峰干扰。不仅用 top 层的铜层，并且还通过过孔利用底层的分割铜层。

	输入的铺铜布线	输出的铺铜布线	开关节点布线
Top			
Bottom			

7.5.5 开关节点布线分析

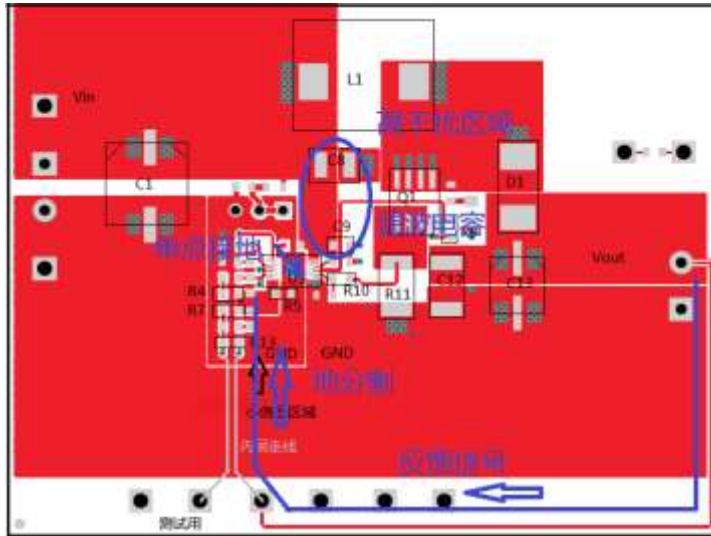
开关节点连接 MOS 管和电感等功率器件，其上要流过大电流，并且电流的 di/dt 很高。所以 TPS40210 的开关节点设计使 MOS 管、L1 和二极管 D1 相互靠近，分割出一块铜皮给三者连接使用，并打多个过孔跟底层的铜相连，进一步提高通流能力，降低寄生电感。



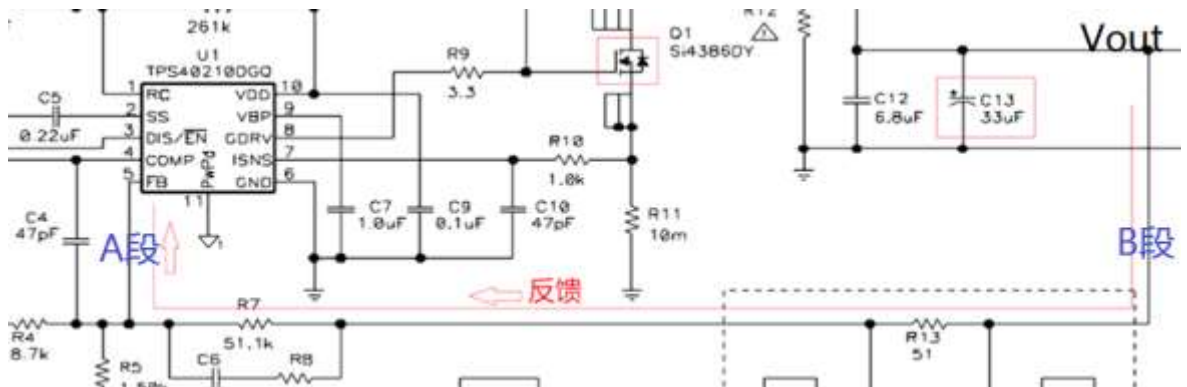
这样的“岛”状连接比使用走线连接要好的多。并且可以起到辅助散热的作用。需要注意的是，开关节点不要过分增大面积，记住“电流总是沿最低阻抗路径流动”，过大的面积使得开关节点的外缘阻抗增大，电流还是在中间部分流动。过大的面积反而增加了开关节点的辐射，使其成为干扰源。

7.5.6 控制电路布局布线

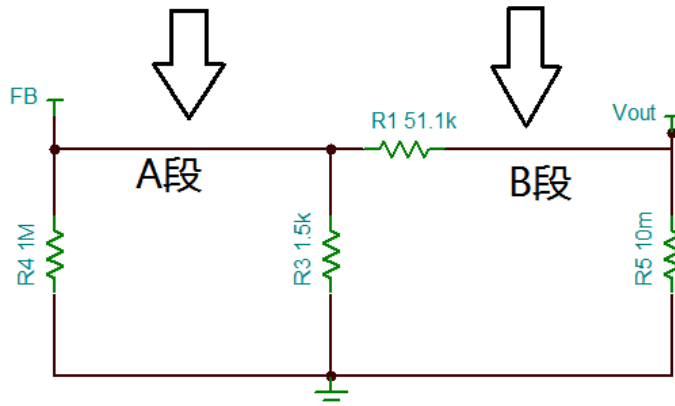
参考 7.4.6 节，可以看到 TPS40210 控制线路中的布局布线遵守了其设计准则。1、控制电路的 AGND 和 PGND 分割开来并单点接地。2、正确的使用了 C8 和 C9 滤波电容。3、高干扰区域和反馈信号分别位于电路板的上方和下方，反馈信号避开了高干扰区域。4、控制信号走线细，较少的摄入干扰。5、反馈信号考虑到了高阻和低阻情况，长线部分走在低阻一边。



对于 1 至 4 条，前面的实例分析中都有涉及到，本小节介绍一下第 5 条的原理。可以看到反馈信号在 EVM 板上为了便于测试，绕了较大的圈，但是 EVM 板电路仍旧工作正常，这是为什么呢？先看一下反馈的原理图，分析一下反馈电路两边的阻抗。



芯片 FB 管脚连接误差放大器的负向端，输入阻抗很大在兆欧级别。Vout 是电源的输出，驱动能力很强，阻抗在毫欧级别。所以反馈路径的 FB 端阻抗很大，Vout 端阻抗很小。原理图中反馈路径中的电阻为 R13（51 欧）、R7（51.1K 欧）和 R5（1.5K），R13 测试电阻相对于 51K 来说很小，可以忽略。这样反馈路径可以简化为下面模型

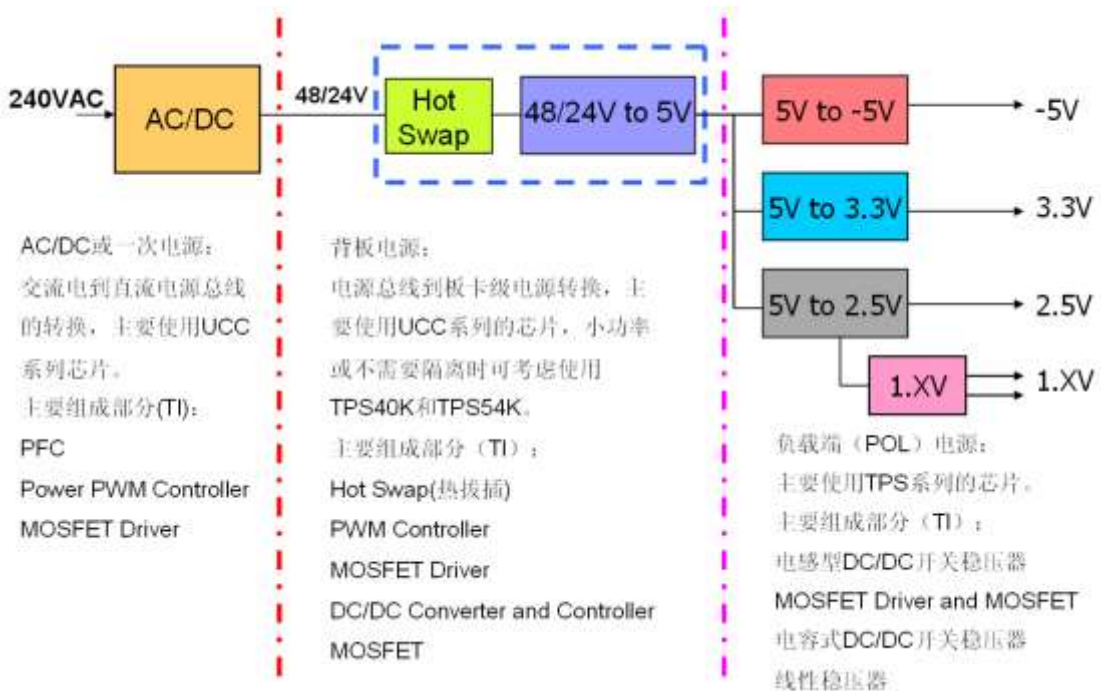


外部干扰相当于一个内阻较大的信号源，如果一根长线放在 FB 端（A 段走线长，B 段走线短），从 A 段看进去的阻抗为 $1M // 1.5K // 51K$ 三个电阻并联，结果在 1K 左右。如果长线放在 Vout 端（A 段走线短，B 段走线长），从 B 段看进去的阻抗为 $(51K + 1.5K) // 0.01$ （忽略 1M 电阻），结果在 0.01 欧左右。两者相差 $1K / 0.01 = 10^5$ 倍，干扰源接在 B 段几乎短路到 GND，所以 A 段比 B 段摄入干扰的能力强很多。EVM 板上将反馈电阻都放置在 AGND 区域，靠近 FB 管脚，将长线放在 B 段，大大减小了干扰的影响。

第八章 TI DC-DC 电源产品简介与选型指南

在本节中我们将简要介绍一下 TI 的电源技术和相关产品，PWM 功率控制器；以及负载端（POL: Point of Load）DC/DC 转换中的低压降线性稳压器（LDO）和 DC/DC 开关稳压器。以及 LED 照明中的电源解决方案。AC-DC 方案和相关产品不在本章中详细介绍。

在进行具体技术和产品介绍之前，让我们先对电源技术和对应的 TI 电源产品有一个初步的认识，概括起来，按用途分，电源分为两类：AC/DC（即一次电源）和 DC/DC（比如，负载端电源，POL: Point of Load）；按工作原理，可分为线性稳压和开关电源两类；开关电源按有无电感又可分为电感型开关稳压器和充电泵两类；这里首先我们按照用途对 TI 电源产品进行分类并对 TI 的命名方式做一个探讨。



如上图，我们需要将 220V 交流电转换为 48V 或 24V 等常用的电源总线电压再送到电源背板上，这一个步骤称为 AC/DC 或一次电源；接着我们需要将仍然较高的 48V 或 24V 电源总线进行 DC/DC 转换到 5V 或者其他更低的电压（称之为中间级的 DC/DC 转换）；在这两个步骤中，对高电压、大功率环境下的高效率转换要求非常高，UCC 系列的 PFC 芯片、功率 PWM 控制器和 MOSFET 驱动器占据了主要位置，他们离线式的特点使得其在功率较大的环境中也游刃有余，但一级电源电路的外部元件较多，电路拓扑较为复杂。

在 5V 的负载端电压生成以后，被送到各个电路板上进行负载端的 DC/DC 转换，这一过程中功率被进一步地分散，比如有多个不同的芯片为电路中的数字部分（又可再细分为处理器的核心和 I/O 供电等等）和模拟部分（也可进一步被细分，比如给运放，AD/DA，RF 等）分别供电，这样每块电源芯片所需输出的功率不大，但对电源设计的简洁性要求非常高，这时可以选择 TI 的负载端供电的电源家族：TPS 系列芯片（包括电感式开关稳压，电容式开关稳压器（充电泵）和低压差线性稳压器），它们涵盖了小到大功率的处理器核心和 I/O 供电，电池供电中的低功耗升降压开关稳压器以及低噪声 RF 电路使用 LDO 供电等的各种解决方案。TI 电源产品的命名方式按分类来看主要有：

AC/DC 和中间级 DC/DC 产品线：

UCCxxxx，主要包括 PFC，PWM 功率控制器和 MOSFET 驱动器三类。

POL (Point of Load, 负载端供电) DC/DC 产品线：

线性稳压器和 LDO：TPS7xxxx

电感型开关电源：

主要有 TPS40K，TPS54xxx 和 TPS60K 的一部分，其中：

TPS40K：中到大功率的开关电源控制器（DC/DC Controller），即 MOSFET 外置的产品，包括升压，降压和反向拓扑，支持的电流较大；

TPS54xxx：中等功率的开关电源转换器（DC/DC Converter），即 MOSFET 内置的产品，一般是降压和反向器，电流一般在 3A 以内，有的低输入范围的产品（如 3—6V）在低电压输出（如给 DSP/FPGA 的核心电压 1.2V 供电）时能达到 10A；

TPS62xxx：低功耗的降压型开关电源转换器（DC/DC Converter），MOSFET 内置，电流在 2A 以内，适合手持式设备中使用；

TPS61xxx：低功耗的升压型开关电源转换器（DC/DC Converter），MOSFET 内置，输出电流小于 1A，适合在电池供电设备中

电容型开关电源：

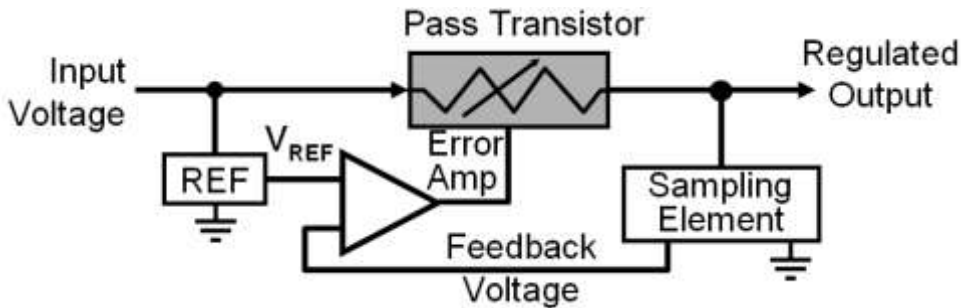
TPS60xxx，即充电泵，绝大多数为升压产品，在电池供电应用中非常广泛，比如将 2 节或 1 节电池的电压提高到 3.3V 或 5V；

8.1 POL 中的低压差线性稳压器

经过 AC/DC 和中间级的 DC/DC 电路后，我们在板卡上得到了一个 5V 的直流电压，这个电压对我们板卡上的某些电路来说，还是太高，比如 TI DSP 的核心电压现在一般是在 1.2V，I/O 电压一般为 3.3V，这时我们就需要将 5V 的直流电压转换为需要的电压，TI 拥有丰富的 DC/DC 转换器产品线，包括传统的电感式开关稳压器，无电感的开关稳压器（充电泵）和线性稳压器。我们从最简单的线性稳压器开始，介绍一下 TI 的 DC/DC 电源技术和芯片。

线性稳压器和低压差线性稳压器（LDO）

线性稳压器的工作原理很简单，就是通过消耗能量的方式来实现降压：在线性稳压器内部有一个功率耗散管（如工作在电压电流特性曲线中线性区的晶体管），通过输出的反馈电压，内部参考电压和误差放大器产生一个控制电压来控制功率管的导通程度（控制电压改变其内部载流子的浓度），使得功率耗散管呈现出不同的阻抗来消耗不同的功率，从而得到稳定的输出电压。



因此，线性稳压器都是降压型的，而且，稳压器上的压降越大，负载电流越大，线性稳压器上的功耗就越大，而且这种功率耗散是持续的，如下式所示：

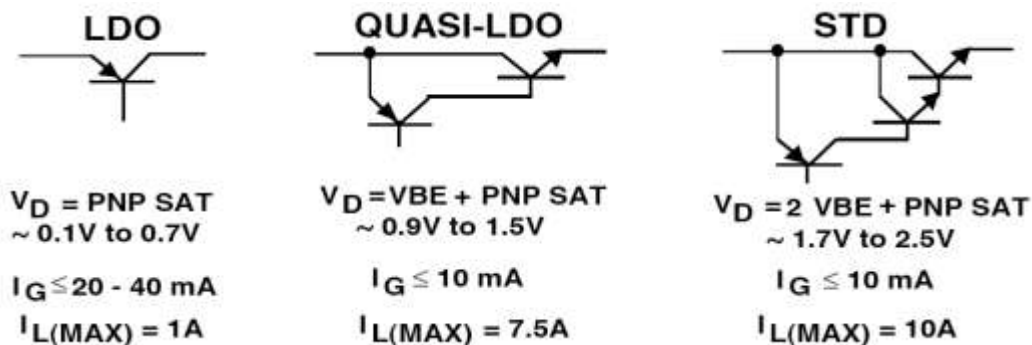
$$P_{\text{waste}} = (V_{\text{IN}} - V_{\text{OUT}}) I_{\text{OUT}} = V_{\text{DO}} I_{\text{OUT}}$$

线性稳压器的主要技术指标有：最小允许的压降，接地电流（静态电流），电源纹波抑制比 PSRR 和稳定性补偿方法。

最小允许的压降

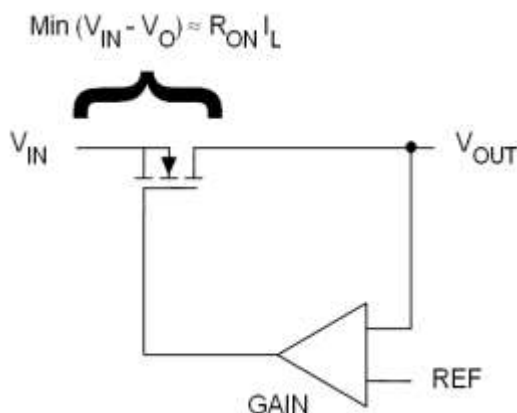
前面说到了压降对线性稳压器的功耗非常重要，压降越小线性稳压器上浪费的功率就越少，因此，为了降低对最小压降的要求，IC 设计商做出了大量的努力。其中功率耗散管的结构是最核心的部分，一般来说，组成功率耗散管的工艺有晶体管（NPN 管，PNP 管）和 MOS 管（P 沟道 MOS 管和 N 沟道 MOS 管）两种。

晶体管用作功率管，有三种主要的拓扑，每种拓扑的主要特点如下（从左到右依次是采用单只 PNP 管的低压降型（最小压降为功率晶体管饱和导通时的压降），采用单只 PNP+NPN 管的准低压降型和传统的 PNP 驱动的 NPN 达林顿管），定义 LDO（低压差线性稳压器）为最小压降 0.5V 以下的器件，这样当输入和输出电压接近的时候，这种器件拥有相当高的效率：



后两种拓扑结构使用 NPN 管做旁路晶体管（功率耗散管），拥有输出电阻小，容易稳定的优点，但压差较大；而 PNP 管做旁路晶体管时，虽然压差较小，但其输出阻抗大，需要特定 ESR 的电容才能稳定，同时允许的功率耗散较小，应小心在重载条件下使用。这三种拓扑结构还有一个很重要的缺点，因为晶体管的基极电流较大，导致当晶体管做耗散管时，芯片的接地电流常常较大（几个 mA 甚至数十 mA），在电池供电的应用中，这可能会大大缩短电池的寿命，后面我们会举例提到。

现代的 LDO 主要采用 MOS 管技术，MOS 管技术的优缺点有：



优点：

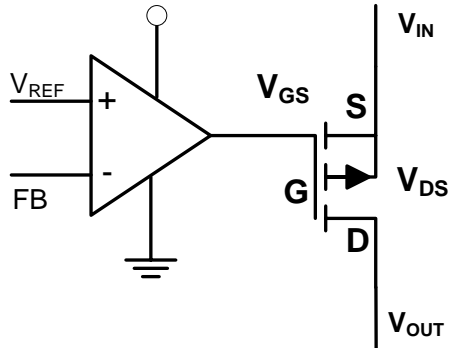
- 最低压降由导通电阻与 I_L 决定， I_L 越小，所需最低压降越小。同时，通过调节 R_{ON} ，可以进一步减小压降。

- 因为 FET 管的栅极电流非常底，因此 FET 型的 LDO 拥有非常低的接地电流（静态电流），适合应用在低功耗系统中

缺点

- 输入范围较窄，一般在 6V 以下
- 动态效应时间较长

MOS 管有 P 沟道和 N 沟道 MOS 管之分，用作功率耗散管时，其各自的特点如下：



P 沟道 MOS 管用作功率耗散管

优点:

- 容易驱动, MOS 管的导通电压 $V_{GS} < V_{IN}$ 。
- V_{OUT} 的变化不影响 V_{GS} , 负载电流对电源质

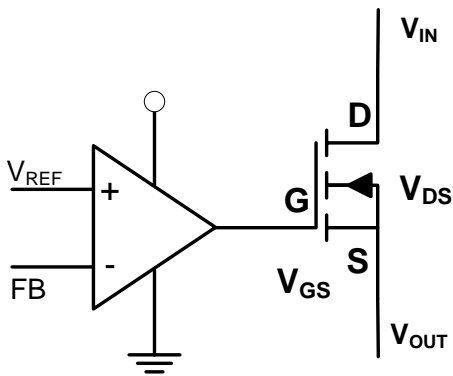
量影响不大

- 非常低的静态电流

缺点

- V_{IN} 会影响 V_{GS} , 从而降低芯片的 PSRR
- 相对较大的栅极电容和输出阻抗, 需要特定

ESR 和容量的电容才能稳定输出



N 沟道 MOS 管用作功率耗散管

优点:

- V_{IN} 不影响 V_{GS} , PSRR 较好
- 低输出阻抗, 输出电容的 ESR 不重要。
- V_{OUT} 的变化直接影响 V_{GS} , 响应快
- 非常低的静态电流

缺点

- 需要较高的栅极偏置电压 V_G 才能开启 MOS 管, 一种方法是内置充电泵升压电路, 成本升高

为使 LDO 具有更高的效率, 更低的功耗, 更低的输出噪声和更好的稳定性表现, TI 为 LDO 推出了几种创新的设计技术:

- V_{BIAS}

- LDO efficiency > 80%

- Dynamic Voltage Scaling (DVS)

- Dynamically adjust the Level of V_{OUT} .

- Factory EEPROM Programmable V_{OUT}

- Flexibility to quickly created new fixed V_{OUT} versions

- Ultra Low I_Q Current

- Supply current drawn by LDO - Lowest in the Industry

- Power Supply Rejection Ratio (PSRR)

- Ability of the LDO to filter out switching noise.

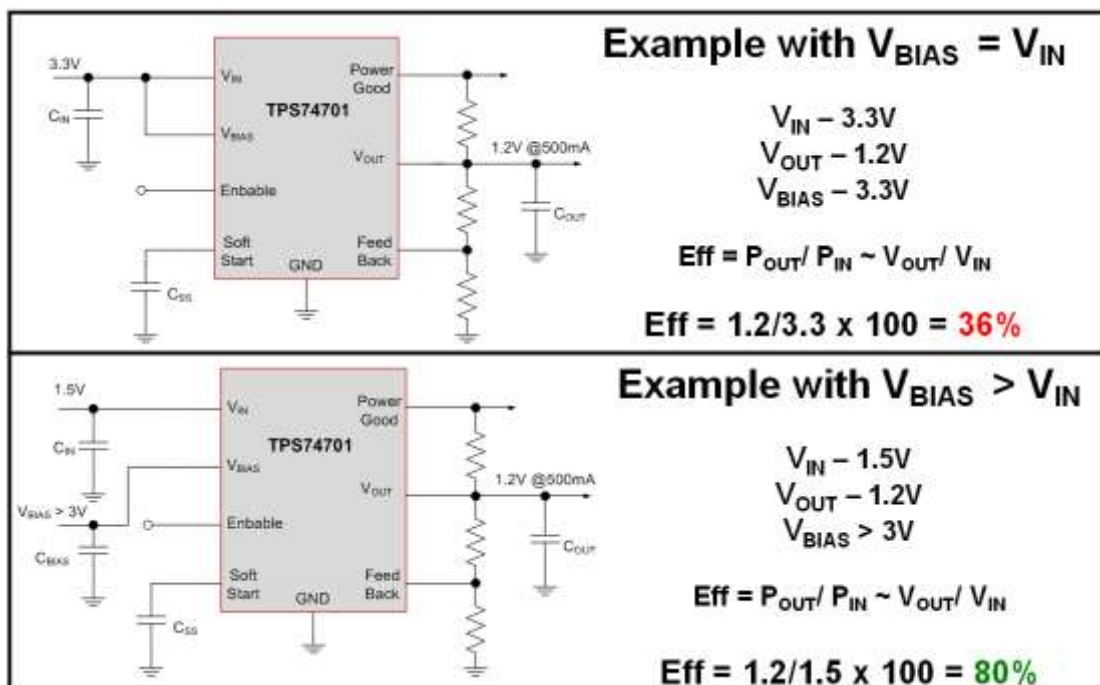
- Soft Start

- Ability to slowly ramp up the output voltage on startup. TPS74xxx

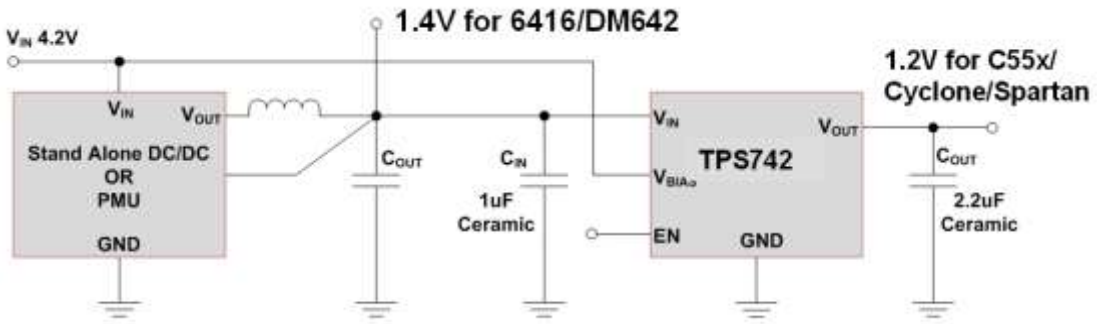
- Dual Output for Low Power DSP/FPGA

- Drive both Core and I/O voltage made simple
- with Power on sequence and Power on Reset

1. 引入 V_{BIAS} ，使得 N 沟道 MOS 管 LDO 的效率达到 80% 以上。如 TPS74xxx:

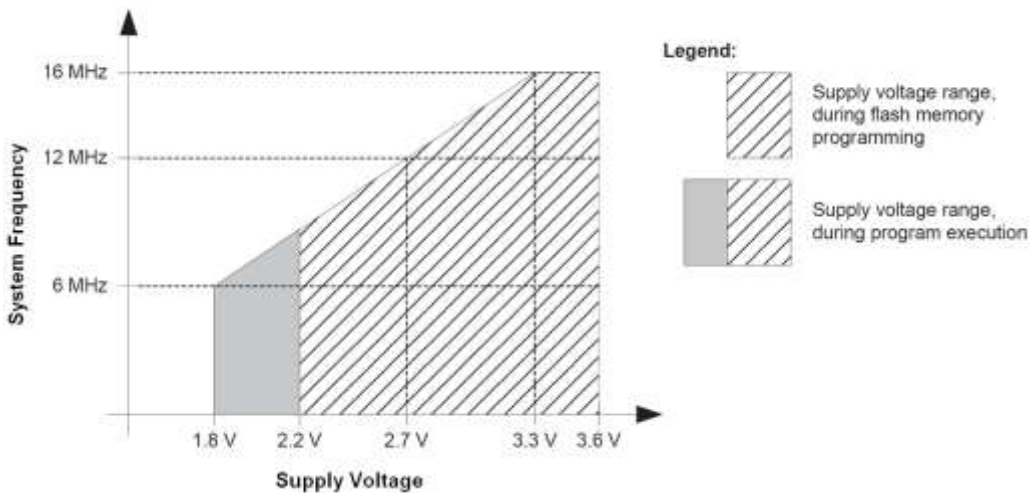


TPS74xxx 的 V_{BIAS} 能为 N 沟道 MOS 管提供一个外部开启电压，当 V_{BIAS} 满足要求（大于 $V_{OUT} + 1.9V$ ）后，74701 的压差仅为 50mV，从而大大降低对 V_{IN} 的电压要求，比如上图中，如果使用板上的 3.3V 来开启 74701 后，使用富余的 1.5V 的输入电压就能得到 1.2V 的输出，使得效率高达 80%，没有必要再使用复杂和噪声大的开关电源。那么类似于 1.5V 的电压从哪儿来？一个更明显的例子如下，当板上同有 1.4V 为核心电压的 DM642，和 1.2V 核心电压的 FPGA 时，74201 会使得设计更加轻松：

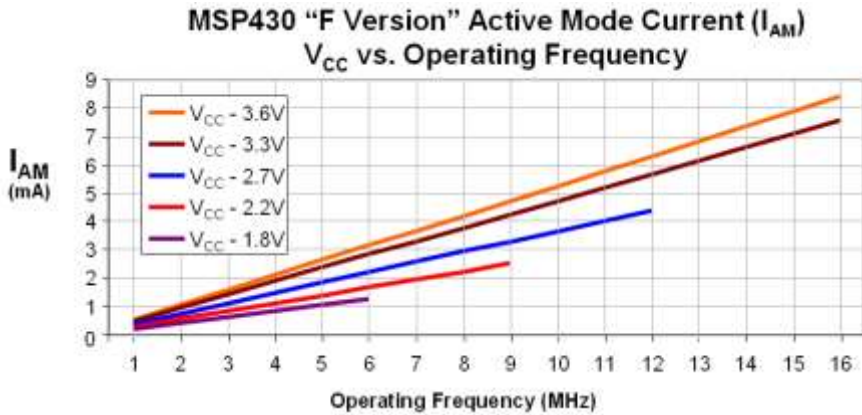


2. 低 IQ 和动态输出电压设置使 LDO 更适合驱动低功耗处理器 MSP430

曾经有同学来问我，为什么他的 MSP430 一点也不低功耗？一点也不省电？其实，这一点也不关 MSP430 的事，因为他使用的是 TLV1117 来驱动 MSP430，虽然 1117 是一颗准 LDO，但是，它是晶体管型的，因此它的持续静态电流高达 4mA，比 MSP430 耗电量（5%的时间工作，95%的时间休眠）的 100 倍还要多。这时，一定要挑选 MOS 管的 LDO（如 TPS780 系列和 TPS715A）为 MSP430 稳压供电，或直接用纽扣电池给 MSP430 供电。除了电源的静态电流，还应考虑 MSP430 在各种供电电压下的功耗，MSP430F2xxx 的工作频率和供电电压的关系如下图：



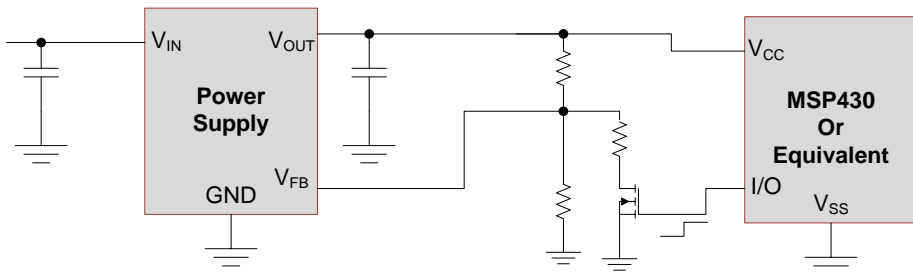
从上图中可以看到 MSP430F2xxx 在 2.2V 供电时就能工作在 9MHz，因此如果只需要 MSP430 工作在 8MHz 的话，就没必要使用 3.3V 供电，因为同样工作在 8MHz，3.3V 供电的 MSP430 将消耗更多的动态功耗，如下图，我们可以看到 8MHz 时 3.3V 供电的 MSP430 比 2.2V 供电的 MSP430 的动态电流大了 1.5 个 mA：



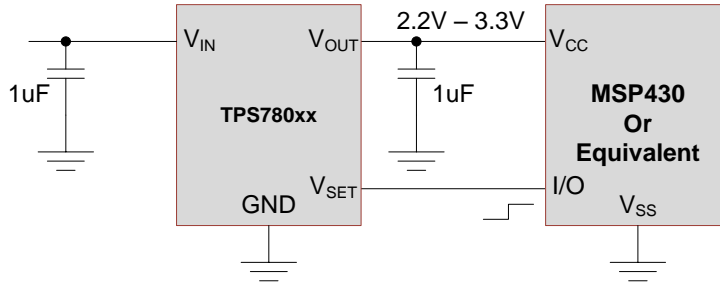
所以，应该通过选择低静态电流的 LDO 并降低 MSP430 的工作电压，来进一步节约 MSP430 的功耗，下图是一个对比：

	TPS780 (Days)	Battery (Days)	1 μ A LDO (Days)	20 μ A LDO (Days)
Efficiency with $V_{BAT}=3.0$ $V_{CC}=2.2V$	73%	100%	73%	73%
LDO Quiescence Current (I_Q)	0.5 μ A	0	1 μ A	20 μ A
MSP430 Active current	2.19mA	3.09mA	2.19mA	2.19mA
MSP430 Low Power current	0.5 μ A	0.6 μ A	0.5 μ A	0.5 μ A
Active Mode 1 sec/hour	5742	6286	4373	434
Active Mode 10 sec/hour	1320	998	1085	346
Active Mode 100 sec/hour	151	106	148	114
Active Mode 1000 sec/hour	15.4	10.7	15.4	14.9
Active Mode all the time	4.2	3.0	4.2	4.2

从上图我们看到，其实在很多情况下，使用电池直接驱动 MSP430 是一个非常好的选择！这也说明，MSP430 是专为电池供电所优化的。如果需要用 LDO 来给 MSP430 供电，请一定要选择静态电流小的 LDO，比如 TI 的 MOS 管型 LDO TPS780 系列和 TPS715A 系列。除了开发超低静态电流的 LDO，TI 为 MSP430 还专门开发了输出电压可数字控制的电源芯片 (Dynamic Voltage Scaling or DVS)，通过高低电平控制，电源芯片会输出预设的高低电压，使 MSP430 在功耗和速度上找到一个最好的折衷：



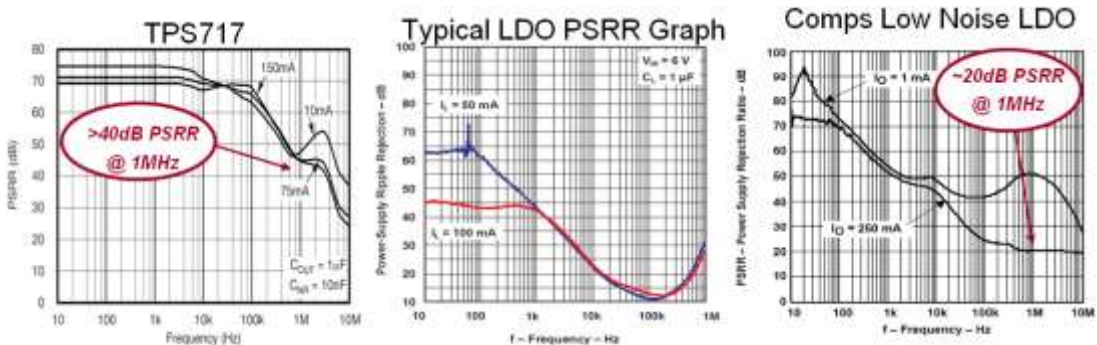
如上图若不使用 DVS 技术，调整电源芯片输出电压的方法，较繁琐：



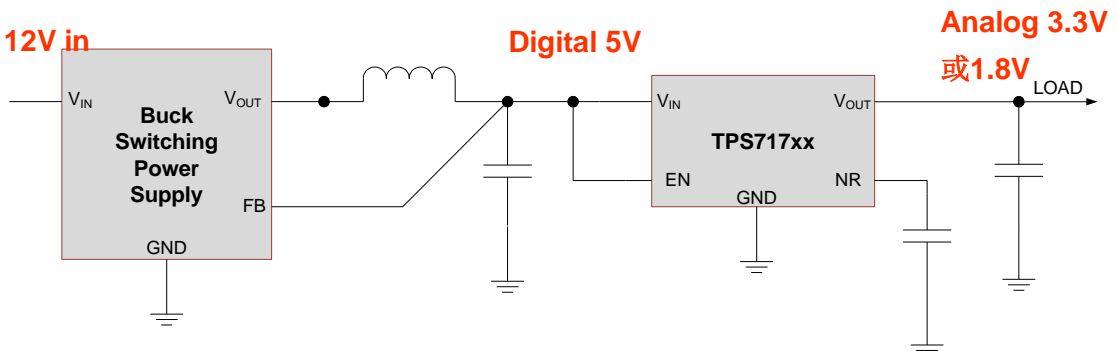
使用 TPS780xx 系列 DVS 电源芯片，MSP430 将更加节能和高效。

3. 高 PSRR 使得 LDO 的输出噪声更低，适合在开关电源后为模拟电路供电：

前面提到过，MOS 管型的 LDO，特别是 NMOS 的 LDO，拥有非常好的输入电源纹波抑制比，PSRR 实际上是一个与输入电源纹波频率非常相关的一个参数，看 PSRR 一定要关注在 KHz 极的指标，因为现在大多数开关电源都工作在 KHz 甚至 MHz 的频率上：



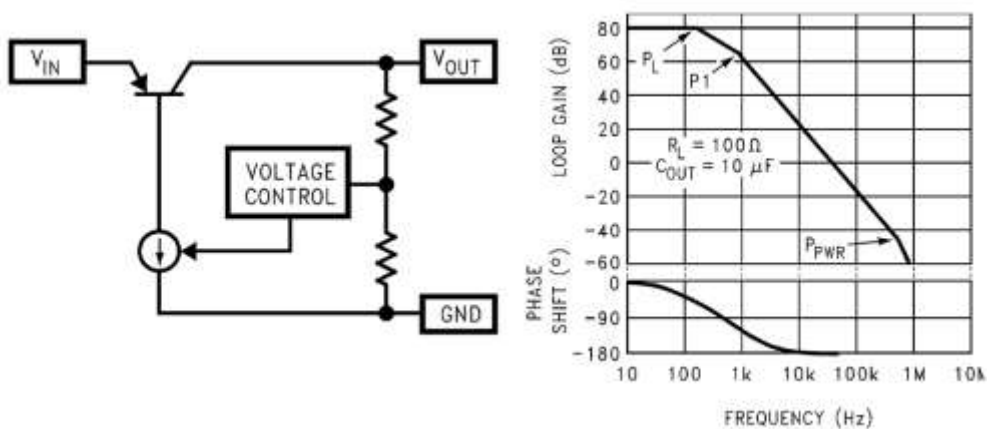
从上图我们可以看到，虽然在低频处，竞争者的 PSRR 和 TI 产品的非常接近，但是，在高频处，TPS717xx 高达 40dB 的 PSRR 是无以伦比的。TPS786xx 和 TPS796xx 是输出电流更大的高 PSRR 的 LDO，他们可以 and 开关电源输出级的 LC 滤波器配合，进一步减小电源电压纹波，为噪声敏感的 RF，AD/DA 或精密模拟电路供电，如下图，12V 输入被开关电源高效转换为 5V



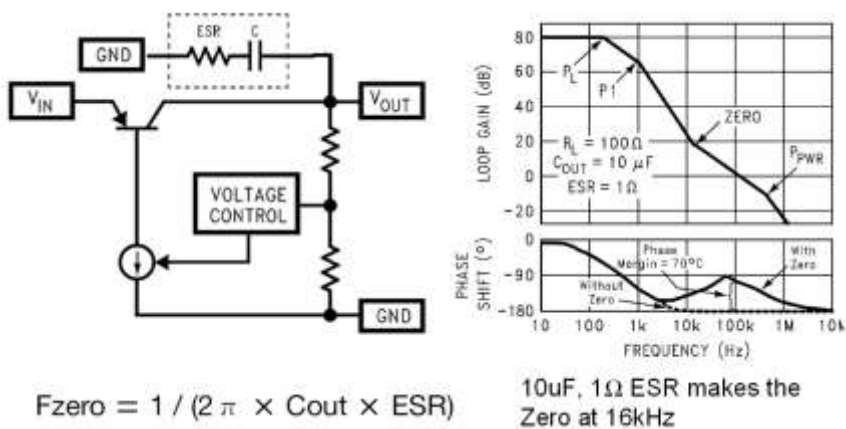
直流为数字部分供电，数字部分的 5V 再通过 LDO 芯片得到模拟部分的 3.3V 或 1.8V，为模拟芯片供电：

4. 稳定性考虑，什么是“Cap Free”技术？

为什么我们常说 LDO 的输出要接钽电容效果最好？这是因为对于传统的晶体管型的 LDO，由于其输出阻抗较高，需要利用某些电容特定的 ESR（等效电阻）和电容值为 LDO 进行补偿，而钽电容数欧姆的 ESR 正好满足这样的需求，这就成为其是一个好电容的原因之一：



上图是传统 LDO 的反馈回路的环路增益曲线，由于输出电阻较大，与负载电容作用后会产生一个低频极点 \$P_1\$，这个低频极点带来的附加相移使得反馈回路不稳定。



而用外部钽电容补偿后，由于钽电容拥有较高的 ESR（如 1 欧姆），使得环路曲线中出现一个 16KHz 的零点，这个零点带来的反向相移将在环路增益降为 1 之前抵消掉 \$P_1\$ 带来的附加相移，使得反馈回路稳定。

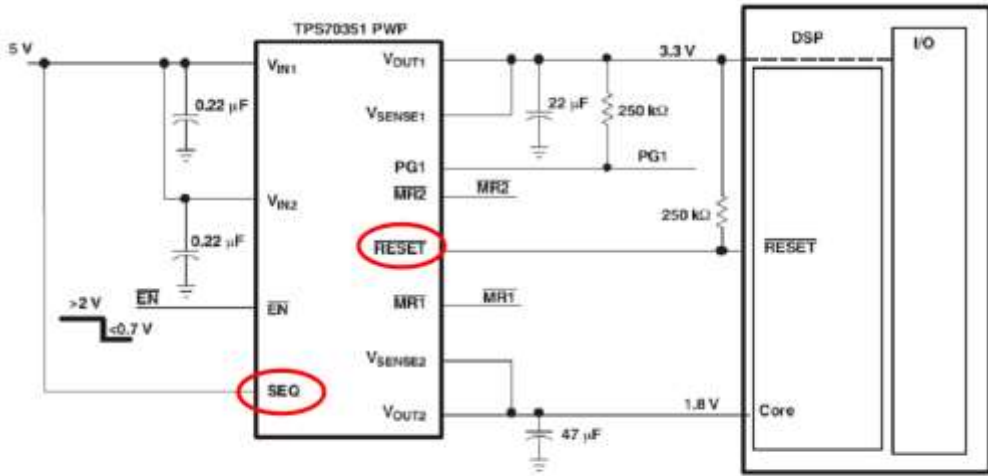
同样的，由于前面提到 MOS 管的 LDO 具有非常好的稳定性，再辅以一些内部优化，TI 的一部分 LDO 对输出电容不再有特定的 ESR 要求，我们称之为“Cap Free”技术，这意味着任何类型的电容都可以被使用，这大大降低了成本和设计难度。

除了上面谈到的这四点，TI 还为 LDO 加入了**软启动（使能 LDO 后电压缓慢上升，避免了瞬时下电带来的振荡或锁死等隐患，TPS74x），EEPROM 可编程，为低功耗的 DSP 和 FPGA 设计双路输出带上电复位和上电顺序的 LDO，等等。**

针对不同应用，推荐使用的 TI 线性稳压器有：

- For High Output Current: >3A, up to 7.5A
e. g. [TPS744xx](#), [TPS759xx](#), [TPS756xx](#)
- For Ultra Low Noise Output: High PSRR
e. g. [TPS79xxx](#), [TPS786xx](#), [TPS717xx](#)
- For Ultra Low Dropout Voltage: low as 30mV
e. g. [TPS770xx](#), [TPS73xxx](#), [TPS742xx](#)
- “Cap Free” Technology: reduce cost, easy to use
e. g. [TPS73xxx](#), [TPS742xx](#)
- Powering MSP430: Low Iq, Dynamic Voltage Scaling
e. g. [TPS797xx](#), [TPS770xx](#), [TPS780xx](#)
- For Low Power Processors: Dual Output, POR, Supervisor
e. g. [TPS703xx](#), [TPS767D3xx](#)

下面是一个双路输出的 LDO 同时驱动 DSP 的核心和 I/O 电源输入的例子，非常简便易用，其集成的 POR(上电复位)和上电顺序控制进一步保证了 DSP 工作的稳定性：



V_{CORE} 1.8V Up to 2A, V_{IO} 3.3V Up to 1A, with POR and Power on Sequencing

小心线性稳压器的最大允许功率耗散

应用线性稳压器时还有一个容易忽略的通用设计要点，就是找出最大允许的功率耗散，因为线性稳压器是通过消耗功率来获得输出电压的稳定，功率的消耗将主要转化为热量，因此，当您的线性稳压器太烫的时候，一定要考虑是否在其上消耗了过多的能量，这是就必须找到在某环境温度条件下的该芯片的最大允许功率消耗是多少？计算方法如下：

如果数据手册上给出了某温度下的最大允许功率消耗，这再好不过，举例如下：

If: $V_{in}=5V$, $V_o=3.3V$, $I_{omax}=400mA$,

Then: TPS7333: Available in 2.5V, 3V, 3.3V, 4.85V and 5V output voltage. Output current range from 0mA to 500mA

Dissipation Rating Table –Free air temperature

PACKAGE	$T_A \leq 25^\circ C$ POWER RATING	DERATING FACTOR ABOVE $T_A = 25^\circ C$	$T_A = 70^\circ C$ POWER RATING	$T_A = 125^\circ C$ POWER RATING
D	725 mW	5.8 mW/°C	464 mW	145 mW
P	1175 mW	9.4 mW/°C	752 mW	235 mW
PWT	700 mW	5.6 mW/°C	448 mW	140 mW

$$P_d = (V_{in} - V_o) * I_{max} = 680mW$$

So: If T_a is less than $70^\circ C$, TPS7333P is a good choice.

If T_a is less than $25^\circ C$, TPS7333D is a good choice.

如上面的例子，LDO 需要消耗 680mW 的功率，当环境温度为 70 度时，只有 P 封装的 TPS7333 才符合功率耗散的要求，如果要使用 D 封装，必须要添加散热片。

但如果手册上只给出了 T_J （最大允许连续工作温度）和 $R_{\theta JA}$ （不带散热片时的散热系数，thermal resistance between junction and ambient），可以通过环境温度 T_A 来换算出允许的最大功耗，举例如下：

- **Assume the LDO is a TPS780 with: $V_{IN} = 5V, V_{OUT} = 2.0V, I_{OUT} = 150mA$**
 - **Expected P_D for this application**
 - $P_D = P_{IN} - P_{OUT} = (5 \times 15) - (2 \times 15) = 450mW$
 - **Calculate Max allowed P_D @ ambient temperature of 65°C**
 - $T_A = 65^\circ C, T_J = 125^\circ C$
 - $R_{\theta JA} = 65^\circ C/W$ (DRV Package) & $200^\circ C/W$ (DDC Package)
 - $P_{D(DRV)} = (T_J - T_A) / R_{\theta JA} = (125 - 65) / 65 = 923mW$
 - $P_{D(DDC)} = (125 - 65) / 200 = 300mW$
- **For this application P_D required is 450mW so we can use the DRV package. The DDC package will not handle the power dissipation.**

Dissipation Ratings – TPS780xx

BOARD	PACKAGE	$R_{\theta JC}$	$R_{\theta JA}$	DERATING FACTOR ABOVE $T_A = +25^\circ C$	$T_A < +25^\circ C$	$T_A = +70^\circ C$	$T_A = +85^\circ C$
High-K ⁽¹⁾	DRV	20°C/W	65°C/W	15.4mW/°C	1540mW	845mW	615mW
High-K ⁽¹⁾	DDC	90°C/W	200°C/W	5.0mW/°C	500mW	275mW	200mW

(1) The JEDEC high-K (2s2p) board used to derive this data was a 3-inch x 3-inch, multilayer board with 1-ounce internal power and ground planes and 2-ounce copper traces on top and bottom of the board.

T_J	Operating junction temperature	-40	+125	°C
-------	--------------------------------	-----	------	----

上例中，TPS780 将消耗 450mW 的功耗，通过已知的 T_J ， $R_{\theta JA}$ 和 T_A ，可以求得不同封装的芯片的最大允许耗散功率，如 DRV 封装为 923mW，DDC 封装为 300mW，这时为满足设计要求，就需要选择 DRV 封装，或在 DDC 封装的芯片上添加散热片。

概括起来，LDO 的优点和缺点主要有：

“Always” Advantage:

- Low cost
- Few peripheral components
- Small output noise

“Old” Disadvantage:

- Lower efficiency @ heavy load
 - consider using TI Ultra VDO Parts with VBIAS to improve it
- Uncontrollable startup

- consider using TI “Soft Start” Parts to improve it

推荐使用的 TI 低压差线性稳压器 (LDO) 有:

器件	输入电压范围 (V)	输出电压范围 (V)	输出电流 (max) (mA)	其他特点	Drop Out Voltage @ Full Load (mV)	价格 (美元) (单位:片)	封装
TPS780330220DDCT	2.2-5.5	3.3/2.2	150	DVS, Iq=0.5uA	130	0.75	SOT
TPS78001DDCT	2.2-5.5	1.22-5.25	150	Iq=0.5uA	130	0.9	SOT
TPS71701DCKT	2.5-6.5	0.9-6.2	150	High PSRR	170	0.5	SC70
TPS79601KTTT	2.7-5.5	1.2-5.25	1000	High PSRR	250	1.3	T0-263
TPS78601KTTT	2.7-5.5	1.2-5.25	1500	High PSRR	400	2	T0-263
TPS7A4501KTTR	2.1-22	1.2-20	1500	High PSRR	300	1.45	T0-263
TPS74201KTWT	0.8-5.5	0.8-3.6	1500	V _{BIAS} Soft Start Cap Free	50	2.45	T0-263
TPS74401KTWT	0.8-5.5	0.8-3.5	3000	V _{BIAS} Soft Start Cap Free	115	4	T0-263
TPS75901KTTT	2.8-5.5	1.22-5	7500		400	3.2	T0-263
TPS70302PWP	2.7-6	1.22-5.5	1A/2A	Dual	250	2.35	TSSOP
LM2936	4 - 60	3.3-5	50	Iq=12uA	200	0.78	8SOIC
LM9076	5.35 -70	3.3-5	150	Iq=25uA	150	0.78	8SOIC
LP38690/2	2.7 - 10	1.8-5	1A	Iq=55uA	450	0.53	SOT223
LP38691/3	2.7 - 10	1.8-5	500	Iq=55uA	250	0.5	SOT223
LP38853/6/9	1.15-5.5	0.8-1.8	3A	High PSRR V _{BIAS}	240	1.65	8SO PowerPAD
LP38852/5/8	1.15 -5.5	0.8-1.8	1.5A	High PSRR V _{BIAS}	130	1.05	8SO PowerPAD
LP38851	0.95 - 5.5	0.8-1.8	800mA	High PSRR V _{BIAS}	115	0.71	8SO PowerPAD
LP38511/2/3	1.4 - 5.5	0.5-4.5	0.8/ 1.5/3A	High PSRR V _{BIAS}	75/110/210	0.6	T0-263 8SO PowerPAD

从上面的例子中, 我们可以看到, 线性稳压器上的功率耗散是一个很让人头疼的问题, 当压降太大, 比如为现代的 CPU 供电, 主板上需要从 12V 的电源总线上得到 CPU 的 1.1V 核心电压, 11V 的压降使得若有 100mA 的负载电流都将导致线性稳压器上有 1W 的功率耗散, 这已

使得线性稳压器烫手，更何况现在的 CPU 是典型的耗电大户，65W 的满载功耗使得 1.1V 核心电压上的电流高达 50A，若使用线性稳压器，这需要其消耗 550W 的功耗，这是不可能实现的。这时必须考虑使用在大压差/大电流条件下拥有卓越效率的开关稳压器。实际上，现代 CPU 的功耗如此的大，使得设计者为了降低开关电源中 MOSFET 开关上的功率耗散，避免使用成本过高热量过大的大功率 MOS 管，经常要采用 4 相甚至 6 相以上的供电电路（实质为多个单相降压电路的并联），为每一路 MOSFET 减负！下面，我们将介绍 TI 的 POL 开关电源芯片。

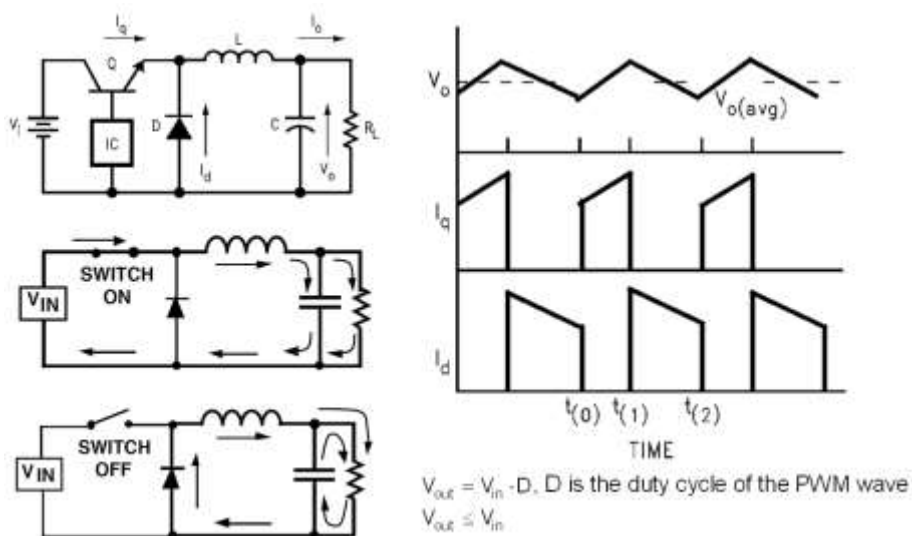
8.2 POL DC/DC 开关稳压器

下面我们讨论的 POL DC/DC 开关稳压器的原理和前面 AC/DC 和中间级 DC/DC 原理上实际是一样的，都是通过 PWM 信号控制 MOSFET 开关进行时断时续的工作，即仅仅是在负载需要能量来维持一定的电压和电流的时候，才将能量传递过去。因此，与和线性稳压器通过持续不断地消耗能量来获得稳定电压输出的方式不同，开关稳压电源的功率浪费非常地小，能够以 90% 以上的效率完成大压差的稳压工作。而不同点在于，前面的 PWM 功率驱动器是离线的，而 POL 电源芯片绝大多数都与电源总线电压和电流有关，比如它有输入、输出电压的范围及输出电流的最大值，甚至还需要串联在电源总线中来实现稳压。

POL 开关稳压器的分类方式很多，以外部有无储能电感分类，可以分为电感式开关电源稳压器和充电泵（电容式开关电源）；以应用领域分，可分为低供电电压（电池供电）的 POL 开关电源和有交流供电的板卡级 POL 开关电源；以开关元件内置和外置由可分为开关电源转换器（开关管内置）和开关电源控制器（开关管外置）两大类。这些分类标准实际上彼此联系，互有重叠。这里我们以有无外部储能电感进行分类来介绍 TI 的 POL DC/DC 开关稳压器产品。

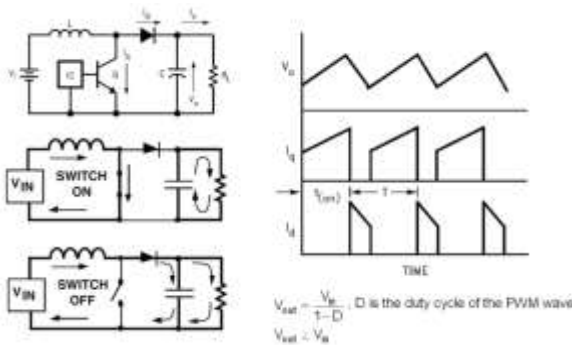
8.2.1 电感式开关稳压器

电感式开关稳压器的拓扑结构主要有三种，升压（Boost），降压（Buck）和反向（Buck-Boost/Inverting），它们的基础拓扑和工作原理如下所示：

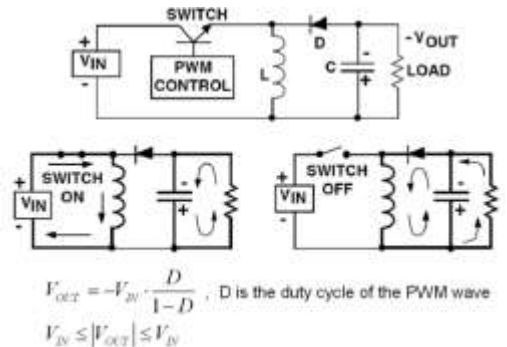


Buck DC/DC 拓扑结构及工作原理

以 Buck 拓扑为例简述开关电源的原理，当系统上电时，负载上的电压 V_o 为 0； V_o 的被反馈电阻网络采样后形成 V_{FB} 反馈回控制 IC 内部， V_{FB} 与内部基准比较，由于初始状态下小于内部基准，控制 IC 接通开关， V_i 给负载供电的同时并给电感电容充电；开关接通后， V_o 的值持续上升，当 V_{FB} 大于内部基准后，控制 IC 关断开关，负载由电感和电容供电；由于电感、电容上的储存的功率有限并被负载消耗而持续降低，为保持负载电流不变， V_o 将持续降低并最终使得 V_{FB} 小于电压基准，控制 IC 将接通开关使得 V_i 给负载供电。所以，这里看到，开关电源的工作是时断时续的，输入电源总是在负载需要功率的时候才将功率传递过去，因此效率极高。开关电源的主要损耗之一在于开关的导通损耗（导通电阻导致）和开关损耗（开关导通和关断的过渡过程导致）上，可以分析得出，开关频率越高，电感和电容上所需储存的能量越少，因此他们的尺寸可以越小；但开关频率高，MOSFET 的恢复时间可能不足，导通率下降，使得开关损耗较大，因此这是一个体积/成本和效率折衷问题。由于现代中小功率的 MOSFET 的工艺进步，在手持式供电中的开关电源芯片的开关频率越来越高（1MHz 以上），使得电源部分的设计更加高效紧凑。下面是升压和反向型开关电源的基本拓扑，可以自行分析得出其工作原理：

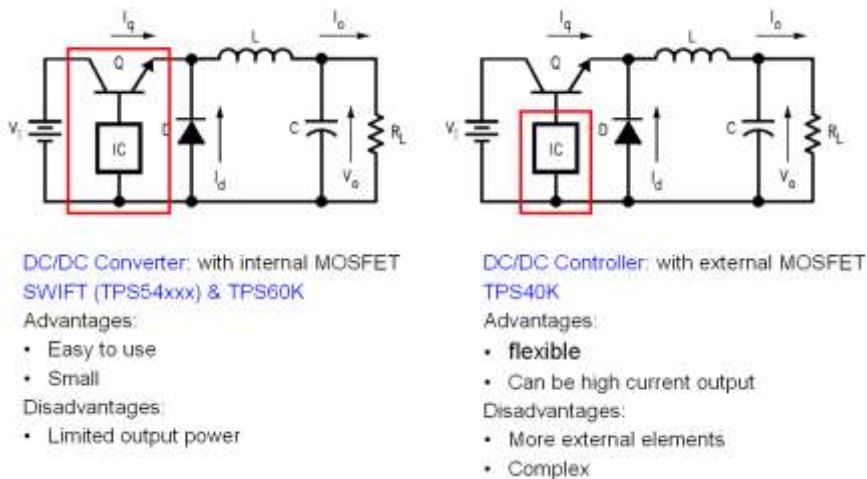


Boost DC/DC 拓扑结构及工作原理



Inverting 拓扑结构及工作原理

对于 DC/DC 类的开关转换器来说，外部 MOSFET，电感和电容的选择是设计难点之一。电感，电容由于占用的芯片面积较大，且当需要获得不同输出时，其值需要改变，所以他们一般不被集成在芯片内部；而小功率的 MOSFET 可以被集成在芯片内部，比如 TI 为了简化开关电源芯片的设计难度，将电感型 DC/DC 开关稳压器分为 DC/DC 转换器（Converter）和 DC/DC 控制器（Controller）两大部分，其区别就是 Converter 内部集成了 MOSFET 开关，输出电流多数在 6A 以下，少数压差较小的芯片可以达到 10A；而 Controller 将 MOSFET 外置，可以获得更灵活的电路，并提供更高的输出功率，比如达到 20A；



DC/DC Converter, with internal MOSFET
SWIFT (TPS54xxx) & TPS60K
Advantages:
• Easy to use
• Small
Disadvantages:
• Limited output power

DC/DC Controller, with external MOSFET
TPS40K
Advantages:
• flexible
• Can be high current output
Disadvantages:
• More external elements
• Complex

如上图，TI 的 DC/DC Converter 包括了 TPS54xxx 和大部分 TPS60K 产品，其中 TPS54xxx 是为中等功率的系统和处理器设计，输入范围较 TPS60K 广，可达 60V，输出电流较 TPS60K 大，可达 3-9A，且仅支持降压模式；而 TPS60K 是为手持式系统设计，有升压，降压和反向型产品，电流一般在 1A 以下，输入范围一般不超过 10V。TI 的 DC/DC Controller 包含的产品线为 TPS40K 系列，适合于更宽输入范围，更大的功率和更灵活的拓扑。

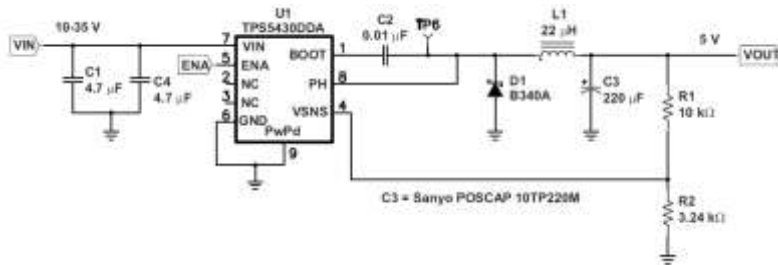
集成 MOSFET 的 DC/DC 开关稳压器：TPS54xxx、TPS62xxx 和 TPS61xxx：

TPS54xxx，即 SWIFT：是中等功率的集成 MOSFET 的开关电源芯片，其输入范围分为三类，一种是宽输入范围（如可达到 60V），一种是中等输入范围（可达 28V），一种是窄输入范围（6V 以下），其中 TPS5431x 和 TPS5461x 在 DSP 和 FPGA 供电等应用非常广泛，54310/54610 是输出可调的需外部补偿的版本，而 5431x/5461x 包括了 0.9V，1.2V，1.5V，1.8V，3.3V 等固定输出版本，且补偿在内部完成，电路更简单。

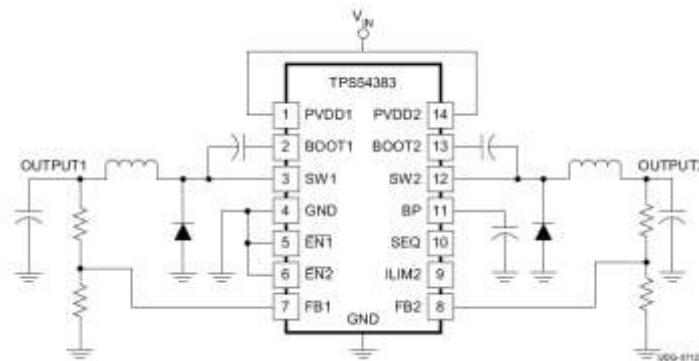
器件	输入电压范围(V)	输出电压范围(V)	输出电流(max)(A)	其他特点	价格(美元)(单位:片)	封装
TPS54160DGQ	3.5 to 60	0.8 to 57	1.5	上电顺序	2.65	MSOP
TPS5430DDA	5.5 to 36	1.23 to 31	3	内部补偿	2.05	DDA
TPS5450DDA	5.5 to 36	1.22 to 31	5	内部补偿	2.5	DDA
TPS54350PWP	4.5 to 20	0.9 to 12	3		2.05	HTSSOP
TPS54550PWP	4.5 to 20	0.9 to 12	6		2.95	HTSSOP
TPS54331D	3.5 to 28	0.8 to 25	3	ECO Mode	1.5	SOIC
TPS54386PWP	4.5 to 28	0.8 to 25	3 / 3	双路输出&内部补偿	2.95	HTSSOP
TPS54310PWP	3 to 6	0.9 to 3.3	3		2.25	HTSSOP
TPS54311PWP	3 to 6	0.9	3	固定输出&内部补偿	2.25	HTSSOP
TPS54312PWP	3 to 6	1.2	3	固定输出&内部补偿	2.25	HTSSOP
TPS54316PWP	4 to 6	3.3	3	固定输出&内部补偿	2.25	HTSSOP
TPS54610PWP	3 to 6	0.9 to 4.5	6		3.2	HTSSOP
TPS54611PWP	3 to 6	0.9	6	固定输出&内部补偿	3.2	HTSSOP
TPS54612PWP	3 to 6	1.2	6	固定输出&内部补偿	3.2	HTSSOP
TPS54616PWP	4 to 6	3.3	6	固定输出&内部补偿	3.2	HTSSOP
TPS54380PWP	3 to 6	0.9 to 4.5	3	上电顺序控制	2.25	HTSSOP
TPS54680PWP	3 to 6	0.9 to 4.5	6	上电顺序控制	3.2	HTSSOP
TPS54373PWP	3 to 6	0.9 to 3.3	3	Pre-Bias	2.25	HTSSOP
TPS54673PWP	3 to 6	0.9 to 4.5	6	Pre-Bias	3.2	HTSSOP
LM20123	2.95-5.5	0.8-5	3	缓起动，电流模	1.25	HTSSOP
LM20136	2.95-5.5	0.8-5	6	缓起动，使能，跟踪	1.65	HTSSOP

LMR10515	3-5.5	0.6-4.5	1.5	缓起动, DDR power	0.35	SOT23
LMR12010	3-20	0.8-17	1	缓起动, 带使能	0.8	SOT
LM21305	3-18	0.6-5.5	5	缓起动, 使能	2.5	WQFN
LMR24220	4.5-42	0.8-24	2	缓起动	2	SMD-28
LM20323	4.5-36	0.8-32	3	缓起, 跟踪	1.85	HTSSOP

比如 TPS5430 电路, 能在 5V 输出提供 3A 的最大负载电流, 而且**补偿在内部完成**, 外部元件数量少, 电路非常简单易用:



TPS54386 同样也是一款内部补偿的开关电源芯片, 使用非常简单。并且如同 TPS70302 一样, 其双路输出的特点非常适合给高性能的 FPGA 和 DSP 的核心及 I/O 分别供电, 或给系统中的 FPGA 和 DSP 的核心同时供电:

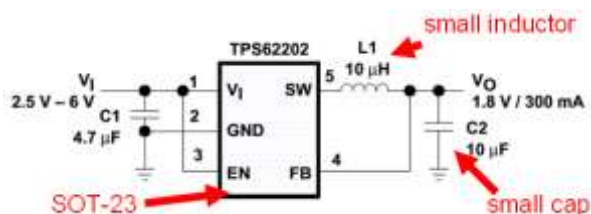


TPS62xxx 是集成 MOSFET 的降压型开关电源芯片, 全部都是内部补偿的产品, 应用电路非常简单。TPS62 系列专为低电压, 小功率系统设计, 所以其输入电压范围一般在 6V 以下, 输出电流在 1.5A 以下。由于多数产品采用 1MHz 以上的开关频率, TPS62K 的外部电感和电容元件的值可以做得非常小, 从而大大减小外部器件的体积和成本, 非常适合手持式设备使用:

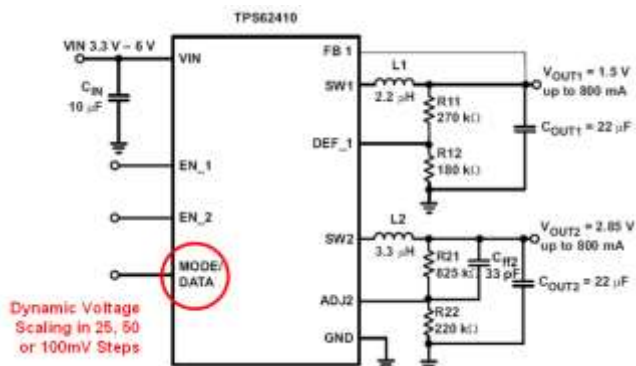
器件	输入电压范围 (V)	输出电压范围 (V)	输出电流 (max) (A)	其他特点	Iq (µA) (typ)	价格(美元) (单位:片)	封装
TPS62110RSAT	3.1 to 17	1.2 to 16	1.5		18	2.60	QFN
TPS62040DGQ	2.5 to 6	0.7 to 6	1.2		18	2.3	MSOP

TPS62290DRV1	2.3 to 6	0.6 to 6	1		15	1.8	QFN
TPS62420DRCT	2.5 to 6	0.6 to 6	0.6 & 1	双路输出	30	2.95	SON
TPS62410DRCT	2.5 to 6	0.6 to 6	0.8 & 0.8	双路输出	30	2.7	SON
TPS62050DGS	2.7 to 10	0.7 to 6	0.8		12	2.55	MSOP
TPS62260DDCT	2 to 6	0.6 to 6	0.6		15	1.25	SOT
TPS62100D	2.5 to 9	0.8 to 8	0.5		164	2.45	SOIC
TPS62200DBVT	2.5 to 6	0.7 to 6	0.3		15	0.9	SOT-23

如 TPS62200，非常小巧易用的降压型开关稳压器，外部只需很小的电感和电容（1MHz 的开关频率）就能正常工作，并能提供 300mA 的输出电流，满足类似 C5000/C2000 等低功耗 DSP 和处理器的核心电流需求。



而 TPS62410 是一款专门为 TI OMAP 处理器供电所设计的双路输出开关电源稳压器。它支持 OMAP 的动态电压控制技术，即当处理器工作于低功耗模式时，降低输出电压，当需要处理器全速运行时，提高输出电压。当然，它也适合为所用需要 I/O 和核心分离供电的低功耗处理器供电，其双路各 800mA 的驱动能力满足绝大多数手持设备中的处理器的电源需要。同时，它外围的电感和电容也都尺寸较小，电路简单。

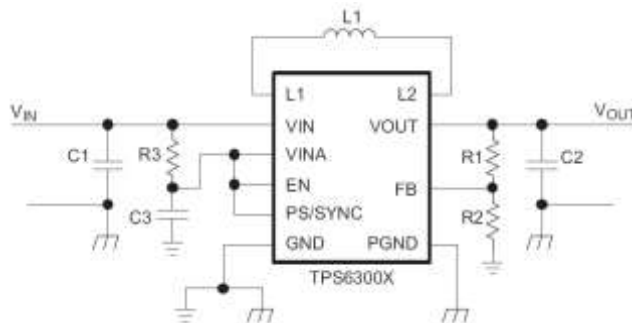


TPS61xxx 是集成 MOSFET 的升压型开关电源转换器，专为低电压，小功率系统设计。比如在电池供电的设备中，电池输出一个持续降低的低电压，可通过升压型开关电源提供一个恒定的系统电压，比如 5V。同时需要在需要更高电压才能点亮的串联型 LED 背光驱动中，使用高效的

开关型 DC/DC 转换器可以从较低电压中获得高达 38V 的输出电压的同时保持更长的电池寿命。TPS61K 的输入电压范围一般在 6V 以下，持续输出电流能力在 1A 以下，在输出端可以获得 5.5V 的系统电压或高达 38V 的串联 LED 的驱动电压（LED 驱动产品在后面单独介绍）。

器件	输入电压范围(V)	输出电压范围(V)	输出电流(max)(A)	其他特点	Iq(uA)(typ)	价格(美元)(单位:片)	封装
TPS61030PWP	1.8 to 5.5	1.8 to 5.5	1		20	3.1	TSSOP
TPS61200DRCT	0.3 to 5.5	1.8 to 5.5	0.6		50	2.5	SON
TPS61100PW	0.8 to 3.3	1.5 to 5.5	0.8 & 0.27	Boost+LDO 双路输出	65	2.65	TSSOP
TPS61120PW	1.8 to 5.5	2.5 to 5.5	0.5 & 0.2	Boost+LDO 双路输出	40	2.1	TSSOP
TPS61029DRCT	0.9 to 5.5	1.8 to 5.5	0.6	Buck Mode	25	1.8	SON
TPS61170DRVT	3 to 18	3 to 38	0.3@12V		2300	1.5	SON
TPS61081DRCT	2.5 to 6	2.5 to 27	0.35		6000	2	SON
TPS63000DRCT	1.8 to 5.5	1.2 to 5.5	1.2 or 0.8	Buck- Boost	30	2.35	SON
LMR62014	2.7-14	3-20	2		2mA	0.55	SOT-23
LMR62421	2.7-5.5	3-24	3		7mA	0.75	SOT-23

与 TPS61K, TPS62K 只能完成单一的升压或降压功能不同，TPS63000 是一颗自动完成升降压的 DC/DC 转换器，也就是说无论输入电压是低于还是高于期望的输出电压，它都可以自动调节升降压模式来完成稳压，比如下面这个例子可从 1.8V—5.5V 的输入中获得 3.3V 的电压输出，在锂电池或 3 节 AAA 电池供电的应用中非常便利：



外部 MOSFET 的 DC/DC 开关稳压器：TPS40K

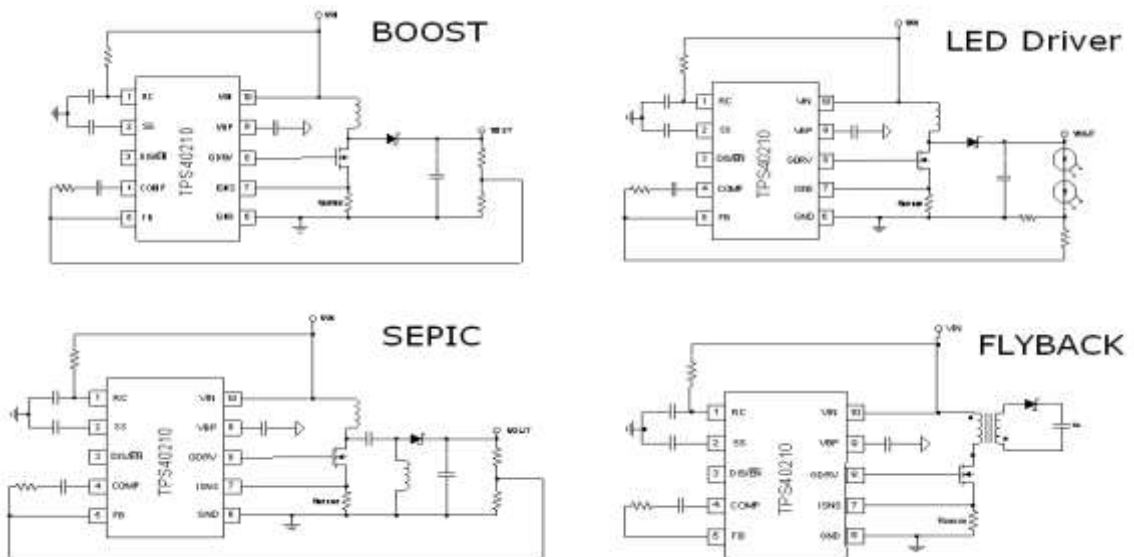
DC/DC 转换器虽然电路简单易用，但是其输出电流受内部 MOSFET 的限制，一般都在 6A 以下，为了满足更大电流和更灵活的电路需求，TI 也推出了外置 MOSFET 的 TPS40K (DC/DC

控制器) 产品。TPS40K 基本上是同步的降压型产品, 只有少数非同步输出的降压型 (TPS40200) 和升压型产品 (TPS40210/TPS40211)。TPS40K 主要应用在通信和工业电源中。TPS40K 的输入范围分为三类, 一种是宽输入范围 (如可达到 36V), 一种是中等输入范围 (可达 28V), 一种是窄输入范围 (6V 以下):

推荐使用的 TPS40K 有:

器件	输入电压范围(V)	输出电压范围(V)	输出电流(max)(A)	其他特点	价格(美元)(单位:片)	封装
TPS40061PWP	10 to 55	0.7 to 45	10		2.5	TSSOP
TPS40057PWP	8 to 40	0.7 to 35	20	Pre-Bias	2.3	TSSOP
TPS40193DRCT	4.5 to 18	0.6 to 14.4	20		1.45	SON
TPS40009DGQ	2.25 to 5.5	0.7 to 5	15	Pre-Bias	1.65	MSOP
TPS40200D	4.5 to 52	0.7 to 46	3		1.05	SOIC
TPS40210DGQ	4.5 to 52	5 to 260	6	Vref=700mV	0.99	MSOP
TPS40211DGQ	4.5 to 52	5 to 260	6	Vref=260mV	0.99	MSOP
LM27402	3-20	0.6-18.6	30	跟踪, 频率同步	1.1	HTSSOP
LM25085	4.5-42	1.25-36	10		0.7	8SSOP
LM3150	6-42	0.6-40	12	使能, 跟踪	1.55	HTSSOP
LM5022	6-60	1.25-36	10	频率同步	0.9	VSSOP
LM3489	4.5-35	1.2-36	4		0.54	VSSOP

宽输入的升压型产品, 如 TPS40210/40211 除了升压外, 还可配置成反激型隔离电源和 LED 驱动器:

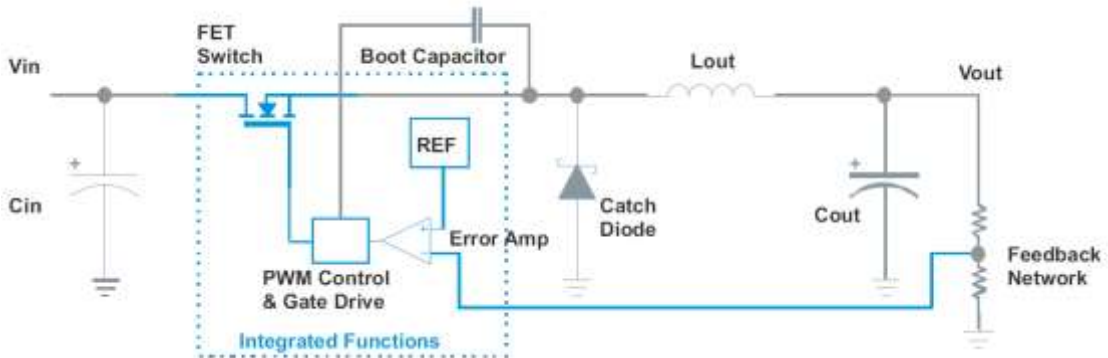


电感型/电容型反向型 DC/DC 开关稳压器

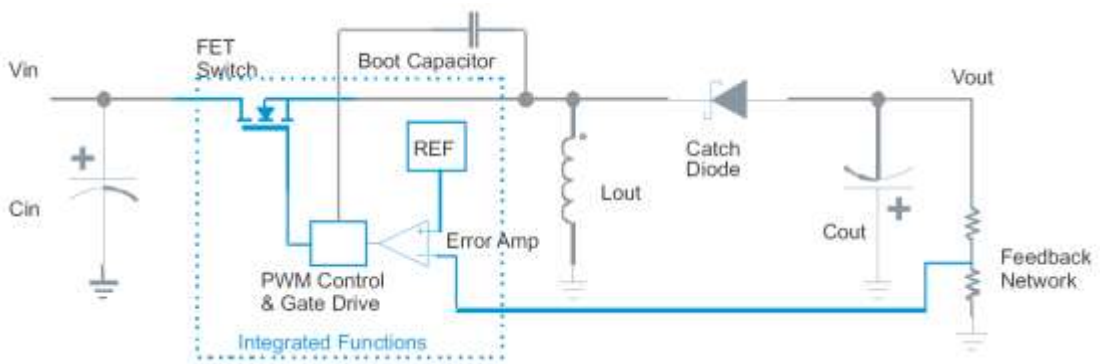
当系统中需要负电源时，可以通过开关电源来从正向电源产生负电压，可利用 Inverter 拓扑来实现，TI 有一些反向型拓扑的内部集成开关的电感型/电容型 DC/DC 转换器：

器件	输入电压范围(V)	输出电压范围(V)	输出电流(max)(A)	其他特点	价格(美元)(单位:片)	封装
TPS63700DRCT	2.7 to 5.5	-2 to -15	0.36		1.95	SON
MC33063AP	3 to 40	1.55 to 40	0.75		0.47	DIP
TPS60400DBVT	1.6 to 5.5	-1.6 to -5.25	0.06	充电泵	0.35	SOT-23

除了上面这些专门的反向 DC/DC 转换器，我们可以通过改变 BUCK 转换器的外围电路来使之成为反向拓扑的电感型开关电源稳压器。和 MC33063A 一样，TPS5430 是一颗 BUCK 型的 DC/DC 转换器，虽然开关管内置限制了它的外部电路拓扑，但是它能用做 Inverter 吗？先看看 BUCK 和 Inverter 的拓扑：

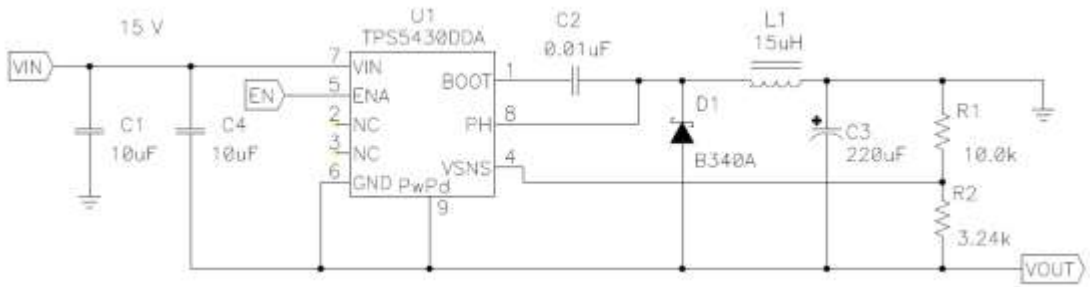


上图是 BUCK



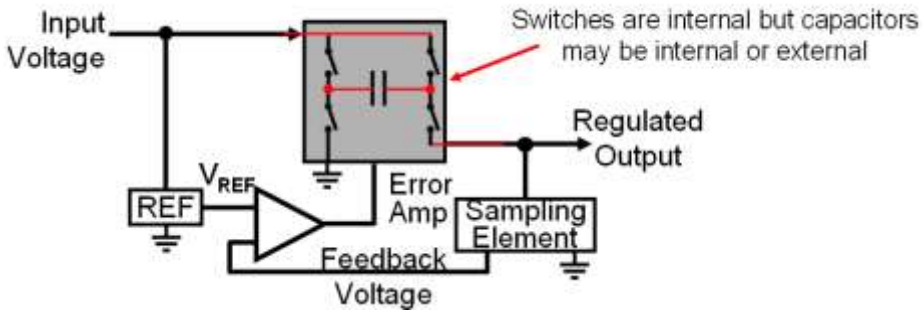
上图是 Inverter

我们看到，开关管的位置和 BUCK 还是 Inverter 是没有关系的，因此，只要改变外面电感和二极管的位置就可从 TPS5430 中获得反向电源输出（具体请查看应用笔记 s1va257a）：



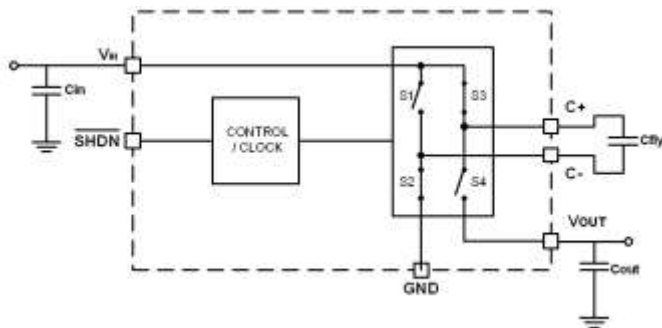
8.2.2 电容式开关稳压器

和电感型开关稳压器通过电感来储能不同，电容型开关稳压器通过电容来储存能量，因此其输出功率普遍偏小，但其结构简单，通常是内置开关元件，只需外部加入电容即可工作。



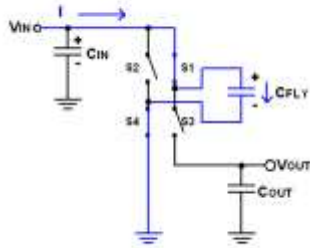
电荷泵产品可构成升压，降压和反向型电路，其最重要的应用还是升压，以满足手持式低功耗设备中比电池电压更高的电源需求。现代的电荷泵产品除了提供固定升压倍数的电压输出外，还可以提供小数倍的电压倍数和稳压输出的电源电压：

比如，简单的倍压型的充电泵的简化内部电路如下：

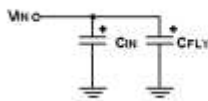


其工作原理非常简单：

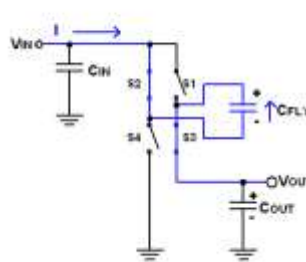
Charge Pump Phase Cycle 1:
Charge CFLY



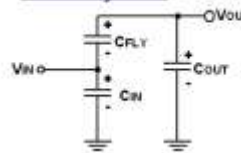
Equivalent Circuit for
Phase Cycle 1:



Charge Pump Phase Cycle 2:
Bootstrap CFLY to the Output

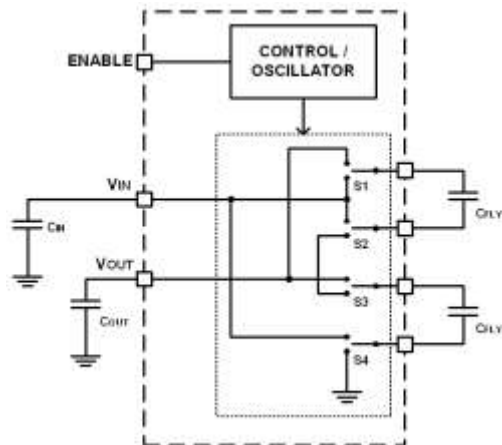


Equivalent Circuit for
Phase Cycle 2:

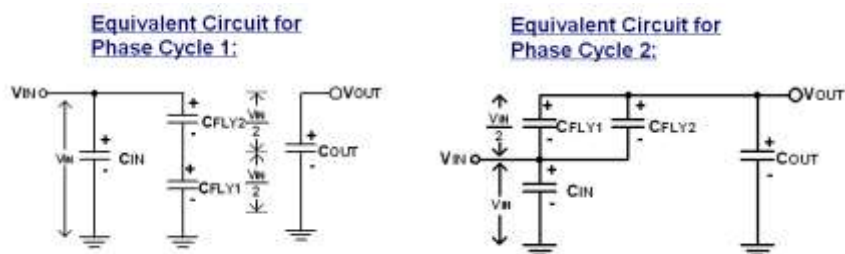


在第一个阶段，开关 S1 和 S4 闭合，CFLY 被充电到 VIN；在第二个阶段 VIN 和 CFLY 上的电压 VIN 串联后给负载供电，即负载上出现两倍的 VIN 电压。

倍压型的充电泵过于死板，产生的电压过于固定，于是有小数型的倍压数的充电泵产品诞生，其简化内部电路如下：

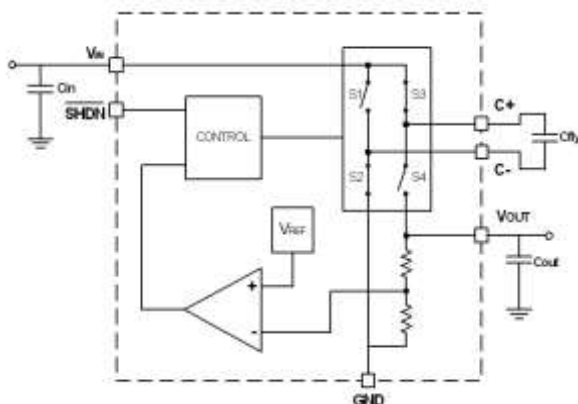


与简单倍压型的充电泵不同，这里有两个外部电容，内部的开关也从单一的通断变成了单刀双掷，通过这两个外部电容的充放电与开关控制串并联的组合，可以产生多种输出电压的组合，这里以 1.5 倍输出电压为例简述其工作原理：



在第一个阶段，通过开关的选通，使得 V_{IN} 给 $CFLY1$ 和 $CFLY2$ 同时充电，由于 $CFLY1$ 和 $CFLY2$ 串联，所以其上各分得 0.5 倍的 V_{IN} ；在第二个阶段，开关重新组合，使得 V_{IN} 和并联的 $CFLY2$ 和 $CFLY1$ 上的 $0.5V_{IN}$ 一起给负载供电，即 $1.5V_{IN}$ 出现在负载上。

显然，即使是小数型倍压的充电泵也不是那么的方便，比如电池电压从 $3V$ 一直下降，我们很难让输出保持在 $5V$ 上，这时，从倍压型或小数型的充电泵上又出现一些变形，即在倍压型或小数型充电泵中加入反馈和稳压模块，如下图所示，是在一个倍压电路中加入稳压电路：



稳压型充电泵可以在变化输入的电压下提供恒定的输出，所以非常适合在电池供电的场合中应用，但由于其稳压的动作，效率降低，比如在 2 倍压的电荷泵的基础上做稳压电荷泵，其效率为 $V_{OUT}/2V_{IN}$ 。

TI 的大多数充电泵产品都是稳压型的充电泵，TPS60xxx 是充电泵类的产品：

器件	输入电压范围(V)	输出电压(V)	输出电流(max)(A)	其他特点	价格(美元)(单位:片)	封装
TPS60110PWP	2.7-5.4	5	0.3	$I_q = 50\mu A$, Boost	1.8	HTSSOP
TPS60500DGS	1.8-6.5	0.8-3.3	0.25	$I_q = 40\mu A$, Buck	1.1	MSOP
TPS60100PWP	1.8-3.6	3.3	0.2	$I_q = 50\mu A$, Boost	1.7	HTSSOP
TPS60210DGS	1.8-3.6	3.3	0.1	$I_q = 2\mu A$,	1.45	MSOP

				Boost		
TPS60310DGS	0.9-1.8	3.3	0.02	I _q =2uA, Boost	1.35	MSOP
TPS60250RTET	3-6	6.5 max	0.23	并行 LED 驱动	1.75	QFN
LM7705	3-5.25	-0.2	0.026	低噪声负 bias 产生	0.19	VSSOP
LM2681	2.5-5.5	2.5-5.5	0.02	负压产生	0.31	SOT23
LM2662	1.5-5.5	1.5-5.5	0.2	负压产生	0.88	8SOIC
LM2660	1.5-5.5	1.5-5.5	0.1	负压	0.59	8SOIC

8.3 LED 驱动电路

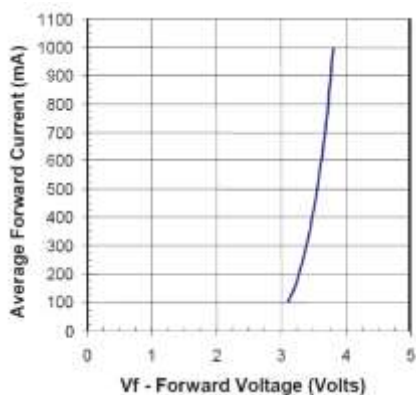
有人断言，高亮度 LED 将是人类继爱迪生发明白炽灯泡之后，最伟大的发明之一。无论这种说法是否准确，高亮度白光 LED 的出现的确给人类照明带来美好的希望。传统的白炽灯在加世纪初就已经批量生产，随后又出现了荧光灯等光源，但是此后半个世纪，一直没有出现能够替代这些传统光源的理想光源。由于传统光源能耗高、效率差、环境污染严重，显然不符合当前节能、环保的主题。而利用白光 LED 作为照明光源，恰好具有节能、高效、寿命长、环境污染小、无辐射等等优点。据统计，若使用固体 LED 光源代替传统的白炽灯和荧光灯照明，将节约全球照明能耗的 50%以上，无疑对缓解当前越来越紧迫的能源和环境问题起到举足轻重的作用。白光 LED 是当前最被看好的一种 LED 产品，与白炽灯、荧光灯等传统的照明源相比，其优势在于：

1. 发光效率高，耗能少，LED 的光效预计可达到 200lm/W 以上，在同样的照明效果下，LED 的耗电量是白炽灯泡的八分之一，荧光灯管的二分之一。
2. 体积小：可以有多颗、多种组合，可以产生点光源、面光源。
3. 发热量低：所产生的热辐射比较小。
4. 耗电量低：工作在直流低电压、低电流下。
5. 长寿命：据报道其寿命可以达到 10 万个小时以上。
6. 频率响应快：有利于高频操作。

LED 技术发展迅速，现在白光 LED 的发光效率已突破 100lm/W，其应用领域从原来的背光源，指示灯照明，逐渐进入汽车照明，路灯，景观灯，以及室内装潢照明等领域，市场前景越来越广阔。

LED 的发光机理和伏安特性：

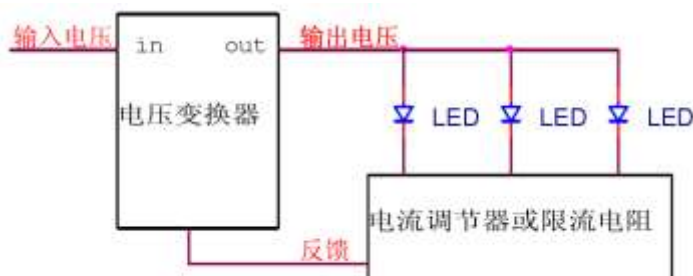
LED，即发光二极管，其本质上还是一颗二极管，因此当在 LED 的两端加上正向的电压时，电子和空穴分别注入 P 区和 N 区，当非平衡少数载流子与多数载流子复合时，就会以辐射光子的形式将多余的能量转化为光能。其发光过程包括三个部分：正向偏压下的载流子注入、复合辐射和光能传输。下图为某类 LED 正向压降(VF)和正向电流的(IF)关系曲线，由曲线可知，当正向电压超过某个阈值(本例中为约 3V，区别于 LED 类型)，即通常所说的导通电压之后，可近似认为，IF 与 VF 成正比：



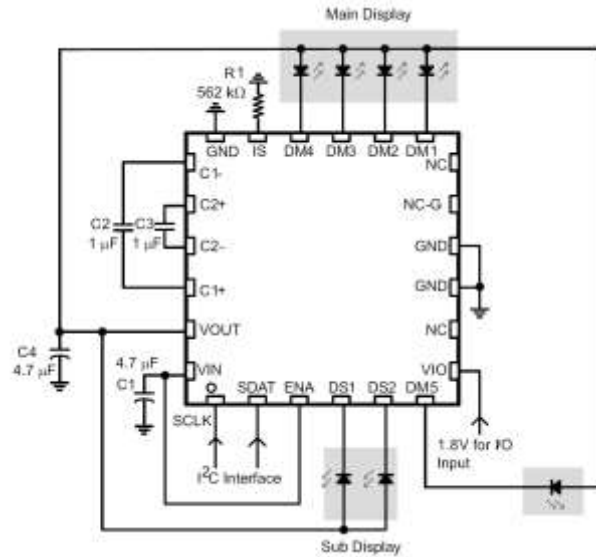
而 LED 的亮度由其上流过的电流大小决定，因此 LED 的光特性通常都描述为电流的函数，而不是电压的函数，采用恒流源驱动可以更好地控制亮度。此外，LED 的正向压降变化范围较大(最大可达 1V 以上)，而由上图中的 VF-IF 曲线可知，VF 的微小变化会引起巨大的 IF 变化，从而引起亮度的较大变化。所以，采用恒压源驱动不能保证 LED 亮度的一致性，并且影响 LED 的可靠性、寿命和光衰。因此，超高亮 LED 通常采用恒流方式驱动。

根据 LED 的连接方式的不同，市场上的白光 LED 驱动 IC 可分为三类：并联型白光 LED 驱动，串联型白光 LED 驱动电路和混联型白光 LED 驱动电路。每种连接方式都有对应的变换器将外部的输入电压转换成合适的输出电压驱动白光 LED 工作。在每种连接方式中，都可以采用电流调节器或是直接使用合适的限流电阻来对流过白光 LED 的电流实施控制。同时，在控制方式上还可以引入反馈，以增强控制过程的精度、灵敏度和稳定性。

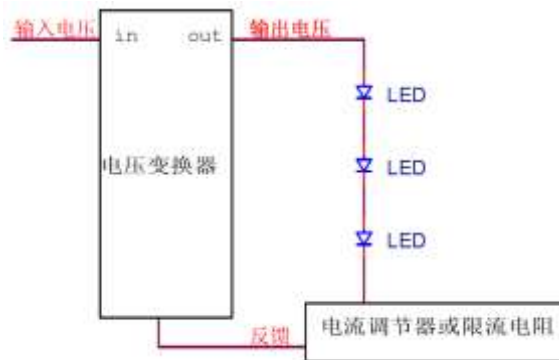
1) 并联方式驱动：



并联型白光 LED 驱动 IC 的原理框图如上图所示。需要驱动白光 LED 并联在一起，它们的一端为电源转换的输出端，另一端可采用合适的电流控制部分。并联 LED 驱动 IC 的电路结构主要采用电荷泵 DC/DC 变换器。其优点在于输出电压相对较小，电路可以采用低压半导体工艺生产；其缺点在于流过不同 LED 的电流存在偏差，使得亮度难以统一；另外由于电荷泵稳压的工作会导致无谓的功率浪费，这也是并联型驱动器效率不如串联型的重要原因之一。TI 的充电泵产品 TPS60251 就是一款可以支持 7 颗 LED 并行发光的 LED 驱动器：



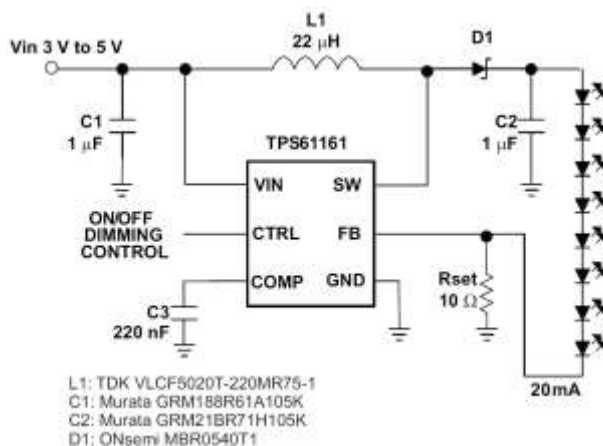
2) 串联方式驱动



串联型白光 LED 驱动电路的原理框图如上图所示。需要驱动白光 LED 首尾相接串联在一起。串联 LED 驱动电路的电路结构根据输入电压的类型可以采用降压或升压变换器。这种驱动方式的优点在于：(1)任何工作条件下流过 LED 的电流都相等，即 LED 的亮度始终保持一致；(2)转换效率比较高，只需要一个限流电阻，减小了功耗；(3)电路与 LED 之间只需要两个连接端点，为用户的设计提供了一定的灵活性。其缺点在于：(1)外围电路中必须采用电感，

与并联 LED 驱动 IC 相比尺寸较大、成本较高、EMI 辐射也较大；(2) 由于各个 LED 串联，其压降也串联，导致驱动电路的输出电压需较高以导通所有的 LED，因此电路要采用高压半导体工艺生产，这也是升压型电路在串联 LED 驱动电路中常见的原因之一。

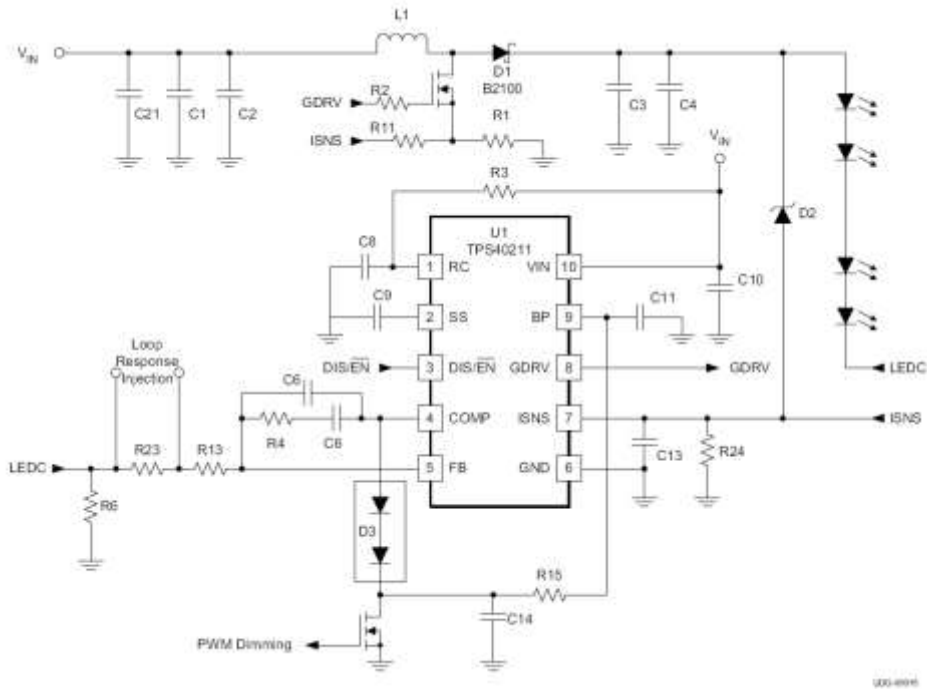
TI 的串联型白光驱动器可视系统供电环境和输出电压不同分为 TPS61xxx 和 TPS54/TPS40K 两部分，TPS61xxx 主要是为手持式电池供电的系统提供白光驱动，其输入电压低，输出电压有的可达 27V，能驱动 7 颗串联的 LED（3.5V 压降）；而后者可提供更高的输出电压和电流，可点亮更高功率的 LED。



如上图是 TPS61161 的 LED 驱动电路，它可以从 3—5V 输入升压到 27V，从而驱动 8 颗的 LED 发光。注意到 LED 为串联模式，使得 TPS61161 的输出电压虽然需要较高，但输出电流只需 20mA 即可。这样就非常适合手机中的屏幕等需要低功率 LED 背光的场合。

TPS61161 的输出恒流由 V_{FB}/R_{set} 决定，而 V_{FB} 由 CTRL 脚上的 PWM 的占空比决定，即 $V_{FB} = DUTY \times V_{REF}$ ， V_{REF} 为 TPS61161 内部的参考电压 200mV，当 CTRL 脚为恒定高电平时， $V_{FB} = 200mV$ ，从而得到上图中的 20mA 恒定输出，通过在 CTRL 脚上加上 PWM 信号，不同的占空比将获得不同的 V_{FB} ，从而获得不同的恒定输出电流，起到调光亮的作用。所以我们这里可以看到 LED 驱动器的另外一个用途：输出电流源！如果电子大赛中的电流源题目用这类芯片做，通过 PWM 信号来调节输出恒流的大小，可以做到非常小的步进。当然，TPS61161 的内置开关管的最大承受电流为 700mA，可能不能满足题目的要求，这时可考虑下面的这一些产品。

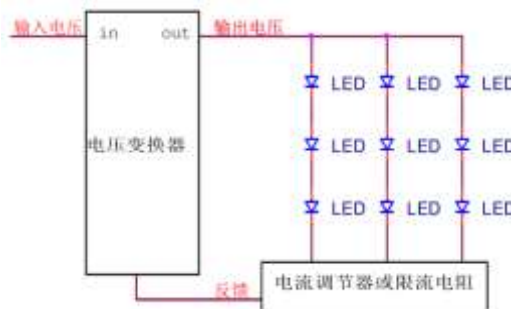
TPS5430, TPS40200 和 TPS40211 虽然设计初衷是为了提供恒定的电压，而不是电流（因而不是专用的 LED 驱动器），但通过增加电压到电流的转换电阻，从而提供恒定的输出电流，因为这些转换器的可支持更大的电流输出，因此可以驱动更大功率的 LED 阵列：



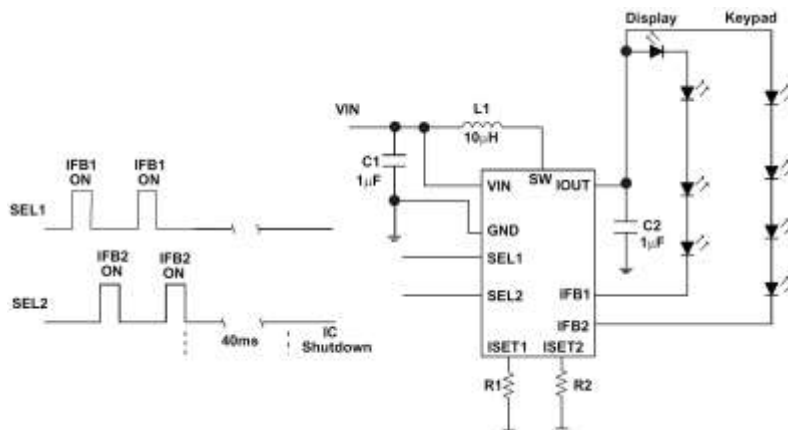
如上图是用 TPS40211 的升压电路来驱动 LED 串，流过 LED 的电流由 TPS40211 的内部参考电压 V_{REF} 和 R_6 决定 (V_{REF}/R_6)。由于 TPS40211 内部采用 260mV 参考电压，所以相对于 TPS40200 和 TPS40210 的 700mV 参考电压来说， R_6 上的功耗可以进一步减小。同时，电流大小的调节同样可以通过改变 PWM 信号来改变，只不过这个电路需要自己外接，而 TPS61161 这种专用的 LED 驱动器是集成在芯片内部。上面这个电路可在 12V 输入下提供恒流 700mA，最高可至 35V，的输出，在汽车照明等中大功率场合中有着非常广泛的应用。

3) 混联方式驱动

在需要使用 LED 比较多的产品中，如果将所有 LED 串联，将需要 LED 驱动器输出高的电压，如果将所有 LED 并联，则需要 LED 驱动器输出较大的电流。将所有 LED 串联或并联，限制了 LED 的使用，解决办法是采用混联驱动方式。混联型白光 LED 驱动电路的示意框图如下：



一般来说，只要串联型 LED 驱动器的输出功率足够，都可以在混联型的电路中使用，不过 TI 有一些专门为混联型电路优化的产品，提供多路输出来驱动并联拓扑。比如 TPS61150A 的应用电路：



比如上图中 TPS61150A 驱动两路并联的 LED 串，一路为屏幕背光供电，一路为键盘光供电，而且每路的灯光亮度都可通过 SEL1 和 SEL2 分别可调。

推荐使用的 DC/DC 型 LED 驱动器有：

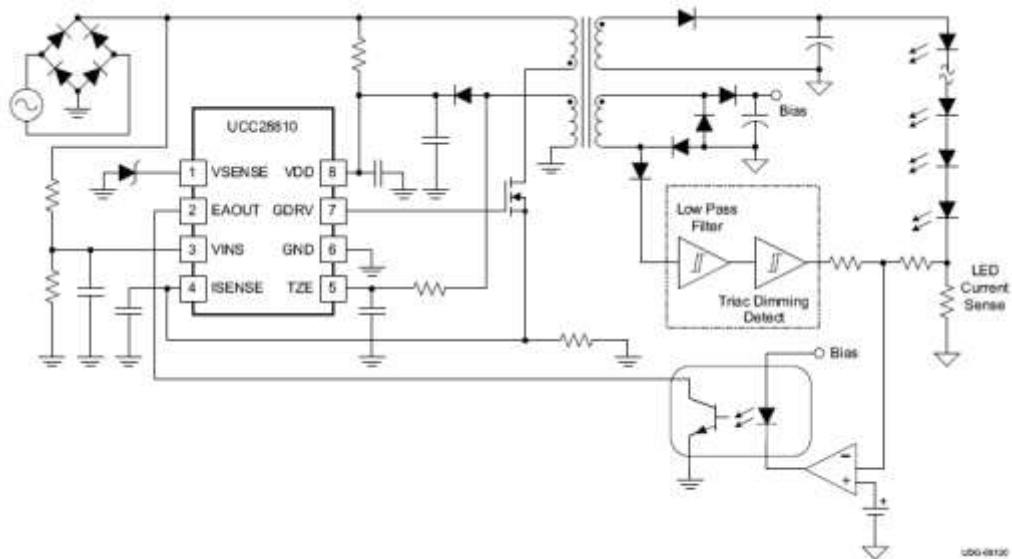
器件	输入电压范围(V)	输出电压(V)	输出电流(max)(A)	Iq(uA)(typ)	其他特点	价格(美元)(单位:片)	封装
TPS60250RTET	3-6	6.5 max	0.23	6700	并联型 LED 驱动	1.75	QFN
TPS61170DRV	3 to 18	3 to 38	0.3@12V	2300	High Power	1.5	SON
TPS61081DRCT	2.5 to 6	2.5 to 27	0.35	1000	High Power	2	SON
TPS61050DRCT	2.5 to 5.5	4.5/5.0/5.2 5	1.2	8500	闪光灯应用	2.1	SON
TPS61043DRBT	1.8 to 6	Vin to 17	0.03	38	4 LED	0.8	SON
TPS61160DRV	2.7 to 18	Vin to 26	0.05	1800	6 LED	0.9	SON
TPS61161DRV	2.7 to 18	Vin to 38	0.05	1800	10 LED	1.05	SON
TPS61165DRV	3 to 18	Vin to 38	0.35	2300	10 LED, 高亮	1.5	SON
TPS61150ADRCT	2.5 to 6	Vin to 27	0.045	2000	2×6 LED, 串并联	1.75	SON
TPS61180RTET	5 to 24	Vin to 26	1.2	1000	6×10 LED, 串并联	2.8	SON
TPS54160DGQ	3.5 to 60	0.8 to 57	1.5	116	上电顺序	2.65	MSOP
TPS5430DDA	5.5 to 36	1.23 to 31	3	3000	内部补偿	2.05	DDA
TPS40200D	4.5 to 52	0.7 to 46	3	1500		1.05	SOIC
TPS40211DGQ	4.5 to 52	5 to 260	6	1500	Vref=260mV, 升压	0.99	MSOP
LM3402	6-42	-	0.5	-	开关频率可调	0.91	VSSOP

LM3404	6-42	-	1	-	电流控制	1.17	8SOIC
LM3405	3-22	-	1	-		0.95	SOT
LM3410	2.7-5.5	-	1.5	-		1.11	SOT23

超大功率 LED 驱动电路

LED 驱动器目前市场需求按应用来分基本有三大类，一是用于消费性电子产品的，其应用特点是以电池为能源，因此低电压、小电流的充电泵型 LED 驱动器是目前量大面广的产品；二是用于汽车照明产品，因其电源来自汽车蓄电池，一般是 48V，所以需要较高电压的 DC/DC 电感型 LED 驱动器；三是建筑装饰照明和家庭照明，则需要将 AC 能直接变换成 DC 的 LED 驱动器，主要功能是将交流电转换为恒流电源，并同时完成与 LED 的电压和电流的匹配，这里 PFC 和功率 PWM 控制器有着广泛的应用。

上面的前两类应用使用我们上面提到的 TPS60K, TPS40K 和 SWIFT (TPS54xxx) 产品就可顺利驱动，但第三类产品就需要使用 AC/DC 转换器和功率 LED 驱动器来实现，UCC28810 将 PFC, PWM 功率驱动器和 LED 控制电路集成在一起，如下图：



推荐使用的 AC/DC 型 LED 驱动器有：

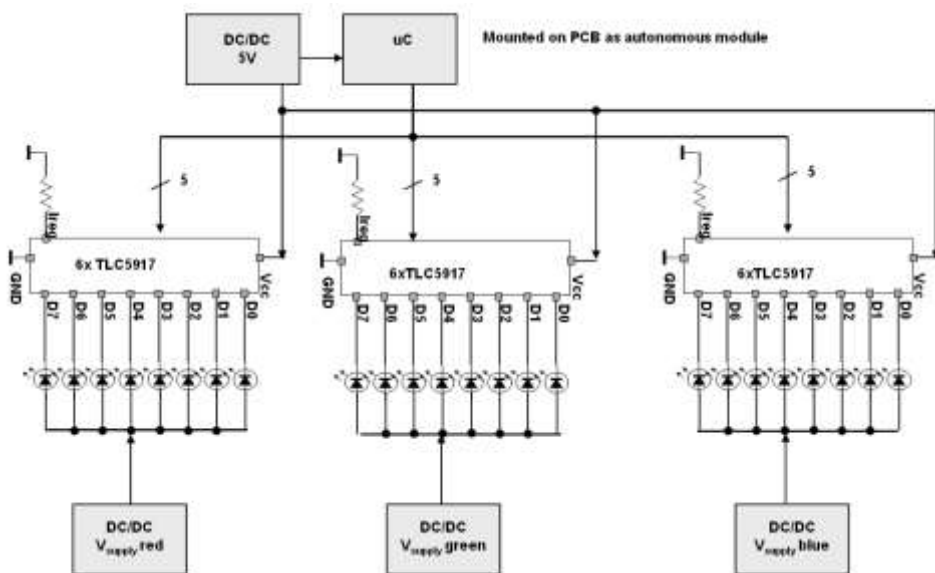
器件	简介	价格(美元) (单位:片)	封装
UCC28810D	LED Lighting Power Controller	0.9	SOIC
UCC28811D	LED Lighting Power Controller	0.9	SOIC

大屏幕 RGB LED 驱动器：

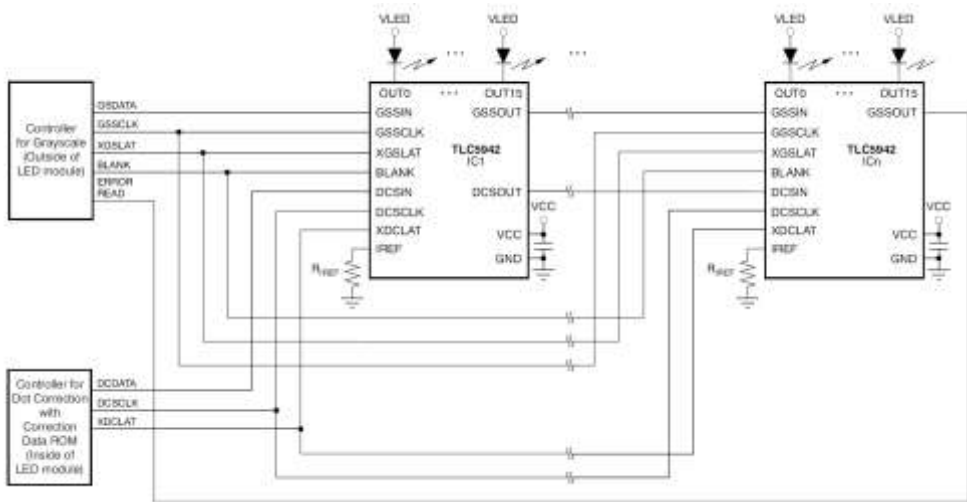
在大屏幕 LED 广告牌的设计中，可分为单色和彩色两种需求：单色即每一个像素由单一颜色的 LED 组成，或红或绿或蓝；当需要提供彩色的画面，实际上大屏上的每一个像素都是由红，绿，蓝三种不同颜色的 LED 组成，RGB 三颗 LED 各自发出不同亮度来组合形成新的颜色。无论是单色还是所以这一类应用中的 LED 驱动器应该具有下面三个特点：一是支持并联/混联型拓扑，使得每颗芯片能提供尽可能多的驱动 LED；二是亮度调节的精度要高，一方面可以使得均色输出时的亮度颜色的一致性，另一方面可以提供更多更精确的组合颜色；三是能提供级联接口来满足高分辨率大屏幕在同步方面刷新的需求。TI 的 TLC59xx 系列是为这类应用开发的并联/混联型的 LED 驱动器，不过与前面几种提供拉电流 (Source Current) 不同，他们是灌电流型 (Sink Current) 的，即他们不给 LED 串提供电压和电流，只通过控制流过 LED 串（流入 TLC59xx）中的电流大小来提供亮度调节，这样并联的路数由芯片自身决定，而每个 LED 串的 LED 个数由外部电压决定，这样简化了驱动芯片设计（不需使用高压工艺），有效降低了其成本：



彩色 LED 阵列 (6×1)



如上图，是一个 6×1 共 6 个像素点的 RGB LED 驱动电路，每颗 IC 负责 6 路并行的单色 LED 串，三颗 IC 分别红，蓝，绿三色 LED，共组成 6 个像素点。这样每个 LED 的电流都是单独可调（PWM 信号为 12 位精度，可提供 4096 级灰度），从而使得每个像素点的颜色非常丰富，不会存在过渡带的问题。当然，也可以将 TLC5917 配置成混联型，这样在驱动单色 LED 屏时没有问题，但是在彩色屏中，由于每串 LED 的电流一致，无法对每个 LED 进行单独的亮度调节，会在合成颜色时发现不均匀的现象。下面是一个使用 TLC5942 提供级联同步的例子：



TLC5942 还提供了 7 位（128 级）点修正（Dot Correction）的功能，即每路 LED 的电流的最大值可调，可以先通过调节电流的大小使每路 LED 的最大亮度保持一致，再进行灰度调节，使各 LED 的一致性匹配较好。因此可以使用前面提到的升降压芯片（TPS40K，TPS54K）来给 LED 提供恒定的电压以点亮 LED，而由 TLC594x 来进行电流的调节，配合 R, G, B 三色的 LED 最终完成彩色 LED 屏幕。

推荐使用的 RGB LED 驱动器有：

器件	简介	价格(美元) (单位:片)	封装
TLC5917IN	8-Bit Constant-Current LED Sink Driver	0.63	DIP
TLC5924DAP	16-Channel LED Driver With DOT Correction and Pre-Charge FET	1.65	HTSSOP
TLC5940NT	16 Channel LED Driver w/DOT Correction & Grayscale PWM Control	1.9	DIP
TLC5942PWP	16-Channel, 12-Bit PWM LED Driver with 7-Bit Dot Correction	1.95	TSSOP

重要声明

德州仪器(TI) 及其下属子公司有权根据 JESD46 最新标准, 对所提供的产品和服务进行更正、修改、增强、改进或其它更改, 并有权根据 JESD48 最新标准中止提供任何产品和服务。客户在下订单前应获取最新的相关信息, 并验证这些信息是否完整且是最新的。所有产品的销售都遵循在订单确认时所提供的TI 销售条款与条件。

TI 保证其所销售的组件的性能符合产品销售时 TI 半导体产品销售条件与条款的适用规范。仅在 TI 保证的范围内, 且 TI 认为有必要时才会使用测试或其它质量控制技术。除非适用法律做出了硬性规定, 否则没有必要对每种组件的所有参数进行测试。

TI 对应用帮助或客户产品设计不承担任何义务。客户应对其使用 TI 组件的产品和应用自行负责。为尽量减小与客户产品和应用相关的风险, 客户应提供充分的设计与操作安全措施。

TI 不对任何 TI 专利权、版权、屏蔽作品权或其它与使用了 TI 组件或服务的组合设备、机器或流程相关的 TI 知识产权中授予的直接或间接版权限作出任何保证或解释。TI 所发布的与第三方产品或服务有关的信息, 不能构成从 TI 获得使用这些产品或服务的许可、授权、或认可。使用此类信息可能需要获得第三方的专利权或其它知识产权方面的许可, 或是 TI 的专利权或其它知识产权方面的许可。

对于 TI 的产品手册或数据表中 TI 信息的重要部分, 仅在没有对内容进行任何篡改且带有相关授权、条件、限制和声明的情况下才允许进行复制。TI 对此类篡改过的文件不承担任何责任或义务。复制第三方的信息可能需要服从额外的限制条件。

在转售 TI 组件或服务时, 如果对该组件或服务参数的陈述与 TI 标明的参数相比存在差异或虚假成分, 则会失去相关 TI 组件或服务的所有明示或暗示授权, 且这是不正当的、欺诈性商业行为。TI 对任何此类虚假陈述均不承担任何责任或义务。

客户认可并同意, 尽管任何应用相关信息或支持仍可能由 TI 提供, 但他们将独自负责满足与其产品及其应用中使用 TI 产品相关的所有法律、法规和安全相关要求。客户声明并同意, 他们具备制定与实施安全措施所需的全部专业技术和知识, 可预见故障的危险后果、监测故障及其后果、降低有可能造成人身伤害的故障的发生机率并采取适当的补救措施。客户将全额赔偿因在此类安全关键应用中使用任何 TI 组件而对 TI 及其代理造成的任何损失。

在某些场合中, 为了推进安全相关应用有可能对 TI 组件进行特别的促销。TI 的目标是利用此类组件帮助客户设计和创立其特有的可满足适用的功能安全性标准和要求的终端产品解决方案。尽管如此, 此类组件仍然服从这些条款。

TI 组件未获得用于 FDA Class III (或类似的生命攸关医疗设备) 的授权许可, 除非各方授权官员已经达成了专门管控此类使用的特别协议。

只有那些 TI 特别注明属于军用等级或“增强型塑料”的 TI 组件才是设计或专门用于军事/航空应用或环境的。购买者认可并同意, 对并非指定面向军事或航空航天用途的 TI 组件进行军事或航空航天方面的应用, 其风险由客户单独承担, 并且由客户独自负责满足与此类使用相关的所有法律和法规要求。

TI 已明确指定符合 ISO/TS16949 要求的产品, 这些产品主要用于汽车。在任何情况下, 因使用非指定产品而无法达到 ISO/TS16949 要求, TI 不承担任何责任。

	产品		应用
数字音频	www.ti.com.cn/audio	通信与电信	www.ti.com.cn/telecom
放大器和线性器件	www.ti.com.cn/amplifiers	计算机及周边	www.ti.com.cn/computer
数据转换器	www.ti.com.cn/dataconverters	消费电子	www.ti.com.cn/consumer-apps
DLP® 产品	www.dlp.com	能源	www.ti.com.cn/energy
DSP - 数字信号处理器	www.ti.com.cn/dsp	工业应用	www.ti.com.cn/industrial
时钟和计时器	www.ti.com.cn/clockandtimers	医疗电子	www.ti.com.cn/medical
接口	www.ti.com.cn/interface	安防应用	www.ti.com.cn/security
逻辑	www.ti.com.cn/logic	汽车电子	www.ti.com.cn/automotive
电源管理	www.ti.com.cn/power	视频和影像	www.ti.com.cn/video
微控制器 (MCU)	www.ti.com.cn/microcontrollers		
RFID 系统	www.ti.com.cn/rfidsys		
OMAP应用处理器	www.ti.com.cn/omap		
无线连通性	www.ti.com.cn/wirelessconnectivity	德州仪器在线技术支持社区	www.deyisupport.com

Mailing Address: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2015, Texas Instruments Incorporated