

德州仪器高性能单片机和模拟器件 在高校中的应用和选型指南

黄争 编著

<p>First 12-Bit, 1GSPS ADC <i>2x the Speed of Competition</i> Trim adjustments simplify interleaving and I/Q balancing</p> 	<p>ADS5400 Fastest 12-bit ADC 1 GSPS</p> <ul style="list-style-type: none">• Defense• Data Acquisition• Wide-band Wireless	<p>14-bit, 250 MSPS ADC <i>30% Power Savings</i> Footprint compatible with TI's ADS6149</p> 	<p>ADS4149 14-bit, 250MSPS Only 260 mW Power Consumption</p> <ul style="list-style-type: none">• Wireless Comms• Portable Test• Portable SDR
<p>TI introduces 16-bit, dual-channel, 1 GSPS DAC family</p>  <p>Small 9mm x 9mm Package</p>	<p>DAC5682Z Dual 16-bit, 1GSPS 64-pin QFN</p> <ul style="list-style-type: none">• Wireless Comms• Arbitrary Waveform Generation (AWG)	<p>Highest signal-to-noise ratio enhances image quality</p> 	<p>ADS5562 16-bit, 80MSPS ADC 84 dB SNR</p> <ul style="list-style-type: none">• Medical Imaging• Data Acquisition• Portable Test

德州仪器半导体技术（上海）有限公司大学计划部

2010 年 6 月



精彩瞬间



前言

作为世界领先的半导体产品供应商，TI 不仅在 DSP 的市场份额上有超过 65% 占有率的绝对优势；在模拟产品领域，TI 也一直占据出货量世界第一的位置。而本手册是针对中国大学中创新和科研应用的简化选型指南，帮助老师和同学们快速了解 TI 的模拟产品。需要提醒大家的是，这本手册仅仅涵盖了 TI 模拟产品的一小部分，如果您需要更为全面细致的选型帮助和技术文档，请访问 www.ti.com/analog 以获取运算放大器，数据转换器，电源管理，时钟，接口逻辑和 RF 等产品信息，访问 www.ti.com/mcu 以获得更多 MSP430, M3 和 C2000 的产品信息。

本手册将分为以下几部分介绍 TI 的产品和在大学生电子设计竞赛中的一些解决方案：

第一章：介绍 TI 概况

第二章：介绍 TI 精密信号链产品；包括精密运算放大器，SAR 和 Delta-Sigma ADC 及工业现场中的信号调理、采集和传输；

第三章：介绍精密信号链中的噪声问题和应对方案；

第四章：介绍 TI 高速信号链产品；包括高速运放、流水线型 ADC 及通信系统中的信号调理、采集和传输；

第五章：介绍高速运放和 ADC 中的 PCB 设计；

第六章：介绍 TI 的电源产品；包括一次电源，低功耗系统供电和中小功率供电方案；

第七章：介绍如何有效地对开关电源进行布局和 PCB 设计；

第八章：介绍 TI 单片机家族和最新的 M3 开发板简介和开发流程；

第九章：介绍 TI 在设计和仿真阶段提供的一系列免费设计工具和技术文档索引。

第十章：介绍 TI 大学计划对中国大学的特殊支持：如何有效申请 TI 免费样片；特价小批量销售的相关细节；以及本手册中所介绍的芯片汇总。

本手册主要着眼于选型，因此一些涉及深入的技术细节的章节在本手册中略去，大家可以参考我们的培训 PPT。本手册所附的光盘里含有这些培训资料、本手册中芯片的数据手册和评估板资料、模拟和单片机的应用笔记、各系列单片机的设计文档、Protel 格式的原理图和 PCB 图以及各种源代码、历年 TI 杯优秀论文选等等，共计 1.6GB。希望大家能充分利用这些设计资源。在本手册的 Stellaris 入门指南的硬件设计和文档撰写上，得到了崔益军、冯纯益和张玉超三位同学的大力支持和帮助，这里表示衷心的感谢。

最后，由于作者水平有限，请大家积极给予反馈，帮助我们修正手册中的错漏。欢迎大家发邮件给 frank-huang@ti.com 讨论手册中的各种问题。

TI 中国大学计划 Frank Huang (黄争)

2010 年 6 月

目录

前言	1
第一章 TI 概览	6
第二章 精密信号链	9
2.1 PLC 系统中的模拟输入接口	10
2.1.1 单端电压输入与运算放大器	10
2.1.2 单端电流输入与运算放大器	15
2.1.3 单端信号采集与 SAR 型 ADC	17
2.1.4 SAR 型 ADC 的设计技巧	25
2.1.5 共模电压、差模电压与差动/仪表放大器	29
2.1.6 利用 Delta-Sigma 型 ADC 简化设计	43
2.2 PLC 系统中的模拟输出接口	50
2.2.1 R-String DAC 与单极性信号输出	51
2.2.2 MDAC 与双极性信号输出	53
2.2.3 PWM 信号与 DAC	56
2.2.4 4-20mA 发送器	64
2.2.5 功率放大器和 PWM 功率驱动器	65
2.2.6 数字隔离、低功耗射频和接口	68
2.3 PLC 系统中的电源	69
2.4 信号链小结和精密信号链命名规则	70
第三章 精密信号链中的噪声问题	72
第四章 高速信号链	72
4.1 高速放大器链路	72
4.1.1 Bipolar & FET 输入的高速放大器	74
4.1.2 电压反馈、电流反馈和去补偿型高速放大器	75
4.1.3 电压控制增益可变放大器	84
4.1.4 功率放大级：宽电压 CFB 和宽带缓冲器	87
4.1.5 自动增益控制	89
4.2 高速 ADC 和全差分放大器	90
4.2.1 高速数据采集系统中的时钟	96
4.2.2 驱动高速 ADC 的模拟输入	103
4.2.3 使用 FFT 测试高速 ADC	116
4.3 电流引导型高速 DAC	121
4.4 其他高速器件	122
4.5 高速器件总结	125
第五章 高速放大器的稳定性和 PCB 设计	126
第六章 TI 电源产品简介与选型指南	126

6.1 AC/DC 和中间级 DC/DC 产品	127
6.1.1 PFC 电路	128
6.1.2 AC/DC 和中间级 DC/DC 的 PWM 功率控制器	131
6.2 POL 中的低压差线性稳压器	134
6.3 POL DC/DC 开关稳压器	144
6.3.1 电感式开关稳压器	144
6.3.2 电容式开关稳压器	151
6.4 LED 驱动电路	154
第七章 开关电源中的 PCB 设计	162
第八章 TI 单片机简介与 Stellaris 入门指南	162
8.1 MSP430 简介与选型指南	162
8.2 C2000 简介与选型指南	165
8.3 M3 简介与入门指南	168
8.3.1 LM3S811 最小系统板介绍	171
8.3.2 烧写 Stellaris 的 USB 仿真器	172
8.3.3 Stellaris 编程入门	176
8.3.3.1 IAR 的下载	177
8.3.3.2 IAR 开发环境的安装	179
8.3.3.3 StellarisWare 下载	180
8.3.3.4 StellarisWare 的安装	181
8.3.3.5 基于 IAR 的 Stellaris 项目开发示例	184
8.3.3.6 基于 StellarisWare 的程序开发	199
第九章 模拟设计软件和应用笔记索引	202
9.1 FilterPro 和有源滤波器设计技巧	202
9.2 POL 电源设计软件: SwitcherPro	209
9.3 TINA-TI: 运算放大器的稳定性判断	211
9.4 应用笔记索引	212
9.4.1 信号链应用笔记索引	212
9.4.2 电源类应用笔记索引	217
9.4.3 MSP430 应用笔记索引	224
9.4.4 C2000 应用笔记索引	227
9.4.5 Stellaris 应用笔记索引	228
第十章 快速获得 TI 高性能模拟器件	229
10.1 如何有效申请 TI 的免费样片	229
10.2 TI 小批量特惠销售渠道	236
10.3 本手册中的芯片汇总	245

第一章 TI 概览

德州仪器公司，Texas Instruments，即 TI，是总部在美国德克萨斯州的一家高科技企业。实际上 TI 的中文名字并不是特别的“清晰明了”，一方面容易跟咱们的山东德州（因扒鸡而闻名）混淆；另一方面，我曾被问到，参加你们的大学计划，买示波器这类“仪器”打几折？在这些令人哭笑不得的问题背后，其实是 TI 近 80 年的悠久历史。德州是美国的主要石油产地，1930 年 TI 的前身“Geophysical Service Inc.”在德州成立时的主要目的是研发地震仪和石油探测仪器，因此 GSI 在 1950 年正式上市时就挑中了德州仪器这个名字。这也就是 TI 名字的由来。

在 1958 年，TI 的工程师 Jack Kilby 先生发明了世界上首颗集成电路芯片，这项发明为人类进步做出了巨大的贡献，Jack Kilby 先生也因此获得了诺贝尔物理学奖。从此，半导体业务开始在 TI 发芽。但是，60/70 年代的美国企业追求的是大而全，TI 也不例外，拥有非常多的业务部门，这种情况一直持续到 90 年代中期。在这 30 年间，TI 在半导体研发方面一直保持着创新，从第一颗单芯片微处理器，到最简单的数字语音合成芯片“spell & speak”，到 1982 年的第一个单芯片数字信号处理器（DSP），到 1993 年发明的数字光源处理技术（DLP）片，半导体业务开始在 TI 的营收中占据着越来越重要的地位。在 1995 年的时候，TI 的营收达到了 130 亿美元，成为过百亿美元的财富 500 强，但有些业务在市场的排名并不十分理想，比如，笔记本电脑排名第九，企业软件排名第十，打印业务排名第九，国防工业排名第十，惟一排到第一位的就是 DSP 业务。

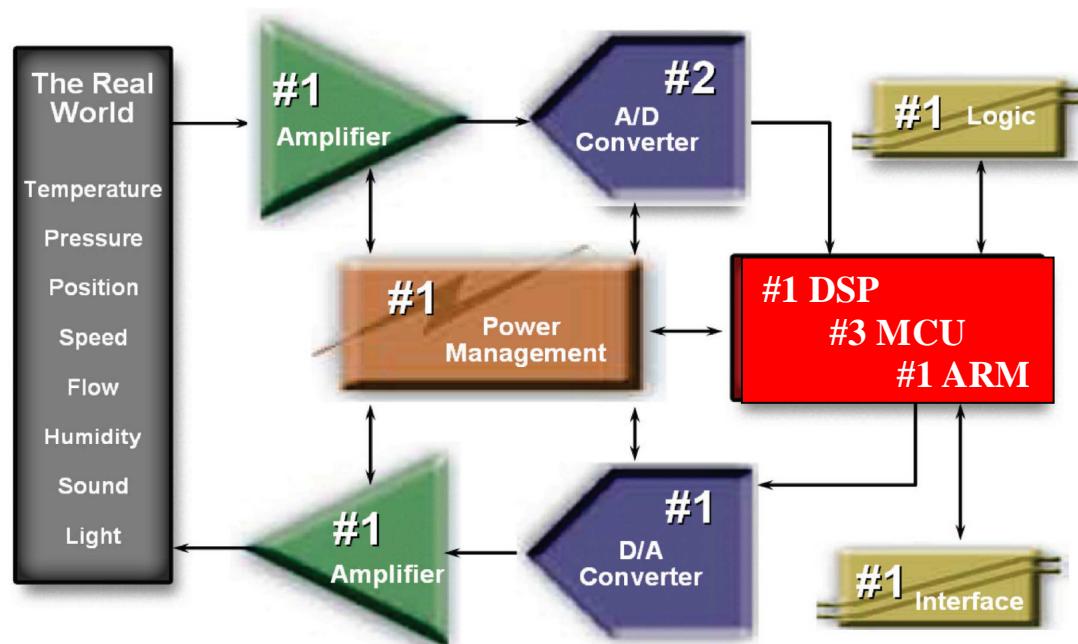
面对更大的竞争和即将来临的网络时代，TI 高层锐意变革，在 90 年代初就非常有远见的提出了要做“数字时代的领导者”。1996 年 Tom Engibous 出任 TI 总裁，确定了 TI 的重点在半导体业务上，重中之重是 DSP 和 Analog。在 1996 年到 2000 年间，TI 连续卖出了 20 余家公司，又买入了 20 余家，完成了从多样化业务到半导体专营业务的转变。从此，TI 的半导体业务进入了高速发展期，在 DSP 方面，业界最快的 TMS320CC6000 系列、功耗最低的 TMS320C55xx 系列、第一颗运算速度超过 1GHz 的 C64x、第一颗 ADSL 调制解调芯片、ARM+DSP 双核架构的 OMAP 处理器等一系列领先产品的推出，使得 TI 在 DSP 领域奠定了世界第一的地位。

在模拟方面，TI 在 2000 年以当时创纪录的 60 亿美元收购了以设计和制造高端运放和数据转换器著称的 Burr-Brown 公司，这项收购非常大胆，因为当时 TI 的年收入也只有 130 亿美元。但是这也充分说明了模拟在 TI 战略中的重要性。接下来 TI 又收购了 Uni trode、Power Trends 等公司来壮大自己的电源方面的实力。在 2007 年，TI 收购了 Chipcon，在低功耗无线通信领域又占据了市场份额第一的位置。

在单片机方面，TI 在 90 年代末把 MSP430 从专供表类客户的应用中推到通用市场，其业界最低的功耗，集成的高性能模拟和数字外设都倍受客户青睐；C2000 数字信号控制器

因为其 DSP 的性能，单片机的价格被誉为实时单片机；而在 2009 年 TI 收购了 Luminary Micro，以最快的方式拥有了 Cortex M3 单片机家族，TI M3 因其低廉的价格，通用的架构，不俗的性能在单片机市场上迅速占领了一席之地。

从下面的系统框图中，我们可以清楚看到 TI 在每一个电子系统的每一个角落都占据着业界数一数二的地位。而正因为持续不断的创新和进取，TI 连续 7 年被《财富》杂志评为全球和全美国最受尊敬的半导体公司，评分远超其他半导体企业。



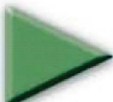




数字信号处理是对理论和实践都要求极高的一门学科，采样理论，谱分析，滤波器设计，抽取，小信号提取，这些概念和算法包含了一大堆让人头晕眼花的数学公式。推导这些理论已经够让人头疼，那么怎么实现它们呢？TI 从第一颗 TMS32010 问世开始就一直致力于简化工程师实现数字信号处理算法的难度。1996 年 TI 进入中国设立办事处，当时中国熟悉 DSP 理论的人越来越多，但是如何使用硬件来实现这些理论却是个巨大的挑战。TI 管理层敏锐察觉到这个问题，抓住时机在中国高校中开展 TI DSP 大学计划，并在 1998 年和教育部签订谅解备忘录，承诺在中国高校中投资建立 100 个 DSP 实验室，帮助中国高校掌握和应用世界领先的 DSP 技术。10 余年后，截至 2009 年，TI 已在中国的 180 余所大学里建立了 200 余个 DSP 技术实验室，每年这些 DSP 实验室将培养 24000 余名本科生及硕士研究生；共有 200 余本专门为 TI TMS 系列 DSP 撰写的教材出版；2000 余篇论文和 500 余项科研成果从实验室里诞生；TI 的 DSP 大学计划可谓是硕果累累。同时，TI 举办的两年一度的 DSP 大奖赛也成为 DSP 领域的名牌竞赛，这项竞赛代表了中国高校 DSP 的最高技术水平，获奖同学拿着 TI 颁发的奖状受到产业界的充分肯定和欢迎。

2007年10月，TI CEO理查德·谭普顿先生来访中国，宣布核心大学计划在中国正式启动，这标志着TI将继续扩大对中国教育界的投入，比如TI中国大学计划将正式扩展到模拟技术和单片机领域，与高等学校进行合作，通过建立学生模拟创新实验室、对教师进行模拟技术和

单片机相关的专业知识培训、支持学生参加各种电子设计竞赛等形式，强调模拟及模数混合电路的重要性。

2007 年，TI 与五所知名高校在全国大学生电子竞赛中合作，斩获了 23 个全国一等奖，占一等奖总数的 20%；2008 年，TI 大学计划扩大了合作对象，在江苏，湖北，陕西和四川举办了省级的 TI 杯模拟及模数混合电路设计大赛，总共有 206 所大学超过 9000 名学生参加了竞赛活动；2009 年，TI 进一步加大了与中国高校的合作力度，在四川，湖北，陕西，江苏，天津，浙江，上海，山东共 8 个省市举办了 TI 杯电子设计竞赛，配合和支持合作省市参加全国大学生电子设计竞赛，2009 年度的 TI 杯电子设计竞赛共有 400 余所学校，超过 15000 余名学生参加，TI 合作省市在本科组竞赛中共获得全国一等奖 49 个，全国特等奖 1 个，占本科组一等奖总数的 46%！通过这些竞赛，学生们接触到了业界最先进的半导体技术和知识，帮助他们在未来的学习和工作中轻松应对更复杂的系统设计。

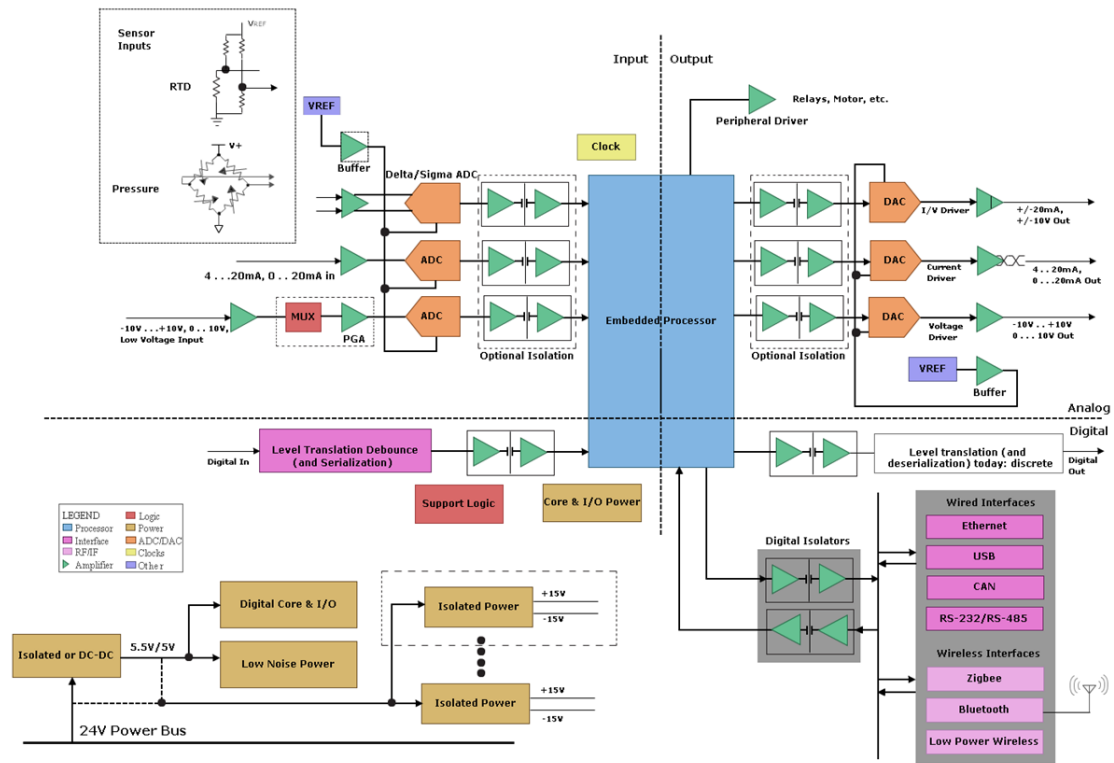
在现代电子设计中，模拟技术和数字技术相辅相成，因此在上面的一系列电子设计竞赛中，TI 的 MSP430、M3 和 C2000 系列单片机作为系统的核心处理器和模拟器件一起在合作省市中推广。在合作的过程中，我们深刻体会到学生对数字器件的感兴趣程度和掌握速度远远高于模拟技术。实际上，TI 各系列的 DSP 和单片机已做到高手遍布民间，学校实验室的技术一代传一代，很多还未毕业的学生就已经拥有了相当深的软硬件经验。相对于数字器件比较单一的硬件结构和编程思想，模拟器件的种类多指标细且用法灵活多变，很容易让人摸不着头脑，比如请看 TI 的模拟器件家族：

放大器	数据转换器	电源管理	接口	RF和模拟元件
				
音频放大器 缓冲放大器 差分放大器 高速放大器 仪器放大器 隔离放大器 对数放大器 低压运算放大器 功率运算放大器 精密运算放大器 可编程增益放大器 视频放大器	音频模数转换器 Δ - Σ 模数转换器 流水线式模数转换器 SAR型模数转换器 音频数模转换器 电流控制数模转换器 Δ - Σ 数模转换器 精密数模转换器 通用数模转换器 音频SRC 数据采集系统 调制器/滤波器	电池管理 电荷泵 DC/DC转换控制器 DC/DC开关转换器 数字电源 显示驱动器 热交换 LED驱动器 线性稳压器 MOSFET驱动器 插装模块 电源因数修正 电源控制 电源电压监控器	1394 CAN 电路保护 数字隔离器 显示接口 LVDS/MLVDS PCIe/PCI RS-485, 232 & 222 SCSI 串行器 解串器 收发器 UART USB	4-20mA转发器 模拟ASSP 模拟MUX 时钟和定时器 比较器 电流旁路监视器 数字上升转换器 数字下降转换器 风扇控制器 ISM Band 基准源 开关 温度传感器 ZigBee™

如何从上表中众多的放大器、数据转换器和电源中选取到合适的产品，又如何针对他们各自的特点发挥出最佳的性能？而这本选型手册的目的就是为了帮助大家做到这一点。

第二章 精密信号链

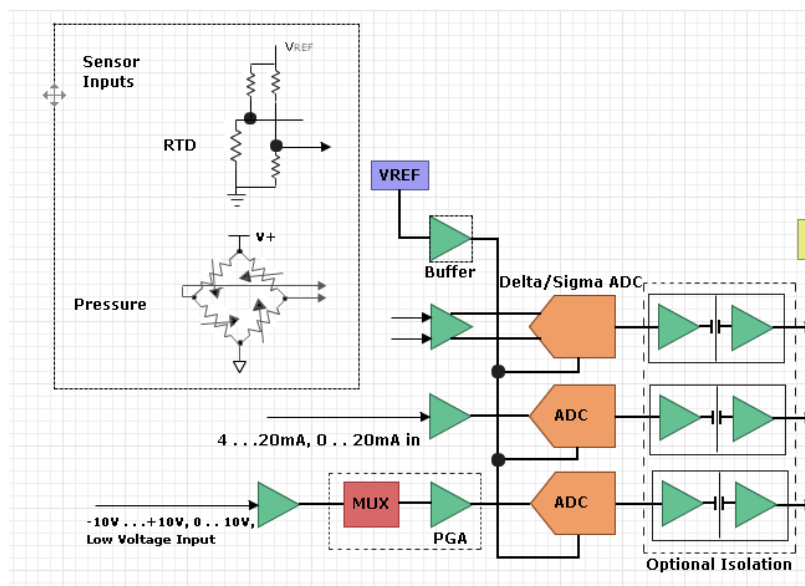
PLC（可编程逻辑控制器）广泛应用在工业自动化控制系统中，虽然现代的 PLC 系统中 75% 以上都是数字接口，但是模拟信号接口却对系统指标起着举足轻重的作用，PLC 系统的简易框图如下图所示，其中特别突出了模拟部分：



上图中的模拟部分主要可以分为模拟信号输入、模拟信号输出、电源部分三大块。下面我们通过三个小节来描述这几个部分。工业控制中的模拟信号频率一般都在 kHz 及以下量级，甚至是在 Hz 级的缓慢变化信号，因此在工业模拟信号调理中我们更注重信号的直流特性，如何尽可能保持信号直流特性的完整性是我们的设计关键。

在介绍三个模拟部分的同时，我们将解析 TI 模拟芯片在其中的作用。在模拟信号输入部分，我们将介绍宽电压和窄电压供电的精密运算放大器，差动/仪表放大器，数控增益放大器，SAR 型 ADC 和 Delta-Sigma 型 ADC；在模拟信号输出部分，我们将介绍功率驱动放大器，4—20mA 发送器，电阻串型 DAC 和乘法器型 DAC；在电源部分，我们将介绍 PFC 电路，AC-DC 转换器，DC-DC 转换器，LDO 和电源模块等。

2.1 PLC 系统中的模拟输入接口



如上图，在模拟输入部分，一个重要的大类是单端电压和电流的调理和转换，如 0-5V, $\pm 10V$, 0-20mA 等；另一个重要的大类是传感器信号的调理和转换，最常用的如电桥，RTD，电流并联检测等，这里涉及到共模信号的抑制和差模信号的提取。作为基础知识铺垫，我们先介绍通用电压和电流转换中的运算放大器，然后引出传感器信号和差动/仪表放大器。

2.1.1 单端电压输入与运算放大器

在单端电压输入模块我们需要调理和转换两类电压，一类是输入范围包含 $\pm 10V$ 的双极性电压，一类是 0—5V 的单极性电压。在将这些信号送入 ADC 进行转换之前，我们需要至少在信号输入和 ADC 输入之间放置一个运算放大器做为缓冲器。这是因为我们不知道信号源的阻抗，为了防止高输出阻抗的信号源影响 ADC 的转换结果（较大的 R 带来大的 RC 时间常数，导致 ADC 无法在期望的时间内稳定到所需的精度），我们需要一个高输入阻抗低输出阻抗的器件来完成阻抗变换的工作，运算放大器就拥有这样的特性。除此之外，信号链路中的运算放大器还可以完成信号放大，滤波，直流偏置，算术运算等一系列功能。

输入信号的电压范围初步确定了运放选型的大致方向，即宽供电电压和窄供电电压。除此之外，在精密信号链中，我们常常需要提供上百倍的放大倍数，这时 mV 级的失调信号就会带来极大的输出误差，甚至使运放输出级饱和。因此我们特别关注运放的直流参数。决定运放直流精度的参数主要有：

1. 运放在在工作频率处的环路增益
2. 输入失调电压及其漂移
3. 输入偏置电流及其漂移
4. 通带内运算放大器的噪声

上述指标的定义可以在课本中查到，这里不再赘述。其中输入偏置电流和输入失调电压对运放直流精度的影响最为直观，它们由运放的输入级工艺所决定。同时，运放的工艺也决定了其他的一些参数，TI 的主要工艺有：

1. Bipolar（双极性）：分为高速和精密两种：

高速双极型放大器——当需求在最低的功耗下实现最高速度时，双极型技术能提供最优的性能。此类放大器优异的功率增益以最低的静态功耗实现了极高的输出功率及全功率带宽。

精密双极型放大器——在抑制因失调电压而产生误差的方面能力过人。此类放大器具有低失调电压、低温度漂移、高开环增益及高共模态抑制比。精密双极型运算放大器广泛的用于各种电源阻抗较低的，且要求放大倍数较大的应用中（诸如压力，温度测量）。

2. JFET（结型场效应管）：当信号源阻抗非常高时，FET 输入的放大器由于具有非常低的输入偏置电流，因而较之双极型输入的放大器来说具有更好的总体精度。如在高信号源阻抗的应用中采用了双极型放大器（例如，500M 欧探针），流经源阻抗的偏置电流所产生的失调、温度漂移及噪声，可导致回路实质性的失效。而当电路对低电流误差有需求时，场效应管放大器能提供非常低的偏置电流、低失调电流及高输入阻抗。但要小心的是 FET 型运放的偏置电流随温度升高而剧烈变化，温度每升高 10 度，偏置电流的大小就要翻倍。当应用的温度范围较宽时，要小心考虑这个要素。

3. CMOS（互补金属氧化物）：当设计的主要考虑因素为低电压及/或低功耗、卓越的速度与功耗比、轨至轨性能、低成本以及小外形封装时，可选择微小型封装的 CMOS 放大器，以达到最高的精度。特别是在手持式电池供电的应用中，CMOS 放大器的优势非常明显。另外，CMOS 放大器得益于工艺的灵活性，能加入一些很好的特性，比如：

轨到轨输入、输出、或输入/输出：CMOS 放大器经常工作在单电源低电压的环境中，为了满足后端电路的动态范围要求（如 ADC 的满量程输入），我们通常希望运放的输出能达到或接近供电电源轨。所以轨到轨输出运放也称为满幅运放。TI 的所有 CMOS 运放和少数 Bipolar 运放（如 OPA211）都具有轨到轨输出的特点，其中许多 CMOS 运放的输入和输出均可实现轨到轨。

自归零（Auto-Zero）和零温漂（Zero-Drift）技术：当在放大微小电压信号的时候，输入失调电压是一个很重要的参数，TI 的自归零和零温漂技术使得一些 CMOS 运放的输入失调电压达到一个新的高度，可以和最好的双极性运放媲美。它通过在运放内部放置另两个调零放大器来实时地测量和调节主放大器的输入失调电压，从而获得了极好的输入失调电压指标。比如 OPA335， V_{IO} 最大仅为 5uV，温漂更是低至 0.02uV/°C。如果说过去的斩波调零技术是串行的话，自归零技术是并行的，因此 TI 的自归零放大器和过去的调零放大器相比，拥有更大的带宽（OPA335 的 GBW 为 2MHz）。同时通过在运放内部的信号链路上放置开关电容陷波器，有效地抑制了开关（测量和调节切换）的高频噪声，使得整流

到 1/f 段的噪声非常的低。如 OPA333 在 0.1Hz 到 10Hz 间的电压噪声仅为 1.1uVpp。

零交越失真（Zero-Crossover）技术：传统的轨到轨输入 CMOS 运放的输入级采用 PMOS 和 NMOS 对管使输入能摆动到正负电源轨。但其最大的缺点就是 PMOS 和 NMOS 不能完美匹配，导致在两者的结合处，会出现应共模抑制比下降导致的失调电压跳变。TI 的零交越失真技术采用内置充电泵产生电压偏置，使只使用一种 MOS 管就能完成轨到轨输入。这样，使得在整个共模电压范围内都保持优异的共模抑制比，从而保持非常高的精度。如 OPA365，非常适合用在 16 位精度的信号采集电路中。

4. Difet（绝缘隔离 FET）：TI 独有的 Difet 技术免除了结点隔离所需的下级结点二极管，从而设计出了超低输入泄漏的放大器，比如 OPA129 的最大输入偏置电流仅为 100fA。该绝缘隔离技术能够制作精度非常高的低噪声运算放大器。Difet 工艺还使寄生电容和输出晶体管饱和效应减至最小，从而改进带宽特性并获得了更宽的输出摆幅。但其工艺复杂导致价格偏贵，一般应用在高端的医疗和测试设备中。采用不同工艺对运放参数的影响简要列表如下：

工艺	电源电压 (+/-电源轨之差) (V)	V_{IO} (max)	I_B (max)	输入阻抗	其他 可能特性	TI 产品
Bipolar	宽	小(uV)	偏大 (nA)	中等	R-R	OPA2xx
JFET	宽	偏大 (uV to mV)	小(pA)	高		OPA1xx
CMOS	窄(<12V)	小(uV)	小(pA)	高	R-R, 自归零	OPA3xx, OPA7xx
Difet	宽	小(uV)	最小(fA, pA)	高		OPA637/627, OPA12x

从上面的表中我们可以看到一些 TI 运放的命名惯例，更详细地，TI 的精密型运放有下面几类（所有的 y 代表通道数量和关断功能与否）：

- OPAy2xx, TLExxxxy: Bipolar, 精密, 微小输入失调电压, $GBW \leq 80\text{MHz}$;
- OPAy1xx: FET, Difet, 精密, 高输入阻抗, 微小偏置电流, $GBW \leq 10\text{MHz}$;
- OPA637, OPA627: Difet, 精密, 优秀的直流交流特性, $GBW \leq 80\text{MHz}$;
- OPAy3xx: CMOS, $\leq 5.5\text{V}$, 精密, 直流特性出众, 低噪低功耗, $GBW \leq 200\text{MHz}$;
- OPAy7xx: CMOS, $< 12\text{V}$; $GBW \leq 20\text{MHz}$
- TLV/TLCxxxxy: CMOS, $\leq 16\text{V}$; $GBW \leq 10\text{MHz}$; 针对低成本, 低频应用

到这里，我们对 TI 的精密运算放大器有了初步的认识，那么如何选择正确的高精度运算放大器？设计人员必须经常权衡彼此矛盾的尺寸、成本、性能等指标因素。即使是经验丰富的工程师也可能会为此而苦恼。不过按照下面的步骤，将会发现选择范围将很快的缩小至可掌控的少数几个。

1. 供电电源电压：电压范围和是否单电源供电；
2. 带宽：小信号通路时考虑运放的增益带宽积，并留有足够的开环增益；
3. 转换速率（压摆率）：大幅度信号通路时要充分考虑运放的压摆率；
4. 精度：虽然失调电压等误差可以软件校正，但尽量选用失调电压较小的运放会降低设

计难度。当源阻抗或外部电阻网络阻值较大时，要考虑输入偏置电流的影响；同时，零温漂的放大器可以进一步降低宽温度应用范围里的系统调零的难度。

5. 噪声：失调可以在后端校正，混在信号通带内的噪声确很难校正。当信号非常小时，要充分考虑运放的 $1/f$ 电压噪声，宽带电压噪声系数 V_N ，带宽和电阻的热噪声。

6. 其他：轨到轨输入，功耗，静态电流和是否有关断功能经常也成为考虑的要素。

一个针对具体应用的简要选型方法见下表：

供电电压	设计要求	典型应用	推荐运放工艺	推荐 TI 产品家族
$V_s \leq 5V$	R-R, 低功耗, 精密, 小封装	便携, 电池供电	CMOS	OPA3xx, TLVxxxx
$V_s \leq 16V$	R-R, 低噪声, 低偏置电压, 精密	工业	CMOS	OPA3xx, OPA7xx, TLCxxxx
$V_s \leq 36V$	低输入偏置电流, 高输入阻抗	工业, 测试设备, 高端音频	FET, Difet	OPA1xx, OPA627
$V_s \leq 44V$	低输入失调电压, 低温漂	工业, 测试设备, 高端音频	Bipolar	OPA2xx, TLExxxx

从上面的分析中，我们可以看到，对于通用的 $\pm 10V$ 信号调理，我们可以选择 OPA2xx 和 OPA1xx。对于 0-5V 的信号，可以选用带轨到轨输入特性的 CMOS 型的 OPA3xx 运放。

我们推荐使用的 TI 的精密运算放大器有：

器件	电源电压 (V)	V _{IO} (uV) (max)	V _{IO} Drift (uV/°C) (typ)	I _B (pA) (max)	增益带宽积 (MHz)	CMRR (dB) (Min)	电压噪声 @1KHz nV/√Hz	转换速率 V/uS	其他特点	价格 (美元) (片)
OPA134PA	5-36	2000	2	100	8	85	8	20	DIP,JFET	1
OPA2134PA	双通道版本的 OPA134, SoundPlus(TM) 高性能音频运算放大器									1.15
OPA4134UA	四通道版本的 OPA134, SoundPlus(TM) 高性能音频运算放大器									1.85
OPA827AID	8-36	150	1.5	50	22	114	4	28	JFET	5.75
OPA228PA	5-36	75	0.1	10000	33	120	3	10	DIP	1.1
OPA2228PA	双 OPA228, 高精度低噪声运算放大器, 增益大于 5 稳定									1.85
OPA4228PA	四 OPA228, 高精度低噪声运算放大器, 增益大于 5 稳定									4.05
OPA227PA	5-36	75	0.1	10000	8	120	3	2.3	DIP	1.1
OPA2227PA	双通道 OPA227, 高精度低噪声运算放大器, 单位增益稳定									1.85
OPA4227PA	四通道 OPA227, 高精度低噪声运算放大器, 单位增益稳定									4.05
OPA211AID	4.5-36	125	0.35	175000	45	114	1.1	27	R-R I/O	3.45
OPA340PA	2.7-5.5	500	2.5	10	5.5	80	25	6	R-R I/O, DIP	0.85
OPA2340PA	双通道 OPA227, MicroAmplifier 系列单电源轨至轨运算放大器									1.35
OPA333AID	1.8-5.5	10	0.02	200	0.35	106	55	0.16	R-R I/O 自归零	0.95
OPA2333AID	双通道 OPA333, 超高精度零漂移 CMOS 运算放大器									1.5
OPA335AID	2.7-5.5	5	0.05	200	2	110	50	1.6	R-R Out 自归零	1
OPA2335AID	双通道 OPA335, 最大漂移 0.05uV/°C 的单电源自归零 CMOS 运算放大器									1.6
OPA365AID	2.2-5.5	500	1	10	50	100	5	25	R-R I/O	0.95
OPA2365AID	双通道 OPA365, 50MHz 低噪声零交越失真单电源轨至轨运算放大器									1.7
OPA727AIDGKT	4-12	250	0.3	100	20	86	23	30	R-R OUT	1.05
OPA2727AID	双通道 OPA727, 12V, 20MHz 高精度 CMOS 运算放大器, SOIC 封装									1.55
OPA734AID	2.7-12	5	0.01	100	1.6	115	135	1.5	R-R,关断,自归零	1.6
TLV2460IP	4-6	2000	2	14000	6.4	66	11	1.6	R-R, DIP,关断	0.65
TLV2462IP	双通道低功耗轨至轨输入/输出运算放大器								无关断	0.85
TLV2463IN	双通道 TLV2460, 带关断的低功耗轨至轨输入/输出运算放大器								R-R, DIP,关断	0.9
TLV2465IN	四通道 TLV2460, 带关断的低功耗轨至轨输入/输出运算放大器								R-R, DIP,关断	1.15
TLC080IP	4.5-16	2000	1.2	50	10	80	8.5	16	DIP,关断	0.65
TLC082IP	双通道宽带高输出驱动单电源运算放大器								DIP,无关断	0.71
TLC083IN	双通道 TLC080, 带关断的宽带高输出驱动单电源运算放大器								DIP,关断	1
TLC085CN	四通道 TLC080, 带关断的宽带高输出驱动单电源运算放大器								DIP,关断	1.3

除了通用的运算放大器，我们也可以选用一些程控增益放大器来使我们的设计更为灵活，程控增益放大器(PGA)是极为通用的数据采集输入放大器，提供了数字控制增益以改善精度，扩展动态范围。比如 PGA203（可调放大倍数为 1，2，4，8）可以在输入信号范围较小时获得更大的动态范围，从而在输入信号范围变小时无需改动后端的 ADC 电路和主要的程序设计。一些单电源供电的 PGA 的输入级通过激光微调实现低失调电压及低漂移(零温漂)，并具有轨到轨输入输出的特点。

TI的PGA2xx为双极性的程控增益放大器，可以独立作为输入级使用，也可以配合 OPA2xx和OPA1xx使用，比如PGA280是宽供电范围的程控增益仪表放大器，拥有零温漂和轨到轨输出等突出优点；PGA1xx为单电源供电的程控增益放大器，可以独立使用，也可以配合OPA3xx系列使用，比如PGA112和PGA113是一对拥有超低失调电压和轨到轨输入输出能力的单电源程控增益放大器，其在增益为1时可以达到10MHz的-3dB带宽，随着增益增大，带宽逐步降低。

器件	电源电压 (V)	放大倍数	-3dB 带宽	其他特点	价格 (美元) (单位:片)	封装
PGA280AIPW	36	1/8,1/4,1/2,1,2,4,16...128	>20kHz @ all gains	零温漂，全差分，RRO INA	4	TSSOP
PGA202KP	36	1,10,100,1000	1MHz @ G<1000 250kHz @ G=1000	FET 输入 仪表放大器	9	DIP
PGA203KP	36	1,2,4,8	1MHz @ G<1000	FET 输入 仪表放大器	9	DIP
PGA113AIDGST	2.2-5.5	1,5,10...200	10MHz @ G=1 230kHz @ G=200	零温漂，双通道，R-R I/O	1.1	MSOP
PGA112AIDGST	2.2-5.5	1,2,4...128	10MHz @ G=1 350kHz @ G=128	零温漂，双通道，R-R I/O	1.1	MSOP

2.1.2 单端电流输入与运算放大器

PLC 系统中提到的电流输入，是特指调理工业界内用来传递模拟信号的 0—20mA 或 4—20mA 电流源的输出电流信号。除此之外，我们有时候需要调理一些微弱电流信号，如光电二极管的输出 uA 甚至 nA 级的输出信号，这也可以看作是电流源输出；另外，我们常常需要监视系统的电源供电电流，对短路和过载提供及时保护，这可以看作是一个电压源输出，在变化的负载上输出恒定的电压和变化的电流，我们常常用并联电流监视器来完成过流保护。

1. 跨阻放大器与微弱信号调理

对于微弱电流信号的调理，如图 1.1，常使用跨阻放大器的方法，这里的放大器应该选择 FET 或 JFET 型的放大器，从而提供极高的输入阻抗和极低的输入偏置电流，减小误差。在跨阻放大器的设计中，由于 RF 非常大，因此添加合适的 CF 来保持放大器电路的稳定常常是必不可少的设计步骤之一。另外，为运放的输入级提供保护环和屏蔽能进一步提高测

量的精度。

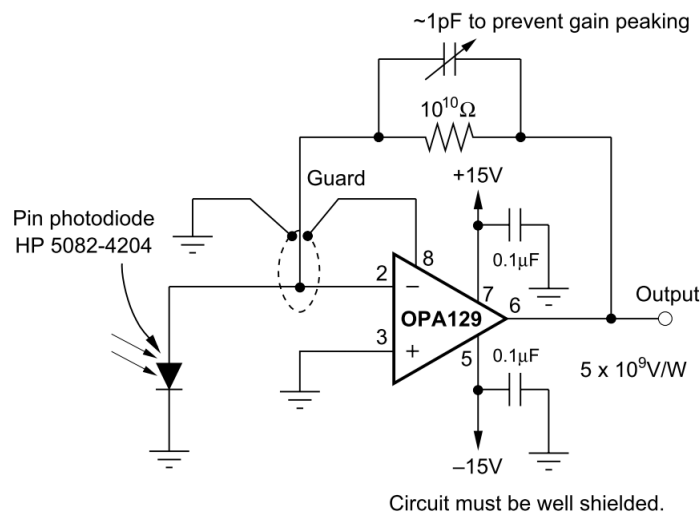


图 1.1 传统跨阻放大器实现微弱电流检测

除了低偏置电流的 FET 型放大器，开关电容积分器在微弱电流的检测之中也占据了重要的地位，例如独立的 I-V 开关电容积分器 IVC102 和 ACF2302。此外，TI 的 DDCxxx，如 DDC112，在开关电容积分器后端集成了 20 位的 Delta-Sigma 转换器，为高精度微弱电流测量提供了最高集成度的解决方案，在诸如 X 光扫描等多通道光电转换中得到广泛应用。

在另外一些应用中，需要检测的电流可能跨度较大，比如从 pA 级到 mA 级间变化，如果是采用通用放大的方法，很难兼顾从 pA，nA，uA，mA 多达 3—4 个 10 倍量程的信号跨度，很可能在 mA 级电流已经导致输出饱和的时候，pA 级的信号只能输出 nV 级的电压。联想一下我们在波特图横轴的频率轴上使用 10 倍频程，和纵轴上表现放大倍数的 dB，其实都是取对数的结果。对数 (log) 的最大好处就是可以用差别不大的数字来表示大跨度的信号，如从 1 到 1000000，以 10 为底的对数上只是从 0 到 6。于是，我们可以用对数放大器来调理这种动态范围较大的电流输入信号。

对数放大器是多用途集成电路，可计算出输入电流相对于基准电流的对数值，或是两个输入电流比值的对数。对数放大器可将一个极为宽广输入动态范围(可高达 10 的八次方)压缩至一个易于测量的电压范围。精确匹配的双极型晶体管确保了大输入电流范围内都能有卓越的对数一致性。片上补偿实现了宽运转温度范围内的精确缩放。

器件	简介	价格 (美元) (单位:片)	封装
OPA129U	超低偏置电流 $I_B=100\text{fA}$ ，Di FET 运放， $\text{GBW}=1\text{MHz}$	4	SOIC
IVC102U	精密开关电容跨阻放大器， $\text{GBW}=2\text{MHz}$ ，Max $I_B=750\text{fA}$	6.25	SOIC
DDC112U	电流输入 20 位 Delta-Sigma 转换器，双通道	17.55	SOIC
LOG114RGVT	精密低噪声对数放大器，输入电流从 100pA 到 10mA	6.2	VQFN

2. 4-20mA 的电流接收端

在 4-20mA 电流环电路中，电流信号的接受通常采用非常简单的 $V=IR$ 方式，即在放大器的同相端并联一只 250 欧姆的电阻器，这样 20mA 的最大电流正好产生 5V 的满量程输出，如图 1.2 所示。这里 XTR105 做为电流源输出，拥有非常高的输出阻抗，有效的避免了传输线上的阻抗误差，并使得接收端不再需要高阻输入，有利于降低输入级噪声。

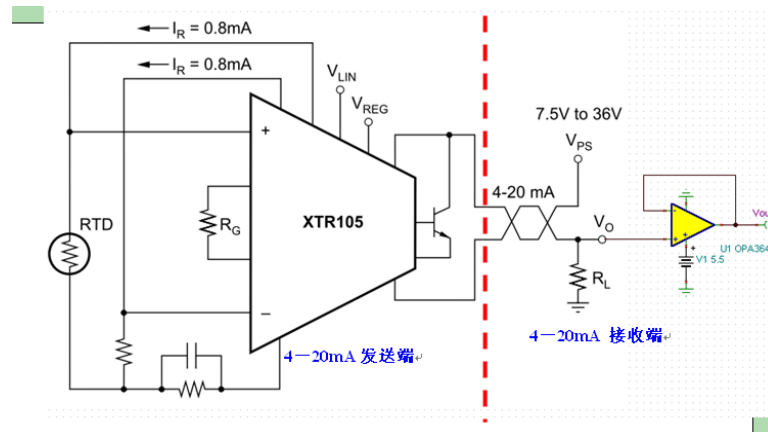


图 1.2 4-20mA 接收端的电流到电压转换

3. 电流并联监视器

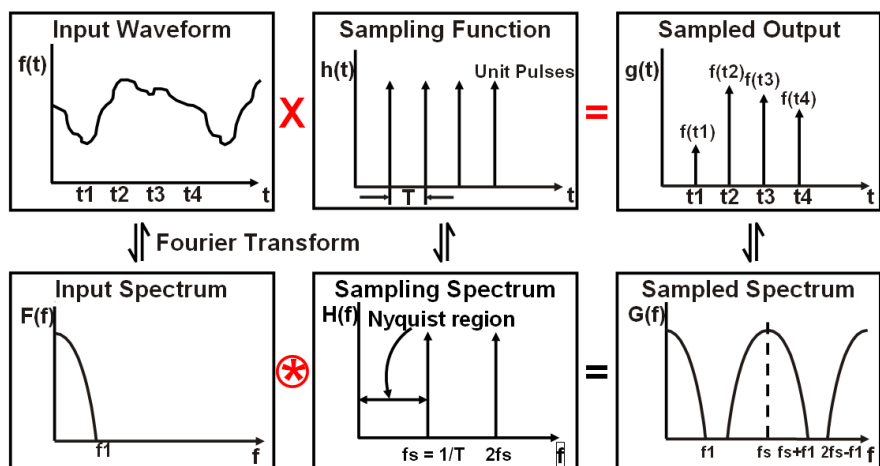
这部分内容在将在差动/仪表放大器章节中介绍。

2.1.3 单端信号采集与 SAR 型 ADC

先看看 ADC 的分类，现代常用的 ADC 分为 SAR 型，Delta-Sigma 型，Pipeline 型和 Flash 型四类。他们各自有着不同的精度和速度范围，从而有着不同的应用领域：

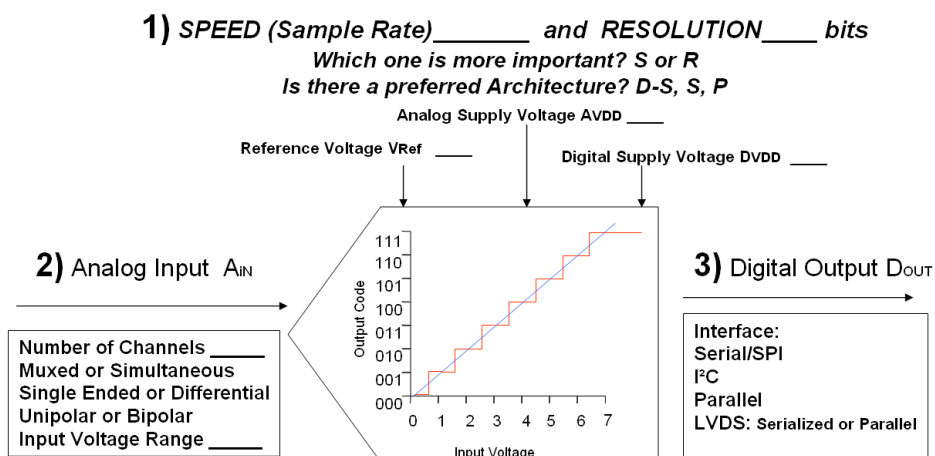
Topology	Speed	Resolution	Comments	Applications
SAR	< 5Msps	Up to 18-bit	Simple operation, low cost, low power	Industrial Audio Freq.
Delta-Sigma	< 200ksps < 10MSPS	Up to 24-bit Up to 16-18 bits	Slow, moderate cost.	Industrial Audio Freq.
Flash	< 5Gsps	Up to 10-bit	Fast, expensive, large power.	Ultra High BW Test Equipment
Pipeline	< 500Msps	Up to 16-bit	Fast, expensive, large power.	High BW Communication Test Equipment

TI 主要生产 SAR，Delta-Sigma 和 Pipeline 型的 ADC，在对他们进行分析之前，我们先回顾一下采样定理：



如上图，采样系统是一个时域离散化，频域周期化的过程，其显著的特点就是时域相乘，频域相卷。在频域卷积的过程中，会发生混叠现象，就是说高于 $F_s/2$ 的信号可能会混到 $F_s/2$ 的频域中，干扰我们的有用信号。对于 SAR 和 Delta-Sigma 型 ADC 来说，我们需要尽量避免这种混叠，因此我们在感兴趣的频率处使用模拟低通滤波器，滤除高于 $F_s/2$ 的高次谐波，截止频率和过渡带由具体设计要求而定。为了简化模拟低通滤波器的设计，SAR 型和 Delta-Sigma 型 ADC 通常以不止两倍信号频率的采样率采样，使信号最高频率和 $F_s/2$ 间拥有更宽的过渡带，这样可以使用低阶的低通滤波器就能达到期望的衰减量，因此 SAR 和 Delta-Sigma 型 ADC 也被称为过采样或奈奎斯特 ADC。Pipeline 型的 ADC 常常利用采样过程中的这种混叠现象，用较低的采样率来把中频处的信号搬移到基带再进行处理，这样可以降低对高速 ADC 的速度需求，这时我们在采样前需要对模拟信号进行带通滤波，保证搬移到基带后不会被 $F_s/2$ 内的信号干扰，因此，Pipeline 型的 ADC 也常常被称为欠采样 ADC，当然它们也常常用在过采样应用中。

在工业 PLC 系统里，我们绝大多数时候都与 SAR 型和 Delta-Sigma 型 ADC 打交道，他们的超高的直流精度、中等的采样率以及低功耗都符合我们的要求。在挑选 ADC 的时候，我们可以通过下面的 check list 来判断：



比如，假设我们的 PLC 系统在 $-10V$ 到 $+10V$ 输入通道的信号频率在 $10kHz$ 以下，需

要得到 2000 个读数；0—5V 通道的输入信号也在 10kHz 以下，需要得到 1000 个读数。让我们依次来解决这些问题：

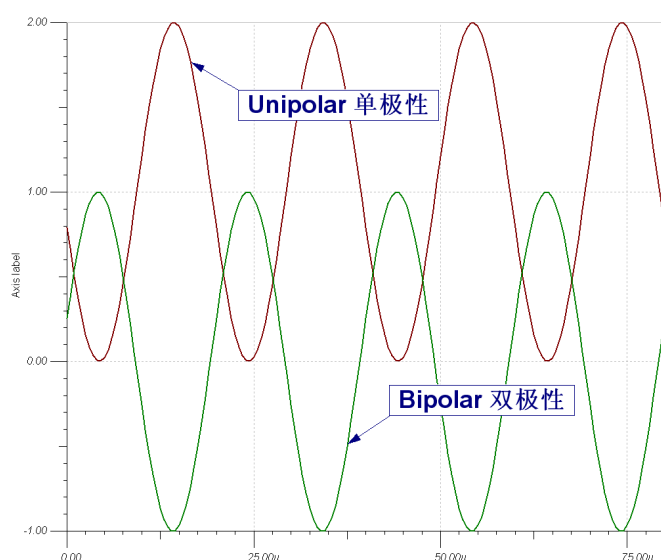
1. 确定采样率

根据奈奎斯特采样定理，采样率应该至少大于 20ksp/s，我们可以通过提高一些采样率来降低模拟滤波器的设计难度，并可以在软件中获得更好的精度，但要充分考虑到处理器的开销。比如这里我们可以选择 100ksp/s。

2. 确定模拟输入

在 ADC 的模拟输入端，我们需要考虑信号的极性和 ADC 输入的极性；信号的大小和 ADC 满量程输入的范围；ADC 的模拟输入端是单端输入，伪差分输入还是差分输入？是否需要多通道同步采样，还是采用复用输入？

a. 输入信号的极性：

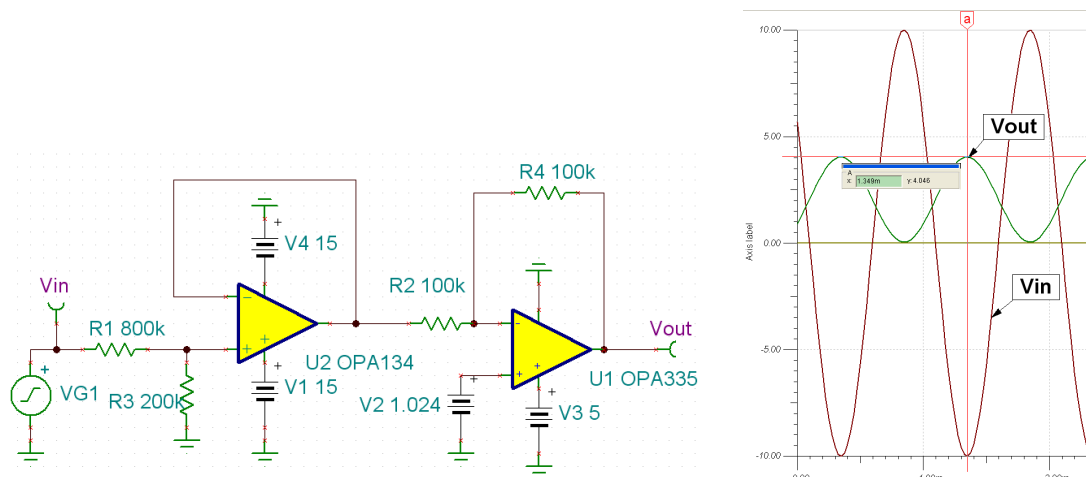


如上图，单极性信号只在 0V 以上出现，单极性输入的 ADC 只能接受 0V 以上的信号输入；大多数的 ADC 都是单极性输入的，TI 推出的少数一些可以对双极性信号进行直接采样的 ADC，如 ADS850x 系列，但是价格较高。因此在大多数场合下，我们需要对同时含有正负信号的双极性信号进行一些电平抬升等处理才能被单极性输入的 ADC 所接受。

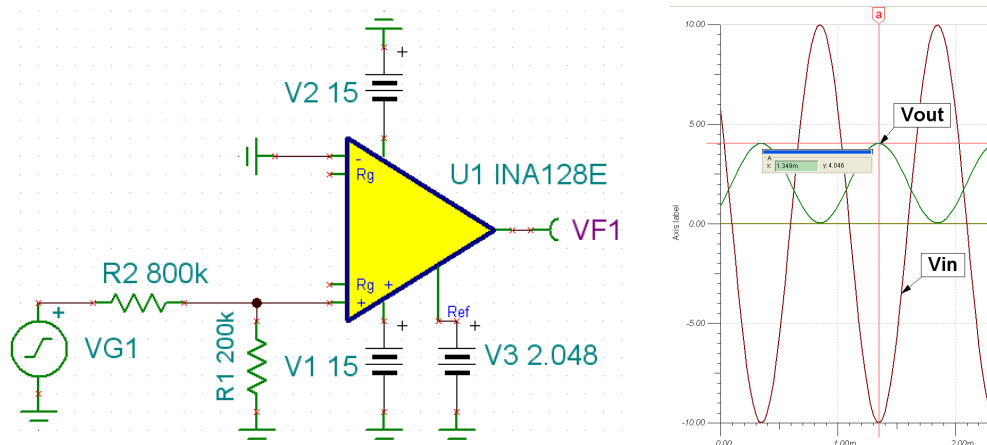
b. 信号的大小：

除了信号的极性，我们还应小心控制输入给 ADC 的信号幅度不超过 ADC 的满量程范围，通常，留出一定的净空是很好的设计习惯，虽然这样会损失一些动态范围，但是对控制运放的输出级失真和 ADC 输入级饱和/失真都有很好的帮助。比如上面的例子中，如果我们需要使用 4.096V 满量程输入的 ADC 来采集 -10V 到 +10V 的输入信号，我们可以使

用下面的电路进行信号调理：

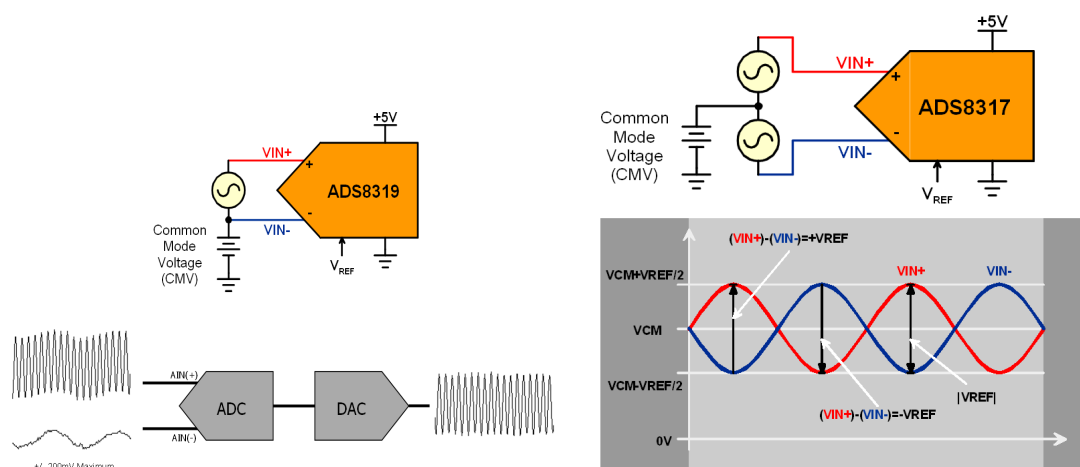


如果使用 INA128 做为输入级，电路可以简化，结果一样，在仪表放大器时会详述这一电路：



c. 单端，伪差分 and 差分输入

单端输入即信号只有一个输入端口，很好理解。那么什么是伪差分和差分输入呢？



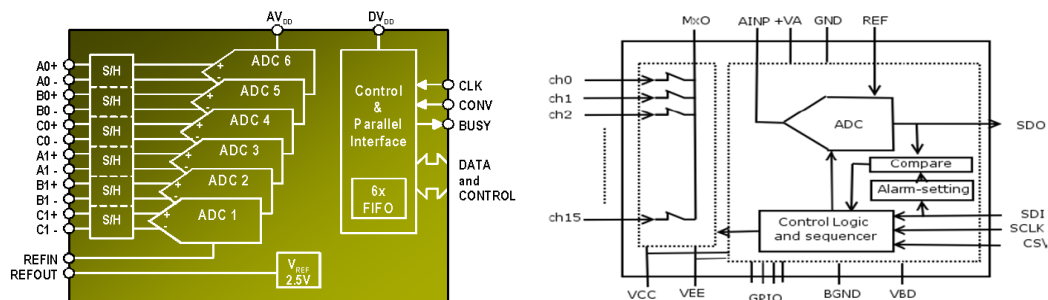
伪差分输入（左）和差分输入（右）

如上图左所示的伪差分输入，其实质上还是单端输入，因为 V_{IN-} 上的信号并不被采样，保持和转换，而是做为共模抑制端用来消除 V_{IN+} 和地平面上的共模噪声，因此 V_{IN-} 上的电压输入范围一般在 $-0.2V$ 到 $+0.2V$ （即伪差分输入的共模输入范围是 $-0.2V$ 到 $+0.2V$ ）。上图是一个 V_{IN+} 上耦合的地平面噪声信号被伪差分输入抑制的例子。而下图所示的差分输入级则拥有完整的共模抑制能力， V_{IN-} 和 V_{IN+} 拥有同样的输入信号范围。差分输入的 ADC 的满量程输入（ $V_{IN+} - V_{IN-}$ ）一般是 $+V_{REF}$ 到 $-V_{REF}$ ，因此 V_{IN-} 和 V_{IN+} 的输入通常要求含有 V_{REF} 的直流偏置，以 V_{REF} 为中心上下摆动（或 V_{IN-} 接入虚地）。因此差分输入的 $\Sigma-\Delta$ ADC 可以直接联接电桥输出，节省仪表放大器，并利用其高分辨率节省主放大器。而差分输入的高精度（16 位）SAR ADC 拥有非常卓越的动态特性，因为差分信号天生拥有共模噪声抑制特性，可抑制偶次谐波，并在相同满量程输入的条件减小差分对上的信号摆幅，从而减少失真。

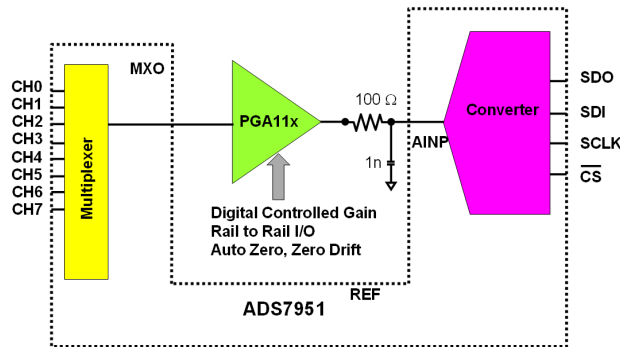
16 位以下的 SAR 型 ADC 基本都采用伪差分输入，16 位以上的 SAR 型 ADC 和 Delta-Sigma ADC 都提供完整的差分输入级，从而提供极高的共模抑制能力。

d. 多通道采样：同步还是复用？

多通道采样分为同步采样和复用采样，在对各个输入通道的信号相位有严格同步要求时（比如三相交流电的电流和电压信号，其相位关系提供了瞬时功率、功率因数等信息），我们需要使用多个 ADC 在同一时刻采样，为简化用户设计，TI 提供一个封装中包含多个 ADC 内核的多通道同步采样产品，如下图左所示的 ADS8361 内部示意图，它在三相电采样中得到广泛应用。在工业应用场合中，多数情况下各个通道的模拟信号间是没有相位关系的，比如温度，湿度，压力信号，他们无需用同步采样来保持相位信息，这时采用多路复用器配合一个的单通道 ADC 就可以满足多通道采样的需求，如下图右是 ADS7950 的示意图，其创新点在于多路复用器的输出和 ADC 的输入没有在芯片内部相连，这样可以在片外加入一个 PGA11x，简化模拟前端因为各个通道需要不同放大倍数带来的多个放大器。采用多路复用器和单 ADC 构建的多通道采样系统，应注意各个通道的建立时间和分配到各通道的采样速率是否足够，若使用 Delta-Sigma ADC，通道的切换与采样周期同步非常重要，否则会引起数字滤波器的建立错误。



ADS8361 的 6 通道同步采样（左）和 ADS795x 系列的多通道复用采样（右）



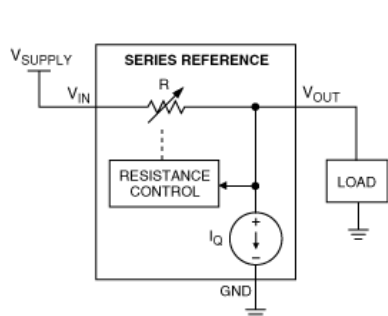
ADS7951 和外部放大器（PGA11x）构成各通道增益可调采样电路

3. 确定所需精度

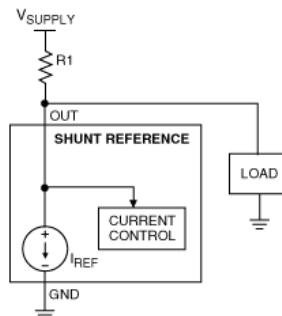
ADC 的精度分为两种情况，高精度应用中关注直流精度，即 ADC 能达到的最小分辨率（LSB）是否满足理论上的设计要求，这需计算 ADC 的 LSB 大小和它的输入级噪声小于该 LSB（数据手册上查得），另一方面要确保整个系统的噪声小于这个最小分辨率，这些噪声包括了驱动运放的噪声，PCB 布局布线中引来的噪声；高速应用中关注的是 ADC 的频域特性，即 ADC 的可重复性，这主要包括了 ADC 的频域指标 SINAD 和 SFDR。在这个例子中，我们注重的是 ADC 的直流特性，简单的说，一个 4.096V 满量程输入的 12 位 ADC 拥有的最小分辨率为 $4.096/2^{12}=1\text{mV}$ ，我们刚才把 -10V 到 $+10\text{V}$ 的信号调理到了 $0-4\text{V}$ ，这样我们可以从这 4V 中获得 4000 个读数，超过了系统设计中要求的从 -10V 到 $+10\text{V}$ 中获得 2000 个读数的要求。也就是说一个 12 位的 ADC 就可以满足我们理论上的设计要求，接下来我们需要在系统设计中保证系统的峰峰值噪声不超过我们设定的最小分辨率，即 1mV。

4. 确定参考电压输入

电压基准实际上是非常有用的电路，在 ADC 和 DAC 电路中，它为输入（或输出）模拟电压提供一个恒定参考，从而决定输出（或输入）数字信号的大小；在电源电路里，它给输出电压提供一个参考，结合负反馈电路使得输出恒定；在电压检测和比较电路中，它提供一个门限电压。电压基准分为串联型和并联型两种：



串联型电压基准



并联型电压基准

串联型：串联型电压基准具有三个端子： V_{IN} 、 V_{OUT} 和 GND，类似于线性稳压器，但其输出电流较低、同时具有非常高的精度和非常低的温漂。串联型电压基准从结构上看与负载串

联，可以当作一个位于 V_{IN} 和 V_{OUT} 端之间的压控电阻。其特点有：

- 类似于线性稳压器，输入电压和稳压输出必须有一个最低的压差；因此串联电压基准会消耗功率，其最大功率出现在输入电压最高，同时负载最重的时候（压差最大，电流最大）；
- 输入电压过高时会损坏器件。 串联型电压基准输入电压通常范围不够宽；
- 空载时，唯一的功耗是电压基准的静态电流。
- 相对于并联型电压基准，串联型电压基准通常具有更好的初始误差和温度系数，如果需要高于 0.1% 的初始精度和 25ppm 的温度系数，一般应该选择串联型电压基准。

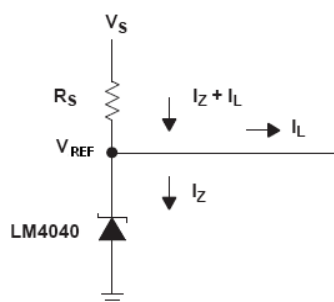
并联型： 并联型电压基准有两个端子：OUT和GND。它在原理上和稳压二极管很相似，但具有更好的稳压特性。类似于稳压二极管，它需要外部电阻并且和与负载并联工作。并联型电压基准可以当作一个连接在OUT和GND之间的压控电流源，通过调整内部电流，使电源电压与电阻R1的压降之差(等于OUT端的基准电压)保持稳定。换一种说法，并联型电压基准通过使负载电流与流过电压基准的电流之和保持不变，来维持OUT端电压的恒定。并联型基准具有以下特点：

- 选择适当的 R1 保证符合功率要求，并联型电压基准对最高电源电压没有限制。在输入电压高于 40V 时，并联型电压基准可能是唯一的选择。
- 电源提供的最大电流与负载无关，流经负载和基准的电源电流需在电阻 R1 上产生适当的压降，以保持 OUT 电压恒定。
- 简单的 2 端器件，并联型电压基准可配置成一些新颖的电路，例如负电压稳压器、浮地稳压器、削波电路以及限幅电路。

关于两种电压基准的功耗对比：

串联型电压基准需要一定的静态电流来保证空载时输出恒定，而串联型电压基准的静态电流通常在 100uA 到 1mA，性能越好，静态功耗越大。因此串联型电压基准工作时的功耗包括（静态电流+负载电流）×压降。所以串联电压基准的功耗是动态的，当负载重时，功耗大，负载轻时，功耗小。ADC 的参考电压的电流需求就是如此，当采样转换时，参考电压的电流需求大（如 1mA），空闲时，电流需求小（如 1uA）。

并联型电压基准外部需要加 R_S 才能正常工作，因此考虑功耗时要将 R_S 上的功耗一同考虑进去，如下图,即整个电压基准电路的总功耗= $(V_S-V_{REF})^2/R_S+V_{REF} \times I_Z$ 。 R_S 值的确定非常重要：



RS 的作用是限定并联电压基准和负载的总电流，即： $I_L + I_Z = (V_S - V_{REF}) / R_S$ ，选择 RS 的值时我们通常考虑两个极端：一是最大的 VS 和最小的 IL，为防止 IZ 超过并联电压基准的最大允许电流（如 15mA），我们要保证 RS 足够大： $R_S \geq (V_{Smax} - V_{REF}) / (I_{Lmin} + I_{Zmax})$ ；二是最小的 VS 和最大的 IL，为保证 IZ 大于并联电压基准导通时所需的最小电流，我们要保证 RS 足够的小： $R_S \leq (V_{Smin} - V_{REF}) / (I_{Lmax} + I_{Zmin})$ 。由于选择的 RS 越大，整个电压基准电路的功耗越小，因此我们常取 $R_S = (V_{Smin} - V_{REF}) / (I_{Lmax} + I_{Zmin})$ ，当然，别忘记留一点余量。

RS 确定后，并联电压基准和负载的总电流也确定了。这样，并联电压基准自身的功耗和负载成反比，负载重时，IL 大，电压基准上的电流 IZ 小，功耗小；空载时，IL=0，电压基准上的电流 IZ 最大，功耗最大。所以在宽电源电压变化范围或大动态负载条件下，并联型的耗散功率可能大大高于具有相同性能的串联型电压基准。比如驱动 ADC 的参考电压输入时，即使 ADC 空闲 IL 非常小，由于 IZ 此时最大，加上 RS 确定后其上不变的功耗，整个并联基准电路的功耗仍然很大，和空闲时动态功耗变化的串联型电压基准相比会大出很多。精密电流源在提供电流参考，测量电阻，激励 RTD 传感器方面也有着广泛的应用。

推荐使用的 TI 电压基准和电流基准有：

器件	简介	价格 (美元) (单位:片)	封装
REF3212AIDBVT	1.25V, 4 ppm/°C, 初始精度 0.2%, Series (Bandgap) Reference	1.9	SOT23
REF3220AIDBVT	2.048V, 4 ppm/°C, 初始精度 0.2%, Series (Bandgap) Reference	1.9	SOT23
REF3225AIDBVT	2.5V, 4 ppm/°C, 初始精度 0.2%, Series (Bandgap) Reference	1.9	SOT23
REF3230AIDBVT	3.0V, 4 ppm/°C, 初始精度 0.2%, Series (Bandgap) Reference	1.9	SOT23
REF3233AIDBVT	3.3V, 4 ppm/°C, 初始精度 0.2%, Series (Bandgap) Reference	1.9	SOT23
REF3240AIDBVT	4.096V, 4 ppm/°C, 初始精度 0.2%, Series (Bandgap) Reference	1.9	SOT23
REF5050AID	5V, 3 ppm/°C, 初始精度 0.1%, Series (Bandgap) Reference	1.9	SOIC
LM4040A10IDBZT	10V, 初始精度 0.1%, 100 ppm/°C, 并联型(Shunt Reference)	1.13	SOT23
LM4040A82IDBZT	8.192V, 初始精度 0.1%, 100 ppm/°C, 并联型(Shunt Reference)	1.13	SOT23
LM4040A50IDBZT	5V, 初始精度 0.1%, 100 ppm/°C, 并联型(Shunt Reference)	1.13	SOT23
LM4040A41IDBZT	4.096V, 初始精度 0.1%, 100 ppm/°C, 并联型(Shunt Reference)	1.35	SOT23
LM4040A30IDBZT	3V, 初始精度 0.1%, 100 ppm/°C, 并联型(Shunt Reference)	1.13	SOT23
LM4040A25IDBZT	2.5V, 初始精度 0.1%, 100 ppm/°C, 并联型(Shunt Reference)	1.13	SOT23
LM4040A20IDBZT	2.048V, 初始精度 0.1%, 100 ppm/°C, 并联型(Shunt Reference)	1.13	SOT23
TLVH431BILP	1.24—18V, 可调并联型电压基准, 0.5%初始精度	0.38	TO-92 直插
TL431BILP	2.495—36V, 可调并联型电压基准, 0.5%初始精度, 34 ppm/°C	0.23	TO-92 直插
REF200AU	双路 50uA/100uA/200uA/400uA, 精密电流源(Souce/Sink)	2.6	SOIC

5. 确定数字输出格式

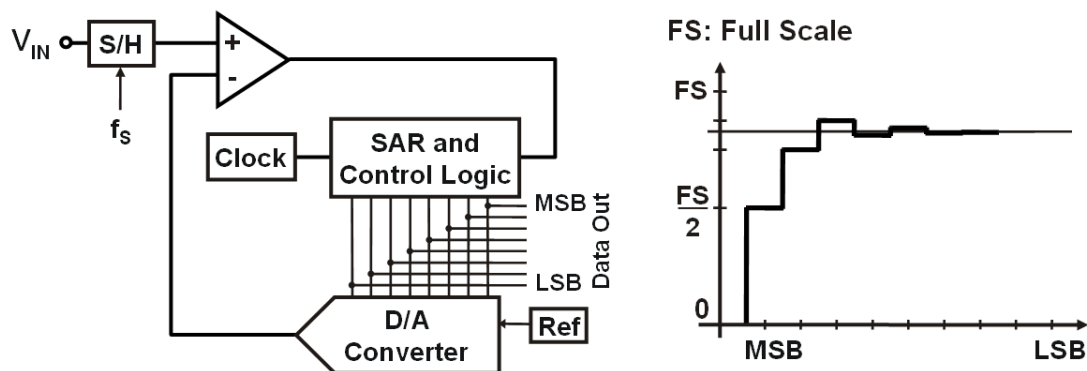
现代的高精度 ADC 多数采用 SPI 串行输出格式，一些更低采样率的 Delta-Sigma 型 ADC

甚至采用更慢的 I2C 格式输出转换数据。当采样速率超过 2MSPS 后，所需的串行输出时钟太高，对 ADC 和接受端都是极大的挑战，这时才逐渐开始使用并行输出。因此，充分理解 SPI 和 I2C 的时序，理解 ADC 的采样和转换时序是非常重要的。

2.1.4 SAR 型 ADC 的设计技巧

1. SAR ADC 工作流程分析

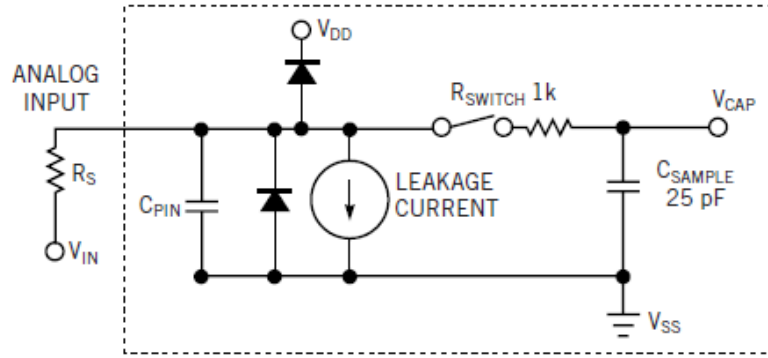
经过上面的分析，我们这里需要的是一颗 12 位，多通道复用输入的单端输入 ADC，这一类 ADC 多数是采用 SAR 型结构，简单易用，功耗非常低。SAR 型 ADC，即逐次渐进逼近型 ADC，采用的是多次比较的方式来获得最终的输出结果。虽然现代的 SAR ADC 多数采用电荷重分配的 CDAC 输入结构，但是下面这个老旧的结构更容易帮助我们理解 SAR 型 ADC 的工作过程：



如上图，假设输入信号的伪代码为 45，ADC 为一个 6 位的 ADC，满量程输出为 63。在采样阶段，ADC 将输入信号采样至采样保持器(S/H)中并保持住，即此时 S/H 中的值为 45，请记住 S/H 中实际是一个模拟电压，48 是我们给它定义的代表它大小的伪代码。接下来，在转换的第一个时钟上升沿，SAR 寄存器首先将最高位至 1，即把 32 送给一个 DA 转换器，DA 转换器输出的模拟信号和 S/H 中的模拟信号相比较，因为 45 大于 32，比较器输出为高，提示 SAR 的最高位应该置 1，在时钟的下降沿，ADC 就将输出最高位数据（MSB）为 1；在第二个转换时钟的上升沿，SAR 会将 MSB-1 位置 1，此时由于 MSB 已经固定为 1，SAR 寄存器中的值实际为 48，由于 48 大于 45，比较器输出为低，提示 SAR 寄存器的 MSB-1 位应该为 0，在时钟的下降沿，次高位的 0 也被输出，同时 SAR 寄存器也记住了次高位为 0 的事实；依次类推，最终可以得到输出结果为：101101。因此，SAR 寄存器的位数越多，逼近得越准确。但所需的转换时间越长。

2. 使用运算放大器驱动 SAR 型 ADC

对于一个 SAR 型 ADC，在设计其电路时应当首先考虑的是采样速度和外部信号源内阻。如果忽略这些基本参数，不管是微处理器中内置的还是外置的 ADC，都得不到最好的输出。



用来确定高信号源阻抗、内部开关电阻和采样积分电容对 SAR ADC 的影响的工作模型

首先，你需要理解 SAR ADC 的输入级，上图描述了一个典型的 SAR ADC 的输入级模型，从左向右来看，图中可以看出外部输入的阻抗为 R_S 。通常如果用运算放大器来驱动 SAR ADC，运用运放阻抗变换的特点，这个阻抗可以小于数十欧姆（视运放的开环输出电阻和环路增益而定）。但如果采用电阻电桥这类高阻元件直接作为信号源， R_S 通常可以达到数千欧姆。信号经过 R_S 后进入 ADC 的模拟输入端。

进入 ADC 内部的信号遇到的第一个障碍就是输入引脚电容 C_{PIN} 和 ESD(静电放电保护) 二极管。这些对输入信号的影响微乎其微，这里将忽略它们，同时忽略的还有输入漏电流。

接着，信号到达导通电阻为 R_{SWITCH} 的开关，采样电容 C_{SAMPLE} 。当开关闭合时，可用 C_{SAMPLE} 来代表主要的采样电路；而输入信号源内阻 R_S ，开关导通电阻 R_{SWITCH} 和采样电容 C_{SAMPLE} 的联合作用构成了一个单极点的 RC 网络。而这个 RC 网络的时间常数可以表示为：

$$t_{RC} = (R_S + R_{SWITCH}) \times C_{SAMPLE}$$

假设在采样刚开始时候的采样电容上电压为 0，电容上的电压大小与上升时间关系可以表示为：

$$V_{IN} = (1 - e^{-\frac{t}{(R_S + R_{SWITCH}) \times C_{SAMPLE}}})$$

通过这个方程，你可以根据时间变化确定采样电容上的电压达到输入信号电压值的百分比。

如果你将这个思想应用到在一个如图 1 所示的 12 位 ADC 的应用中，就能确定已经从输入信号里采样到了多少位的数据（这里位数通过已经采得的电压占输入电压的百分比来换算，如表 1，当采样电容上的电压为输入电压值的 99.32% 时，将有 0.68%（percentage to go）的电压无法准确获得，也就是说最小分辨率为 0.68%，这和 7.2 位的 ADC 的分辨率一致。所以换算公式为 $\log_2(1/ \text{Percentage to go})$ 。表 1 所说明的就是这种方法：

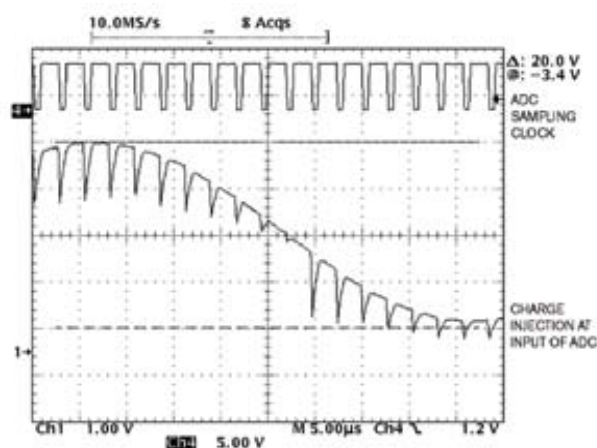
TABLE 1—BITS VERSUS SAMPLING PARAMETERS

No. of time constants	One	Five	Eight	Nine	10
$(R_S + R_{\text{SWITCH}}) \cdot C_{\text{SAMPLE}}$ (nSEC)	25	125	200	225	250
Full-scale range on C_{SAMPLE} (%)	63.2	99.3	99.966	99.9877	99.9955
Full-scale range on C_{SAMPLE} to go (%)	36.8	0.67	0.034	0.0123	0.0045
ADC accuracy (bits)	1.4	7.2	11.5	13	14.43

根据这个表的计算，如果不能给 ADC 足够的采样时间会导致 ADC 的精度降低。举个例子，一个采样时间为 1.5 个时钟周期的 12 位 ADC，在时钟频率为 2MHz 时折算出的采样时间为 750ns。对比表 1，当 R_S 为 0 时，采样电容上能获得远高于 12 位的精度，采样时间是足够的。但如果现在对信号源增加 5K Ω 内阻，然后可以得到：如果要达到 13bits 精度，转换器需要 1350ns 的采样时间，750ns 的采样时间就不再那么保险了。这时，可以通过改变软件来降低 ADC 的采样率来获得更长的采样时间，这个是易于实现的。当然，可以通过添加运放缓冲来降低信号源内阻。这也是为什么我们要使用运放来驱动电容输入 ADC 的原因。

3. 在运放和 SAR ADC 间插入 RC 组合

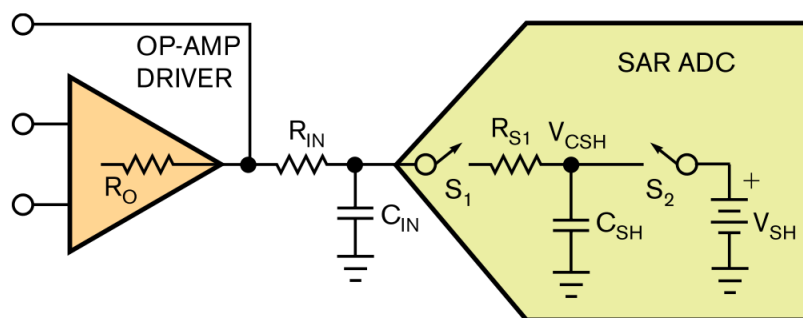
使用运算放大器来驱动 SAR-ADC 看起来是一个简单的任务，好像只要选一个带宽符合 ADC 输入信号要求的运放，然后直接把运放作为缓冲来跟 ADC 相连就可以了。但是不要高兴得太早，你的任务远远没有完成，因为你还没成功解决掉 ADC 输入端电荷注入效应对运放输出造成的影响，如下图所示。SAR-ADC 输入端的瞬间电流会干扰运放的输出电压，从而导致 AD 输出不准确的结果。



在运放和 SAR-ADC 之间插入一个 10K 的电阻，可以明显地观察到 ADC 电荷注入效应

为了分析 ADC 输入端对运放输出端造成的影响，我们对 SAR-ADC 的输入端进行建模。如图 2 所示，SAR-ADC 的输入端可以等效为一个开关 S_1 连接着一个接地电容 C_{SH} ；在电压采样前， C_{SH} 通过开关 S_2 连到电源、电压参考或地来进行预充电，预充电电压值由你自己的 ADC 电路决定。电压采样开始的时候， S_2 打开而 S_1 闭合。当 S_1 闭合的时候，驱动电路从 C_{SH} 注入或吸出电荷，而 ADC 需要一定的时间来采样信号。在这个采样时间里，

ADC 需要从驱动电路汲取足够的电荷量给 C_{SH} ，使得系统达到 $1/2\text{-LSB}$ 的精度范围之内。



选择一个符合输入信号要求的运放并通过 RC 电路与 ADC 相连

为了使你设计的电路精度达到更高，应该在运放与 ADC 之间添加一个电阻 R_{IN} 和电容 C_{IN} （如上图所示）。 C_{IN} 的角色是作为一个电荷存储器来为 ADC 的输入端提供足够的电荷，而 R_{IN} 用于避免运放与 C_{IN} 直接连接并使得运放工作更加稳定。 R_{IN} 与 C_{IN} 的结合至少要符合 ADC 采样时间的要求。最后，我们要选择一个带宽与 $R_{IN}C_{IN}$ 时间常数相匹配的运算放大器。

首先最重要的是，你需要给采样电容 C_{SH} 充电足够长的时间使其上的电压达到被采样电压的 $\pm 0.5\text{LSB}$ 范围内。理论上来说，对 12 位转换器，充电时间应大于 8 倍 $R_{SW} \times C_{SH}$ 。考虑到误差容限，器件参数变动，充电时间应取 10~15 倍 $R_{SW} \times C_{SH}$ 。SAR ADC 需要一增益为 $\pm 1\text{V/V}$ 的运放和外接的 R_{IN} 和 C_{IN} 电阻/电容对。在采样期间，ADC 利用 C_{IN} 保持信号稳定；电阻 R_{IN} 将运放和 ADC 负载电容隔离。运放将 ADC 和高阻信号源隔离，同时方便在采样阶段对 C_{IN} 和 C_{SH} 进行快速充电。

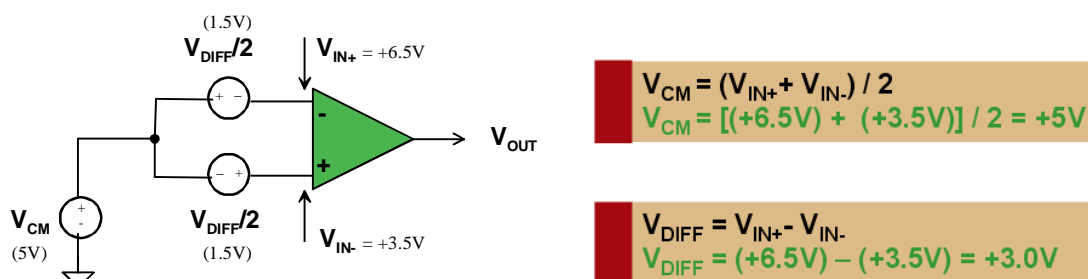
设计这样一个看似简单的电路，应遵循以下方法。 C_{IN} 须是银云母（silver mica）电容或 C0G 电容。这些电容能为 C_{SH} 提供稳定的电压和频率性能。像 X7R，Z5U 这样有电压和频率“记忆”效应的电容，会降低 ADC 的总谐波失真。另外， C_{IN} 应大于 20 倍 C_{SH} 。接下来再利用 ADC 内部电阻，电容决定 R_{IN} ：最终决定的 C_{IN} 和 R_{IN} 时间常数是 C_{SH} 和 R_{SW} 的 70%， R_{IN} 阻值大小为 $50\Omega < R_{IN} < 2\text{k}\Omega$ 。当最终 R_{IN} 和 C_{IN} 决定后，运放电路应该在驱动阶跃信号时也能及时稳定到期望的精度。

我们推荐使用的 SAR 型 ADC 有：

器件	简介	价格 (美元) (单位:片)	封装
ADS7882IPFBT	12 位, 3MSPS, 伪差分输入, 并行输出 ADC	2.5	TQFP
ADS7818P	12 位, 500KSPS, 伪差分输入, 串行输出 ADC	2.5	DIP
ADS7886SDBBVT	12 位, 1MSPS, 单端输入, 串行输出 ADC	1.95	SOT23
ADS8504IBDW	12 位, 250KSPS, 单端输入 VIN 范围可调 (最大±10V) 并行输出	10.5	SOIC
ADS8508IBDW	12 位, 250KSPS, 单端输入 VIN 范围可调 (最大±10V) 串行输出	10	SOIC
ADS7950SDBT	12 位, 1MSPS, 单端输入, 4 通道选通输入, 串行输出 ADC	2.8	TSSOP
ADS7861E	12 位, 500KSPS, 差分输入, 双通道同步采样, 串行输出 ADC	4.5	SSOP
ADS8319IDGST	16 位, 500KSPS, 伪差分输入, 串行输出 ADC	8.8	MSOP
ADS8317IDGKT	16 位, 250KSPS, 差分输入, 串行输出 ADC	5.5	MSOP
ADS8326IDGKT	16 位, 250KSPS, 伪差分输入, 串行输出 ADC	5.5	MSOP
ADS8371IPFBT	16 位, 750KSPS, 伪差分输入, 并行输出 ADC	15.0	TQFP
ADS8412IPFBT	16 位, 2MSPS, 差分输入, 并行输出 ADC	31.70	TQFP
ADS8509IDW	16 位, 250KSPS, 单端输入 VIN 范围可调 (最大±10V) 串行输出	10	SOIC
ADS8505IDW	16 位, 250KSPS, 单端输入 VIN 范围可调 (最大±10V) 并行输出	13	SOIC
ADS8361IDBQ	16 位, 500KSPS, 差分输入, 双通道同步采样, 串行输出 ADC	8.75	SSOP
ADS8365IPAG	16 位, 250KSPS, 差分输入, 六通道同步采样, 并行输出 ADC	17	TQFP
ADS8341E	16 位, 100KSPS, 单端输入, 4 通道选通输入, 串行输出 ADC	7.4	SSOP

2.1.5 共模电压、差模电压与差动/仪表放大器

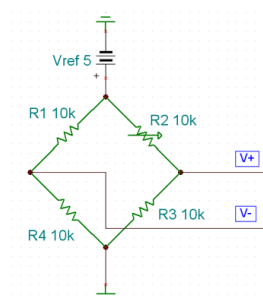
上一节我们介绍了 PLC 系统中的单端电压/电流信号接口以及 SAR ADC 的使用要点。在工业系统中，许多传感器采用差分输出的方式来获得更好的噪声免疫力。在这些传感器的输出中包含了共模信号和差模信号：



如上图，我们定义共模信号为放大器的同相和反相输入端含有的相同信号，这里的共模信号（Common Mode Voltage） $V_{CM}=5V$ ；我们定义差模信号为放大器的同相和反相输入端含有的不同信号，这里的差模信号（Differential Mode Voltage） $V_{DM}=3V$ 。对于绝大多数系统而言，共模信号是不含有信息的，引入它的主要目的就是为了提高信号的抗噪能力，比如差分信号在传输过程中耦合的噪声都以共模信号的形式出现，在接收端信号相减后即可消除；而差模信号则是真正含有信息的信号，我们在 PLC 系统的接收端需要做的就是抑制共模信号，提取和放大差模信号给 ADC 采集所用。最为典型的几种差分输出的传感器

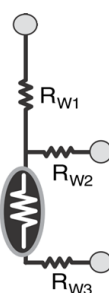
就是电阻电桥、RTD 测温电阻和电流并联检测器。

• Bridge Sensor



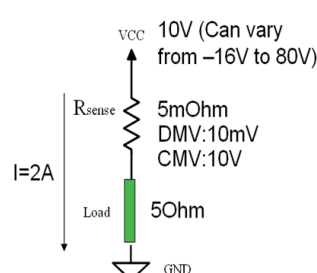
- Voltage/Current Excitation
- Moderate CMV
- Tiny DMV
- High Output Impedance

• RTD



- Current Excitation
- Tiny $\Delta V/^\circ\text{C}$ due to Tiny $\Delta R/^\circ\text{C}$ (0.00385 $\Omega/^\circ\text{C}$)

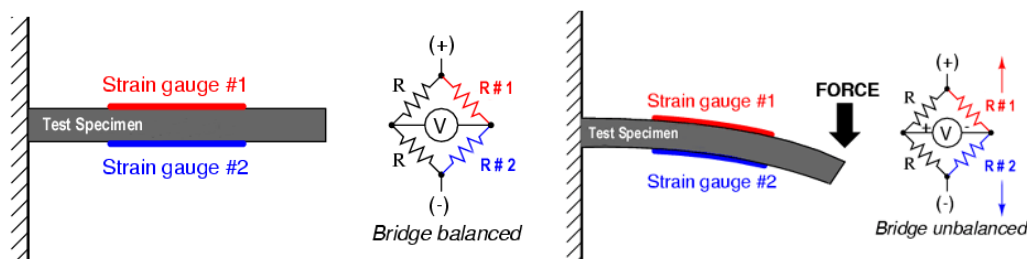
• Current Sensing



- Current Excitation
- High CMV (even higher than Amp's Power Rail)
- Small DMV

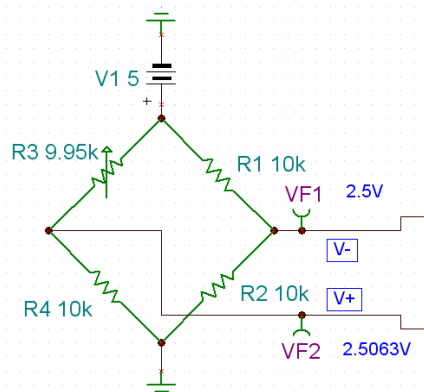
1. 电压源驱动的电桥

电阻电桥可以用电流源驱动，也可以用电压源驱动，其工作实质是由于外力作用，导致电桥臂上的一个或几个电阻阻值发生变化，从而破坏电桥的平衡，输出差模信号。通过调理和转换差模的信号的大小，即可以获得电阻变化的信息，从而再换算出外力的大小。如下面这个压力测试仪，上下两个应变片在外力作用下弯曲：一个被拉长，值以 $+\epsilon$ 的比例变大；一个被压短，阻值以 $-\epsilon$ 的比例变小。



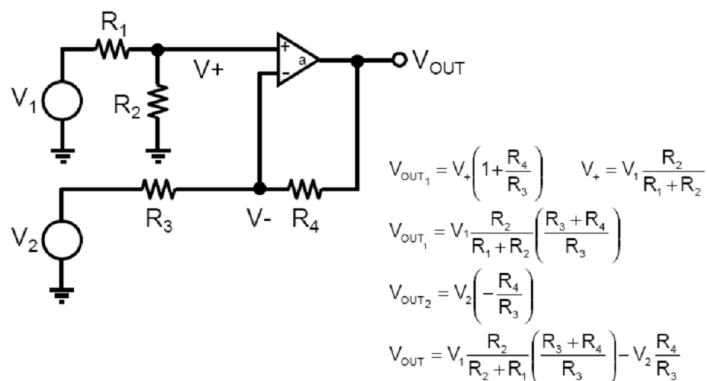
未受外力作用时，电桥平衡（左）；受到外力时阻值改变，电桥不再平衡（右）

这里我们用最简单的单电阻变化的电桥为例，说明信号调理过程中的挑战：



压力引起的电桥臂上应变片的形变实际上是非常的小，一个压力传感器的满量程差分

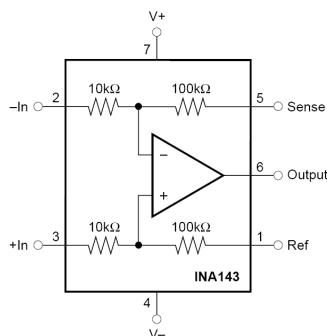
输出通常都在 20mV 以下，而共模电压则通常在 2.5V 以上。如果直接对信号放大，共模信号会引起电路饱和。因此，首先我们需要进行共模抑制，提前出差模信号。如上图，共模信号为 2.5V，差模信号为 6.3mV，我们只需将 V_+ 减去 V_- 即可，自然而然的，我们想到了运放的一个基本电路，减法器：



When $R_2=R_1=R_4=R_3 \Rightarrow V_{out} = (V_1 - V_2) \times (R_4/R_3)$

所以，我们可以用运算放大器和外部电阻网络自己搭建一个差动放大器，但是这样的话，电路的共模抑制比（CMRR，定义为差模的信号放大倍数比上共模信号的放大倍数）是被外部电阻网络所限制。假如 R_1, R_2, R_3, R_4 中仅有一只电阻有 0.1% 的误差，导入上面的公式可以得到 CMRR 将下降到 66dB；若误差为 1%，CMRR 将下降到 46dB。那么，我们在通用电子市场上里通常能买到的最精密的电阻为多少误差呢？1%，而我们在学校里经常抓来使用的电阻常常只有 5% 的甚至更差的精度，这将使我们的共模抑制比更加“惨不忍睹”。上面的例子里， $V_{CM}=2.5V$ ，若 $V_{DM}=20mV$ ，60dB 的 CMRR 将使 $V_{CM}=2.5V$ 减小到 1/1000，此时 V_{CM} 仍将有 2.5mV，这相当于有用差模信号的 10%，对我们的测量结果有相当大的影响，因此我们需要更高的 CMRR。

TI 推出的集成型差动放大器将电阻网络放在运放内部（如下图为 INA143 的简化结构），通过激光微调的方式使得电阻网络的匹配达到非常高的水平——使得差动放大器的 CMRR 在直流处轻易达到 80dB 以上，有的产品在直流处能接近 100dB。同时，由于 4 只电阻都在运放内部被激光微调，他们的温度漂移也一致，从而在很宽的温度范围内获得一致的 CMRR 性能。



集成差动放大器：INA143

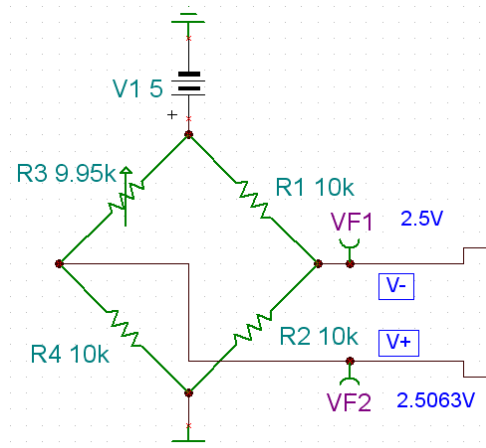
集成差动放大器除了 CMRR 高的优点外，还有一些其他的优点，以 INA143 为例：

1. 增益配置可选，比如 10 倍（2，3 脚为输入）或 1/10 倍（5，1 脚为输入）
2. 差动放大器可以接收大大高于供电电压的输入共模电压，如供电为 $\pm 6V$ 电源供电时，增益为 1/10 时，可以承受 $\pm 55V$ 的输入共模电压而不被损坏。这是因为虽然器件的共模电压很高，但是被内部电阻网络分压后，最终进入运放同相和反相端的电压还是会在允许的共模电压内。
3. 由于内部电阻网络匹配度高，可代替外部电阻网络，从而使得差动放大器成为增益误差非常小的放大器。可配置为加法器，同相/反相放大器，精密电流源等，请参考 INA143，INA133 的器件手册的第 9 页和第 10 页。
4. 差动放大器是仪表放大器的重要组成部分，如在 99 年的测量放大器一题中，虽然不允许使用仪表放大器成品，但是可以以差动放大器为核心，组建 CMRR 相当好的测量放大器。

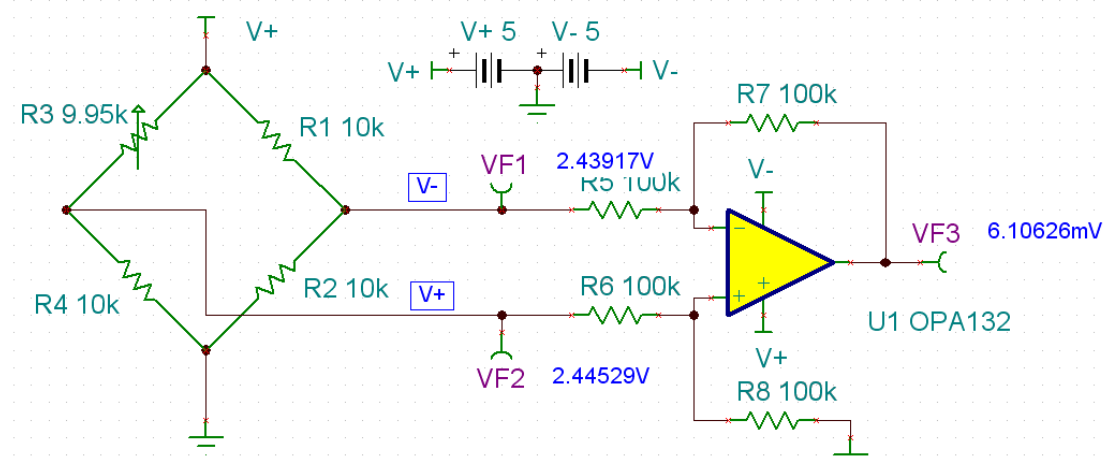
我们推荐使用的 TI 差动放大器有：

器件	电源电压 (+/-电源轨之差) (V)	带宽 (MHz)	V_{IO} (μV) (max)	CMRR @ DC (dB) (min)	其他特点	价格 (美元) (单位:片)	封装
INA133UA	4.5-36	1.5	450	80	单位增益	1.15	SOIC
INA2133UA	双通道版本的 INA133，高速精密差动放大器					1.8	SOIC
INA143UA	4.5-36	0.15	250	86	增益=0.1 或 10	1.05	SOIC
INA2143UA	双通道版本的 INA143					1.7	SOIC
INA157UA	8-36	4	500	86	增益=0.5 或 2	1.05	SOIC
INA117KU	10 to 36	0.2	1000	86	$\pm 200V$ CMV Range	2.7	SOIC
INA137PA	8-36	4	1000	74	Audio, High Slew Rate	1.05	DIP
INA2137PA	双通道版本的 INA137，音频差动线路接收器，增益=2 或 1/2					1.7	DIP

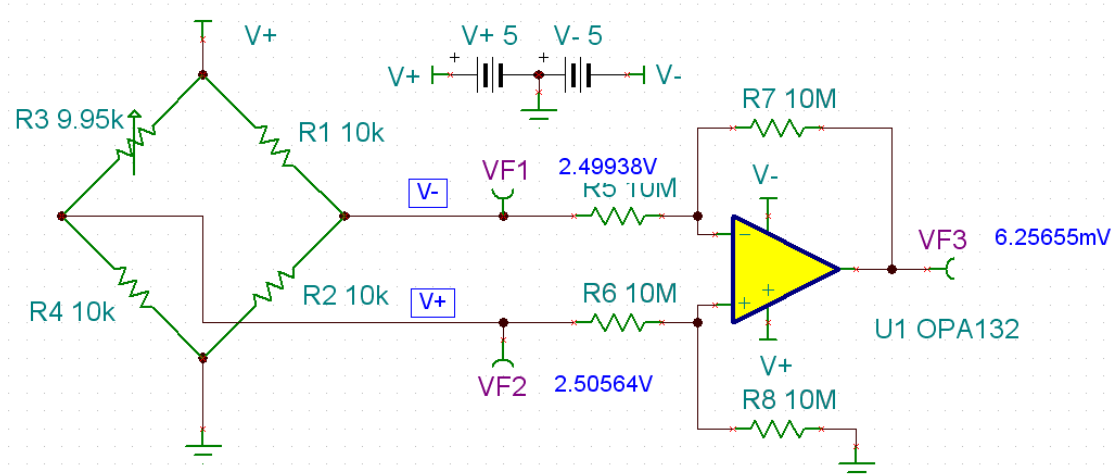
当然，差动放大器也有其天生的弱点：由于电阻网络内置，使得其输入阻抗大大降低，比如当 INA143 的 3，2 脚作为为输入时，其输入阻抗降低到 10K 欧姆，这对高源阻抗的应用相当不利，因为过低的运放输入阻抗会称为信号源的负载，而且源阻抗的不匹配会造成差动放大器的电阻网络不再精密匹配，从而导致 CMRR 降低。我们用 TINA-TI 来仿真：



不接入差动放大器时，输出正确；

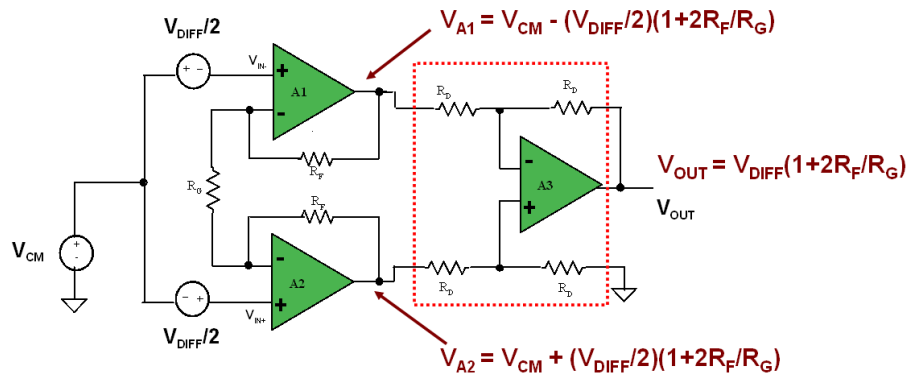


接入差动放大器（我们使用 OPA132 加上外部电阻网络来模拟一个增益为 1 的差动放大器）后，由于差动放大器较低的输入阻抗，反而成为了电桥输出的负载，电桥输出电压不再准确，最后的差模信号离了期望的 6.3mV 也有相当大的误差。我们将电阻网络的电阻值增大 100 倍到 10M 欧姆，可以获得接近于 6.3mV 的差模输出结果：

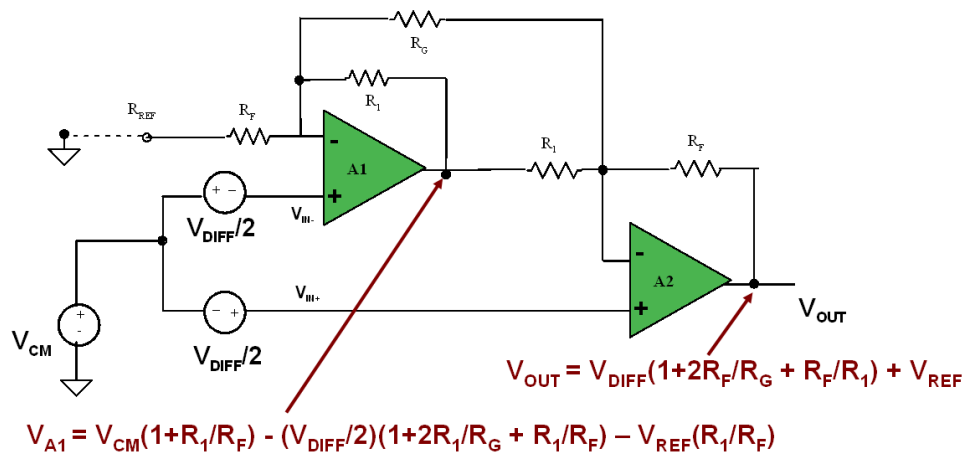


但是没有任何一家芯片厂商会制造电阻网络为 10M 欧姆的差动放大器，10M 欧姆的电阻占据了太大的芯片面积、带来非常大的热噪声、和偏置电流相乘后产生相当大的失调电压（所以这里用 FET 输入的 OPA132 为例，读者可以试用 OPA227 替换，即可发现 Bipolar 型放大器较大的偏置电流在 10M 欧姆电阻上带来的误差）、同时过大的反馈电阻非常容易造成运放不稳定（额外的 RC 极点被提前），因此对于惠斯通电阻桥这种源阻抗通常为 K 欧姆量级的应用中，差动放大器是不适合的。我们需要增加差动放大器的输入阻抗，于是我们在差动放大器的前面加入两个输入缓冲器作为第一级，并在第一级的外部通过 RG 提供差分信号的增益（保持共模信号不变），在第二级（即差动放大器）提供第二次差分信号的增益，并抑制共模信号。这样差分信号可以被两级放大，因此仪表放大器的放大倍数可以相当大。同时，共模电压被抑制，由 CMRR 的定义，可以知道仪表放大器的 CMRR 可以比差动放大器更高，通常可以轻易超过 100dB，甚至达到 120dB。如下图，是对这种经典的三运

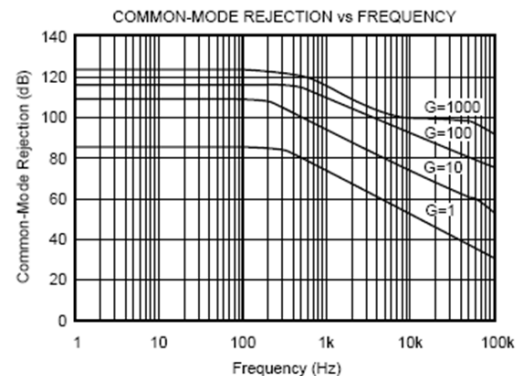
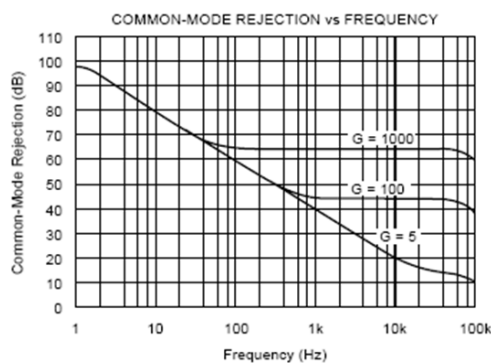
放仪表放大器的推导（差动放大器为单位增益）：



除了三运放的仪表放大器，还有一种简化的两运放仪表放大器，它也能完成共模信号的抑制，并在直流处拥有和三运放仪表放大器相近的性能，当然，省略一个运放使得它拥有更低的成本，它每一级间的推导结果如下图所示：



两运放仪表放大器虽然价格低廉，并在直流处拥有同样优良的共模抑制比，但是由于输入引脚的信号路径不平衡（一个输入直接进入 A2，一个经过 A1 后才进入 A2），导致在频率稍高时 CMRR 急剧恶化。而三运放的仪表放大器可以提供最好的输入信号平衡，从而在频率稍高时（几百到数千 Hz）也能达到极佳的 CMRR，如下图所示：

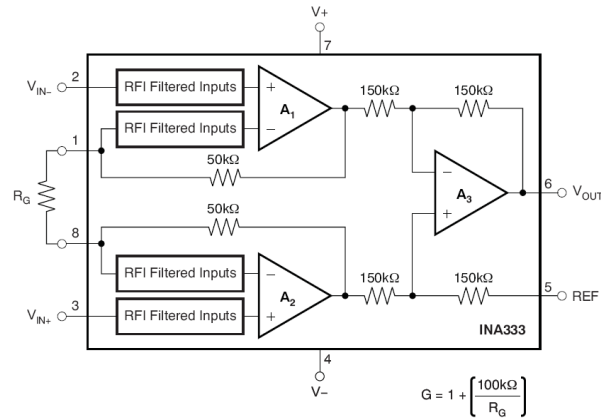


仪表放大器的 CMRR 随频率升高而降低的曲线：两运放版本（左），三运放版本（右）

推荐使用的 TI 公司的仪表放大器有：

器件	电源电压 (V)	Gain	CMRR @ DC (dB) (min)	带宽 (kHz) G=100	V _{IO} (uV) (max)	其他特点	价格 (美元) (单位:片)	封装
INA128PA	4.5-36	1-10K	120	200	60		3.05	DIP
INA2128UA	双通道版本的 INA128						4.9	SOIC
INA118P	2.7-36	1-10K	107	70	55		4.8	DIP
INA331AIDGKT	2.7-5.5	5-1K	90	2000	500	R-R OUT	1.25	MSOP
INA2331AIPWT	双通道版本的 INA331						1.95	TSSOP
INA333AIDGKT	1.8-5.5	1-1K	100	4	25	R-R I/O, 自归零	2	MSOP

与差动放大器一样，仪表放大器也有其显著的优缺点，优点在于其输入阻抗非常高，共模抑制比非常好，适合用在信号源阻抗较高的需要抑制共模信号的场合，比如惠斯通桥，人体信号处理（在医疗信号处理中的模拟信号前端调理中，总是可以看到非常多的仪表放大器）。除此之外，TI 通过先进的模拟技术及工艺赋予了其仪表放大器一些新的特点，以 INA333 为例：

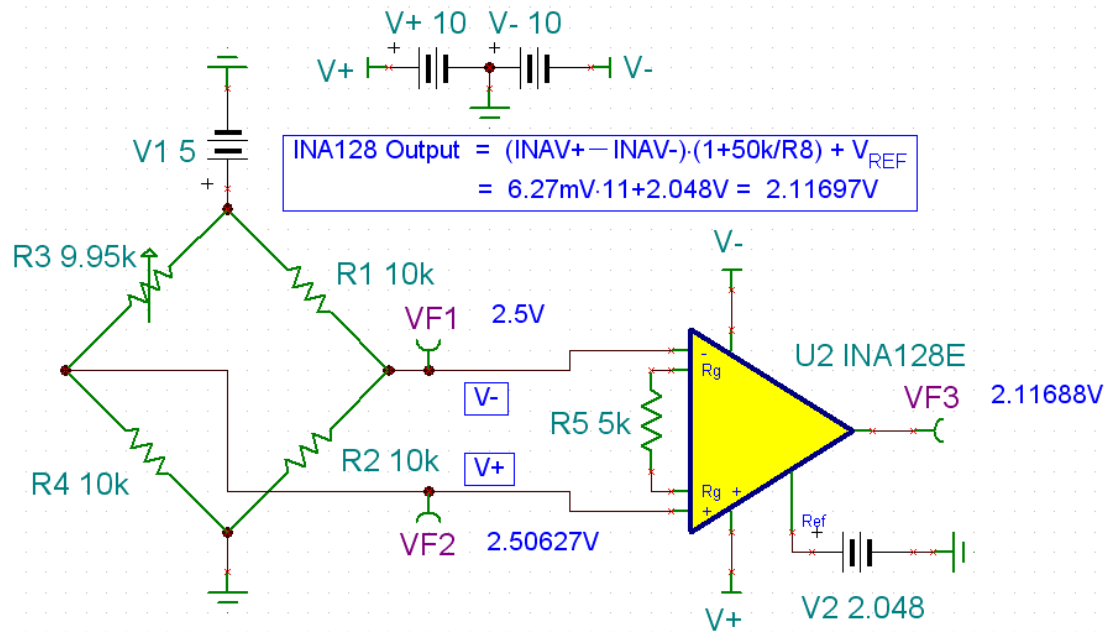


INA333 内部概图

首先，INA333 是一个自归零的仪表放大器，和前面提到的运算放大器的自归零技术一样，INA333 通过比如斩波稳定等方法使其输入失调电压（最大 25uV）及其漂移（0.1uV/°C）非常的低；第二，INA333 是一个轨到轨输入输出的放大器；第三，内建的射频干扰滤波器可以有效减少空中电磁波对仪表放大器输入级的影响（手机信号，FM 电台信号无时无刻不存在在我们周围，特别是当输入走线或导线较长时，会产生天线效应将射频信号引入到 INA333 的输入级。虽然这些高频干扰由于 INA333 带宽的限制不会以高频信号的形式达到输出端，但它们会被运放输入级整流形成直流噪声，对于需要放大微弱信号的仪表放大器来说应该尽量消除这种噪声）；最后，REF 引脚可以使输出含有一个固定的直流偏置，如 2.5V，方便后端运放或 ADC 电路的设计，同样地，使用一个低阻抗电压源驱动它！

仪表放大器的缺点在于其不够灵活，使用方法单一，同时由于信号直接接入缓冲运放的输入端，导致输入共模信号的范围较窄，即使具有轨到轨输入的特点，也只能达到供电电源电压附近。

设计差分放大器和仪表放大器时，可以利用他们的 REF 脚，通过在其上添加一个电压可以用来调整差分放大器的输出直流偏置。如下图所示：

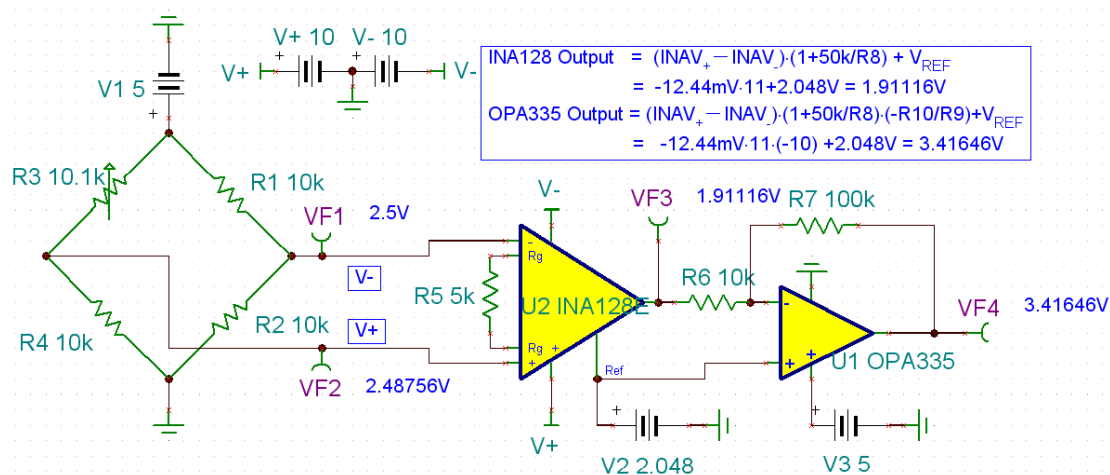


如上图，INA128 的输入 = $V_{DM} \cdot \text{Gain} + V_{REF}$ ，我们假设后端是一颗量程为 4.096V 的 ADC，因此我们通过 VREF 脚将 INA128 的输出的直流偏置设置在 2.048V 上，这样当 R3 变大或变小时，INA128 无论是输出负还是正，最终都会会在 2.048V 上下摆动，这样能获得最大的动态范围。但请务必小心的是，需使用一个低输出阻抗的电压源（比如通过运放缓冲）驱动 VREF 脚，否则容易造成电阻网络的不匹配从而影响 CMRR，这一点非常重要！

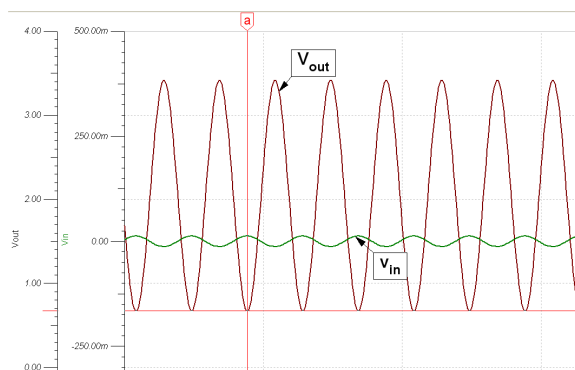
现在，我们定量来计算一下并给出完整的运放链路。这里我们利用电阻电桥来测量一个未知电阻的阻值，假设这个电阻的变化范围为 9.9k 到 10.1k 欧姆，电桥输出的差模信号为 12.56mV 到 -12.44mV：

- 期望的精度为 0.1 欧姆，即需要 2000 个读数
- 即在 25mV 的范围内需要 2000 个读数，即每个读数为 12.5uV
- 一个 12 位 4.096V 满量程输入的 ADC 的最小分辨率，即 $1\text{LSB} = 1\text{mV} \gg 12.5\text{uV}$ 。在电桥 25mV 的满量程差模输出中只能得到 25 个读数，远不能满足要求。
- 因此，我们可以把信号放大 110 倍，得到 -1.3684V 到 +1.3816V 的模拟电压，这时 1LSB 为 1mV 的 12 位 ADC 就可以获得 2750 个读书，满足设计要求。
- 接下来，在系统设计中，控制系统噪声（包括器件噪声，辐射噪声和传导噪声等）的峰峰值小于 1mV，从而确保 2750 个读数都是可靠的。

在前面，我们利用 INA128 完成了 11 倍的信号放大，下面我们再接一只自归零的 CMOS 运放 OPA335 来完成 10 倍的放大工作（减少 INA128 的失调误差影响）：



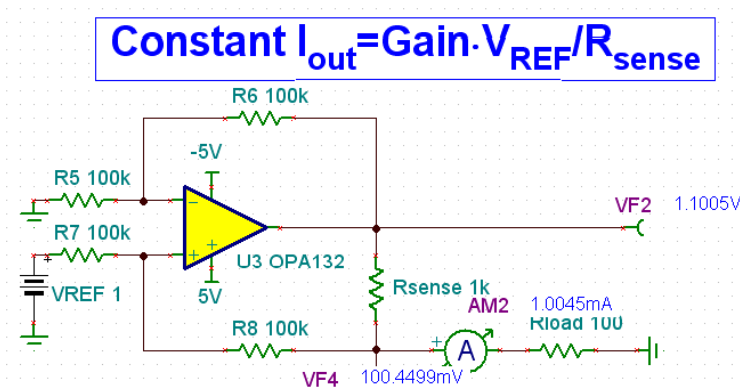
得到当 $R3=10.1k$ 时的最终输出为 $3.41646V$ ，减去固定直流偏置 $2.048V$ 得到 $1.3684V$ ，和我们开始计算的结果 -1.3684 一致。之所以没有了负号，是因为经过了配置成反相放大器的 OPA335 电路。另请注意我们是如何通过在 OPA335 的同相端加入 $2.048V$ 来完成单电源供电运放的直流偏置设置的（同相端采用和反相端一致的直流偏置，设置为 OPA335 的共模电压，从而可以仅放大反相和同相端端的差模信号）。我们下面使用一个幅度为 $12.56mV$ 到 $-12.44mV$ 的正弦波来模拟输入电阻的变化，得到最终 OPA335 的输出波形如下：



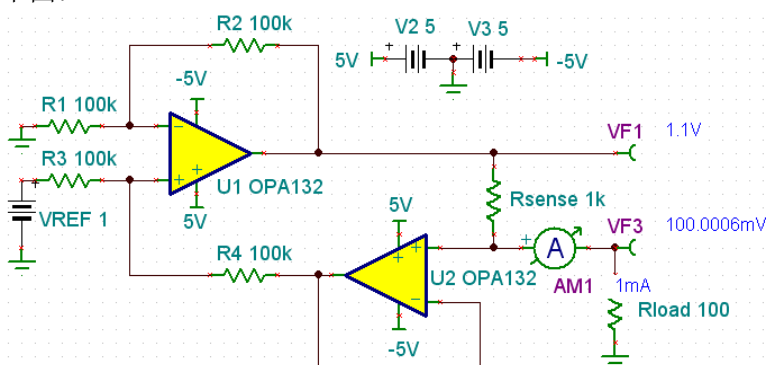
用正弦波模拟输入电阻的变化

2. 电流源驱动的 RTD 测温电阻

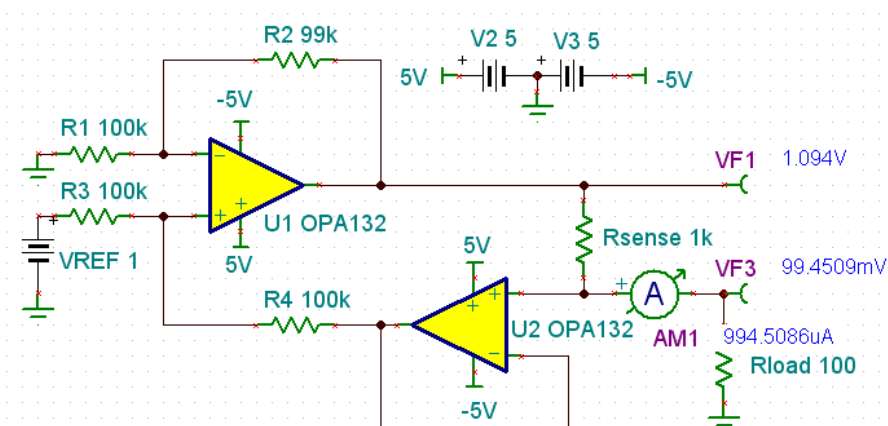
上一小节中，我们充分讨论了共模电压、差模电压、差动放大器和仪表放大器。这一部分，我们将讨论电流源和三线制 RTD 电阻的测量。温度变化会导致 RTD 电阻的阻值变化，RTD 电阻一般放在环境恶劣的现场，远离主控器。因此，采用电流源激励 RTD 可以实现长距离精确激励，并减少工业现场噪声对激励源的影响。这里我们以 PT100 为例，PT100 即为初始精度为 100 欧姆的铂金电阻，为了减少电流源在电阻上产生的热效应影响测量精度，一般采用 $1mA$ 或以下的电流激励电阻。这里我们选择可实现正负电流输出的 HOWLAND 电流源来实现 $1mA$ 的恒流输出，利用运放和外部电阻搭建的电流源如下图：



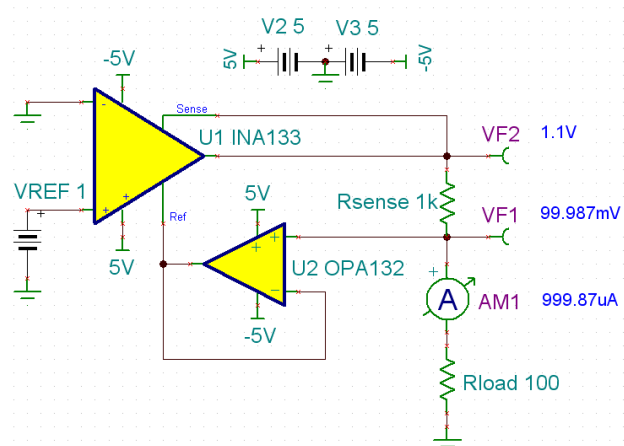
如上图，恒流输出的大小为参考电压乘以差动放大器的增益（这里为 1）再除以 R_{sense} ，即， $\text{Constant } I_{out} = \text{Gain} \cdot V_{REF} / R_{sense}$ ，但是我们也发现不尽如人意的地方，输出的电流为 1.0045mA，误差还是比较大。这个误差的来源是由于 R_{sense} 的出现破坏了差动放大器的电阻平衡，如果我们使用一个同相放大器来隔离 R_{sense} 和电阻网络，我们可以得到非常精确的结果，如下图：



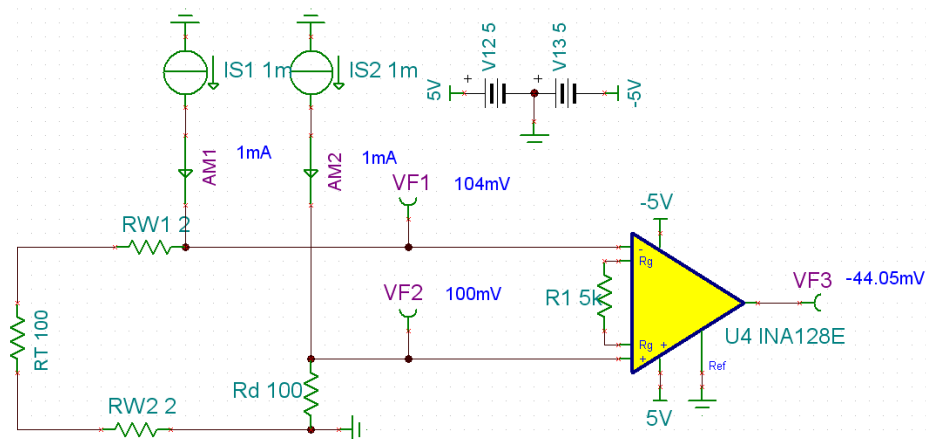
HOWLAND 电流源的精度取决于电阻网络的匹配程度，例如我们将电阻网络中的任一阻改为 99k，即 1%精度的最差情况，得到如下结果，可见电阻网络的不匹配造成了明显的输出误差：



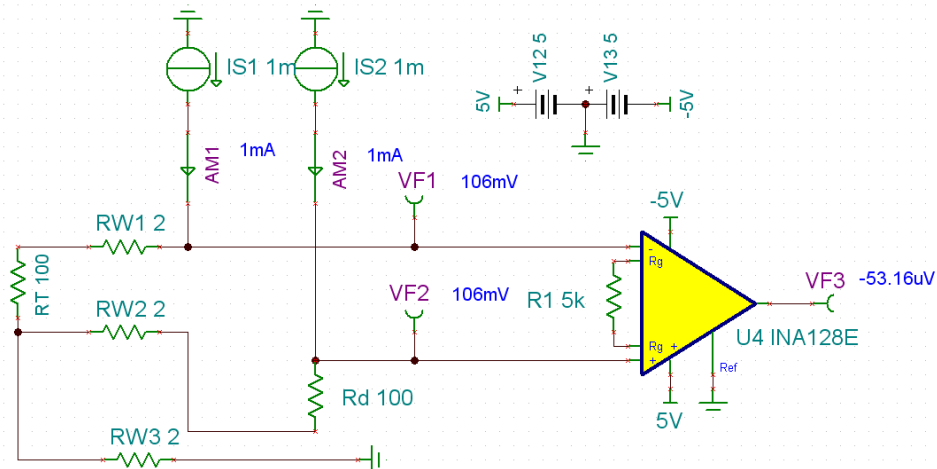
因此我们也可以利用 TI 调试好的差动放大器来简化并提高电流源的精度，如下图：



解决了电流源的问题，我们看一看两线制的 RTD 电阻测量中的问题，如下图，RW1 和 RW2 是模拟长导线上的等效电阻，Rd 是主控器端的参考电阻，用来和 RTD 电阻的输出组成差分信号，注意这里的电流源和 RTD 的接地都是在主控器端，从而避免地电平不一致带来的问题。现在的问题是由于 RW1 和 RW2 的存在，导致输出误差，即 RTD 现在的电阻值变成了 104 欧姆，如下图所示：



为了消除布线电阻给测量带来的影响，业界常使用三线制 RTD 电阻进行测量，其电路如下：

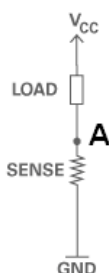


上图中， $VF1=IS1*(RT+RW1+RW3)+IS2*RW3$ ， $VF2=IS2*(Rd+RW2+RW3)+IS1*RW3$ 。导线采用同样材质和长度，可以确保 $RW1=RW2=RW3=RW$ ，同时有 $IS1=IS2=IREF$ ，得到：

$V_{F1} = I_{REF} \cdot (R_T + 3R_W)$, $V_{F2} = I_{REF} \cdot (R_d + 3R_W)$ 。通过仪表放大器进行减法运算后可以得到 $V_{DM} = I_{REF} \cdot (R_T - R_d)$ ，其中 I_{REF} 和 R_d 都是已知的，所以对 V_{F3} 进行放大和转换后即可求出 R_T 。再根据 RTD 电阻随温度变化的曲线就可以求出当前温度。

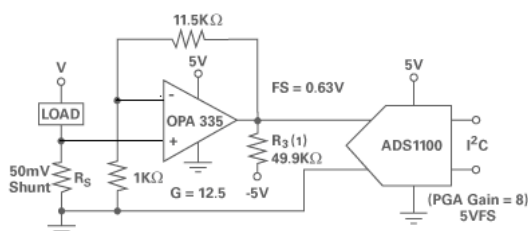
3. 电流并联检测

电流并联检测，就是通过测量置于电流路径上的电阻上的压降来监视电流的电路（尽管存在着其它技术，例如磁相关技术，但这里的讨论仅限于并联电阻电流测量）。并联电阻测量电流的方法主要有两种，高侧和低侧。低侧测量方法直接简单，它通过在 A 点处测量电流经过置于负载和地之间的电阻时所产生的压降来检测电流，如下图：



负载与地之间的测流电阻

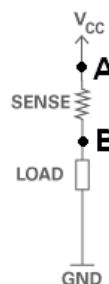
低侧电流测量的特点就是直接简便，只需一个运算放大器便可完成测量，且非常准确：



使用 TI OPA335 进行低侧电流感应

但其在接地路径上加入了阻值，这非常不利，因为流入地平面的电流将在感应电阻上产生电压，这个电压将以地平面噪声的形式出现在系统的所有地节点上。由于数字电路在 0, 1 间切换，导致电流将是动态的，这将在地平面上形成高频噪声，影响模拟部分的精度甚至引起数字部分的误动作。所以若能接受地平面的噪声，低侧电流测量是最简单最好的方法。若不能接受，我们可以选择高侧电流测量。

高侧电流测量技术通过测量 A 点和 B 点间电流经过置于电源和负载间的电阻时所产生的压降来测量电流，如下图：

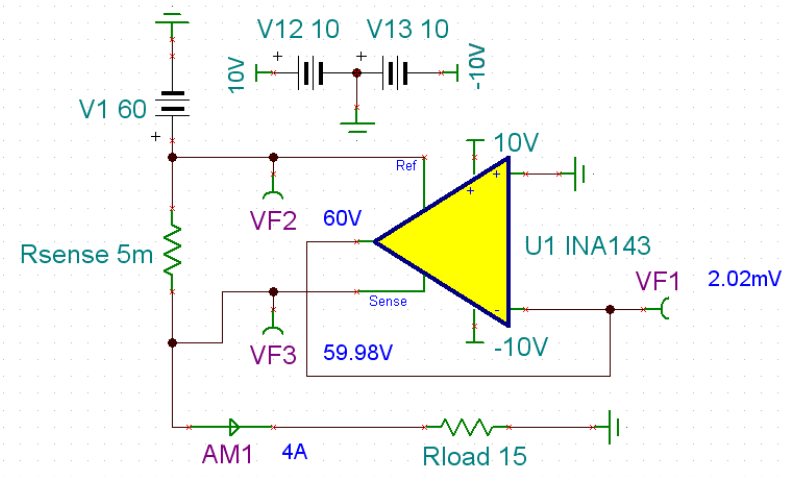


电源和负载之间的测流电阻

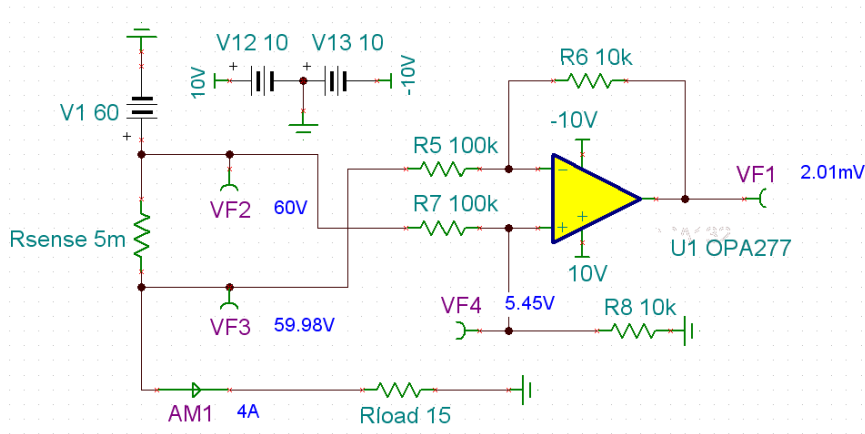
高侧电流检测器的优势和低侧相比非常明显，它直接连接至电源，并且可以检测所有的下行故障以及触发适当的更正措施，并且不会产生额外的接地干扰。但它对信号调理提出了更高的要求，因为一般我们选择 10m 欧以下的电阻做为感应电阻，这样在感应电阻上不会产生大的压降，从而减少对后端系统的影响同时减少无用功率消耗，当这样的话，在 AB 间会有一个 mV 级的差模电压，同时在 AB 点处存在等于 VCC 的共模电压。所以我们需要非常好的共模抑制比和能接受非常高且经常变动的共模电压（经常超出放大器所使用的电源轨的限制）。备选有差动放大器和电流检测放大器，差动放大器通过衰减输入信号并相减来实现高共模信号的抑制，而电流检测放大器通过高耐压的晶体管输入级和电阻将电压转化为电流，进行电流的相减，再通过第二级放大并转化为电压信号(或不转化)再输出。因此电流检测放大器通常还拥有较大的带宽和响应速度，两者的优劣列表简述如下：

特点	电流检测放大器	差动放大器
速度	快，可测量瞬时电流	慢，适合测量平均电流
输入 CMRR (DC)	高，>100dB	80dB
输入 CMRR (PWM)	80dB	80dB
静态时输入级漏电流	低	由于输入级分压电阻网络的原因，“漏电流”大
外部滤波器	输入级之后	输入级前或后均可
输入超出范围	可能损坏输入级晶体管，危害大	分压电阻网络在输入级晶体管前，危害小

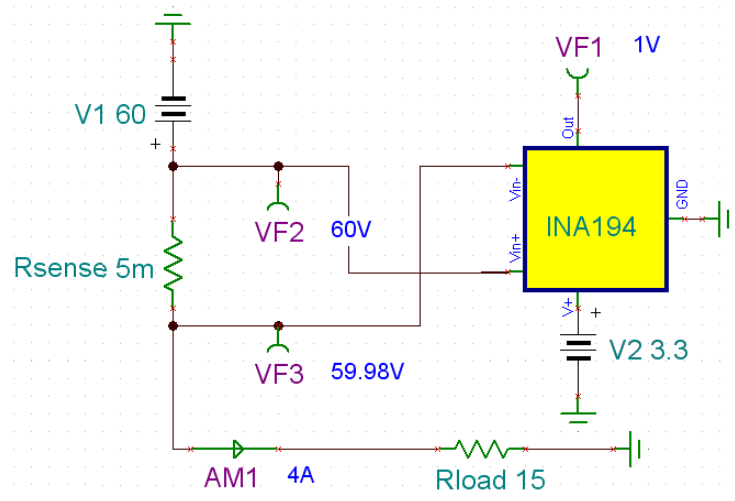
下面我们假设 VCC 为 60V，负载为 15 欧姆，这样电流大小为 4A。我们选用 5m 欧的并联测流电阻，用 INA143 和 INA194 来分别做电流检测。



如上图，±10V 供电，配置成 0.1 倍增益的 INA143 的确可以实现 60V 高共模电压下的电流检测。60V 的共模输入电压被其内部的电阻网络分压后，实际进入运放输入级晶体管上的共模电压落在了供电电源轨内，但同时有用差模信号也被衰减了 10 倍，从 5m 欧电阻器两端的 20mV 衰减到最终输出的 2mV，以至于运放自身的 20uV 失调电压现在看上去都这么刺眼。让我们拆开 INA143，给出更直观的等效电路如下：



这里可以看到 VF4 即为真正进入运放输入级晶体管的共模电压，落在了电源电压轨内。若使用 INA194 来调理同样的测流电路，TINA 仿真结果如下：



非常让人振奋的结果，3.3V 单电源供电的 INA194 成功抑制了 60V 的共模电压，并将 5m 欧并联测流电阻上的 20mV 差模放大了 50 倍，得到了精确的 1V 输出结果！

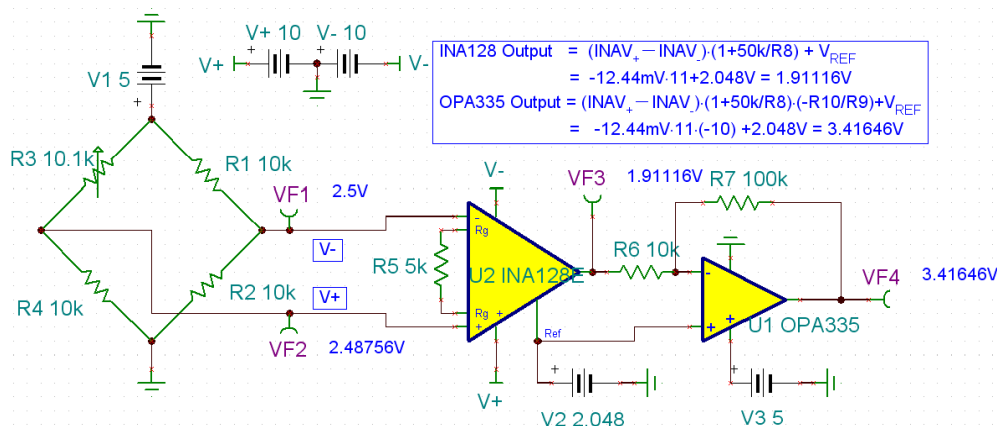
推荐使用的 TI 电流检测放大器和功率检测器：

器件	电源电压 (V)	Gain	CMRR @ DC (dB) (min)	输入共模电压范围	其他特点	价格 (美元) (单位:片)	封装
INA200AID	2.7-18	20	100	-16 到 80V	内建比较器	0.9	SOIC
INA194AIDBVT	2.7-18	50	100	-16 到 80V		0.8	SOT23
INA213AIDCKT	2.7-16	50	100	-0.3 到 26V	双向电流检测，零温漂	0.75	SC70
INA209AIPW	3-5.5	程控	100	0 到 26V	内建 ADC，完成电流，电压和功率测量功能	3.5	TSSOP

上表中的 INA209 是一个数模混合器件，内建 ADC 和乘加器，可测量电流，电压和功率并将结果保持在寄存器中，通过 I2C 接口读取。同时内部有数字比较器（看门狗），一旦寄存器中的值超过预定阈值，INA209 就会输出电平跳变以触发控制系统的保护程序。

2.1.6 利用 Delta-Sigma 型 ADC 简化设计

让我们回顾电阻电桥这个例子：



这里用到了一只仪表放大器和一只运算放大器，他们实际上主要完成了三个功能：

1. 抑制了 2.5V 的共模信号；
2. 将 -12.44mV 的差模信号放大了 110 倍，从而满足了 ADC 采样精度的要求；
3. 虽然电桥输出的信号都是单极性（正电平）的，但是其差模信号 -12.44mV 到 12.56mV 是双极性的。运放电路给该双极性信号加入了 2.048V 的直流偏置，使得最大化利用了 0—4.096V 输入 ADC 的动态范围；

所以如果我们能找到一种 ADC，拥有全差分输入（提供完整的共模抑制能力），并拥有超高的精度，我们就有可能无需 INA 进行共模抑制和电平抬升，无需两级放大就能够完成在 25mV 中获得 2000 个读数的要求，就是说该 ADC 的最小分辨率要小于 12.5uV!

△-Σ ADC 的结构与原理

Delta-Sigma ADC（以下简称△-Σ ADC）就拥有上述特点，首先，它拥有全差分的输入级（请回顾 SAR ADC 部分对 ADC 输入的解释）， V_{in+} 和 V_{in-} 都可以接受电源轨范围内的信号并进行相减，获得优秀的共模抑制能力，实际上在直流段，即使△-Σ ADC 的内部 PGA 设置为 1，其共模抑制比都可以达到 100dB 以上！

其次，△-Σ ADC 拥有超高的精度，这是通过过采样、△-Σ 调制和数字滤波三个方面结合起来的实现的。下图给出了△-Σ 转换器的基本拓扑结构：

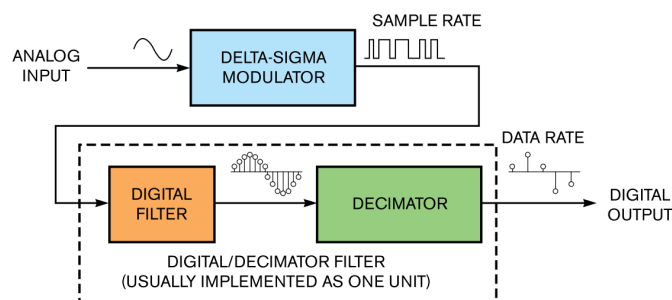


图 1.3 任何△-Σ ADC 的核心部分都包括一个△-Σ 调制器和一个数字/抽取滤波器

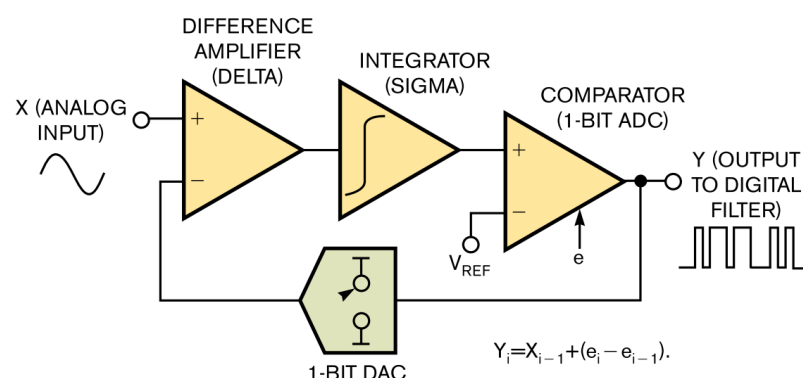
其核心部分是一个 Δ - Σ 调制器级联一个数字滤波器。如果仔细探究 Δ - Σ 转换器，你会发现，尽管不同 Δ - Σ ADC 的指标各有千秋，但是它们都是包含了这一基本的结构。下面将研究这两个模块的基本架构和功能。

Δ - Σ ADC 的输入信号是交流或者直流电压信号。我们用一个单频正弦信号作为 Δ - Σ 转换器的输入信号。如图 1.3 所示，转换器内的调制器使用一个 1bit 的 ADC 对输入信号进行采样，产生粗糙的量化输出信号。调制器把模拟输入信号转换成了高速的脉冲数字信号，脉冲的占空比反映了模拟输入电压的大小。尽管调制器产生了含有噪声的输出信号，但是这些噪声将被整形在输出频谱的高频部分，从而在数字滤波器的输出端得到低噪声、高精度的转换结果。这将在后续内容中讲解。

在调制器的输出端，数字滤波器处理高频噪声和高速采样率带来的数据吞吐率过高的问题。因为此时的信号位于数字域中，因此可以用低通数字滤波器来消弱高频噪声，并且用抽取滤波器来降低输出数据的速度。数字/抽取滤波器对调制器的高速 1bit 数据流进行滤波，形成低速的多比特编码。

虽然大多数转换器只有一个采样率，但是 Δ - Σ 转换器有两个：输入采样率（也称为调制器采样率或过采样速率）和输出数据率。这两个变量之间的比值定义了系统的抽取率（也称为降采样率）。抽取率与转换器的有效精度是紧密相连的，接下来的部分将研究调制器、数字/抽取滤波器和可调节抽取率是如何工作的。

Δ - Σ 转换器中采样调制器的输出信号为一连串的 1bit 码流，这是由于输入信号通过高采样率的量化器而转换生成的。跟所有的量化器一样， Δ - Σ 调制器采样输入信号，产生数字码流表征输入电压。可以在时域或频域观察 Δ - Σ 调制器结构，时域下的一阶调制器结构如下图所示。

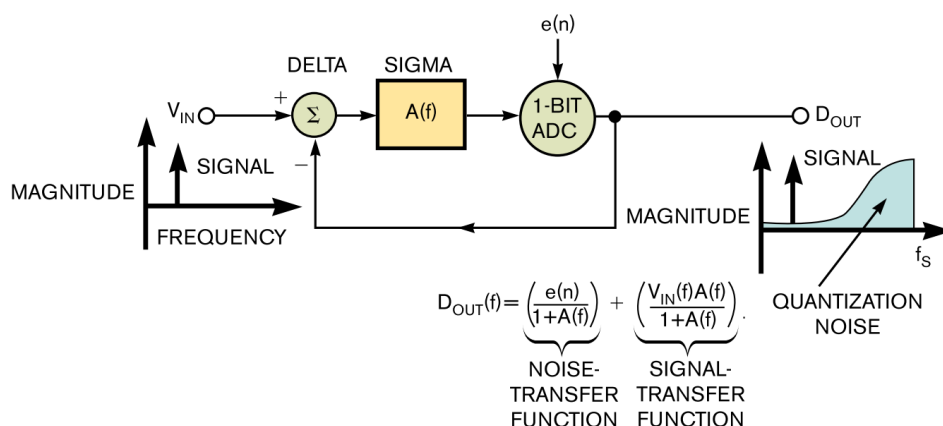


一阶调制器的调整过程：时域

调制器利用一个差动放大器（Delta）得到输入模拟信号与反馈 DAC 输出的模拟信号之间的差值，积分器（Sigma）对差动放大器的输出模拟信号进行积分，并把积分的输出信号（斜坡信号）送入到比较器（1bit 的模数转换器）中，积分结果被转换成“1”或者“0”的数字信号。在系统时钟下，ADC 把 1 位的数字信号送到调制器的输出，与此同时，通过反馈环路，把该数字信号送入 1 位的 DAC 的输入端。

1 位 ADC 把输入信号量化成离散的输出编码，包含有转换器的量化噪声 (e_i)。调制器的输出等于输入加上量化噪声 ($e_i - e_{i-1}$)。在上述公式中，量化噪声等于当前的量化误差信号 (e_i) 减去调制器前一个周期的量化误差 (e_{i-1})，即 $e_i - e_{i-1}$ ，量化噪声被进一步降低了。时域下的输出信号是代表输入的脉宽信号，频率等于调制器采样频率 f_s 。如果把输出脉冲序列平均化，结果将等于输入信号。

下图所示的结构框图从频域解释了调制器的工作原理。时域下的输出脉冲信号在频域下表现为输入信号的频谱加上被整形的噪声信号频谱。被整形的噪声特性（低频处的噪声被推到高频处）从频域上体现了调制器的关键作用。



频域上，调制器的关键作用是噪声整形

与一般的调制器不同， Δ - Σ 调制器中的积分器能够对量化噪声进行整形。调制器输出的噪声功率谱不是平坦的。更重要的是，通过频域分析，就可以清楚的看到调制器是如何把噪声整形到高频处，进而在感兴趣的频段得到高分辨率的结果。

在调制器输出中，量化噪声在 0Hz 处是非常低的，然后随着频率的增加而急剧上升，并且在调制器采样频率处达到最大值。

在一阶调制器只积分一次的基础上，二阶调制器通过积分两次，来进一步降低低频量化噪声。很多 Δ - Σ 调制器的阶数甚至更高，如当前比较流行的 Δ - Σ 转换器通常会包含二阶、三阶、四阶、五阶或者六阶的调制器。高阶调制器能够把更多的量化噪声整形到高频处。

接在 Δ - Σ 调制器后面的模块是数字/抽取滤波电路，它对调制器输出的 1bit 码流进行滤波和抽取。在调制器的输出端，高频噪声和高速采样率（意味着高速数据输出率）是两个难题。然而，由于此时的信号位于数字域中，因此，可以用一个低通滤波器来削弱噪声，同时，用抽取滤波器功能的电路来降低输出数据吞吐率。设计师常常把数字滤波器和抽取电路放在一起设计。

图 1.4 显示了信号在数字/抽取滤波器传输过程中的变化情况。数字滤波器的工作频率与调制器的采样速率是相同的（如图 1.4a 所示）。可以看出，24 位的代码流与原始信号波形一致。时域模型下，数字滤波器不仅降低了 Δ - Σ 转换器的噪声从而提高了转换器分辨

率，同时数字滤波器还降低了系统噪声，这是因为调制器将低频段的量化噪声整形到高频处，滤除高频噪声即可实现低频处的采样精度提升（如图 1.4b 所示）。

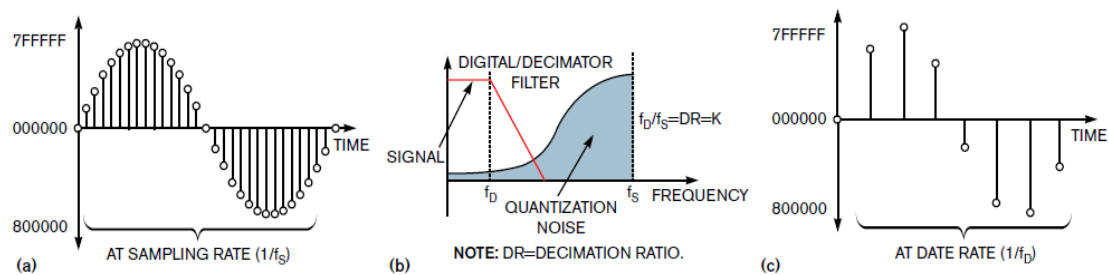


图 1.4：数字滤波器输出端产生一个高分辨率的结果（a），同时抑制了高频噪声（b）。抽取滤波器降低了输出码率（c）

数字滤波器的功能在于提供一个高分辨的数字信号来描述输入模拟信号，但是数据速度仍然因太快而不能利用。尽管看起来得到了大量的高采样速率下的高质量、多比特的采样信号，但是这些数据中大部分是用不着的。

因此，数字/抽取滤波器的第二个功能就是降低数据吞吐率。抽取是一个把输出数字信号的高速率降低到系统的奈奎斯特频率的过程。一种实现降采样功能的简单方式就是对一组 24 位的数据进行平均化（如图 1.4c）。降采样器通过累加这些高分辨率的数据、每几个数据做一次平均、输出平均结果、并清空计算所用的数据开始下一个平均过程。实现低功耗抽取功能的更为简单的方法就是，每 K 个样本抽出一个 24 位的结果（其中， K 等于抽取率或降采样比率，也有文章称为过采样比率。数值上都等于调制器采样速率与输出数据吞吐率的比，抽取率指与调制器频率比，输出数据速率被降低了 K 倍；而过采样比率指与输出数据速率比，调制器采样频率高 K 倍），这样就不需进行累加和平均计算。

几乎所有的 Δ - Σ 转换器都包含一类平均滤波器，称之为 sinc 或者 FIR 滤波器，根据滤波器的频率响应来命名。许多 Δ - Σ 器件都用 sinc 滤波器来实现两级抽取。工业用途的低速 Δ - Σ ADC 一般只用一个正弦滤波器。

在频域中，你会发现数字/抽取滤波器对于信号来说是个低通滤波器（如图 1.4b 所示）。通过这种方式，数字/抽取滤波器大大抑制了调制器的高频量化噪声。量化噪声被衰减后，感兴趣的信号将重新出现在时域中（在对调制器输出的数字信号滤波之前，数字化后的感兴趣低频信号淹没在高频噪声里，时域上很难分辨出来）。

前面的讲述中，你已经了解到了调制器在时域和频域下的工作原理，以及它如何把量化噪声整形到高频处。调制器通过求和器、积分器和负反馈电路来实现过采样系统。你也了解到了数字/抽取滤波器的内部工作原理，它减少了从调制器输出的高速 1 位数字码流的高频噪声，同时，降低了转换器的数据输出速率。把调制器和滤波器两个模块组合在一起，就可以得到一个高分辨率的 ADC。

任何一种类型的转化器，其实际分辨率等于 ADC 转换的位数。而有效分辨率描述了

模数转换出来的有用位数，因为它是跟信号噪声相关的。有效分辨率等效于 ADC 的有效位数。调制器的 F_S （调制器采样频率）和 F_D （输出数据吞吐率）的比值定义了抽取率或者过采样比率，它直接影响了有效分辨率。抽取率常见的大小为 4 到 32768，等于 Δ - Σ ADC 系统每输出一个最终数据时调制器输出的采样数据的个数。

在图 1.5 所示的频谱图中，假设输出的数据吞吐率只是调制器采样频率的若干分之一（图 1.5a）。0~ F_D 的输入频率都在输出信号带宽内，此时，因 0~ F_D 内噪声水平较低使得有效位数较高。而较高频率的 F_D 增加了转换器的输出数据吞吐率，却降低了有效位数：尽管从调制器输出的大多数噪声都是高频的，但是有效位数由于 F_D 频带内增大的噪声而降低了（图 1.5b）。图 1c 给出了一个采样 ADC 抽取率与有效位数之间的关系示意图。

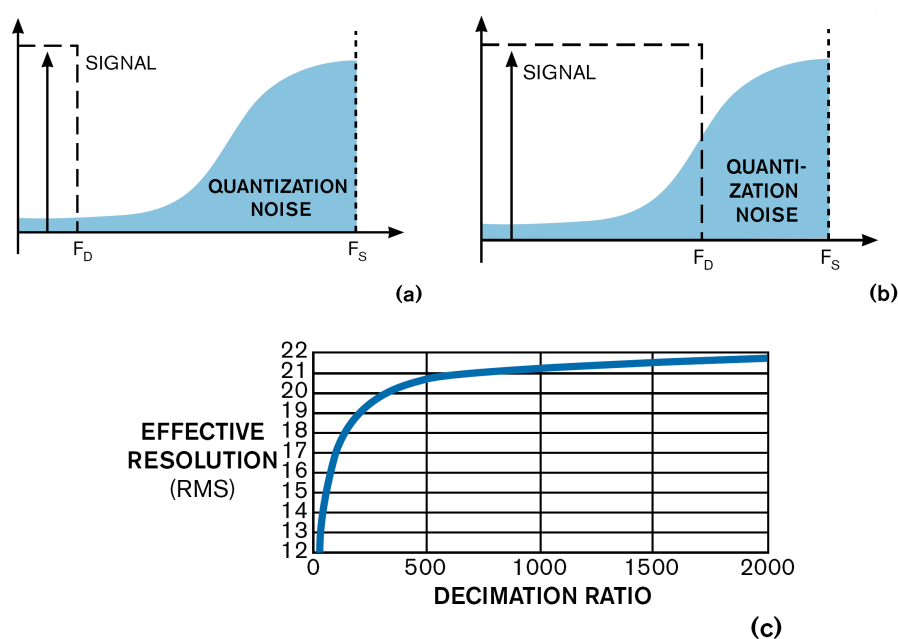


图 1.5：降低输出数据吞吐率（a）降低抽取率（b）得到有效位数与抽取率的关系（c）

在不改变有效位数情况下，提高输出数据吞吐率的方法就是增加调制器的采样频率。可以通过提高输入到 Δ - Σ ADC 的系统时钟频率来提高调制器采样频率。对于一个恒定的抽取率，提高时钟频率会增加调制器采样频率和功耗。并且，大多数转换器都会对调制器采样频率有个限制，超过这个限制，转换器将不能正常工作。抽取率与有效位数之间也有密切的关系。保持调制器采样频率恒定，并且降低输出数据吞吐率将可以在转换器的输出端得到高的有效位数。

用 Δ - Σ ADC 完成整个信号链的工作：

回顾电阻电桥的这个例子，当 R_3 这个可变电阻器的阻值从 9.9k 变化到 10.1k 的过程中，输出的差模信号为 12.56mV 到 -12.44mV：

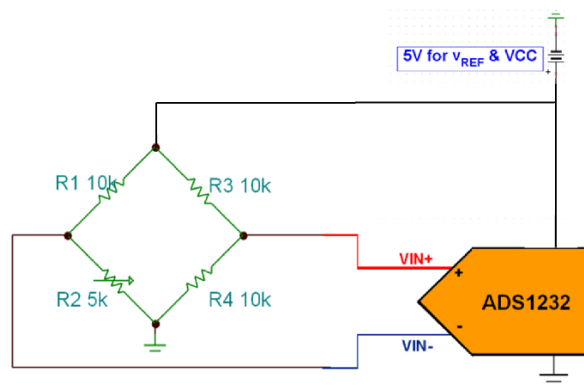
- a. 期望的精度为 0.1 欧姆，即需要 2000 个读数
- b. 即在 25mV 的范围内需要 2000 个读数，即每个读数为 12.5uV
- c. 以 ADS1232 为例，它是 24 位 5V 满量程输入的 ADC，由下表可以看到，当其数据吞吐率为 10SPS，内部 PGA 设定为 1 时，其输入级峰峰值噪声仅为 1.79uV。

Table 1. AVDD = 5V, V_{REF} = 5V, Data Rate = 10SPS

GAIN	RMS NOISE	PEAK-TO-PEAK NOISE ⁽¹⁾	ENOB (RMS)	NOISE-FREE BITS
1	420nV	1.79uV	23.5	21.4
2	270nV	800nV	23.1	21.4
64	19nV	125nV	22.0	19.2
128	17nV	110nV	21.1	18.4

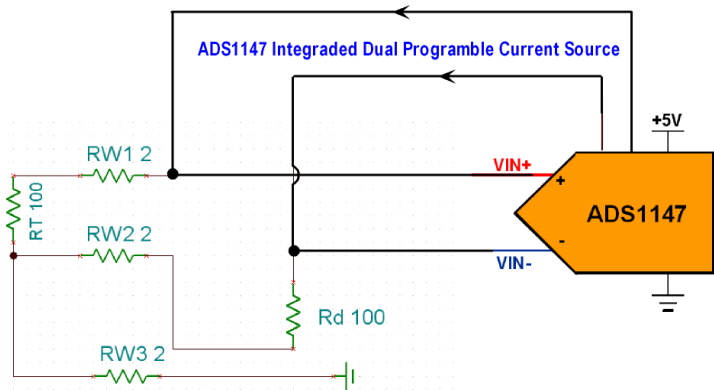
(1) Peak-to-peak noise data are based on direct measurement.

此时，ADS1232 的无噪声位数可以达到 21.4 位，这里我们取 2^{20} 约合 10^6 来计算 ADS1232 每个 LSB 的大小为： $1\text{LSB}=5\text{V}/10^6=5\mu\text{V} < 12.5\mu\text{V}$ 。在电桥 25mV 的满量程差模输出中可以得到 5000 个读数，远远满足要求。因此，电路可以简化为：



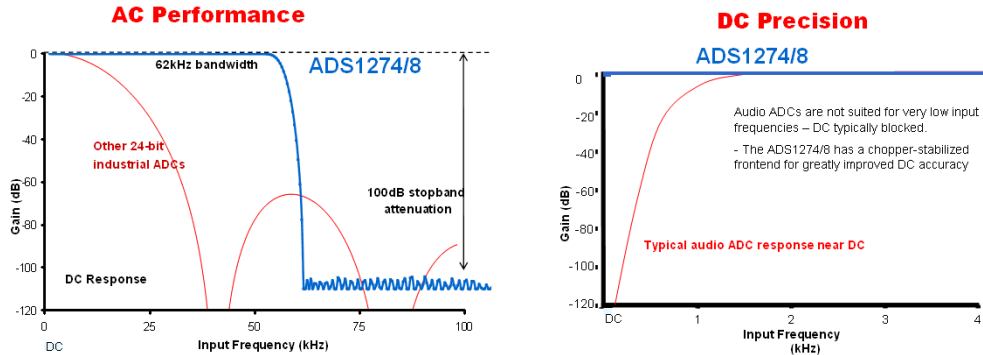
- d. 虽然理论上我们可以使用 ADS1232 完成设计，但是在系统设计中，控制系统噪声（包括器件噪声，辐射噪声和传导噪声等）的峰峰值小于 12.5uV 是非常困难的事情。这时，我们可以利用 ADS1232 内部的 PGA，把输入差模信号放大（可选倍数为 1,2,4...128），比如我们把输入的 25mV 差模信号通过内部 PGA 放大 64 倍，得到 1.6V 的有用差模信号，我们的系统噪声只需小于 $1.6\text{V}/2000=800\mu\text{V}$ 就可以完成工作了，这对系统设计的要求降低了许多，特别是在省略了大量的运放和电阻器后，噪声源减少，更有利于减少系统噪声。从本页的 Table 1 我们可以看到，在 PGA 倍数增大后，ADS1232 的输入级噪声增大到： $125\text{nV}*64=8\mu\text{V}$ 。
- e. 在 PGA 的帮助下，我们现在可以使用 16 位的满量程输入为 5V 的 ADS1146 来完成设计，此时 ADS1146 的 $1\text{LSB}=5\text{V}/65536=76\mu\text{V}$ ，从放大后的 1.6V 差模信号中可以获得 $1.6\text{V}/76\mu\text{V}=20,000$ 个数据！同时，ADS1146 也拥有完整的差分输入级，可以完成整个信号链的工作。

利用 ADS1147 完成对 3 线制 RTD 电阻的测量



ADS1147（16 位）和 ADS1247（24 位）是内建电流源的 Δ - Σ ADC，这类 ADC 专为 RTD 等需要电流源激励的传感器设计，其全差分输入，PGA 放大器和超高的精度帮助我们省下了一大堆运放和电阻。

除了压力信号，温度信号这种变化缓慢的信号需要高精度测量，还有一些动态范围大的低频交流小信号需要被稍高的采样率高精度采集，比如振动信号，地震信号的采集，这时几十或者几百 Hz 的吞吐率已经难以满足要求，而 TI 推出的 ADS127x，业界最快的兼顾直流和交流精度的 Σ - Δ 型 ADC，就非常适合这类需求。



如上图，在交流精度方面，和相近直流精度的工业用 Σ - Δ 型 ADC 相比，ADS127x 拥有更宽的频率响应，可以对 62KHz 带宽的模拟输入信号采样；而在直流精度方面，和相同采样率的音频 Σ - Δ 型 ADC 相比，ADS127x 又充分保留了测量的直流精度。

上面两类 Σ - Δ 型 ADC 通常称为工业类 Σ - Δ ADC，他们主要的特点是拥有相当高的直流精度，下面是推荐使用的一些工业类 Σ - Δ ADC（均为串行输出，SPI 或 I2C）：

器件	简介	价格 (美元) (单位:片)	封装
ADS1232IPW	10SPS/80SPS, 50/60Hz 陷波器, 集成 PGA, 24 位 ADC	3.9	SSOP
ADS1240E	15SPS, 50/60Hz 陷波器, 24 位, 集成 PGA, 4 通道	3.8	SSOP
ADS1246IPW	2ksps max, 24 位, 集成 PGA, 单通道	6	TSSOP
ADS1247IPW	2ksps max, 24 位, 带电流源, 集成 PGA, 双通道	7	TSSOP
ADS1248IPW	2ksps max, 24 位, 电流源和参考电压输出, 集成 PGA, 四通道	7	TSSOP

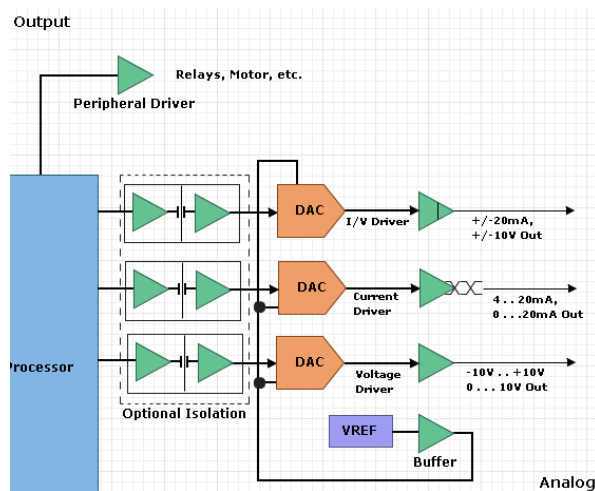
ADS1252U	40KSPS, 24 位 ADC, 单通道	6.45	SOIC
ADS1255IDBT	30KSPS, 24 位 ADC, 内部集成 PGA, 双通道输入	7.2	SSOP
ADS1271IPW	105KSPS, 24 位 ADC, 单通道	6.35	TSSOP
ADS1274IPAPT	四通道的 ADS1271	15.35	HTQFP
ADS1146IPW	2ksps max, 16 位, 集成 PGA, 单通道	4.4	TSSOP
ADS1147IPW	2ksps max, 16 位, 带电流源, 集成 PGA, 双通道	6	TSSOP
ADS1148IPW	2ksps max, 16 位, 电流源和参考电压输出, 集成 PGA, 四通道	6.5	TSSOP
ADS1158IRTCT	16 位 16 通道 125KSPS Σ - Δ 型 ADC	6.55	QFN
ADS1174IPAPT	16 位 4 通道 52KSPS 同步采样 Σ - Δ 型 ADC	11	HTQFP

除了工业用 Σ - Δ ADC，还有一类应用非常广泛的 Σ - Δ ADC 就是硬盘采样 Σ - Δ ADC。因为声音信号是带通信号，出现在 20—20KHz 内。因此音频应用仅仅关注这一段带通频域内的信号，因此它们不需要高的直流精度；为简化模拟前端的滤波，采样率有时需要达到 200KHz；同时由于声音的动态范围较大，再加上需要的净空和余量，需要高达 100dB 的总动态范围；因此现代高端音频 ADC 和 DAC 都是 24 位的 Σ - Δ ADC，由于不关注这些 ADC 的直流精度，这类 ADC 的价格比较便宜。推荐使用的 TI 音频 ADC 和 DAC 有：

器件	简介	价格 (美元) (单位:片)	封装
TLV320AIC23BPW	24 位, 96KSPS, 音频 Codec	3.35	TSSOP
PCM1753DBQ	24 位, 192KSPS, SNR=106dB, 音频 DAC	1.05	SSOP
PCM1804DB	24 位, 192KSPS, SNR=116dB, 音频 ADC	4	SSOP
PCM1803ADB	24 位, 96KSPS, SNR=103dB, 音频 ADC	1.1	SSOP

2.2 PLC 系统中的模拟输出接口

在上一节中，我们着重介绍了模拟输入接口中的信号调理和转换。下面我们看看模拟输出接口中需要输出哪些模拟或驱动信号：



从上图，我们看出模拟输出信号中主要包括三类，一类是电压输出信号(0-5V, $\pm 10V$)；第二类是电流输出信号，主要是用来进行数据通信的 4-20mA 发送器；第三类是各种功率

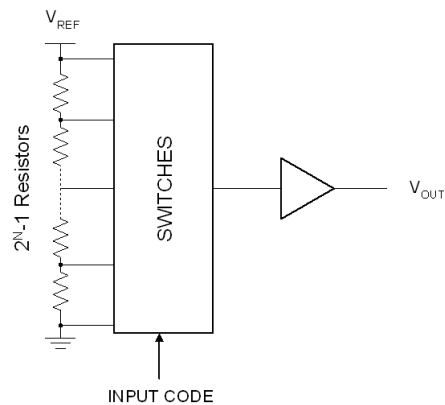
驱动模块，包括大电压/大电流驱动和 PWM 功率驱动。模拟输出离不开 DAC，集成 DAC 的架构如下表所示：

<i>DAC Topology</i>	<i>Speed</i>	<i>Resolution</i>	<i>Comments</i>
General Purpose “R-String”	Setting Time > 1uS usually 10uS	Up to 16-bit	Simple operation, low cost, low power.
Bipolar & Multiplying “R-2R”	Setting Time > 0.2 uS < 20MSPS	Up to 16-18 bits	High precision, moderate speed, Moderate to high cost.
Current Steering	< 1GSPS	Up to 16-bit	Fast, expensive, large power requirements, wideband preformance

精密型 DAC 包含通用型（General Purpose）和双极型（Bipolar）两种，他们根据 V_{REF} 输入范围和带宽的不同来划分，一般来说通用型 DAC 采用电阻串（R-String）结构，其 V_{REF} 不跨越正负电源，通常在一个较窄的范围内，比如 2.5V 左右，并且带宽窄，一般在 1MHz 以下；而双极型 DAC 的 V_{REF} 范围跨越正负电源，包含地电平，通过在外部加入运放做加法器，可以构成四象限的输出。有一些双极型 DAC 的 V_{REF} 带宽可达到 10MHz，幅度可达 $\pm 18V$ ，我们习惯将这类双极型 DAC 称为乘法器型(Multiplying) DAC 或 MDAC。因 MDAC 使用灵活，操作简单，同时精度卓越而在产业界受到广泛应用，在大学生电子设计竞赛中也经常出现乘法器型 DAC 的身影。下面我们用 R-String DAC 和外部 DAC 来产生 0-5V 的信号，用 MDAC 来产生 $\pm 10V$ 的输出信号：

2.2.1 R-String DAC 与单极性信号输出

R-String DAC，即电阻串型 DAC，采用模拟开关加电阻串的方式对参考输入电压分压，再通过运放缓冲分压结果输出：



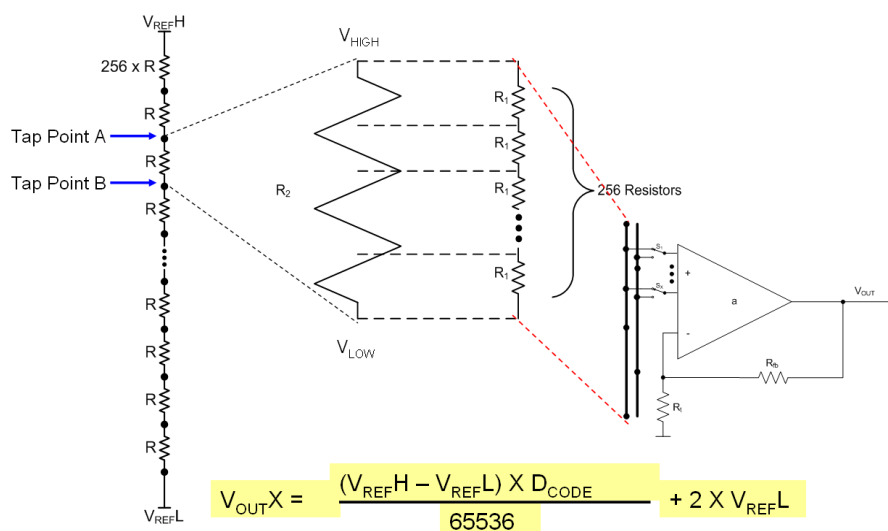
- Low Cost
- Limited Accuracy

$$V_{out} = V_{ref} \cdot \frac{Code}{2^N}$$

General Purpose DAC:
 V_{ref} is usually fixed or swing within positive power rail

如上图，一个 N 位的电阻串型 DAC 需要 $2^N - 1$ 个电阻，匹配困难，精度很难做得很

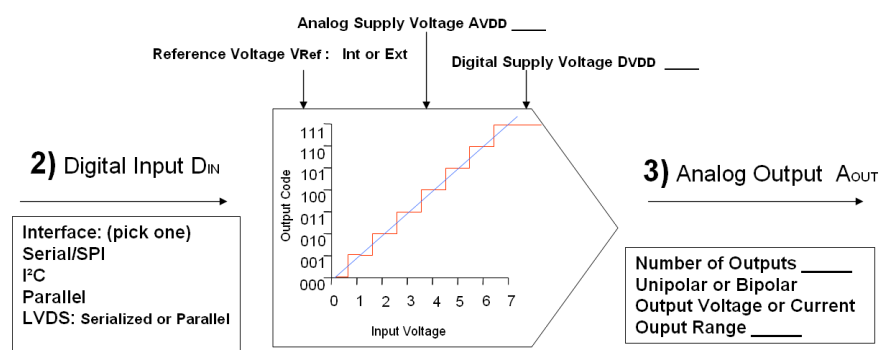
高。因此，在 12 位及以上的 DAC 中，通常采用 2 级 R String 的方式来减少电阻器的数量：



如上图，是一颗 16 位电阻串型 DAC 的内部示意图，其实是由两组 8 位电阻串型 DAC 来实现的，前一组 256 颗电阻形成一个 8 位 DAC，对输入参考电压进行粗分；后面的 8 位 DAC 对粗分后的电压进行细分。最终达到 16 位的精度。

电阻串型 DAC 的缓冲运放内置在芯片内部，通常采用轨到轨输入/输出运放来实现最大的动态范围，并有时提供 2 倍的增益从而在低参考电压的条件下获得大输出动态范围。但是，因为运放的供电和 DAC 供电联系在一起，为单电源供电，因此无法输出负电平，也就不能接受负参考电压输入。在设计 DAC 时，我们可以参考下面的指标：

1) SPEED (Settling Time or Update Rate) _____ and RESOLUTION _____ bits
Which one is more important? S or R

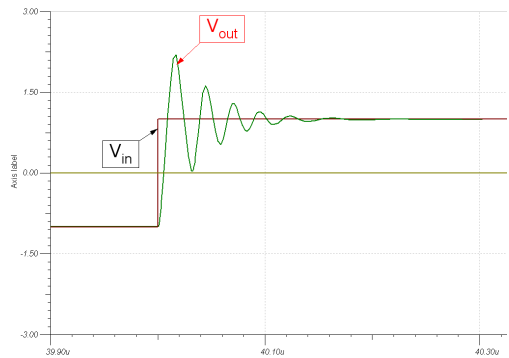


DAC 的模拟输出和 ADC 的模拟输入相对应，一样有单极性、双极性、单端和差分、多通道等特性，对应 ADC 部分的解释，非常容易理解。和驱动 ADC 的输入一样，在 DAC 之后也必须放置一个低通滤波器来消除高次谐波，这对 DAC 来说有一个专用的名称，叫做重建滤波器。

DAC 的刷新速度和建立时间和 ADC 的采样速度和建立时间有相近的含义。对于刷新速度（或采样速度） F_s 来说，在产生（或采集）交流信号 F 时是非常重要的指标， F_s 必须高于两倍的 F ，否则无法重建信号。这一点大家都很好理解，并且也得到足够多的重视。

对于建立时间来说，多多少少会感到陌生。建立时间在直流测量中是一个非常重要的

指标，对于 ADC 来说，对采样保持器上的电容充电到期望精度需要一定的时间，如果建立时间大于采样时间，那么得不到真正准确的结果；对于 DAC 来说，缓冲运放的输出达到期望精度也是需要时间的，如果在信号建立到期望精度之前就被后端系统获取，可能会产生误动作；对于多通道系统来说，在各个通道间切换的时候可能会产生阶跃信号，阶跃信号稳定到期望的精度上也需要一定的时间。对于这三种情况来说，我们都可以看作是阶跃信号的稳定：



如上图，当输入或输出信号发生跳变时（比如 ADC 开始一个新的采样周期或 DAC 的数字输入改变），信号需要一定时间才能稳定到所需的精度上（指定了稳定精度的建立时间才有意义，比如定义输出达到输入 99.999%所需的时间为建立时间才是有效的）。因此，对于关注于直流精度，通常用来产生控制电平电阻串型 DAC 来说，建立时间常常在数据手册中比刷新速率占据更重要的位置。

DAC 的数字编码输入方法也和 ADC 类似，低速高精度的 DAC 通常采用 SPI 方式串行控制，在刷新率上升到 MSPS 时，并行 DAC 开始出现，这一类 DAC 通常用来完成波形发生等工作。

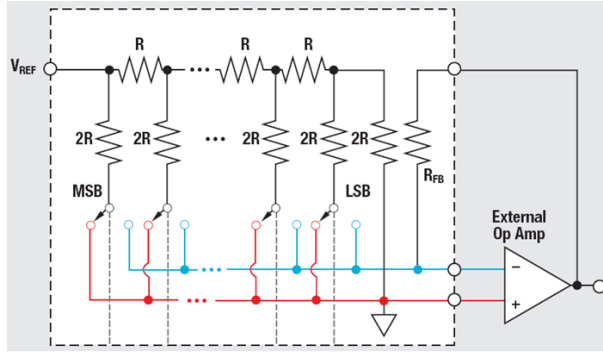
电阻串型的 DAC 有一个最大的好处就是其传递函数天生是单调的，也就是说在输入编码和输出电压间可以保持一直上升的斜率，不会有拐点出现。在一些要求苛刻的闭环精密控制场合，要求 DAC 必须是单调的。

我们推荐使用的 TI 电阻串型 DAC 有：

器件	简介	每整包所含芯片数	价格(美元) (单位:片)	封装
TLV5638ID	双通道的 TLV5636	75	3.75	SOIC
TLV5636ID	12 位，建立时间 1µS，串行 DAC，内/外部参考	75	3.65	SOIC
DAC8550IDGKT	16 位，超低转换脉冲干扰，串行 DAC，外部参考	250	3.2	MSOP
DAC8552IDGKT	双通道版本的 DAC8550，建立时间 10µS	250	5.8	MSOP
DAC8554IPW	四通道版本的 DAC8550	90	13	TSSOP

2.2.2 MDAC 与双极性信号输出

MDAC 采用 R-2R 的正向结构，如下图所示，是一只 12 位 MDAC 的示意图：



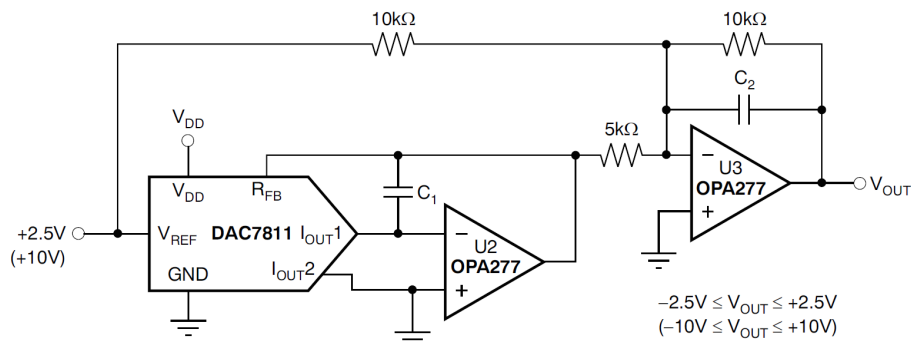
$$\frac{V_{REF}}{R} \times \frac{Code}{4096} = -\frac{V_{out}}{R_{FB}}$$

$$R_{FB} = R$$

$$V_{out} = -V_{REF} \times \frac{Code}{4096}$$

在这个结构中，R-2R 电阻网络是关键，如上图，R-2R 电阻网络和最后一只 2R 相连的输出端接入外部运放的同相输入端，并接地；运放的虚短特性使得反相端也接入地电平；这时从 VREF 端看进去，无论各个开关在什么位置上，R-2R 网络是一个恒定的阻值 R；流入 R-2R 网络的电流即为 $I_{TOTAL} = V_{REF}/R$ ；R-2R 电阻网络在这里实现了电压到电流的转换，并且有选择性的把需要大小的电流送入运放的反相端中，其中，每一个 2R 上都流过权重不同的电流：对于一个 N 位的 MDAC 来说，MSB 处的 2R 上流过的电流大小为 $1/2 I_{TOTAL}$ ，MSB-1 处的 2R 流过的电流为 $I_{TOTAL}/2^2$ ，MSB-2 处的电流为 $I_{TOTAL}/2^3 \dots$ ，在 LSB 上流过的电流为 $I_{TOTAL}/2^N$ ；这样，只需 N 个开关就可以完成 N 位的 DAC 操作，而电阻数量也减少到 2N 个，容易做到精确匹配，因此 R-2R 型 DAC 的精度可以轻松达到 12 位以上，甚至 18 位；当 DAC 的数字编码更新为 Code 时，开关会根据编码切换，使流入运放反相端的电流为 $I_{TOTAL} \times Code/2^N$ ；根据运放虚断的特性有 $(V_{REF}/R) \times Code/2^N = -V_{out}/R_{FB}$ ； R_{FB} 通常集成在 MDAC 内部，从而保证和 R 是相等的，这样可以得到 $V_{out} = -V_{REF} \times Code/2^N$ 。

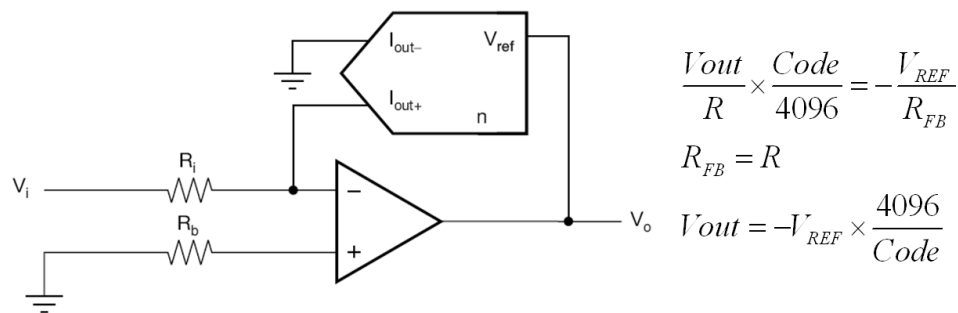
对于 MDAC 来说，输入的 V_{REF} 实际上是被换算成流入或流出 VREF 脚的电流，只要外部运放采用正负电源供电，即使 MDAC 采用 3.3V 单电源供电，MDAC 也可以实现双极性电压输入和输出。这对我们的设计带来极大的便利。下面我们看看如果利用 MDAC 和外部运放来实现恒定电压 10V 到 $\pm 10V$ 电压的转换：



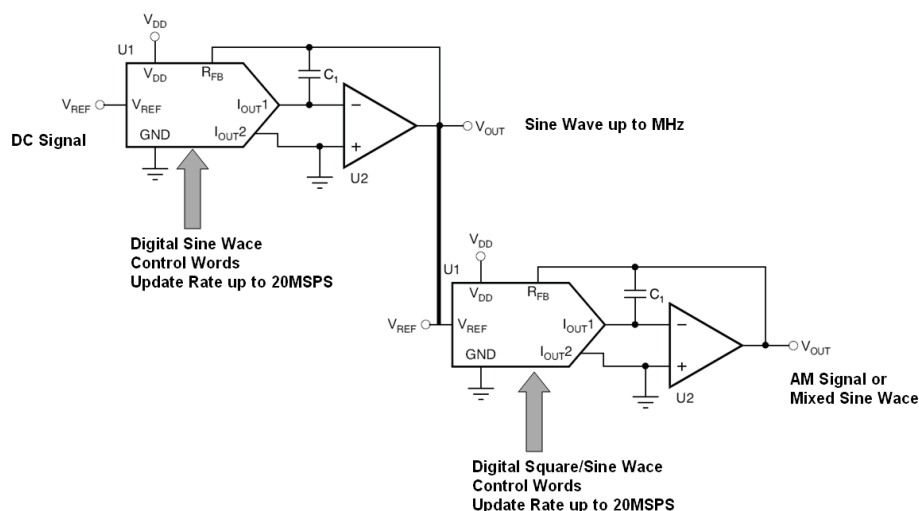
如上图，DAC7811 通过第一个 OPA277 产生的输出为 -10V 到 0V 可调；第二个 OPA277 实现的是一个反相加法器处，10V 的参考电压产生的输出为 -10V 到 0V，而 DAC7811 和第一个 OPA277 的输出在第二个 OPA277 上产生的输出为 0V 到 +20V，相加后即得到 -10V 到 +10V 的输出范围，最终的计算公式为： $V_{OUT} = 2 \times V_{REF} \times (Code/4096) - V_{REF}$ 。注意在使

用外部运放时，由于 DAC7811 的输出电容较大，需要在反馈回路中接入一个并联电容来帮助外部运放稳定，同时确保外部运放的带宽和压摆率满足要求。可以在 DAC78xx 的数据手册中找到针对不同应用推荐的对应外部运放型号。

还值得注意的是 $V_{out} = -V_{REF} * \text{Code}/2^N$ 表明 MDAC 在这种配置下产生的是衰减的输出，输出是小于输入的。因此，可以利用 MDAC 的这种特性完成程控衰减器的工作。同理，我们把 MDAC 放在运放的反馈回路中，可以得到一个程控放大器，在用做程控放大器时，应保证外部运放的增益带宽积和压摆率等指标。读者可以根据下图自行推导计算式：

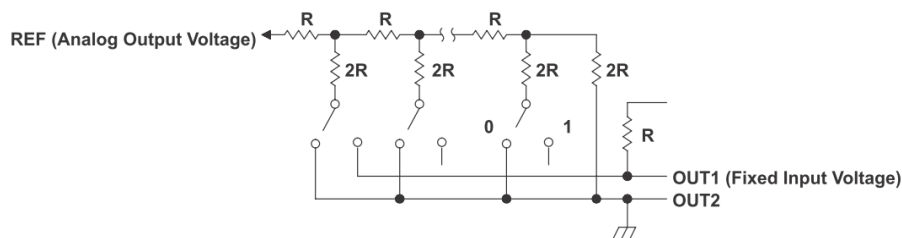


注意到 MDAC 的 VREF 引脚常常拥有 $\pm 15\text{V}$ 及以上电压输入范围和 10MHz 的 -3dB 带宽，同时并行输入的 MDAC 拥有 20MHz 的刷新率，因此可以利用 MDAC 来进行一些 kHz 量级的波形和各种调幅信号：

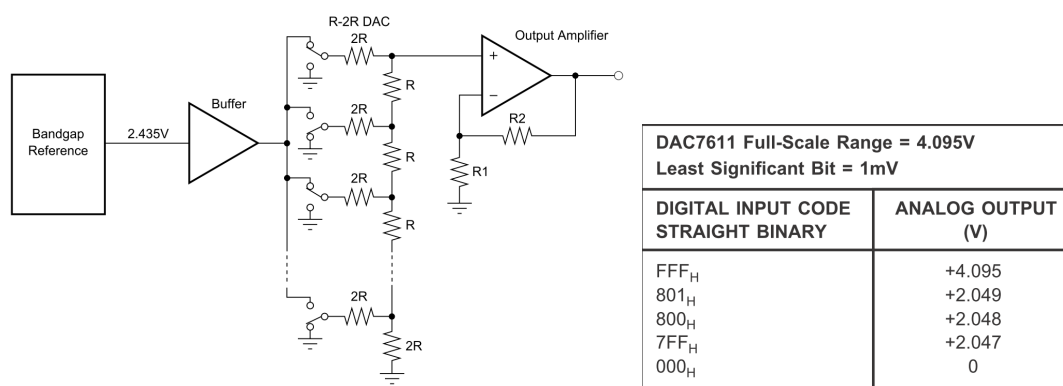


如上图，前一只 MDAC，例如 DAC7822，输入一个固定的参考电压 10V ，用数字化的正弦波刷新 DAC，通过外部运放可以产生单极性或双极性的正弦波；将生成的正弦波输入第二个 MDAC 的输入端，用期望的调幅信号刷新 DAC 就可以实现调幅信号输出了。

在 MDAC 应用中，R-2R 电阻网络都是正向工作的，也就是说总是有信号从 VREF 脚流入，利用 VREF 端输入电阻恒定的特性实现电压到电流的转换，因此正向 R-2R DAC 的输出是电流，在 DAC 外部还需要一只运放来完成从电流到电压的转换。我们可以将 R-2R 电阻网络用在反向配置中，这时实现的是电压进电压出：



如上图，参考电压 V_1 从 OUT1 输入，OUT2 接地，此时的输出电压为 $V_O = V_1 \cdot \text{Code} / 2^N$ 。反向 R-2R 型 DAC 利用了 R-2R 电阻少，精度高的特点，但损失了大带宽和宽电压范围，因此采用这种结构的 DAC 通常采用内置的固定参考电压源，如下图，DAC7611 就是一颗反向 R-2R 的 DAC，它内建了一个 2.435V 的固定参考电压和一个增益为 1.682 倍的输出运放，这样 DAC7611 的数字输入和模拟输出一一对应，即输入数字 N，即输出 NmV 的电压。



我们推荐使用的 TI MDAC 有：

器件	简介	价格 (美元) (单位:片)	封装
DAC7811IDGS	12 位，串行，建立时间 0.2Us，±15V，10MHz	2.55	MSOP
DAC7821IPW	12 位，并行，刷新率 20MSPS，建立时间 0.2Us，±15V，10MHz	2.6	TSSOP
DAC7822IRTAT	双通道的 DAC7821	4.2	QFN
DAC8801IDGKT	14 位，串行，±18V，10MHz，建立时间 0.5uS	5.3	MSOP
DAC8802IPW	双通道的 DAC8802	7.75	TSSOP
DAC8805QDBT	双通道的 DAC8806	7.75	TSSOP
DAC8806IDB	14 位，串行，刷新率 20MSPS，±18V，10MHz，建立时间 0.5uS	7	SSOP
DAC8811IBDGKT	16 位，串行，建立时间 0.5uS，±15V，MDAC	7.9	MSOP
DAC8820IBDB	16 位，并行，刷新率 20MSPS，建立时间 0.5uS，±15V，MDAC	8.5	SSOP
DAC8812IBPW	双通道的 DAC8811	8.4	TSSOP
DAC8822QBDBT	双通道的 DAC8820	8.65	TSSOP

2.2.3 PWM 信号与 DAC

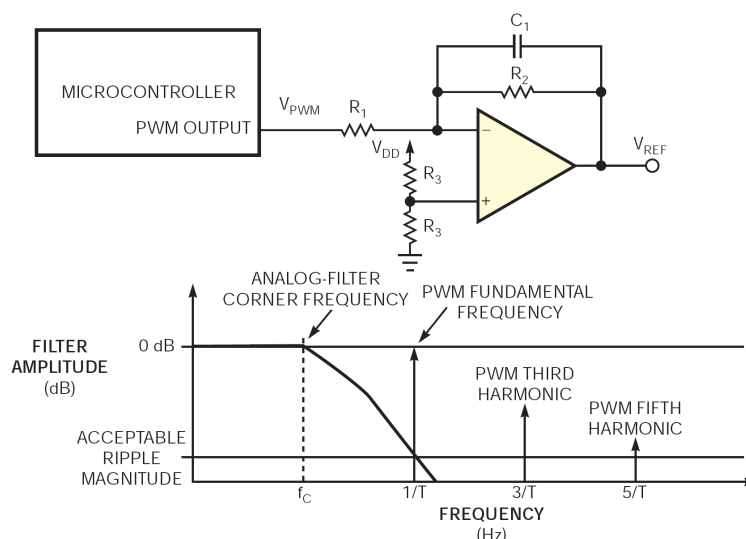
运用来自控制器的 PWM（脉冲宽度调制信号），我们可以产生可变的直流参考电压。由 PWM 及模拟低通滤波器产生的参考电压，其准确度和板上时钟，滤波运放，供电电压密切相关。如果微控制器的 PWM 发生器在一个周期中能有 64 个细分的时隙，那么在 5V 系统中可以达到 78mv 的精确度。

在微控制器 PWM 中，时钟确定其基本工作频率，我们可以调整占空比。 T_{on} 是 PWM 信号为高的时间长度； T_{OFF} 是 PWM 信号为低的时间长度； $T_{on} + T_{OFF} = T$ 为 PWM 信号的一个周期。

在一个 PWM 周期中，时钟可制造的细分时隙数 (K) 部分地决定了由 PWM 信号产生的直流参考电平的准确度和分辨率。用 PWM 信号产生的直流信号的最高分辨率（最小步进或每个 LSB）是满量程的 $1/K$ 。在一个周期 T 中对时间的分割数 K（从而决定了占空比的可调级数 K）确定了 DAC 的理想数位，或者叫分辨率，DAC 分辨率为： $\log(K)/\log(2)$ 。

用模拟低通滤波器接在 PWM 后，可以产生一直流电压， V_{REF} 。 V_{REF} 大小依赖于 T_{on} ， T_{OFF} 和供电电压 V_{DD} ，即 $V_{REF} = V_{DD} * T_{on} / (T_{on} + T_{OFF}) = V_{DD} * T_{on} / T$ 。如果占空比大于 50%，那么输出电压会大于 $V_{DD}/2$ 。

如果在微控制器输出端对 PWM 信号进行合适的滤波，那么系统误差将由控制器时钟的量化误差，I/O 端的摆幅误差，低通滤波器对纹波的抑制，滤波运放的任何失调误差以及输出摆幅限制所决定。在下图中，FFT（快速傅里叶变换）将 PWM 的方波信号变换为等效频域信号。下图同时也给出了低通滤波器的频域响应。



PWM 信号转换成直流信号的硬件实现：利用控制器产生 PWM 信号 (a)；PWM 经过一阶模拟低通滤波器产生 dc 电压。在 FFT 图上，发生器产生的 PWM 信号基频为 $1/T$ ， T 为 PWM 的周期 (b)；当设计模拟低通滤波器时，基频 (f_{PWM}) 响应主宰了计算和结果。

利用公式 $f_{C(FIRST-ORDER-FILTER)} = f_{PWM} / \sqrt{((10^{-ASTOP/20})^2 - 1)}$ ，可以计算出这里一阶低通滤波器的极点。（此公式的由来，是因为单极点滤波器的幅频曲线在转折频率后以 20dB/decade 的速率下降，设 ASTOP 是期望的衰减倍数，以 dB 为单位，若期望将载波衰减 1000 倍，即 $ASTOP = -60dB$ ，需要滤波器的转折频率与基波频率之比满足下面的倍数关系： $60dB/20dB/decade = 3decade = 3$ 个 10 倍频程 $= 10^3$ ，即 f_{PWM} 要应为 f_c 的 1000 倍才能满足衰减量要求，将上面的白话翻译成数学公式即可得到上式。因此，若采样多阶滤波器则

可以获得更窄的过渡带（衰减倍数不变），或更好的衰减倍数（ f_{PWM}/f_c 不变），但要注意滤波器的阻带起伏等指标。）。

如果需要电压参考在瞬态下仍保持稳定，你要提高滤波器的转折频率或增加滤波器的阶数。在这里，因为电路中已有一个运放，增加滤波器阶数是较好的选择。应用各大运放厂商提供的软件，设计一个有源低通滤波器还是较容易的。

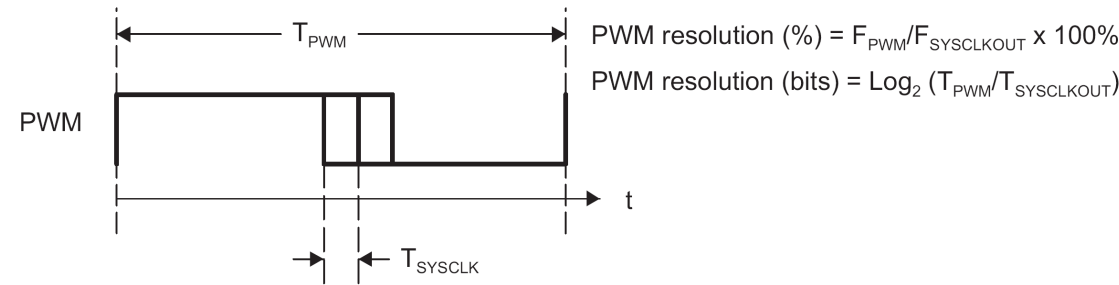
有了这篇文章中介绍的计算公式，PWM 及运放，就可以设计一个产生直流参考电压的 DAC。微控制器产生 PWM 信号的基本时钟频率，以及模拟低通滤波器的截止频率是这个设计的频率限制因素。如果想提高这个系统的频率响应，可以提高 PWM 的时钟频率，或使用独立 DAC。如果应用中对精确度有较高要求，独立 DAC 是一个很有吸引力的选择。

用 PWM 信号产生模拟电平的另一好处是可以利用数字方法传输模拟信号，从而在需要隔离的地方使用数字隔离器件，毕竟数字隔离器件比模拟隔离器便宜了许多。在高性能单片机/处理器问世之前，为了能够用数字信号来传输模拟信号，人们会使用电压—频率转换器（V/F 转换器），它将不同的模拟电压转换为不同频率的方波信号，从而实现数字方式的信号传输。推荐使用的 V/F 转换器有：

器件	简介	价格 (美元) (单位:片)	封装
VFC32KP	频率/电压和电压/频率转换器	6	DIP

我们以 TI 的 TMS320F2808 为例做进一步解释纯数字方式的 PWM 信号发生器：

Figure 1. Resolution Calculations for Conventionally Generated PWM

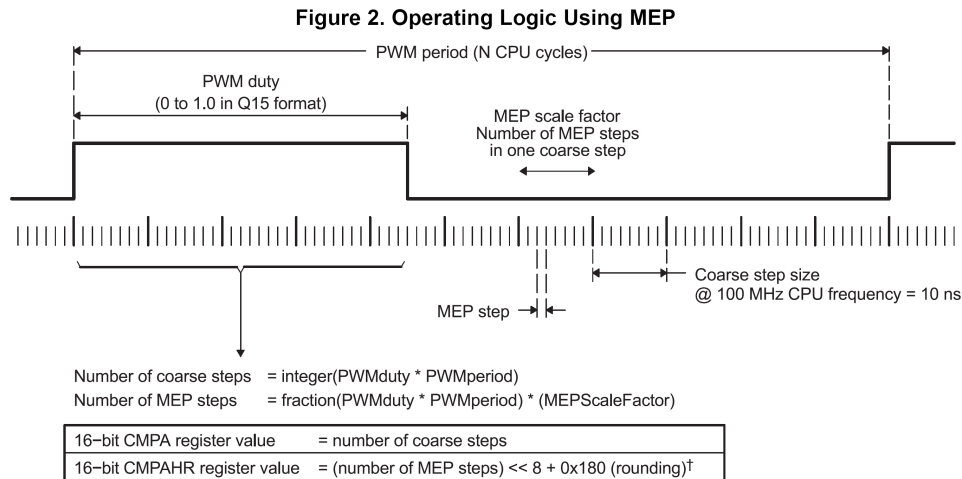


上图中解释了 C2000 的 ePWM 发生器的精度计算方法：

PWM resolution = PWM 的频率/C2000 系统时钟的频率，也就是说当 PWM 的频率为 200KHz，C2000 工作频率为 100MHz 时，PWM 的精度为 0.2%；或者说 C2000 的系统时钟可以在一个 PWM 周期中切割出 500 个均匀的时隙；或者说一个周期能有 500 个均匀的占空比等级；或者说可以实现 9 位的精度。

由此我们看到，当 PWM 的频率越高，同等系统时钟下，可实现的精度越低。现代的数字电源要求 PWM 频率达到 MHz 的级别，从而减少外部滤波器的尺寸和系统成本，为了使 PWM 频率在 MHz 的级别处仍然拥有较高的分辨率，TI 的 C2000 拥有 HRPWM 模块，

这个模块能够提供小到 150ps 的细分时隙，从而大大提高 PWM 信号的精度：



如上图，首先由 C2000 系统时钟对 PWM 的一个周期进行粗划分，然后由 MEP 模块对粗分后的时隙进行细分，最终可以提供最小 150ps 的分辨率。这时同样是 200KHz 的 PWM 信号（周期为 5us），利用 HRPWM 可以达到 30×10^{-6} 的精度（150ps/5us）；或者说一个 PWM 周期可被分成 33333 个时隙；或者说可以有 33333 个均匀的占空比；或者说这时的 HRPWM 有 15 位的精度；

利用 ePWM 和 HRPWM 可获得的 PWM 精度如下表所示（假设 HRPWM 采用 180ps 的步进，系统时钟为 100MHz）：

Table 1. Resolution for PWM and HRPWM

PWM Freq (kHz)	Regular Resolution (PWM)		High Resolution (HRPWM)	
	Bits	%	Bits	%
20	12.3	0.0	18.1	0.000
50	11.0	0.0	16.8	0.001
100	10.0	0.1	15.8	0.002
150	9.4	0.2	15.2	0.003
200	9.0	0.2	14.8	0.004
250	8.6	0.3	14.4	0.005
500	7.6	0.5	13.8	0.007
1000	6.6	1.0	12.4	0.018
1500	6.1	1.5	11.9	0.027
2000	5.6	2.0	11.4	0.036

如果需要更多的信息，请查阅具体的 C2000 器件资料，或文档 SPRU924E。

TI 单片机家族：

MSP430: 16 位超低功耗单片机：

功耗：每 MHz 消耗 160uA，低功耗模式 0.1uA；唤醒时间小于 1uS；

速度：8MHz-25MHz；

丰富的数字接口：SPI, I2C, UART, USB；

集成高性能模拟：12/16 位 ADC；12 位 DAC；运放；比较器；

其他：硬件乘法器；DMA；Super Timer (PWM)；

Luminary LM3S: 32 位 ARM Cortex M3 内核, 50MHz—100MHz;

丰富的数字接口: 板间通信: CAN, Ethernet, USB O/H/D;

板内通信: PWM, SPI, I2C, I2S, UART;

集成高性能模拟: 10 位 1MSPS 的 ADC; 比较器;

其他: DMA; 单周期 FLASH 存储; 正交编码; Timer; 外设接口;

C2000: 32 位数字信号控制器/实时单片机, 60MHz-300MHz, 定点/浮点处理器;

丰富的数字接口: CAN, LIN, SPI, I2C, McBSP, UART;

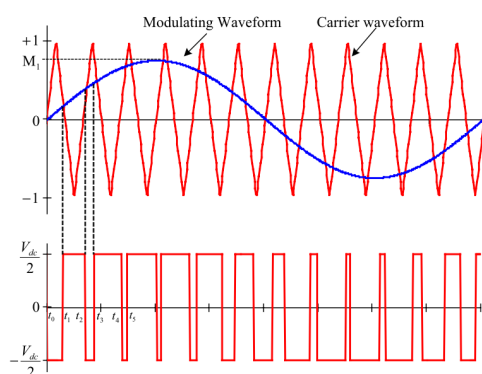
业界最高精度的 PWM 发生器: ePWM 和 HRPWM

集成高性能模拟: 12 位 12.5MSPS ADC, 比较器;

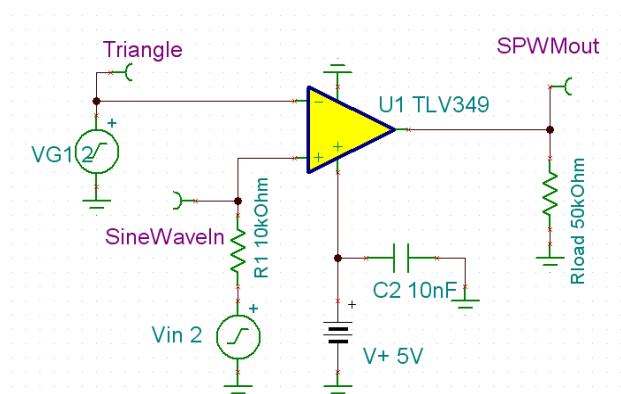
其他: DMA; 高级捕获模块; 正交编码; 控制率加速度器;

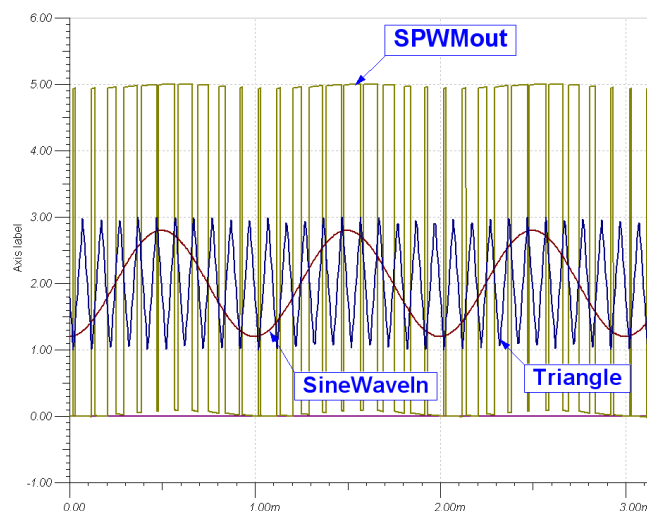
SPWM 信号与正弦波:

上面我们介绍了如何使用单片机的 PWM 输出来模拟一个 DAC, 从而产生一个固定的直流电平。之所以产生的是直流电平, 是因为 PWM 信号的占空比是固定的, 如果我们用正弦波的幅度来调整 PWM 的占空比, 即得到 SPWM 波 (正弦调制 PWM 波), SPWM 信号广泛应用于电源领域, 比如在 UPS 电源, 太阳能供电, 变频电源等需要 DC-AC 转换的场合。

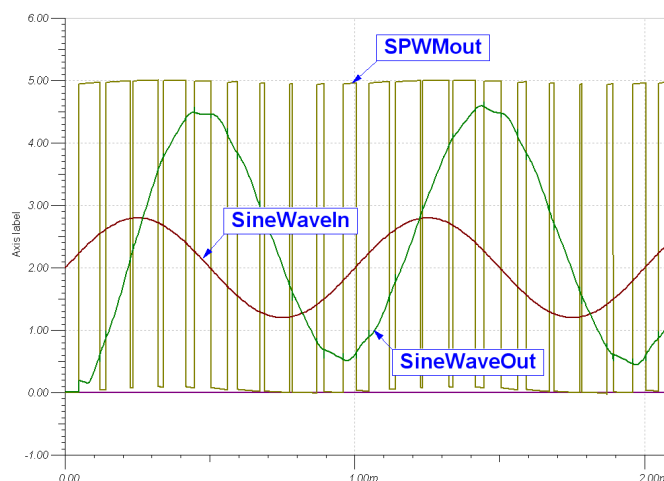
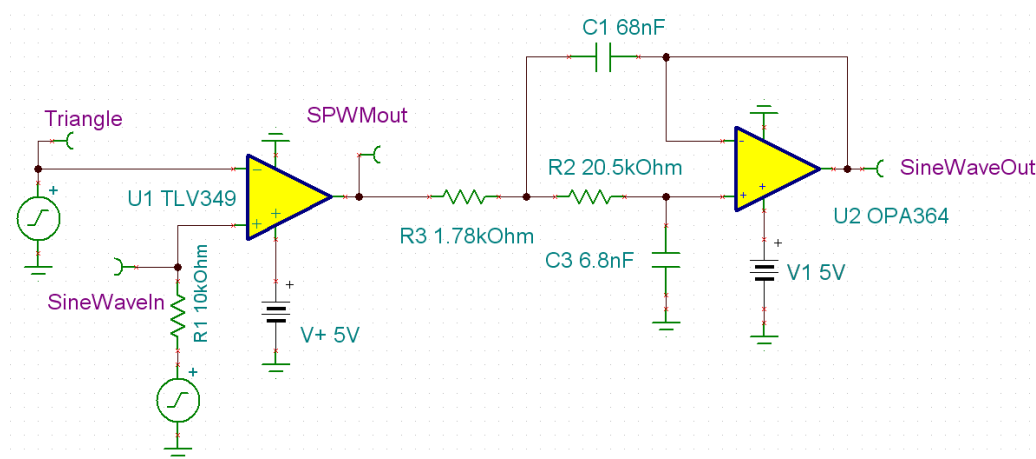


如上图, 是用模拟的方法来获得 SPWM 的方法, 即将正弦波和高频三角波送入比较器, 在比较器的输出端即可获得 SPWM 波。用 TINA-TI 的仿真电路如下图, 输入三角波为 10kHz, 正弦波为 1kHz:





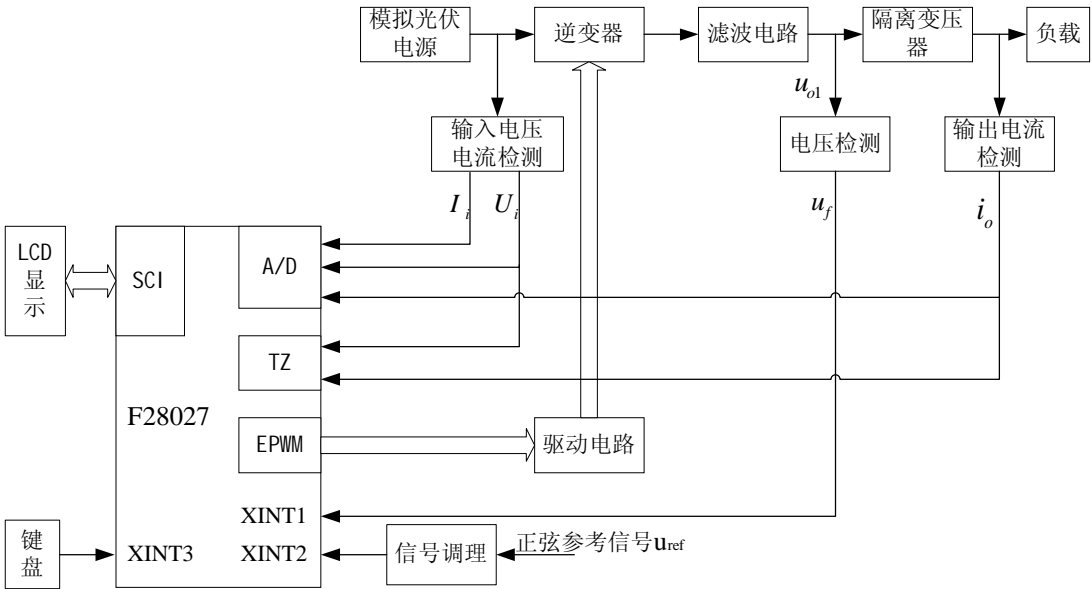
对 SPWM 滤波，我们即可获得正弦波，这里-3dB 截止频率设置为 1.4kHz，完整的 TINA-TI 电路如下图：



上图中输入正弦波和 SPWM 的相位一致，SPWM 波与最终输出正弦波的相位差主要是由低通滤波器的延时带来。上面介绍的是由三角波和正弦波来产生 SPWM 波的纯模拟方法，在含有 PWM 输出模块的单片机中，如 C2000 和 M3 处理器，我们可以数字化的产生 SPWM 波，简单来说就是按照正弦波规律定时改写控制 PWM 占空比的寄存器。当然，如

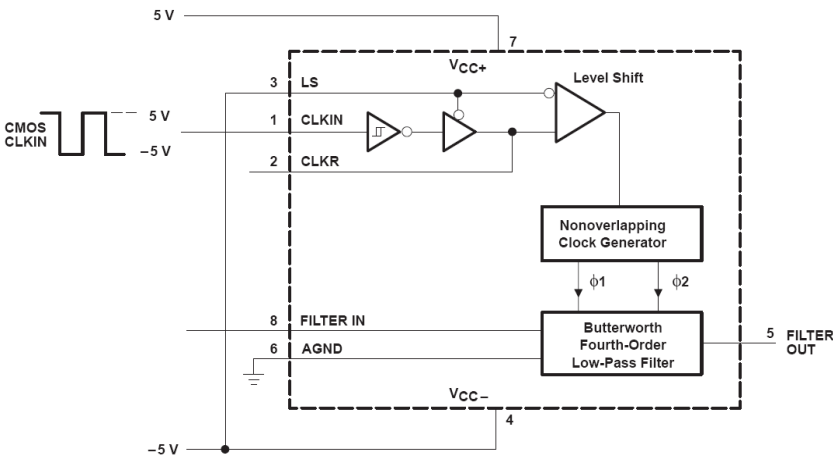
果需要将 SPWM 转换为正弦波，外部模拟滤波器还是必不可少的。

在附带的光盘中，我们提供了 2010 年 TI C2000 DSP 设计大赛命题组的一等奖作品的论文，原理图和 PCB 图（这些设计图纸包含了 F2812,F2808,F28234,F23335,F28027 等主流 C2000 芯片，可以做为最小系统板或开发板参考使用）以及源代码，在 DC-AC 转换这个题目中，参赛队充分利用了 SPWM 波来完成题目。其框图如下图所示：



更多的详细信息请查看光盘文件。

有源滤波器虽然可以提供较好的滤波效果，但是其截止频率固定，如果需要输出频率变化范围较大的正弦波，固定的截止频率不能带来最好的滤波效果。这时可以采用 TLC04 这样的 4 阶低通开关电容滤波器。开关电容滤波器是一种通过控制内部开关频率来改变滤波器截止频率的器件，其原理就是开关工作在不同频率的时候拥有不同的等效阻值。如 TLC04ID，是一颗截止频率 0.1Hz 到 40KHz 的开关电容 4 阶 Butterworth 滤波器。如下图，TLC04 的截止频率由 CLKIN 的频率决定，即： $f_c=f_{clk}/50$, f_{clk} 推荐的最大值为 2MHz，也就是说 TLC04D 的截止频率在 40KHz。



我们可以使用单片机产生的 SPWM 波送入 TLC04 的第八脚，然后用单片机空闲的定时器或时钟输出来输出一个驱动时钟来调整 TLC04 的截止频率。这样是最为灵活的处理方法。

器件	简介	价格 (美元) (单位:片)	封装
TLC04ID	截止频率 0.1 到 40KHz 的开关电容 4 阶 Butterworth 滤波器	1.15	SOIC
UAF42AP	通用有源滤波器	7.55	DIP

比较器

在采用模拟方式产生 SPWM 的时候，我们使用了比较器，比较器可视为特殊的运算放大器，设计用于比较两个输入电压，并提供数字逻辑输出。比较器也可看作一位的 ADC。TI 的比较器产品库囊括各种具有不同性能特征，包括快速(纳秒级)响应时间、宽输入电压范围、极低静态电流损耗的产品以及运算放大器与比较器组合式 IC。它下面的一些设计考虑：

输出拓扑结构

- **集电极开路(Open-Drain/Collector)：**集电极开路通过上拉电阻器与逻辑电源相连，并允许比较器与各种逻辑器件系列相连接。
- **推挽式 (Push-Pull)：**推挽式操作不需要上拉电阻器。由于输出在轨至轨之间摆动，因此，逻辑电平取决于比较器的电源电压。

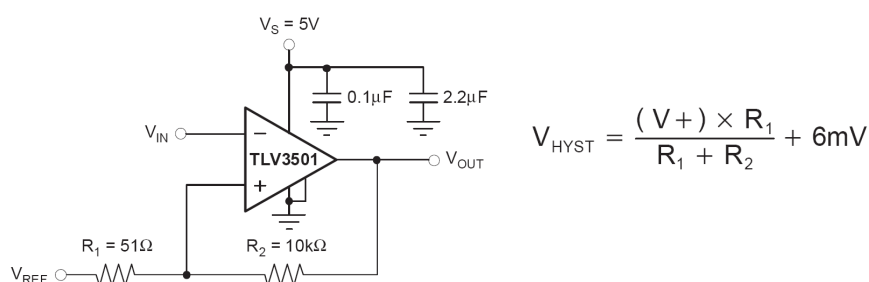
响应时间（传输延迟）：要求“近实时”信号响应的应用应考虑采用具有纳秒(ns)级延迟的比较器。随着延迟的缩短，供电电流将增加。我们常在期望的性能与可承受的功耗之间进行折衷。TLV349x 系列提供了速度/功耗的独特组合，静态电流为 1 μ A 时延迟仅有 5 μ s。

比较器和运算放大器的组合：用于要求在比较器之前实现 DC 电平切换和/或增益的输入信号，请考虑 TLV230x(漏极开路型)或 TLV270x(推挽式)运算放大器与比较器的组合。这些双功能器件能够为您节省占用空间和成本。

比较器和电压基准：典型的比较器需要与一个基准电压来进行比较。TLV3011 则是采用空间节省型 SC70 封装的比较器和电压基准组合式 IC。

通过正反馈加入迟滞：单门限电压比较器虽然有电路简单、灵敏度高等特点，但其抗干扰能力差。例如，在单门限电压比较器的，当输入电压中含有噪声或干扰电压（如比较器自身的失调电压）时，会在参考电平附近出现干扰，输出将时而为高电平，时而为低电平，导致比较器输出不稳定。提高抗干扰能力的一种方案是采用迟滞比较器，使得单门限电压变双门限。以单电源供电的 TLV3501 为例，其失调电压范围为 $\pm 5\text{mV}$ ，在这个范围内，比较器对噪声的抵抗能力很差，很容易出现误动作，因此，TLV3501 内建有 6mV 的迟滞，通常情况下，6mV 的迟滞已经够用了，但当电路噪声较大或被比较信号频率过低、变化过于缓慢的时候，为保险起见，请考虑自行添加迟滞，以增强比较器抵抗干扰的能力，避免出现毛刺和误触发。由于

$V_{OH}=V_+=5V$, $V_{OL}=0V$, 双门限分别为 V_{REF} 和 $V_{REF}+V_{HYST}$ 。



推荐使用的TI 比较器有：

器件	简介	每整包 所含 芯片数	价格 (美元) (单位:片)	封装
TLV3501AID	响应时间 4nS, 超高速 Push-Pull 比较器	75	1.5	SOIC
TL3116ID	响应时间 10nS, 超高速 Open Drain 比较器	75	0.95	SOIC
TLV3701ID	响应时间 36uS, 超低功耗 Push-Pull 比较器	75	0.6	SOIC
TLV3401ID	响应时间 80uS, 超低功耗 Open Drain 比较器	75	0.6	SOIC
TLC372IP	响应时间 0.2uS, 双路高速 Open Drain 比较器	50	0.36	DIP
TLV3011AIDBVT	带电压参考的, 响应时间 6uS, 低功耗 Open Drain 比较器	250	0.85	SOT23
TLV3012AIDBVT	带电压参考的, 响应时间 6uS, 低功耗 Push-Pull 比较器	250	0.85	SOT23
TLV2302ID	带运放的, 响应时间 55uS, Open Drain 比较器	75	0.85	SOIC
TLV2702ID	带运放的, 响应时间 36uS, Push-Pull 比较器	75	1.1	SOIC

2.2.4 4-20mA 发送器

大家可能会非常熟悉RS232, RS485, CAN等工业上常用的总线, 他们都是传输数字信号的方式。那么, 我们用什么方式来传输模拟信号呢? 工业上普遍需要测量各类非电物理量, 例如温度、压力、速度、角度等, 这些都需要转换成模拟量电信号才能传输到几百米外的控制室或显示设备上。工业上最广泛采用的是用4~20mA电流来传输模拟量。采用电流信号的原因是 不容易受干扰, 因为工业现场的噪声电压的幅度可能达到数V, 但是噪声的功率很弱, 所以噪声电流通常小于nA级别, 因此给4—20mA传输带来的误差非常小; 电流源内阻趋于无穷大, 导线电阻串联在回路中不影响精度, 因此在普通双绞线上可以传输数百米; 由于电流源的大内阻和恒流输出, 在接收端我们只需放置一个250欧姆到地的电阻就可以获得0—5V的电压, 低输入阻抗的接收器的好处是nA级的输入电流噪声只产生非常微弱的电压噪声。

上限取20mA是因为防爆的要求: 20mA的电流通断引起的火花能量不足以引燃瓦斯。下限没有取0mA的原因是为了能检测断线: 正常工作时不会低于4mA, 当传输线因故障断路, 环路电流降为0。常取2mA作为断线报警值。

电流型变送器将物理量转换成4~20mA电流输出, 必然要有外电源为其供电。最典型的是变送器需要两根电源线, 加上两根电流输出线, 总共要接4根线, 称之为四线制变送器。当然, 电流输出可以与电源公用一根线 (公用VCC或者GND), 可节省一根线, 所以现在基

本上将四线制变送器称之为三线制变送器。其实大家可能注意到，4-20mA电流本身就可以为变送器供电，变送器在电路中相当于一个特殊的负载，这种变送器只需外接2根线，因而被称为两线制变送器。工业电流环标准下限为4mA，因此在量程范围内，变送器通常只有24V，4mA供电（因此，在轻负载条件下高效率的DC/DC电源（TPS54331,TPS54160），低功耗的传感器和信号链产品、以及低功耗的处理器（如MSP430）对于两线制的4-20mA收发非常重要）。这使得两线制传感器的设计成为可能而又富有挑战。

推荐使用的4-20mA发送器和接收器有：

器件	简介	每整包所含 芯片数	价格 (美元) (单位:片)	封装
XTR105PA	双 800uA 激励源, 100 欧 RTD 激励和线性化, 4-20mA 变送器, 2-Wire	25	4.6	DIP
XTR106PA	5V/2.5V 激励源, 电桥激励和线性化, 4-20mA 变送器, 2-Wire	25	4.6	DIP
XTR115UA	V 到 I 转换, 4-20mA 变送器, 电压参考 2.5V, 2-Wire	75	1.25	SOIC
XTR116UA	V 到 I 转换, 4-20mA 变送器, 电压参考 4.096V, 2-Wire	75	1.25	SOIC
XTR111AIDGQT	单极性输出, 精密 V 到 I 转换, 3-Wire	250	1.25	MSOP
XTR300AIRGWT	双极型电压或电流输出驱动器, 3-Wire	250	2.7	QFN
RCV420JP	4-20mA 接收器	25	3.55	DIP

2.2.5 功率放大器和 PWM 功率驱动器

精密运算放大器通常能提供30mA以下的驱动电流，输出电压的幅度一般也在±15V之内，在一些需要大电流或大电压的场合下，我们需要在精密放大器后面跟随三极管或功率放大器。TI的功率放大器可提供应用所需的高达80V及10A的输出，成功的解决了高电压及大电流设计中的一大难题。此类器件绝大多数都内置了热保护及电流过载保护，部分还允许设计人员自定义电流限。单位增益缓冲放大器系列提供了高达3600V/μs的转换速率，输出电流可达250mA。设计考虑因素主要有：

功率损耗：功率损耗决定了该采用何种封装类型及尺寸，以满足散热的需要。从而使器件处于额定的工作范围内，确保了功率放大器的可靠性。部分功率放大器内置了过热及过电流保护。散热增强型的PowerPAD™封装模式提供了更大的设计自由度，提升标准尺寸封装IC的散热效率。PowerPAD™封装模式拥有热阻抗极低的接地通路，或采用了特殊的散热架构。

全功率带宽(FPBW)：或称大信号带宽，高转换速率的功率放大器能获得更高的全功率带宽。

电流限制：需要注意额定工作范围所规定的电源电压与输出电流之间的关系。供电电压及负载都必须适当选择以避免达到过热限或电流过载限。不同于其它在输出电流通路上串接了功耗电阻的设计，OPA547、OPA548及OPA549功率放大器内置了电流感应。仅需通过单个控制信

号或单个低功耗电阻进行调节，使其电流限制程度调整可从近乎0A提升至极高的上限。此项特性也为OPA56x系列所采用。最新的2A输出上限的OPA567采用了微小型QFN封装。

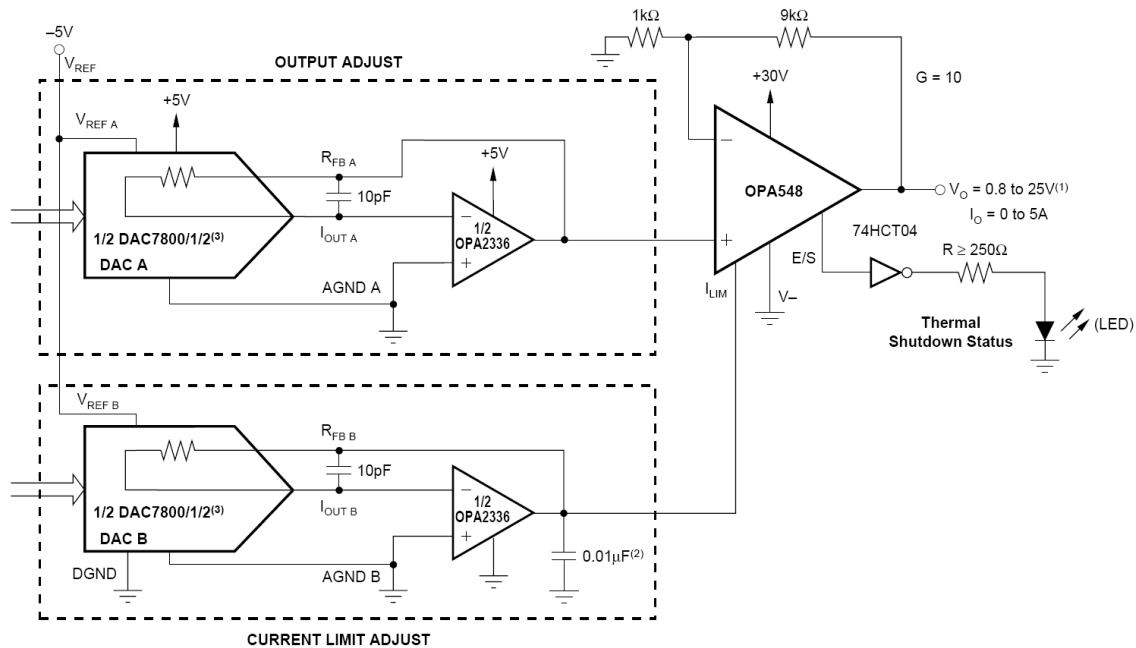
热关断：当内部温度达到特定值时，内置的热感应及掉电(shut-off)会自动关断放大器。

缓冲器：缓冲器，如BUF634，可用于反馈回路，以提高输出电流、消除热反馈，并改善了电容性负载驱动性能。当内嵌连接到反馈回路时，失调电压及其他误差均可被运算放大器的反馈所修正。更多关于高速缓冲器的应用在高速放大器部分有描述。

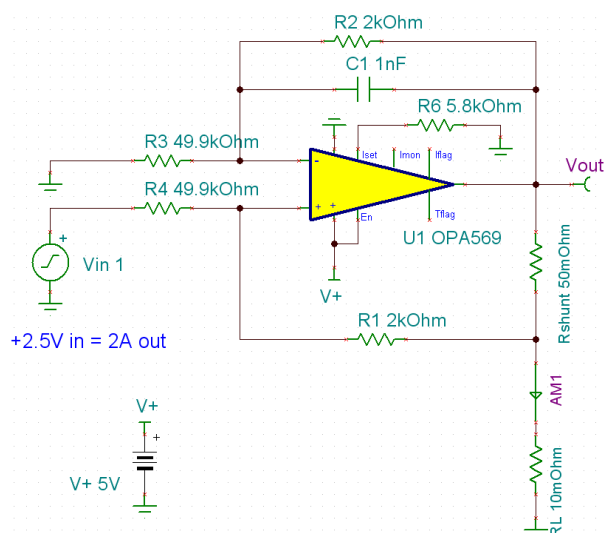
推荐使用的TI 功率放大器和缓冲器有：

器件	简介	价格 (美元) (单位:片)	封装
OPA561PWP	最大 15V 供电，GBW=17MHz，1.2A 连续输出，12Vpp 输出	2.8	HTSSOP
OPA548T	最大 60V 供电，GBW=1MHz，3A 连续输出	6.9	TO-220
OPA549T	最大 60V 供电，GBW=1MHz，9A 连续输出	12	TO-220
OPA567AIRHGT	最大 5V 供电，GBW=1.2MHz，2A 连续输出，R-R I/O	2.55	QFN
OPA454IDDA	最大 100V 供电，GBW=2.5MHz，±150mA 连续输出	3.8	SOIC
OPA453TA	最大 80V 供电，GBW=7.5MHz，±50mA 连续输出	2.55	TO-220
BUF634P	高速缓冲器，±18V 供电，GBW=180MHz，SR=2000V/uS，SR=±250mA 连续输出	4.40	DIP
BUF602ID	高速缓冲器，±6V 供电，GBW=1200MHz，SR=8000V/uS，±60mA 连续输出	0.85	SOIC
OPA692ID	高速缓冲器，±6V 供电，GBW=225MHz，SR=2000V/uS，±190mA 连续输出	1.14	SOIC
OPA693ID	高速缓冲器，±6V 供电，G=2,GBW=700MHz，SR=2000V/uS，±120mA 连续输出	1.6	SOIC

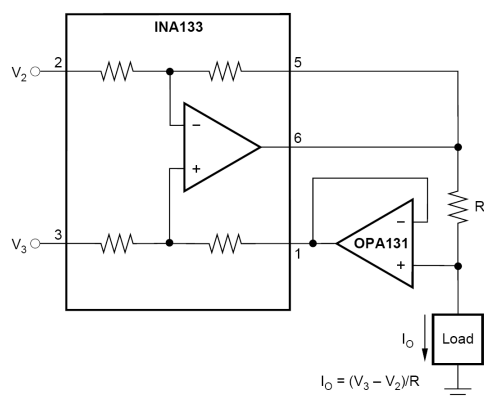
功率放大器的特点是输出电压极宽，或输出电流大，可以将他们配置为可调电压源电流源：



如上图，是OPA548用作可调电压源，一只DAC调节输出电压，一只DAC调节输出电流限制。



上图为OPA567/569配置成HOWLAND电流源，输出电流 $= (V_{IN} \times \text{Gain}) / R_{sense}$ ，这里的 $\text{Gain}=1/25$ ， $V_{IN}=2.5\text{V}$ ， $R_{sense}=50\text{m}\Omega$ ，所以输出为2A。需要注意的是R3,R2,R1,R4间的尽可能紧密匹配，且负载上的输出电压不能超过OPA567/569的允许范围（OPA567/569的输出电压可以在2A输出的情况下可以达到电源轨-150mV）。图中的 R_{sense} 较小，不需要考虑其对电阻网络平衡的影响。还可以通过DAC来控制输入电压，即可获得可调的电流输出。在激励RTD电阻时，常需要uA级的精密电流源，此时可以选用INA133等电阻网络内置的差动放大器做成HOWLAND电流源。由于精密电流源输出电流小， R_{sense} 阻值通常较高，需要在 R_{sense} 和电阻网络间加入低偏置电流运放进行隔离，消除 R_{sense} 对电流源精度的影响：



脉宽调制(PWM)功率驱动器

在驱动MOSFET，IGBT等功率开关器件时，常需要足够大的电流使开关迅速开启和关断，减少过渡时间。TI的脉宽调制(PWM)功率驱动器专为在低电压至中等幅度的高压（范围从5V至60V）时需求大电流的应用而设计。此类应用的负载包括了电子机械式负载，例如螺线管、线圈、制动器及继电器，同时还包括了加热器、照明灯具、热电冷却器及激光二极管泵。此类产品集成了功率晶体管，与非集成的分离式的执行相比，节约了可观的电路板面积。与线性驱动器的运作不同，脉宽调制运作的效率高达90%，有效地降低了功率浪费和热耗散，降低了对电源的要求。DRV10x系列运转电压范围从+8V至+60V，拥有单个低侧或高侧供电开关。

DRV59x系列的器件可通过模拟或数字控制，运转与0%至100%的责任周期。DRV59x系列工作电压为+2.8V至+5.5V，内置全桥(H-bridge)输出开关串接至负载，单电源供电，允许双向电流流动。功率PWM驱动器的设计考虑因素有：

电源电压：对器件的选择首先应从系统所采用的电源电压开始。TI的脉宽调制功率驱动器产品中，DRV59x系列的工作电压为2.8V至5.5V，DRV10x系列的工作电压为2.8V至60V。

输出电流及输出电压：连接至功率驱动器的负载同样有助于选择适合的脉宽调制功率驱动器解决方案。应当了解负载需求的最大输出电流。从而可计算出驱动器的最大输出电压能力为：

$$V_{O(max)} = VS - [I_{O(max)} \times 2 \times R_{DS(ON)}]$$

效率：较低通态阻抗(on-resistance R_{ON})的输出功率晶体管能给出更高的效率。典型的 $R_{DS(ON)}$ 对于每个晶体管都是额定的。在全桥输出配置中，两个输出晶体管串行与负载相连接。使用以下公式，可快速的估算出效率：效率= $R_L / [R_L + (2 \times R_{DS(ON)})]$

模拟或数字控制：TI同时提供了全桥(H-bridge)及单端的驱动器。DRV590、DRV591、DRV593及DRV594都接受直流电压输入信号，不管是源自模拟控制回路（例如，PID控制器）还是DAC，而DRV592接受脉宽调制输入信号。

输出滤波器：在某些应用中，低通滤波器被置于每个脉宽调制驱动器输出端与负载之间，用来滤除PWM的载波频率(switching frequency)。常用的二阶的滤波器由单个电感和电容组成，典型滤波器截断频率的选择至少要比切换频率低一个数量级。例如，DRV593切换于500kHz，可采用15.9kHz的截断频率。滤波组件的值可通过下面的方程计算： $F_c = 1 / [2 \times \pi \times ((L \times C)^{0.5})]$ 其中，电感的典型选值应尽可能的大，然后根据所期望的截断频率计算出需要的电容值。

推荐使用的TI脉宽调制(PWM)功率驱动器有：

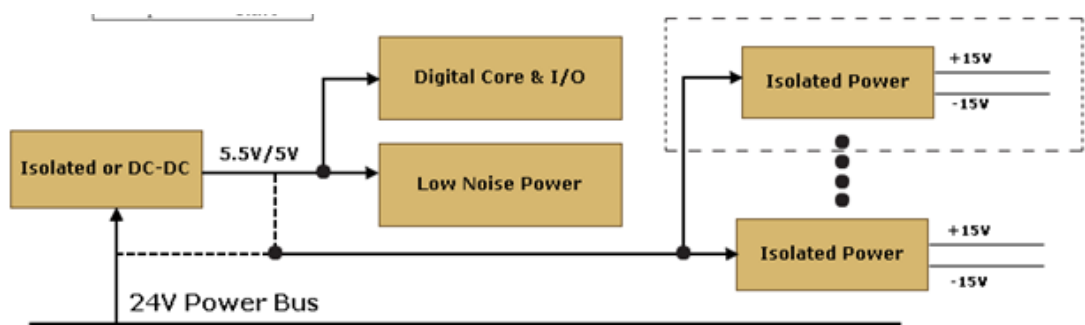
器件	简介	价格 (美元) (单位:片)	封装
DRV101T	低侧 PWM 功率驱动器，驱动电流 2.3A	3.85	TO-220
DRV102T	高侧 PWM 功率驱动器，驱动电流 2.7A	3.85	TO-220
DRV592VFP	±3A，高效率 H 桥（需外部 PWM 输入）	2.25	HLQFP
DRV593VFP	±3A，高效率 PWM 功率驱动器	13.25	HLQFP
DRV8801PWP	Single DC motor driver w/ brake & Current Sense	1.75	TSSOP
DRV8824PWP	1/32-step stepper controller/driver	1.8	TSSOP
DRV8813	Dual 1.6A H-bridge Driver		
DRV8829	Single 5A H-bridge Driver		
DRV8832	Low Voltage DC motor driver with PWM voltage regulation		
DRV8834	Low Voltage 1/32-step microstepping driver		
DRV8835	Low Voltage Dual 800mA H-bridge with brake		

2.2.6 数字隔离、低功耗射频和接口

其他一些在工业系统中常用的芯片还有数字隔离器（保护操作人体和主机不受高电压伤害），各种接口芯片（RS232,RS485,CAN,USB 等）和低功耗无线通信芯片（有望取代传统的电流通信接口和长距离有线电压通信接口）等：

器件	简介	价格 (美元) (单位:片)	封装
SN74LVC8T245PW	具有可配置电压转换和 3 态输出的 8 位双电源总线收发器	0.88	TSSOP
TUSB3410IVF	RS232/IrDA 串行到 USB 转换器	2.7	TQFP
TMP275AID	0.5C 数字输出温度传感器, I2C 接口	1.4	SOIC
SN65HVD1050D	EMC Optimized CAN Transiver	1	SOIC
SN65HVD1785D	ESD 16kV, 115kbps, Half Duplex, $\pm 70V$ Fault Protect, RS485, Cable 1500m	2.55	SOIC
SN65HVD1787D	ESD 16kV, 10Mbps, Half Duplex, $\pm 30V$ Fault Protect, RS485, Cable 50m	2.75	SOIC
SN65HVD1791D	ESD 16kV, 115kbps, Full Duplex, $\pm 70V$ Fault Protect, RS485, Cable 1500m	2.65	SOIC
SN65HVD1793D	ESD 16kV, 10Mbps, Full Duplex, $\pm 30V$ Fault Protect, RS485, Cable 50m	2.9	SOIC
ISO7221MD	双通道 150Mbps 数字隔离器, 1: 1	2.75	SOIC
ISO7220MD	双通道 150Mbps 数字隔离器, 2: 0	2.75	SOIC
ISO7241MD	四通道 150Mbps 数字隔离器, 3: 1	4.55	SOIC
ISO7240MD	四通道 150Mbps 数字隔离器, 4: 0	4.55	SOIC
CC1101RTK	Sub 1GHz 低功耗无线射频收发器	2.55	QFN
CC2500RTK	2.4GHz 低功耗无线射频收发器	2.35	QFN
CC2480A1RTC	集成完整 ZIGBEE 协议的低功耗无线射频收发器	11	QFN
CC2520RHDT	第二代 2.4 GHz ZigBee/IEEE 802.15.4 RF transceiver	3.4	QFN
CC2591RGVT	配合 CC25/24 系列使用的射频功率放大器	3.45	QFN
CC430F6137IRGC	MSP430+CC1101, 32k Flash, 4k RAM, ADC12, LCD, USCI, AES128	7	VQFN

2.3 PLC 系统中的电源



任何有源器件都离不开电源供电。在这个例子中，我们需要从 220V 的交流电上获得 24V 的直流电源总线，再从 24V 中获得给单片机/DSP 供电的 1.8V 和 3.3V 和给模拟系统供电的 +5.5V 和 $\pm 15V$ 。让我们在第三章来介绍电源系统和这个例子中的解决方案。

2.4 信号链小结和精密信号链命名规则

- 精密运算放大器 (以 Bipolar, JFET 和 CMOS 分类, 含 OPAy2xx, OPAy1xx, OPAy3xx, OPAy7xx)
- 差动放大器 (INAy1xx)
- 仪表放大器 (INAy1xx, INAy3xx)
- 电流检测放大器 (INAy2xx/19x/16x/13x)
- 程控增益放大器 (PGA1xx)
- 高速运算放大器 (以电压反馈和电流反馈型分类, 含 OPAy8xx, OPAy6xx, THS4xxx 和 THS3xxx)
- 全差分放大器 (THS45xx 和 OPA1632)
- 压控增益放大器 (VCA8xx)
- 内建低通滤波器的视频放大器 (THS73xx)

功率放大器, 能输出大电压或大电流, 驱动重负载, 包括:

- 功率运算放大器 (OPA4xx 和 OPA5xx)
- Class AB 音频功率放大器 (TPA6xx 和 TPA7xx)
- Class D 音频放大器 (TPA20xxx, TPA30xxx)
- DRVxxx: 功率 PWM 驱动器

特殊功能放大器:

- XTRxxx: 4-20mA 发射器; RCVxx: 4-20mA 接收器
- LOGxxx: 对数放大器
- IVCxxx: 积分放大器

精密 ADC 和 DAC, 偏重时域测量, 关注信号的直流精度:

- 工业应用 Σ - Δ ADC (ADS1xxx)
- 绝大多数 SAR ADC (ADS7xxx 和 ADS8xxx)
- 通用 DAC (TLV56xx, DAC75xx, DAC85xx): V_{REF} 不包括地电平
- 乘法型和双极性 DAC (DAC78xx, DAC88xx): V_{REF} 包括地电平

音频 ADC、DAC 和 Codec: 纯粹的频域测量, 关注 20—20KHz 内的带通声音信号:

- PCM16xx 和 PCM17xx: 音频 Σ - Δ DAC
- PCM18xx 和 PCM42xx: 音频 Σ - Δ ADC
- TLV320AICxx: 音频 Σ - Δ Codec

高速 ADC 和 DAC (采样率大于 5MHz), 偏重频域测量, 关注信号的交流精度:

- 流水线型 ADC (Pipeline ADC): ADS5xxx, ADS6xxx, ADS8xx
- 少数高速 SAR ADC (ADS7xxx 和 ADS8xxx)
- 电流引导型 DAC (DAC56xx, DACy9xx)

精密运算放大器

- OPAy2xx, TLExxx: Bipolar, 精密, 微小输入失调电压, $GBW \leq 80\text{MHz}$;
- OPAy1xx: FET, Difet, 精密, 高输入阻抗, 微小偏置电流, $GBW \leq 10\text{MHz}$;
- OPA637, OPA627: Difet, 精密, 优秀的直流交流特性, $GBW \leq 80\text{MHz}$;
- OPAy3xx: CMOS, $\leq 5.5\text{V}$, 精密, 直流特性出众, 低噪低功耗, $GBW \leq 200\text{MHz}$;
- OPAy7xx: CMOS, $< 12\text{V}$; $GBW \leq 20\text{MHz}$
- TLV/TLCxxx: CMOS, $\leq 16\text{V}$; $GBW \leq 10\text{MHz}$; 针对低成本, 低频应用

高共模抑制比放大器

- l INAy13x/10x: 差动放大器, 电阻网络内置, 无输入缓冲, 供电 $\leq 36\text{V}$, BW up to 5MHz, 输入 CMV up to $\pm 200\text{V}$
- l INAy2xx/19x/16x/13x: 电流并联监视器, $\leq 36\text{V}$, BW up to 34MHz, 输入 CMV from -60V to 80V
- l INAy11x/12x: 仪表放大器, 高输入阻抗, 高放大倍数, 供电 $\leq 36\text{V}$, BW up to 800KHz (Gain = 100)
- l INAy3xx: 仪表放大器, CMOS, 供电 $\leq 5.5\text{V}$, 轨到轨, 自归零, 低噪低功耗

SAR ADC:

- ADS7xxx: 12bits, up to 4MSPS, up to 8 通道
- ADS8xxx: 16 - 18bit, up to 4MSPS, up to 8 通道
其中 ADS85xx: 12bit 或 16bit, 可接受 $\pm 10\text{V}$ 双极型输入, up to 250KSPS
ADS786x/836x: 多通道同步采样
- TLV/TLCxxxx: $\leq 16\text{bit}$, $\leq 400\text{KSPS}$, up to 11 通道, 针对低成本应用

Delta-Sigma ADC

- ADS123x/124x/114x: 16-24 位, up to 2ksps, 集成电压源或电流源, 专为传感器调理设计
- ADS125x/127x/128x: 24-31 位, 最高精度, up to 128ksps, 8channel
- ADS11xx: 低成本, 低功耗, 16 位, up to 52ksps/channel, up to 8 通道

乘法器型双极性 DAC:

TLC7524/7528: 8 位乘法器型 DAC, 电流输出;

DAC78xx: 12 位乘法器型 R-2R DAC, V_{REF} 可至 $\pm 15\text{V}/10\text{MHz}$, 电流输出;

DAC7811/7821/7822: 串行单通道/并行单通道/并行双通道;

DAC880x: 14 位乘法器型 R-2R DAC, V_{REF} 可至 $\pm 18\text{V}/10\text{MHz}$, 电流输出;

DAC8801/8802/8803: 串行单通道/双通道/四通道;

DAC8806/8805: 并行单通道/双通道;

DAC881x/882x: 16 位乘法器型 R-2R DAC, V_{REF} 可至 $\pm 15\text{V}/10\text{MHz}$, 电流输出;

DAC8811/8812/8814: 串行单通道/双通道/四通道;

DAC8820/8822: 并行单通道/双通道;

DAC9881: 业界最高精度, 18 位 (单调/无失码) DAC, 电压输出;

DAC8881: 16 位 (单调/无失码) DAC, 电压输出;

DAC8871: 16 位双极性 DAC, V_{REF} 可至 $\pm 18\text{V}$, 电压输出;

DAC883x: 16 位电压输出 DAC, 电压输出;

电阻串型单极性 DAC:

TLV56xx: 8 位、10 位、12 位 R-String DAC;

TLV5616/5618A: 串行输入, SOIC-8, 外部参考源, 单通道/双通道;

TLV5636/5638: 串行输入, SOIC-8, 内/外部参考源, 单通道/双通道;

DAC755x: 12 位串行输入, 单通道/双通道/四通道 R-String DAC;

DAC855x: 16 位串行输入, 单通道/双通道/四通道 R-String DAC;

第三章 精密信号链中的噪声问题

本章略

第四章 高速信号链

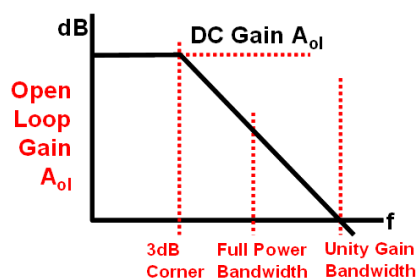
除了前面我们提到的精密信号链产品，TI 还有非常齐全的高速宽带放大器和高速数据转换器，包括：

- 宽带放大器
 - 电压反馈型宽带放大器：VFB (Voltage Feedback) Amplifier
 - 电流反馈型放大器：CFB (Current Feedback) Amplifier
 - 电压控制增益可调放大器：VCA (Voltage Controlled Amplifier)
 - 全差分放大器：FDA (Fully Differential Amplifier)
 - 中射频放大和调制器：IF/RF Amplifier & Modulator
- 流水线型 ADC
- 电流引导型 DAC
- 超低抖动时钟产生和分配电路
- 高速串行和解串器

本手册首先将通过一个全国电子设计竞赛的例子来介绍宽带放大器中的一些关键知识，然后再引出流水线型 ADC 和高速 DAC 等。

4.1 高速放大器链路

高速放大器有两个重要指标，带宽和压摆率，带宽决定了小信号通路时放大器的速度，而压摆率主要决定在大信号通路时放大器的速度：



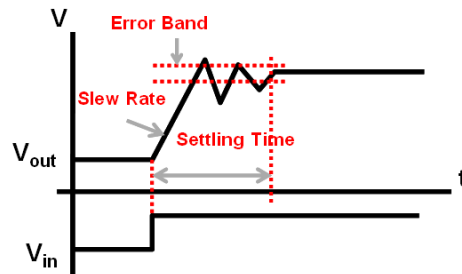
带宽：根据不同的条件，有一些不同的带宽定义：

-3dB 带宽：主极点带来的-20dB/decade 的下降率使得 DC 增益降低 3dB 时的带宽；

全功率带宽：运放满程输出时能达到的最大带宽，此带宽与压摆率密切相关；

单位增益带宽：当开环增益降为 1 时的带宽，此指标是以小信号通路来衡量，对电

压反馈放大器来说，通常等于其增益带宽积（对精密放大器准确，对高速放大器，由于寄生电容的影响，单位增益带宽常常大于其增益带宽积）。



压摆率：是衡量大信号通路时，运放的输出能否及时响应快速变化输入信号的指标，可以用该指标来计算运放的全功率带宽： $\text{Bandwidth} = \text{SR} / (2 \times \pi \times V_{\text{pp}})$;

建立时间：当输入信号快速变化时，比如当多通道选通输入，有可能产生阶跃信号，这时，运放能在多长的时间使输出稳定到指定的误差范围内在信号采集中是一个非常重要的指标。

THD+N 和运放的位数：通常，我们都很少听见说运放是多少位的，但是在 OPA300 的页面上写到 OPA300 是一个 16 位精度的运算放大器，但这个 16 位精度不是指它的直流精度，而是指其交流特性，类似于通过频谱分析推算 ADC 的有效位数（ENOB）。计算方式如下：先找到 OPA300 的 THD+N 指标：0.0008%（频率为 1KHz，3V_{pp} 信号，单位增益，5V 供电）。按照 THD+N 的定义：所有谐波和噪声能量之和与基波能量之比，得知其是 SINAD 的倒数，那么 $\text{SINAD} = 125000 = 100\text{dB}$ ， $\text{ENOB} = (\text{SINAD} - 1.76) / 6.02 = 16.3$ 位，非常适合驱动 16 位的 ADC 做交流信号采集。同时，OPA300 在 150nS 内能稳定到理想输出信号的 16 位精度的误差范围内，这也是它被称作 16 位精度运放的另一个重要原因。

回顾和改编 2009 年电子设计竞赛的 C 题，宽带直流放大器，通过分析这个题目来解释各种高速放大器的异同，从而帮助大家做出正确的选型。这里我们直接以发挥部分的要求为设计指标。

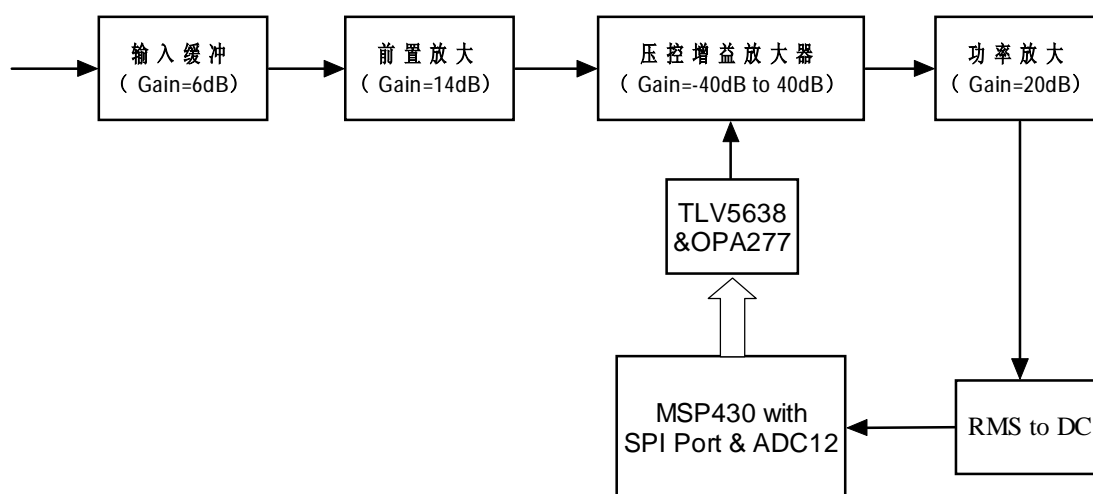
- 题目：宽带直流放大器
- 要求：
 - 输入阻抗大于 1M Ohm;
 - 输入信号：正弦波, 10MHz, $\leq 10\text{mV}_{\text{RMS}}$
 - 增益：0dB - 60dB, 步进尽可能小
 - 输出信号：10V_{RMS}, 负载为 50 欧姆
 - 肉眼观察无明显失真
 - 增加一个自动增益控制模块使得：4.5V_{pp} $\leq V_{\text{out}} \leq 5.5\text{V}_{\text{pp}}$

这个题目是一个典型的偏考察运放知识的例子，如何正确地对运放选型是非常重要的，这个题目中的设计要点在于：

- 输入阻抗大于 1M Ohm; (选择高输入阻抗的宽带放大器)
- 输入信号：正弦波, 10MHz, $\leq 10\text{mV}_{\text{RMS}}$;
- 增益：0dB - 60dB, 步进尽可能小; (选择灵活的增益可变宽带放大器)
- 输出信号： 10V_{RMS} , 负载为 50 欧姆 (高压摆率和高输出功率)
- 肉眼观察无明显失真
- 增加一个自动增益控制功能： $4.5\text{Vpp} \leq V_{\text{out}} \leq 5.5\text{Vpp}$ (闭环控制)

从上面的描述可以看出，主要的设计要点在于：输入阻抗，大带宽且高压摆率，增益调节方便，高输出功率和数字反馈控制五个方面。通过一一解决上面的 5 个问题，我们将讨论什么是 Bipolar 和 FET 输入的高速放大器；什么是电压反馈放大器和电流反馈放大器；什么是电压控制增益可调放大器；使用高速缓冲器简化功率驱动设计以及如何做数字 AGC。并最终引出高速 ADC。

这个题目的思路其实很清楚，就是输入缓冲+宽带压控增益放大+宽带功率驱动，运放部分的流程图如下所示：



4.1.1 Bipolar & FET 输入的高速放大器

首先是第一个问题，要求输入阻抗 $>1\text{M}$ 欧姆，这个要求对于精密放大器来说，通常不是问题，但是在高速放大器中，为了降低输入寄生电容对带宽的影响，输入阻抗被降低了，这需要在器件选型上动动脑筋。前面我们提到过大多数高速放大器的输入级是 Bipolar 工艺的，它能实现极好的带宽和压摆率，低噪声，和优秀的频域响应，但是和精密型的 Bipolar 放大器一样，它的输入阻抗和 FET 型相比，相对偏低，高速型的 Bipolar 放大器的差分输入阻抗一般在数十欧姆或数百 K 欧姆。因此，为了达到发挥要求中的输入阻抗大于 1M 欧姆，需要选择 FET 型输入的高速放大器，FET 型输入的高速放大器解决了输入阻抗的问题。

但其噪声系数和 Bipolar 相比较差一些。

在示波器等测量仪器中，为保证时域信号幅度的准确，通常要求在相当宽的带宽内都能保证高输入阻抗，这时应选择 FET 型输入的放大器。不过，在高速模拟信号调理的过程中，50 欧姆的阻抗匹配用得最多，此时可选择噪声性能更好的 Bipolar 放大器。因此除了在输入级有阻抗要求（或等效地说，对输入偏置电流有要求的场合，如高速 I/V 转换的跨阻放大器）的场合外，我们较少在高速信号调理中使用 FET 放大器。在上面的题目中，为达到发挥部分关于输入阻抗的要求，我们应该选择一颗 FET 输入的放大器。

推荐使用的 TI 的电压反馈型 FET 高速放大器有（Bipolar 产品见下一节）：

器件	简介	每整包 所含 芯片数	价格 (美元) (单位:片)	封装
OPA656U	最大 10V 供电，500MHz，290V/uS，单位增益稳定，FET 输入放大器	75	4.5	SOIC
OPA657U	最大 12V 供电，1600MHz，700V/uS，增益大于 7 稳定，FET 输入放大器	75	5.05	SOIC
THS4631D	最大 30V 供电，500MHz，1000V/uS，单位增益稳定，FET 输入放大器	75	3.55	SOIC

注意：OPA 高速产品和 THS 高速产品的主要区别是：OPA 通常只能 10V 以下供电，而 THS 系列拥有更宽的供电电压范围（可至 36V）。

4.1.2 电压反馈、电流反馈和去补偿型高速放大器

1. 什么是电压反馈，什么是电流反馈？

在理解电压反馈运放的工作模型时，理想电压反馈模型是一个很有效工具。图 4.1(a)所示为理想电压反馈模型，而图 4.1(b)所示则为理想电流反馈模型。

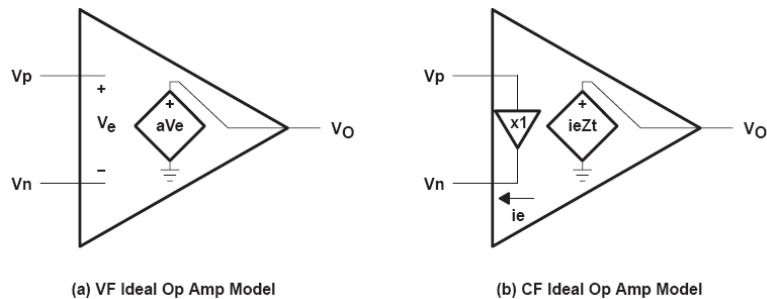


图 4.1 理想运算放大器模型

对于电压反馈运放，有：

$$V_o = a \times V_e \quad (1)$$

其中， $V_e = V_p - V_n$ ，称为误差电压， a 为放大器的开环电压增益。

对于电流反馈运放，有：

$$V_o = ie \times Z_t \quad (2)$$

其中， ie 称为误差电流， Z_t 称为运算放大器开环跨导增益。如果一个放大器的输出是电压，并且这个电压和输入电流有关，那么这个运放就被称为跨导倒数放大器，因为其转移函数等于一个阻抗，即 $V_o / ie = Z_t$ 。

在理想模型中引入负反馈，如图 4.2(a)和图 4.2(b)所示，就变成了同相放大器。对于电压反馈运放而言，当引入负反馈时，那么负反馈最终会使误差电压为零。同样，在电流反馈运放中采用负反馈时，负反馈最终会使误差电流为 0，这也是电流反馈这个术语的由来。

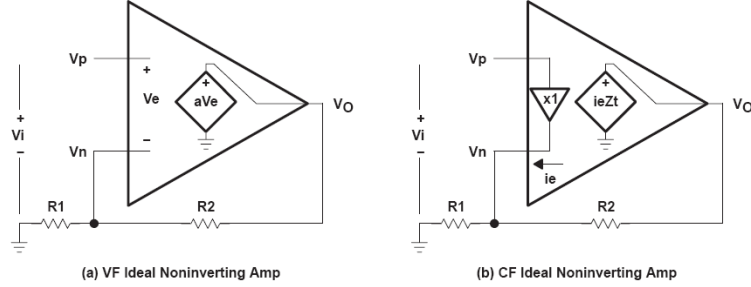
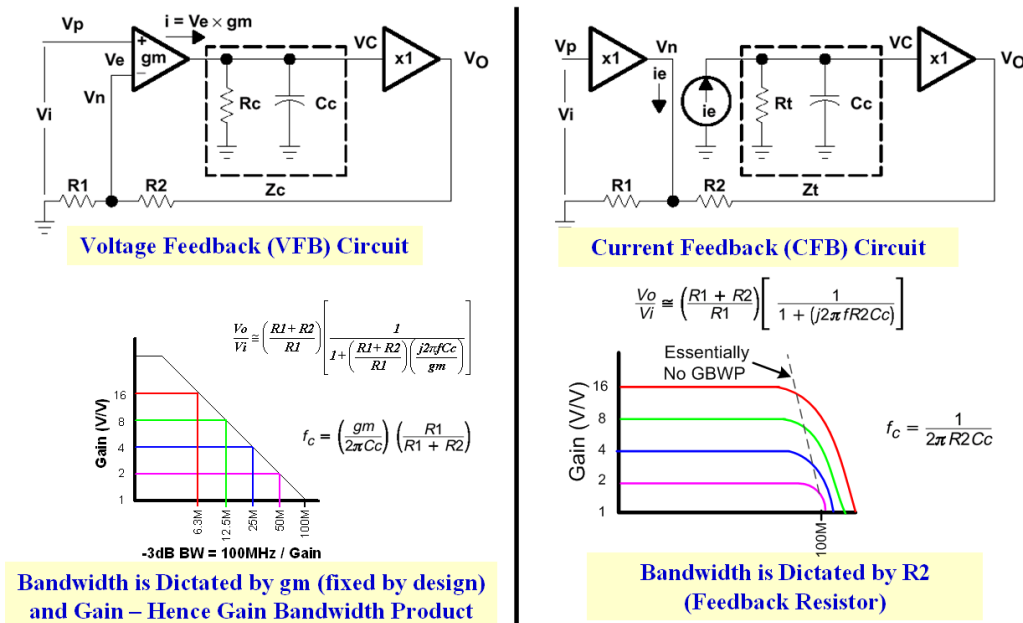


图 4.2 同相放大器

2. 电压反馈放大器和电流反馈放大器的区别：带宽 vs 增益

电压反馈放大器和电流反馈放大器与频率相关的反馈模型如下图所示（具体推导过程请参考应用笔记 SLVA051）:



电压反馈和电流反馈放大器区别：带宽 vs 增益

具体而言，如上图，两种放大器的开环增益分别为 $a(f)$ 和 $Z(f)$ ，都是和频率相关的，且都限制了工作的带宽。对于电压反馈运放而言，其在正常工作的频带内:

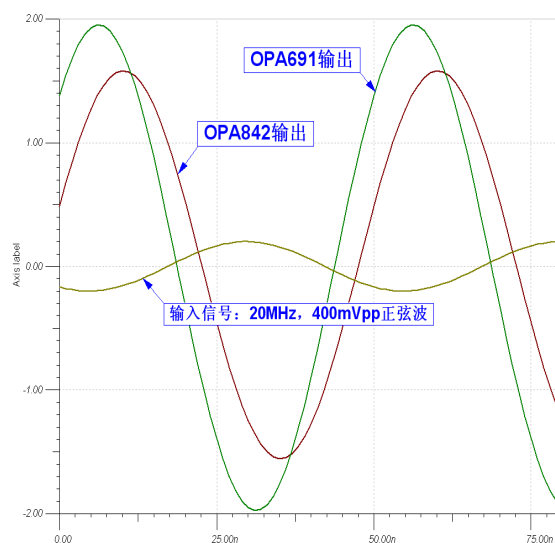
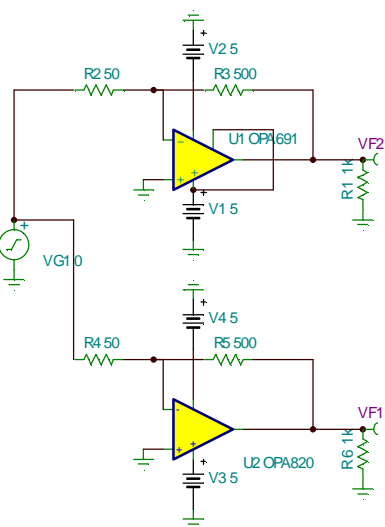
$$\frac{V_o}{V_i} \cong \left(\frac{R1+R2}{R1} \right) \left[\frac{1}{1 + \left(\frac{R1+R2}{R1} \right) \left(\frac{j2\pi f C_c}{g_m} \right)} \right], \quad f_c = \left(\frac{g_m}{2\pi C_c} \right) \left(\frac{R1}{R1+R2} \right),$$

$$\text{即: } f_c \left(\frac{R1+R2}{R1} \right) = \left(\frac{g_m}{2\pi C_c} \right) = \text{常数}$$

可以看出电压反馈型放大器的-3dB 带宽位置 f_c 受 $(R1+R2)/R1$ 和 g_m 共同决定, 这就是所谓的增益带宽积的概念, 噪声增益增大, 带宽成比例下降。同时, 运放的稳定性由输入阻抗 $R1$ 和反馈阻抗 $R2$ 共同决定。而对电流反馈放大器而言:

$$\frac{V_o}{V_i} \cong \left(\frac{R1+R2}{R1} \right) \left[\frac{1}{1+(j2\pi f R2 C_c)} \right], \quad f_c = \frac{1}{2\pi R2 C_c}$$

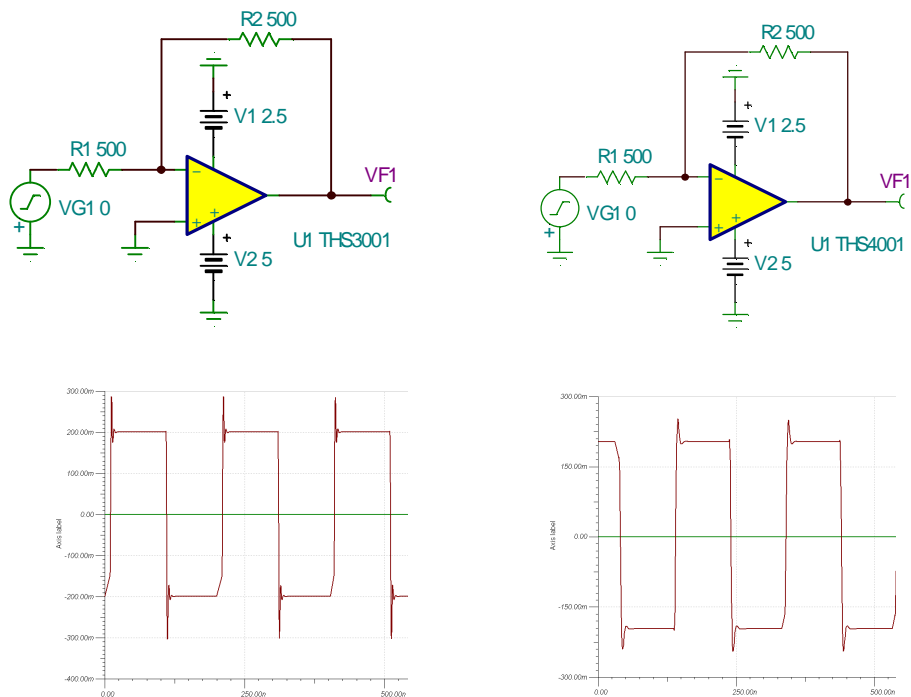
从上式看出, 电流反馈运放的增益和带宽是相互独立的, 其-3dB 带宽位置仅受 $R2$ 的影响, 可以通过设定 $R2$ 的值得到不同的带宽。再设定电阻 $R1$ 得到不同的增益。同时, 其稳定性也只受反馈阻抗 $R2$ 决定, 要想维持电路的稳定, $R2$ 必须大于一个最小值; 与之对应, 对于给定的相移范围, 有一个最大的工作带宽。基于上述原因, 如果将一个缓冲放大器的输出短接到负反馈的输入时, 电路就会振荡。而且, 在作积分器和低通滤波器应用时, 应该慎重考虑负反馈中的电容。如下是使用 OPA691 (单位增益为 280MHz) 和 OPA842 (增益带宽积为 200MHz) 来对一个 20MHz, $\pm 200mV$ 输入的正弦波进行 10 倍的反相放大, 这时 OPA842 的带宽已经显现出不足, 不能输出 $\pm 2V$ 的正弦波了。而电流反馈型的 OPA691 在这样大倍数的放大下仍然游刃有余。



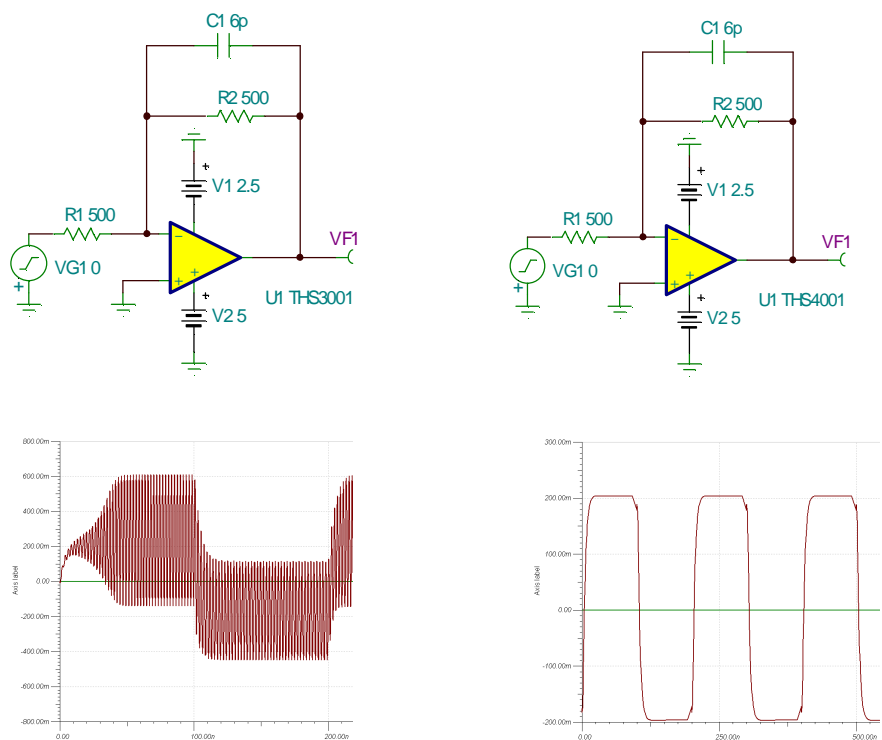
3. 电压反馈放大器和电流反馈放大器的区别：反馈电阻的取值

正如前文所述, 电流反馈放大器的反馈电阻应根据数据手册在一个特定的范围内选取。而电压反馈放大器的反馈电阻阻值的选取相对而言宽松一些, 放大器的驱动能力限制了电阻的最小值, 而整体电路的噪声又限制了电阻的最大值。需要留意的是电容的阻抗随着频率的升高而降低, 因此在电流反馈放大器的反馈回路中应谨慎使用纯电容性回路, 一些在电压反馈型放大器中应用广泛的电路在电流反馈放大器中可能会导致振荡。比如在电压反馈型放大器中我们常会在反馈电阻 R_F 上并联一只电容 C_F 来限制运放的带宽从而减少运放的宽带噪声 (C_F 也常常可以帮助电压反馈型运放电路稳定), 这在电压反馈放大器中

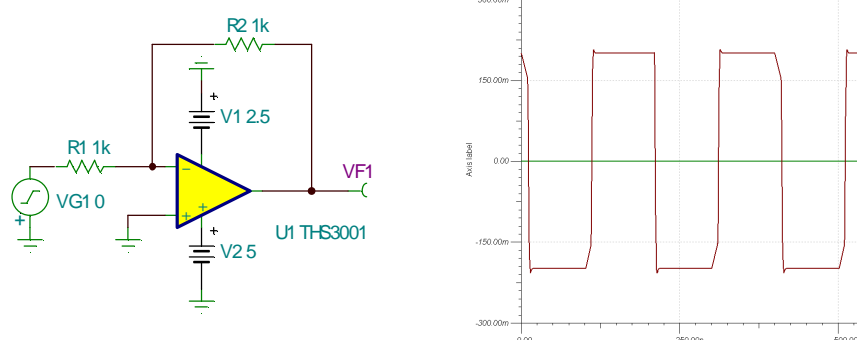
会有很好的效果，但是如果运用在电流反馈放大器上，则十有八九会使你的电路振荡起来。如下面的例子，我们用 THS3001 和 THS4001 分别来反相放大一个 5MHz 的方波：



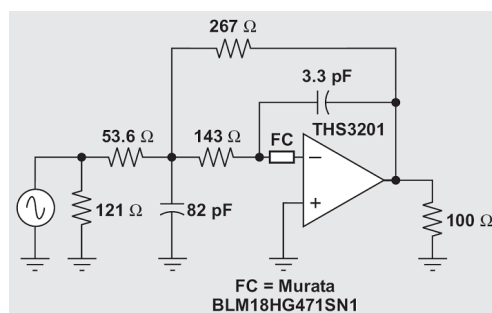
THS3001 和 THS4001 都不约而同的出现了一些过冲，如果你经常设计精密放大器电路，你肯定能想到在 R_F 上放置一个并联小电容 C_F 来改善这种过冲，这个小电容能增强电压反馈运放的稳定性，但是会限制其带宽。请记住任何增强的稳定性都是以带宽的牺牲作为代价的。我们对 THS3001 和 THS4001 都施以同样的补偿方法，让我们看看补偿的结果：



电压反馈放大器 THS4001 在 C_F 的帮助下工作得非常好，但是电流反馈放大器在 C_F 的作用下却无可救药的振荡起来。那么如何改善 THS3001 的过冲呢？很简单，增大 R_F 即可：



如上图 THS3001 在增大 R_F 到 1k 欧姆后，输出了非常完美的方波。因此，对于 MFB 型滤波器，由于其反馈回路中的纯电容支路，也不推荐在电流反馈放大器中使用，但是如果你确实需要这一种有源滤波器，可以考虑下面这种方法：

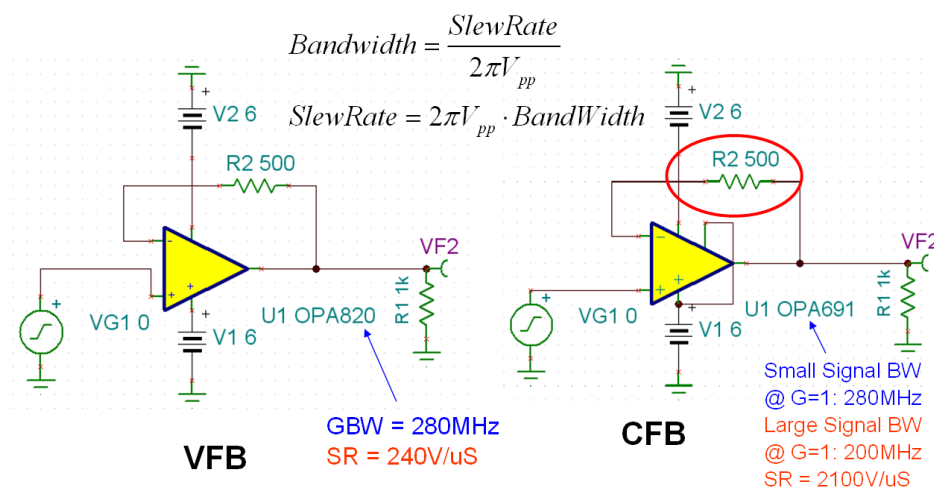


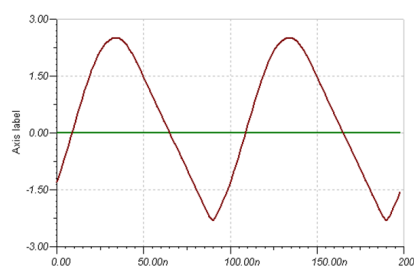
如上图，FC 是一颗磁珠，其在高频下将呈现出电阻的特性，当然，你也可以使用电阻来代替 FC，具体的技术详情请参考 TI 应用笔记 SLYT081。

4. 电压反馈放大器和电流反馈放大器的区别：压摆率

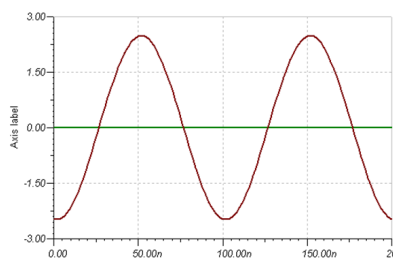
当信号幅度较大时，压摆率常常比带宽更占据主导地位，比如下面这个例子，同样用单位增益为 280MHz 的放大器来缓冲 10MHz, 5Vpp 的信号，电流反馈放大器能轻松完成工作，而电压反馈放大器的输出将呈现三角波，这是压摆率不足的典型表现：

Buffer for a 10MHz Sinewave with 5Vpp Amplitude => SR needs 300V/uS





VFB



CFB

电压反馈和电流反馈放大器区别：压摆率

通常来说，电压反馈放大器的压摆率一般在 $500\text{V}/\mu\text{S}$ 以下，相对于电流反馈放大器拥有的数千 $\text{V}/\mu\text{S}$ 的压摆率来说，在放大大幅度信号时要非常小心。但是，绝不能以压摆率的大小来区分电压反馈和电流反馈放大器，TI 推出的一些特殊结构的电压反馈放大器就兼顾了高压摆率的特点，比如 OPA690，其压摆率高达 $1800\text{V}/\mu\text{S}$ ！

5. 何时选用电压反馈放大器，何时选用电流反馈放大器？

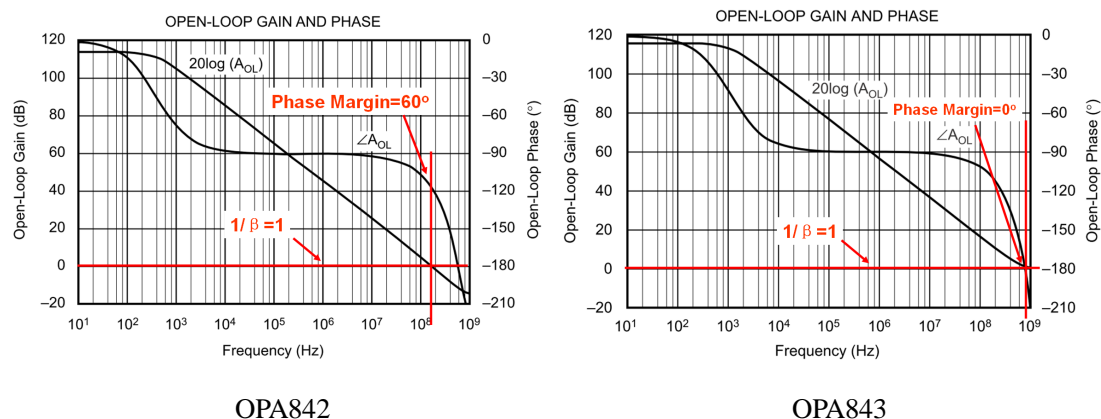
- A. 在低速精密信号调理中，基本上看不到电流反馈放大器的身影，因为其直流精度远不如精密电压反馈放大器。
- B. 在高速信号调理中，应考虑设计中所需要的压摆率和增益带宽积；一般来说，电压反馈放大器在 10MHz 以下、低增益和小信号条件下会拥有更好的直流精度和失真性能；而电流反馈放大器在 10MHz 以上、高增益和大信号调理中会表现出更好的带宽和失真度。在高速信号调理中，当下面两种情况任意出现一种时，你就需要考虑一下选择电流反馈放大器：1. 噪声增益大于 4；2. 信号频率大于 10MHz 。

6. 去补偿（Decompensate）电压反馈放大器

在高速放大器家族中，除了电流反馈放大器和常规的电压反馈放大器，TI 还推出两种非常规的高速电压反馈放大器，一种是拥有高压摆率的电压反馈放大器，如 OPA690；另一种是去补偿的电压反馈放大器如 OP842/843/846/847 家族，和 THS4011/4021 等：

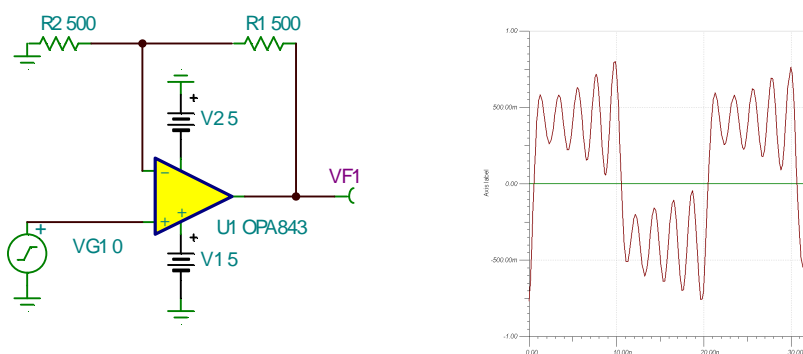
型号	供电电压范围	增益带宽积	稳定噪声增益	带宽	压摆率 ($\text{V}/\mu\text{S}$)
OPA842	$\pm 6\text{V}$	200MHz ($G>5$ 时准确)	Unit Gain Stable	20MHz @ ($G=10$) 350MHz @ ($G=1$)	400
OPA843	$\pm 6\text{V}$	800MHz ($G>10$ 时准确)	3	80MHz @ ($G=10$) 500MHz @ ($G=3$)	1000
OPA846	$\pm 6\text{V}$	1750MHz ($G>40$ 时准确)	7	110MHz @ ($G=20$) 500MHz @ ($G=7$)	625
OPA847	$\pm 6\text{V}$	3900MHz ($G>50$ 时准确)	12	350MHz @ ($G=20$) 600MHz @ ($G=12$)	950
THS4011	$\pm 16\text{V}$	200MHz	Unit Gain Stable	290MHz @ ($G=1$) 20MHz @ ($G=10$)	400
THS4021	$\pm 16\text{V}$	1600MHz	10	350MHz @ ($G=10$) 80MHz @ ($G=20$)	470

上表中，对于增益带宽积这个指标来说，宽带放大器中只在相对高增益下才有效，这时由于在封装过程中引入高速放大器反相输入端的寄生电容使得在低增益下实际表现比设计时更宽。这个寄生电容过大时会引起放大器振荡，请牢记稳定性是以牺牲带宽为代价，而牺牲稳定性换来更大的带宽。接下来让我们解释一下什么是去补偿放大器,首先，让我们对比一下 OPA842 和 OPA843 的开环增益图：



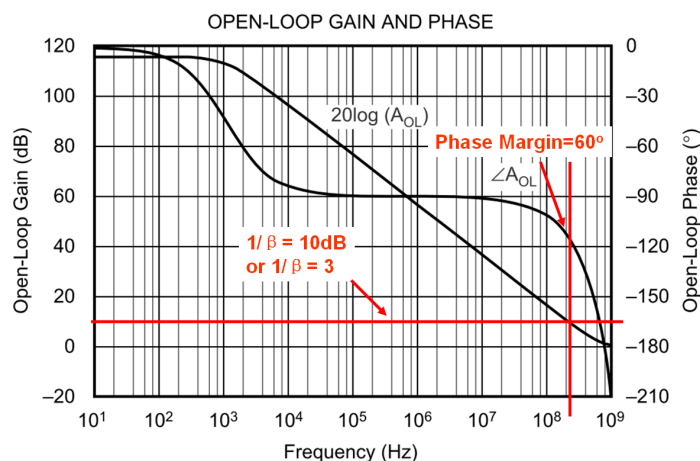
先看 OPA842 的开环增益曲线，因为决定放大器系统稳定性的是环路增益 ($A_{ol}\beta$)，我们需要自行添加噪声增益曲线。为了考察在单位增益下放大器的稳定性，我们添加了幅度增益等于 1 的噪声增益曲线（即 $1/\beta=1$ ，图中红色的横线），与 0dB 轴重合。当噪声增益曲线与开环增益的幅度曲线相交时， $|A_{ol}\beta|$ 等于 0dB ($A_{ol}=1/\beta$, 即 $|A_{ol}\beta|=1$)，此时环路增益的相移为 120 度（因为设定的噪声增益为纯阻性，不会在环路增益曲线中引入零/极点，所以环路增益的相位曲线和 A_{ol} 的相位曲线重合），相位余量为 60 度。是一个稳定的系统。另外，我们还可以观察到 OPA842 的主极点大概在 200Hz，为方便计算，取此时的 $|A_{ol}|$ 为 120dB。在主极点后 $|A_{ol}|$ 将按照 -20dB/decade 的下降率下降，下降到 $|A_{ol}|$ 为 0dB 时需要 $120/20=6\text{decade}$ ，一个 decade 是 10 倍频程，这样可以推出理论的单位增益带宽为 $10^6 \times 200\text{Hz}$ 即 200MHz。和图中给出的一致。

同样地，我们在 OPA843 的开环增益图中添加增益为 1 的噪声增益曲线，在 $|A_{ol}\beta|=1$ 处，环路增益的相移为 180 度，相位余量为 0，是不稳定的。之所以造成 OPA843 在单位增益下不稳定的原因是 OPA843 的主极点出现在 1KHz 左右，导致 OPA843 单位增益时的带宽为 1GHz，观察 OPA843 开环增益的相位曲线，第二个极点的位置在 500MHz 左右（相移为 145 度时），这个极点带来的 90 度相移最终导致了在单位增益时 OPA843 的不稳定。回过头来再看 OPA842 的开环增益的相位曲线，可以发现第二个极点在 400MHz 左右，出现在单位增益 200MHz 之后，所以不会导致系统不稳定。下面我们用 TINA-TI 来看看 OPA843 在噪声增益为 2 时，其输出振荡得非常厉害：

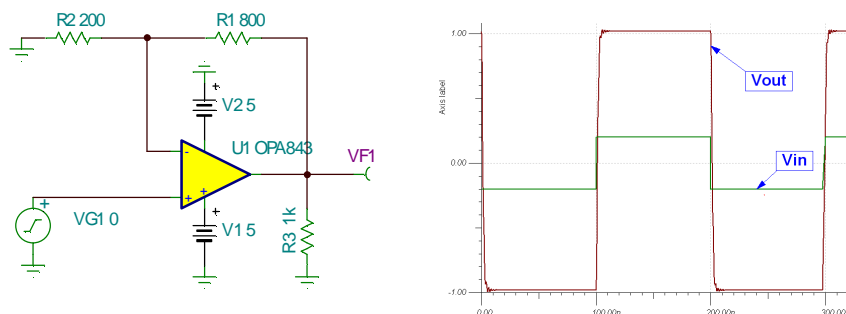


噪声增益为 2 的 OPA843 电路：振荡的系统

使不稳定的 OPA843 变得稳定的方法有很多，比如改变主极点的位置，在 $1/\beta$ 中加入极点来抵消 A_{ol} 上第二个极点的相移（如添加 C_F ），等等。而最简单的方法就是提高运放的噪声增益，如下图，我们提高 $1/\beta$ 到 3 倍或约 10dB 时， $|A_{ol}\beta|=0\text{dB}$ 处的相位余量就可以达到 60 度，从而获得一个不振荡的系统；而当 $1/\beta$ 到 5 倍时，相位余量达到 80 度，系统更加稳定。所以，OPA843 被描述为一只增益大于 3 时稳定，而推荐噪声增益大于 5 的高速放大器。



OPA843 with Noise Gain = 10dB



噪声增益为 5 的 OPA843 电路：稳定的系统

另外，在为 OPA842 挑选反馈电阻 R_F （上图中的 R1），增益设定电阻 R_G （上图中的 R2）的时候，虽然电压反馈放大器的电阻选择范围较电流反馈放大器轻松，但是在高速放大器中，

必须同时考虑功耗、 R_F 上并联寄生电容对带宽的影响以及 $R_F || R_G$ 与输入寄生电容 C_{in} 作用下的影响。首先考虑功耗，为了使反馈电阻从运放输出吸取尽量小的电流，从而保证运放的失真表现，反馈电阻 R_F 应该大于 200 欧姆；其次，1k 欧姆的 R_F 上大约有 0.2pF 的并联寄生电容，这个寄生效应已经开始影响运放的带宽，因此要控制 R_F 应的阻值小于 1k 欧姆；最后，由于 $R_F || R_G$ 后和运放反相输入端的寄生电容 C_{in} （芯片内部约 1pF，PCB 上控制在 1pF 之内，共 2pF）作用会在 $1/\beta$ 中产生一个零点从而产生附加相移，因此最好保证 $R_F || R_G$ 小于 200 欧姆会使这个附加的零点在 400MHz 以上，这样对我们的环路稳定性影响最小。因此，我们可以先设定 R_G 以为 200 欧姆，再根据增益挑选 R_F ，当 R_F 环超过 1k 欧姆的时候，再降低 R 以的阻值。

推荐使用的 TI 信号调理和后级驱动的高速放大器有：

器件	电源电压 (+/-电源轨之差) (V)	小信号 带宽 (Gain=2) (MHz)	压摆率 (V/uS)	其他	价格 (美元) (单位:片)	封装
OPA300AID	2.7-5.5	80	80	CMOS, VFB	1.6	SOIC
OPA355UA	2.7-5.5	100	360	CMOS, VFB	0.8	SOIC
OPA3355UA	3 通道的 OPA355				1.8	SOIC
OPA820ID	5-12	240	240	VFB	0.9	SOIC
OPA2822U	6-12	200	170	双通道, VFB	1.35	SOIC
OPA842ID	10-12	200	400	VFB, 单位增益稳定	1.55	SOIC
OPA843ID	10-12	260 (G=5)	1000	VFB, 最小稳定增益: 3	1.6	SOIC
OPA690ID	4.5-12	220	1800	VFB, 新结构高压摆率	1.35	SOIC
OPA890ID	3-12	115	500	VFB, 低功耗, $I_Q=1.1mA$	0.75	SOIC
OPA2890ID	双通道 OPA889				1.2	SOIC
THS4031ID	10-30	100	100	VFB	2.35	SOIC
THS4011ID	10-30	290 (G=1)	310	VFB	1.95	SOIC
THS4032ID	双通道 THS4031				3.35	SOIC
THS4012ID	双通道 THS4011				3.05	SOIC
THS4271D	5-15	390	1000	VFB	2.25	SOIC
OPA684ID	9-12	170	820	CFB	1.35	SOIC
OPA2684ID	双通道 OPA2684, CFB, 低功耗, $I_Q=1.7mA$				2.1	SOIC
OPA691ID	5-12	225	2100	CFB	1.45	SOIC
OPA2691ID	双通道 OPA691				2.3	SOIC
OPA695ID	5-12	850	4300	CFB	1.35	SOIC
OPA2695ID	双通道 OPA695				2.7	SOIC
OPA694ID	7-12	690	1700	CFB	1.25	SOIC
THS3001ID	9-32	385	6500	CFB	4.1	SOIC
THS3001HVIDGN	9-36	385	6500	CFB, 输出电流 $\pm 120mA$	7.6	SOIC
THS3091D	10-30	210	7300	CFB, 输出电流 $\pm 250mA$	3.3	SOIC
THS3201D	6.6-15	850	10500	CFB, 输出电流 $\pm 100mA$	2.1	SOIC

注意：OPA 高速产品和 THS 高速产品的主要区别是：OPA 通常只能 10V 以下供电，而 THS 系列拥有更宽的供电电压范围（可至 36V）

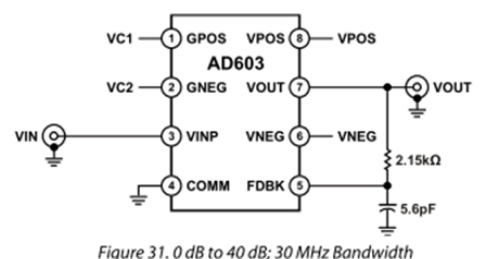
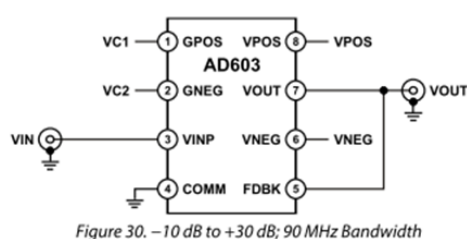
根据电压反馈和电流反馈放大器各自的特点，在题目中的前置放大部分，信号的幅度较小，我们可以选择 $\pm 5\text{V}$ 供电的电压反馈放大器 OPA842 来进行 14dB 的固定增益放大；在功率级的 20dB 放大中，我们必须选择 $\pm 18\text{V}$ 供电的电流反馈放大器 THS3001HV 来实现大电压的高速信号输出。

4.1.3 电压控制增益可变放大器

现在，我们开始考虑如何实现增益步进可调的问题，当然最笨的办法是，采用多个电流反馈放大器级联，用电阻网络选通的方式来实现增益可调，想想也知道，这个办法太复杂，而且不容易稳定。可能大家已经想到了精密放大器里的程控增益放大器，如果能用这种方法控制，岂不简单。但很可惜，程控增益放大器的本质决定其带宽和压摆率远远不够 10MHz 放大如此多倍的要求，这里，我们可以使用另一种增益可变放大器：压控增益放大器，它就是专门为宽带高速模拟信号放大而专门设计的。

AD603 是前几年在高校中用得最为广泛的压控增益放大器，但是其缺点是在于：

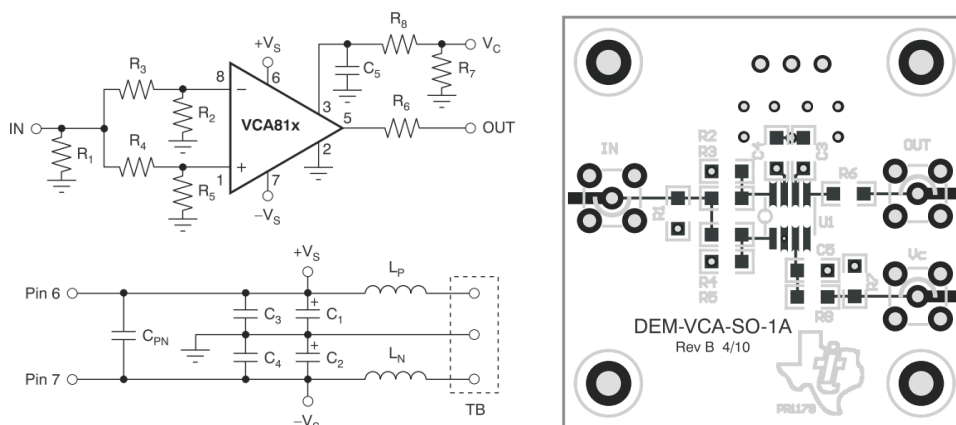
1. 增益和带宽关系不确定，需要通过外部硬件电路确定，如下图，导致不够灵活；



2. 增益范围仅为 40dB，为完成题目中要求的 0—60dB 可调的要求，需要两片级联，增加了系统的复杂度；
3. 这里题目为宽带直流放大器，强调了直流精度，而在测试中，也确实输入了直流电平进行放大输出；AD603 的输出失调电压为 $\pm 30\text{mV}$ ，在末级再进行放大 10 倍，带来的直流误差较大，需要做调零处理。

从去年开始，TI 的 VCA810、VCA820 和 VCA822 开始崭露头角，特别是 VCA810，它在 $\pm 40\text{dB}$ 的增益可调范围内拥有 35MHz 的恒定带宽（包括小信号带宽和全功率带宽），仅需一片 VCA810 就能满足题目的需要。同时它的典型输出失调电压仅为 $\pm 4\text{mV}$ ，带来的失调误差小了 10 倍。

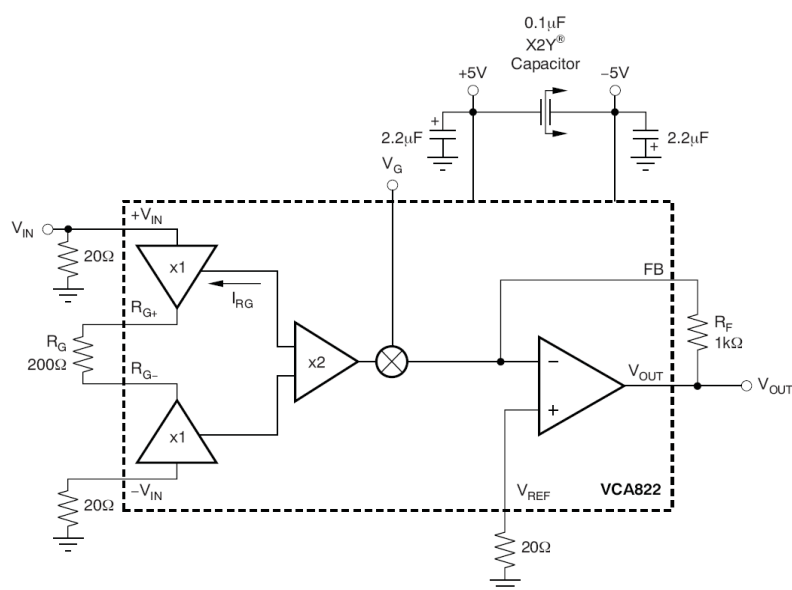
VCA810 的应用电路非常简单，除去电源，地和直接接地的反相输入端，它只需考虑三个引脚的布局布线。同相输入、输出和电压控制端都可以采取短而直的线直连，无需任何附加电路，如下图是 VCA810 EVM 板的图纸，可以通过选择焊接 R3 或 R4 来选择是反相输入还是同相输入，通过 R1,R2,R5,R7 可以实现输入阻抗匹配：



VCA810 的 EVM 板原理图和顶层 PCB 图

同时，VCA810 的控制电压 V_C 端也拥有 25MHz 的带宽，因此可以将 VCA810 用作模拟乘法器、自动增益控制器、压控滤波器等。为了让 VCA810 正常工作，对 V_C 端的滤波是非常必要的，因为控制电压的范围为 -2V 到 0V，导致增益的变化范围为 +40dB 到 -40dB，特别是在恒定电压输入给 V_C 端时，mV 级的纹波就可能使 VCA810 工作不正常。除此之外，应小心避免 VCA810 的输出饱和，在 $\pm 5V$ 供电下，VCA810 的典型输出幅度为 $\pm 1.8V_{pp}$ 。

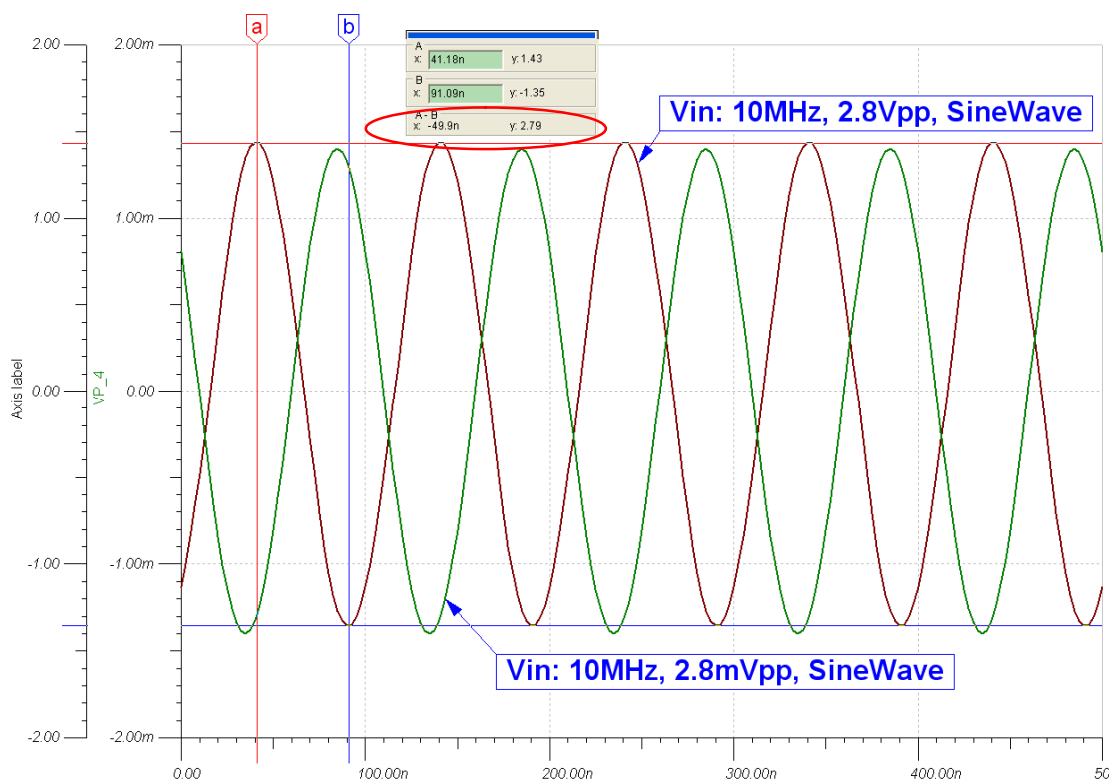
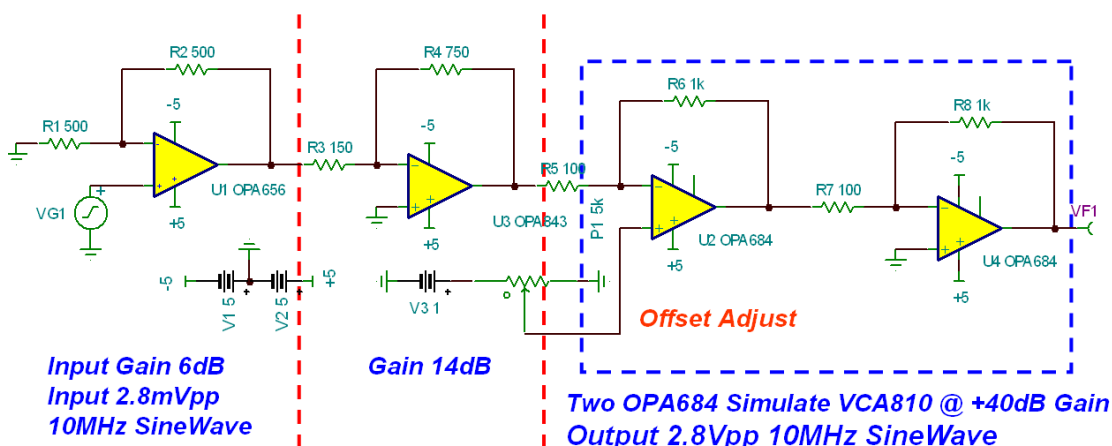
除了 VCA810，如果你需要更宽的带宽，VCA820 和 VCA822 是一对 150MHz 带宽的压控增益放大器，他们在 $G=10$ 时的小信号带宽为 150MHz，当 $G=10$ ， $5V_{pp}$ 全功率输出时，仍然能有 137MHz 的带宽，性能非常突出（更宽的还有 VCA821 和 VCA824，320MHz 的全功率带宽）。两者的区别在于 VCA820 是以 dB 为单位进行调节，而 VCA822 是以倍数进行调节的。以 VCA822 为例，当其最大增益设置为 10 倍时，控制电压为 1V 时，VCA822 的放大倍数为 10，控制电压为 -1V，放大倍数为 0.1，即为 -20dB 到 20dB 的放大范围。一个典型应用电路为：



应用 VCA822 最需要注意的两个地方是：

1. 不能让 R_G 上的电流 I_{RG} 超过 $\pm 2.6\text{mA}$ （或 5.2mA_{pp} ）， $I_{RG}=V_{out}/(\text{设计最大放大倍数} \times R_G)$ ；详情请参考 VCA822 的数据手册第 24 页。
2. 输入信号的动态范围， V_{IN+} 的最大输入不能超过 1.6V ，最小输入不能小于 -2.1V ，同时 $I_{RG}=V_{IN(pp)}/R_G$ 必须小于 5.2mA ，即若要满程输入， R_G 必须大于 700 欧姆，如果选择小于该值的 R_G ，一定要注意输入信号的范围已经被减小。

至此，除了功率推动级，我们的信号调理部分的解决方案已经得出，我们的增益分配如下：

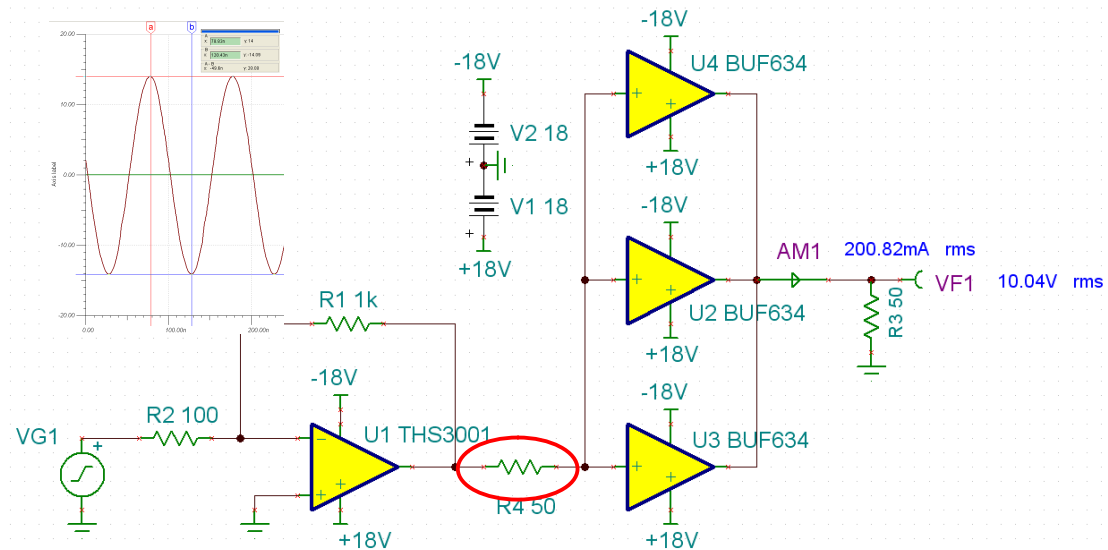


这里我们从 2.8mV_{pp} 的输入中得到了 2.8V_{pp} 的输出信号（注意两个信号对应的 Y 轴刻度不同），即将 1mV_{RMS} 的输入信号放大了 1000 倍（ 60dB ）。当然，如果是 28mV_{pp} （ 10mV_{RMS} ）输入，我们只需将 VCA810 的增益设置为 100 倍（ 20dB ）即可。接下来，我

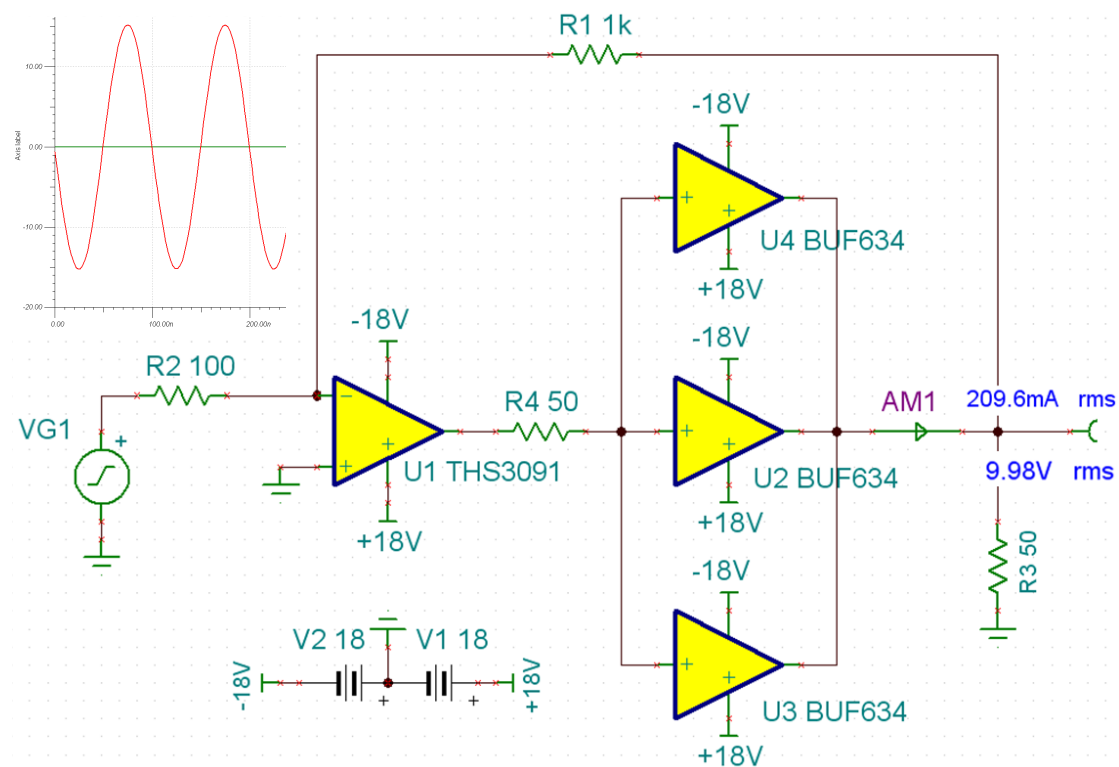
们将在功率级将这 2.8V_{pp} 的信号放大 10 倍，并推到 50 欧姆的负载上去。

4.1.4 功率放大级：宽电压 CFB 和宽带缓冲器

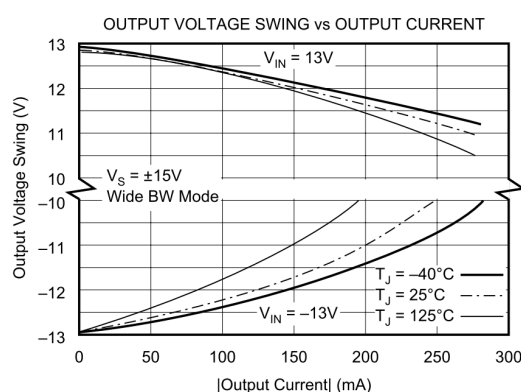
在上一级中，我们已经将输入 10mV_{RMS} 的输入 10MHz 正弦波放大到 2.8V_{pp}，并支持输入信号小至 1mV_{RMS}。现在，我们在功率输出级先通过宽电压供电的电流反馈放大器将 2.8V_{pp} 的信号放大到 28V_{pp}，然后通过并联的功率输出级送到 50 欧姆负载上。一种常用的方法如下图所示：



也可以将 BUF634 放置到 THS3001 的反馈环路中，利用负反馈减小失调电压和失真：

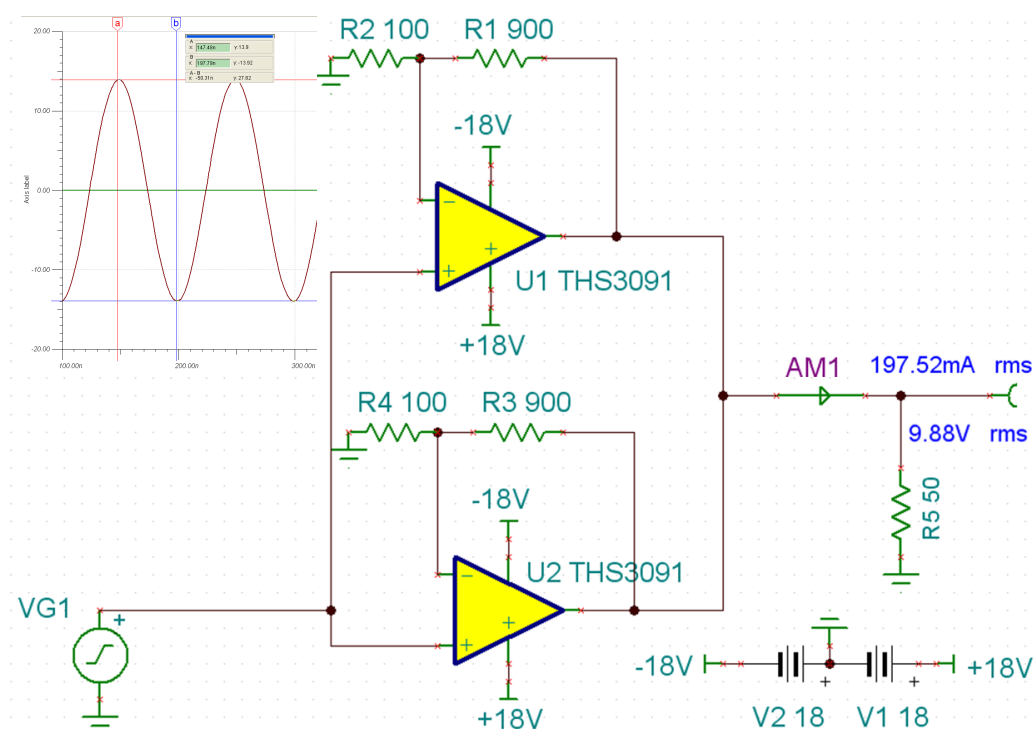


这个方案中，利用了 $\pm 18\text{V}$ 供电的 THS3001HV 提供了 $\pm 14\text{V}$ 的正弦信号。若期望负载为 50 欧姆，需要信号源提供的电流为 $\pm 300\text{mA}_{\text{pp}}$ ，THS3001HV 能提供的电流为 $\pm 100\text{mA}_{\text{pp}}$ ，于是我们利用 BUF634 宽带和大电流输出的两个特点，使用并行的 3 片 BUF634 来完成功率驱动。这里的 BUF634 拥有可选的 30MHz 或 180MHz 的带宽模式，同时拥有 $\pm 250\text{mA}$ 的输出能力，注意到下图所示的随着输出电流增大输出摆幅降低的图表，实际上在上图的仿真中我们将 THS3001 的输入提高到 3V_{pp}（或可以调高一些 THS3001 的增益），同时采用 3 片（甚至更多）的 BUF634 来并联输出，从而减少每一颗 BUF634 上的电流输出，最终在 50 欧负载上获得了 28V_{pp} 的输出电压。



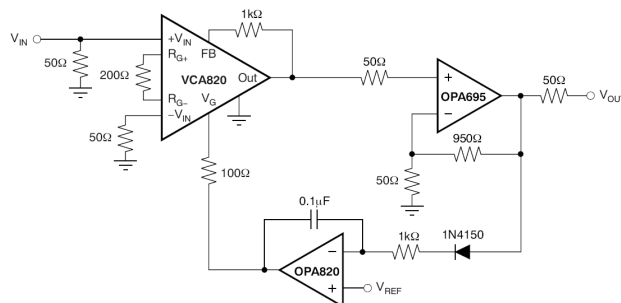
另值得注意的是在 THS3001 和 BUF634 之间加入的 50 欧电阻，该电阻是为了隔离 THS3001 的输出级和 BUF634 的输入寄生电容，读者可以去掉这个电阻，即可以看到一个不稳定的 THS3001。

THS3091 也是一颗宽带电流反馈放大器，它也拥有 $\pm 250\text{mA}$ 的电流输出能力。我们可以直接用多颗 THS3091 并联来同时完成信号放大和功率驱动：

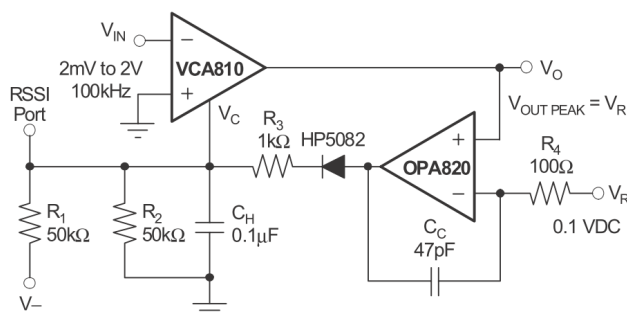


4.1.5 自动增益控制

实现自动增益控制，即 AGC，可采用模拟反馈或数字反馈。VCA810、VCA820 配合外部宽带放大器都很容易实现模拟 AGC：



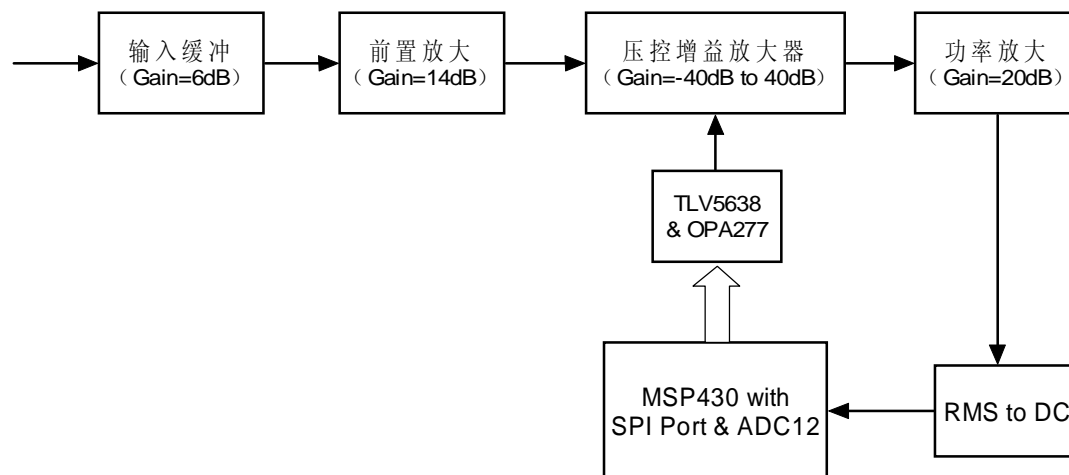
VCA820 实现模拟 AGC



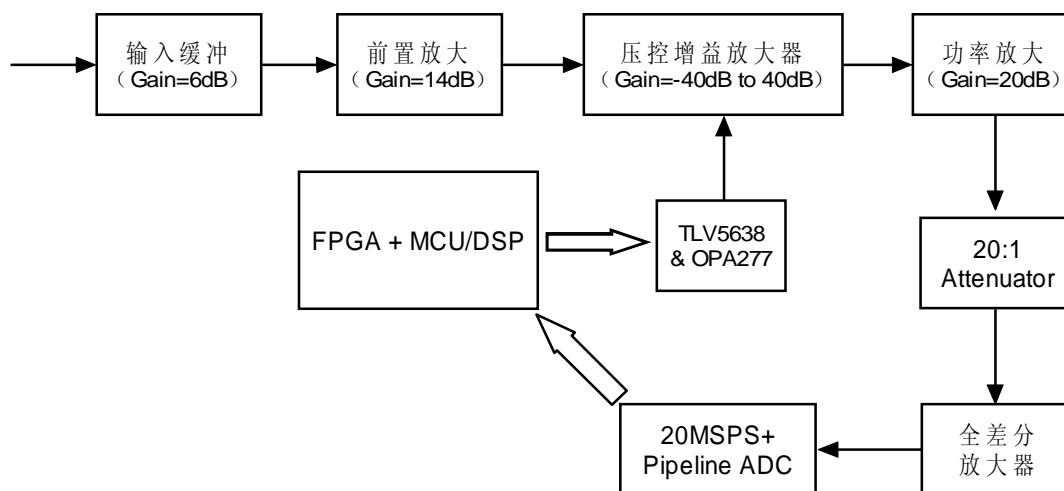
VCA810 实现模拟 AGC

数字 AGC,即将模拟输出信号的幅度信息通过 MSP430 内建的 12 位 ADC 转化为数字信号，经 MSP430 处理后，再由 MSP430 的内部 DAC（或内建 SPI 口控制外部 DAC）来调整 VCA8xx 的放大倍数。如何获得 10MHz 模拟信号的幅度信息也有两种方法：

1. 通过 RMS to DC 芯片，将 10MHz 模拟输出的有效值转化为直流信号，再通过 MSP430 内置的 12 位精度的 ADC 采集直流电平，得到输出信号的幅度信息；然后由 MSP430 通过集成的 SPI 口刷新双路 DAC TLV5638，从而控制 VCA8xx 的增益：



2. 通过 ADC 直接采集模拟输出信号，当然可以用低速采集多次，利用等效采样的方法恢复模拟信号，但最直接最痛快的方法就是利用 20MSPS 以上采样率的高速直接对 10MHz 的正弦波进行过采样，在少点数采样后就能得到需要的信息：

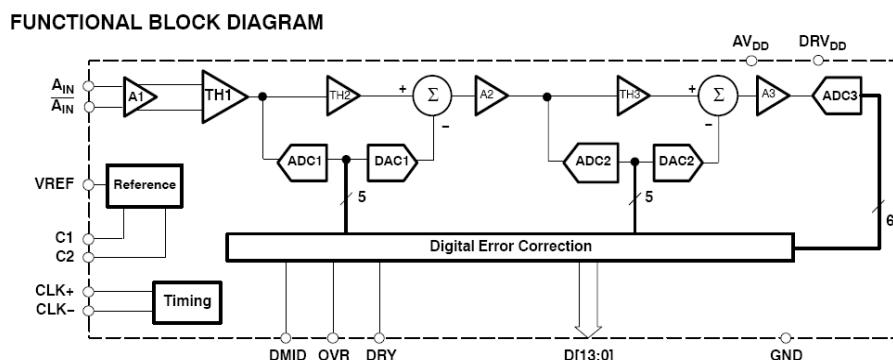


如上图，我们先通过一个衰减器将模拟信号降低到 ADC 的满量程输入范围内，然后通过全差分放大器进行单端到差分的转换，缓冲并滤波后送给流水线型高速数据转换器（20MSPS+）进行实时转换和计算。于是，下面我们将顺利过渡到高速数据转换器和它的模拟输入驱动运放芯片：全差分放大器。

4.2 高速 ADC 和全差分放大器

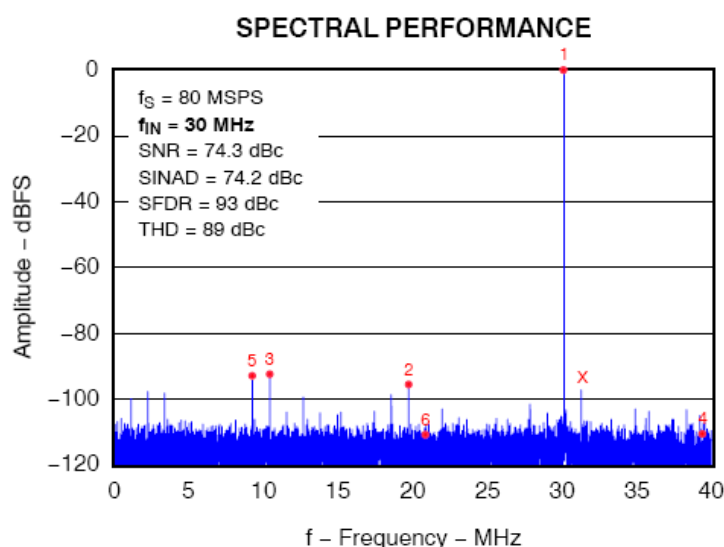
什么是高速 ADC？答案就是：流水线型 ADC，TI 拥有非常广的流水线型 ADC 家族，目前，流水线型 ADC 应用涵盖医疗影像采集，通信基础设施，雷达信号处理等领域，而趋势是往高速高精度发展。以通信基础设施为例，在 GSM 时代，12 位 61.44MSPS 的 ADC 就能胜任一些小型基站的需求，随着 WCDMA 等更宽带移动通信的发展和数字信号处理硬件速度的进步，对 ADC 的需求已经提高到 14 位甚至 16 位，采样率也提高到 200MSPS 以上，并且越来越倾向于向天线端靠拢。TI 为满足这一趋势，推出了 16 位 200MSPS 的产品和 12 位 500MSPS 的单片 ADC 产品，这都是产业界最高水平的器件。不过由于受美国商务部出口限制政策的约束，我们向大学只提供不需申请许可证的器件。

那么，流水线型 ADC 是如何工作的呢？以 14 位 80MSPS 的 ADS5424 为例：



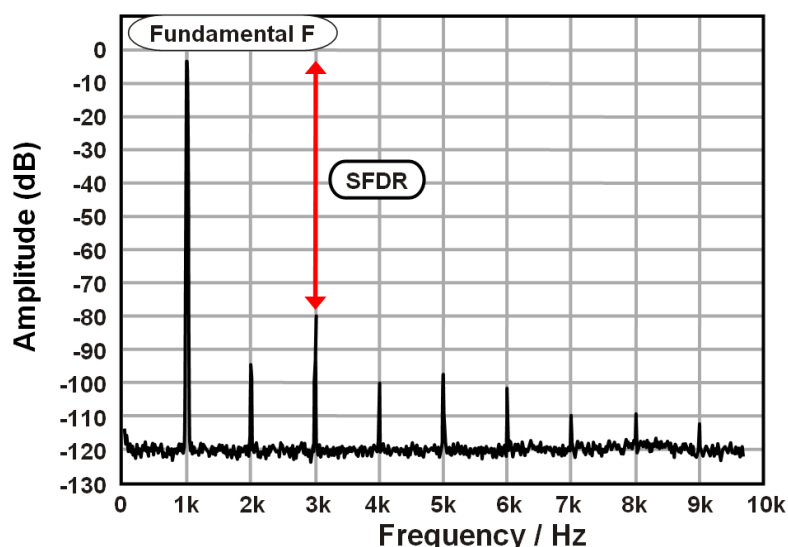
ADS5424 由三段 ADC 组成, 5 位, 5 位和 6 位 ADC, 通过转换后的 DAC 还原并相减, 使得 3 段 ADC 各自负责一部分模拟信号的数字转换, 转换得到的 16 位数字信号再进行一次误差校正运算后最终得到 14 位数据完成输出。由于内部有三段 ADC 依次转换, ADS5424 的转换延迟为 3 个时钟周期。

衡量一款高速 ADC 器件好坏, 我们要考察 ADC 的动态指标或频域性能, 测试方法简单来说就是对 ADC 输入高纯度正弦信号, 同步采样后计算其功率谱:



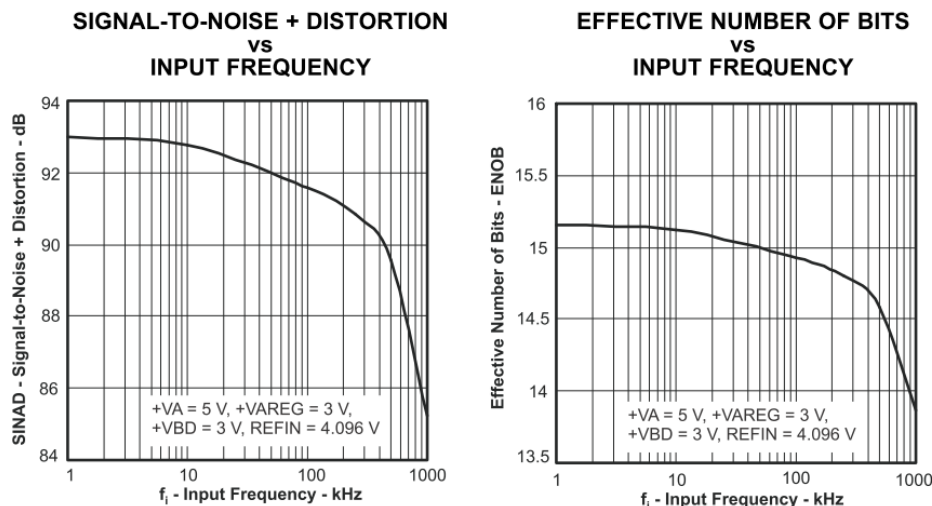
如上图, 是 ADS5424 的测试功率谱图, 通过这张图, 可以计算得到下列一些有用指标:
SINAD 和 ENOB: SINAD 等于功率谱上基波信号 (输入正弦波) 的能量比上整个奈奎斯特域内的余下噪声和谐波能量之和。有效位数 $ENOB = (SINAD - 1.76) / 6.02$

SFDR: 定义为基波能量与余下最大谐波能量之比, 或在 dB 为单位时, 即为相减。如下图:

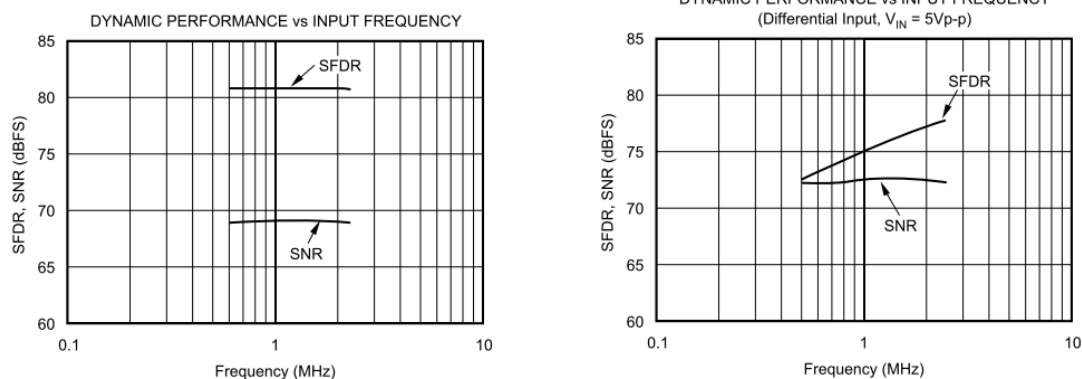


输入-3dB 带宽和优化性能带宽: 定义为输入被衰减 3dB 时所处的带宽, 比如 ADS5424 的-3dB 带宽为 2GHz; 但更有用的优化性能带宽定义为在保证 ADC 数据表上的性能时能达到的带宽, 显然这个带宽会小于-3dB 带宽, ADS5424 的优化性能带宽大致为 500MHz。

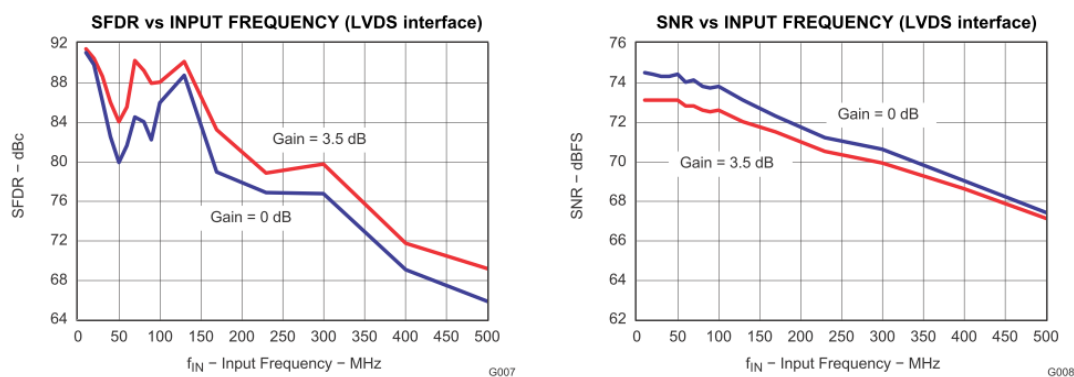
有时你会看到一颗高速 SAR 型 ADC 和低速 Pipeline 型 ADC 拥有相近的采样率，比如 ADS8422 和 ADS803 都在 5MSPS 左右，但是他们的输入带宽却相差很多，ADS8422 的为 30MHz，而 ADS803 为 270MHz，而且随着输入频率升高，SAR 型 ADC 的性能下降得非常之快：



ADS8422 的 SINAD 和有效位数随频率升高而急剧下降，在还没有达到奈奎斯特频率时 ENOB 已经下降到 14 位，ADS8422 的奈奎斯特频率为 2MHz。作为对比，ADS803 的表现好了很多，虽然没有欠采样时的测试数据，但是至少在整个奈奎斯特频段都拥有良好表现：



作为最现代的高速 ADC，14 位 125MSPS 的 ADS6145 给出了在欠采样下的优异表现，注意到从 0Hz 到 500MHz 的输入信号，SNR 仅下降了 10dB。

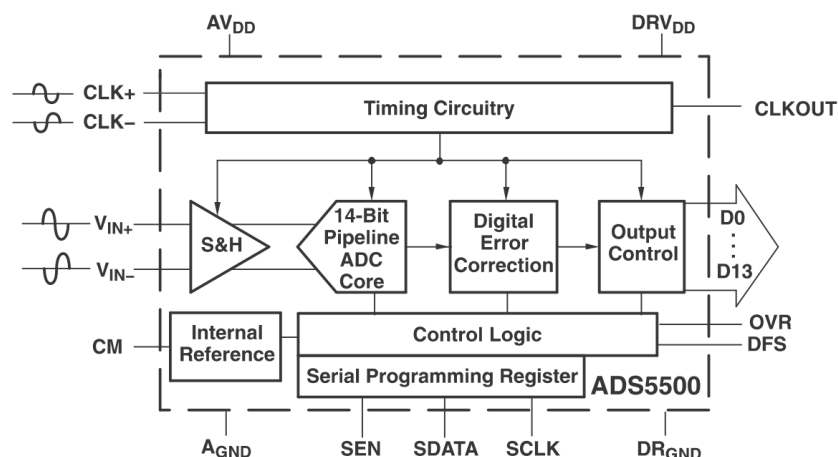


我们向大学推荐使用的 TI 流水线型 ADC 有：

器件	简介	价格 (美元) (单位:片)	封装
ADS5237IPAG	双路 10 位 65MSPS 流水线型 ADC	7.5	TQFP
ADS822E	10 位 40MSPS 流水线型 ADC	5.5	SSOP
ADS828E	10 位 75MSPS 流水线型 ADC	10.5	SSOP
ADS803E	12 位 5MSPS 流水线型 ADC	9.25	SSOP
ADS805E	12 位 20MSPS 流水线型 ADC	9.9	SSOP
ADS850Y/250	14 位 10MSPS 流水线型 ADC	18.5	TQFP
ADS62C15IRGCT	双路 11 位 125MSPS, SNR@Boost = 77.5dBFS	51.5	VQFN
ADS62C17IRGCT	双路 11 位 200MSPS, SNR@Boost = 79.8dBFS	82.5	VQFN
ADS62P15IRGCT	双路 11 位 125MSPS, CMOS or DDR LVDS 输出	24.75	VQFN
ADS5517IRGZT	双路 11 位 200MSPS, CMOS or DDR LVDS 输出	42.5	VQFN
ADS6124IRHBT	12 位 105MSPS, CMOS or DDR LVDS 输出	23	QFN
ADS62P24IRGCT	双路 12 位 105MSPS, CMOS or DDR LVDS 输出	34.5	VQFN
ADS6123IRHBT	12 位 80MSPS, CMOS or DDR LVDS 输出	16.5	QFN
ADS62P23IRGCT	双路 12 位 80MSPS, CMOS or DDR LVDS 输出	20.5	VQFN
ADS6122IRHBT	12 位 65MSPS, CMOS or DDR LVDS 输出	12	QFN
ADS62P22IRGCT	双路 12 位 65MSPS, CMOS or DDR LVDS 输出	18.1	VQFN

下面我们将通过 ADS5500 的测试来讨论高速 ADC 的外设和设计考虑（更多详细信息请参考 TI 应用笔记 SLYT074, SLWA034 和 SLYT119）。ADS5500 是一款采样速率为 125-MSPS、精度为 14 位的高速流水线 CMOS 模数转换器。2004 年 3 月，德州仪器（TI）推出了这款芯片，它是当时世界市场上第一款拥有如此高采样速率和高精度的模数转换器。ADS5500 适用于诸如无线通讯、测试和测量仪表、控制系统、医疗成像和高速数字化等应用领域。

ADS5500 包含一个采样-保持输入级、一个 14 位流水线内核、一个内置电平基准、一个时钟电路、数字误差校正、一个数字输出驱动和一个 3.3V 的单电源。



ADS5500 的主要特色和优点是达到 750MHz 的信号输入带宽，峰峰值达到 2.3V 的动

态差分输入信号，在宽频带上的高信噪比（SNR）和无杂散动态范围（SFDR），为接收器应用提供的在低信号幅度下高至 74dBFS 的优质 SNR，和超低功耗（780mW）。例如，当 ADS5500 工作在 125MSPS 采样速率状态下，输入信号幅度为-1dBFS，输入信号频率为 190MHz 并且正确配置输入电路，芯片的 SNR 大约为 70dB，SFDR 在 82dB 以上。而如果采样速率和输入信号频率与上例相同，当输入信号幅度为-15dBFS 时，ADS5500 的 SNR 为 74dBFS，SFDR 为 83dBFS。

ADS5500 的高性能给予了它广泛的应用范围。然而，由于芯片的高速率和高精度，对它进行评估有时会很复杂。基于这个原因，这里介绍了 ADS5500 的一个评估系统，它包含了测试设备、系统配置、测试电路、基本的高速 ADC 的测试概念和测试数据。

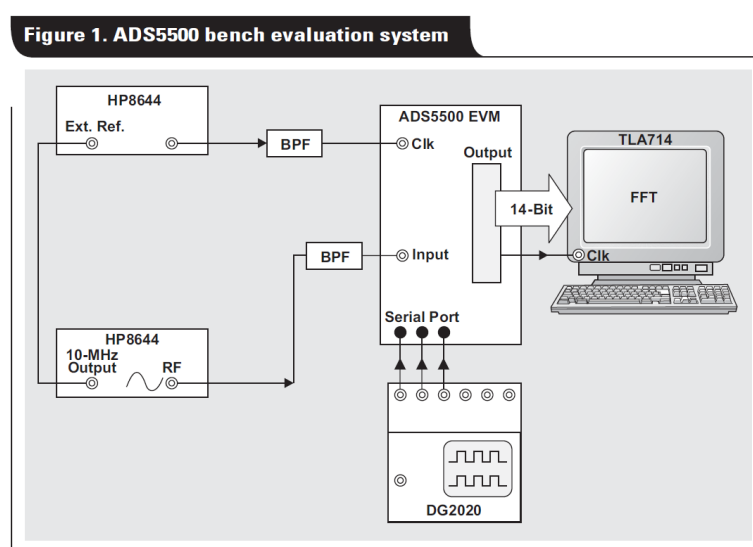
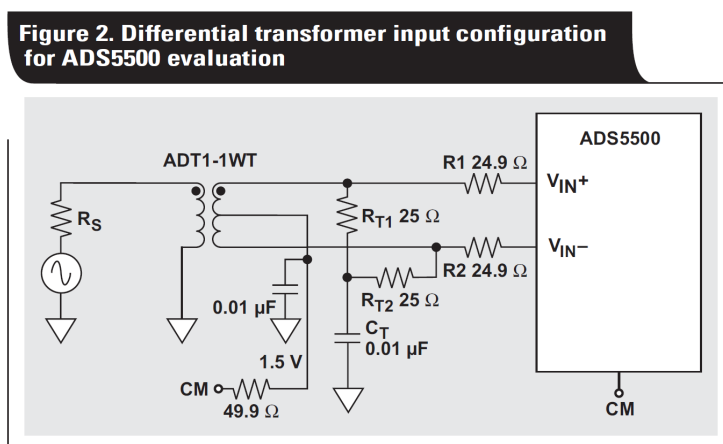


图 4.3 ADS5500 动态性能测试系统

图 4.3 即为 ADS5500 的一个小型动态性能测试系统，它由一个信号源（HP8644），一个时钟信号源（HP8644），一个数字逻辑分析仪（TLA714），一个数据发生器（DG2020），带通滤波器（BPFs），一个测试板和一个快速傅立叶变换（FFT）程序组成。信号源产生一个用于测试 ADS5500 所必需的单频正弦信号。时钟信号产生一个正弦波进入 ADS5500 的外部时钟调理电路，这个电路可以是变压器或 PECL 驱动器从而产生“理想的”采样时钟信号。数据发生器为控制寄存器产生一系列的数据。逻辑分析仪（TLA）用来从 ADS5500 获取数据并利用快速傅立叶变换程序（FFT）来分析它。如果没有上述的仪器，也可以用一个 FIFO 或一个 FPGA 板和一台电脑来代替逻辑分析仪（TLA）或数据发生器。

系统中设备的一些重要规格包括信号带宽、信号功率、信号阻抗、噪声、谐波、抖动、锁相功能和 ADS5500 的数字负载。数字缓冲存储器、数字化数据采集板或逻辑分析仪等设备的低输入容抗也很重要。图 4.3 中的逻辑分析仪有 2-pF 的输入容抗。ADS5500 的最大数字输出负载是 12pF，大于 12pF 的负载将会影响芯片的评估。输出数字数据的捕获时钟和 ADC 的输出数据间的时序也很重要，如果使用了外部时钟信号来捕获 ADC 的输出数据，

那么该时钟信号与模数转换器(ADC)的输出数据之间的时序必须满足数据手册中的要求：数据必须在数据有效时间内被捕获。强烈建议使用 ADS5500 的输出时钟信号来捕获芯片的输出数据，因为该输出时钟信号与芯片输出的数据信号是同步的。在输入时钟信号(ADC 的驱动时钟信号)与输出数据的驱动时钟信号之间会有延时，并且该延时会随着芯片的不同、温度差异和供给电压的变化而改变，因此不推荐用输入时钟信号(ADC 的驱动时钟信号)来获取数据，特别是在高速工作状态下。



实际的测试系统中，在 ADS5500 的信号输入通路中使用带通滤波器（BPF），将来自信号源的谐波和噪声降到最低。在时钟信号输入通路上使用一个窄带带通滤波器，将来自时钟信号源的抖动降到最低，并且在采样速率很高时产生一个好的时钟信号占空比。实际测试结果表明，在信号输入通路上使用带通滤波器（BPF）时的快速傅立叶变换（FFT）结果与不使用时显著不同。此外，使用如图 4.3 所示的测试系统和高频输入时，在信号输入通路上放置窄带带通滤波器（3-MHz 带宽）后得到的 SNR，比放置宽带带通滤波器（10-MHz 带宽）后得到的 SNR 好 0.3dB。在当前的评估板上，当时钟信号为 125-MHz，输入信号频率很高的情况下，放置在时钟信号输入通路上的带通滤波器能使 SNR 改善超过 0.5dB，使 SFDR 改善超过 2dB。在任何情况下，都要测试带通滤波器（BPF）来保证滤波器自身的工作状态良好。带通滤波器（BPF）的输入和输出阻抗要与信号源的阻抗以及模数转换器（ADC）的输入阻抗相匹配。最小阻带衰减为 50dBc 的 TTE KC 系列带通滤波器是一个不

错的选择，能使评估达到较好的效果。

在 ADS5500 测试中可以观察到，ADS5500 对系统抖动、模拟输入配置和测试电路板的布局非常敏感。这些将在接下来的几部分进行讨论。

4.2.1 高速数据采集系统中的时钟

为了得到好的评估效果，ADS5500 要求它的输入时钟信号有尽量小的抖动、50% 的空比和 3V_{pp} 的差动幅度（如果输入时钟信号是正弦波）或 1.5V_{pp}（如果输入时钟信号为方波）。输入时钟信号边沿越陡，得到的 SNR 越好。ADS5500 芯片内部为输入时钟电路提供一个直流偏置，因此，推荐为时钟信号提供一个交流耦合通路。为了产生较陡的时钟信号沿和最低的外部电路噪声，从而在 ADS5500 的评估板上得到最好的效果，使用一个 1:2 的匝比变压器来将一个正弦波耦合到 ADS5500 的时钟信号输入，如图 4.5 所示。

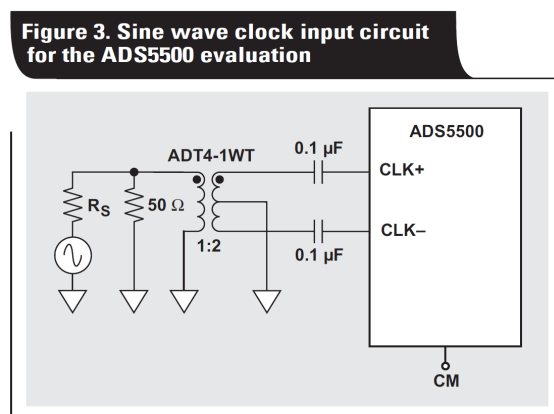


图 4.5 差分正弦信号作为 ADS5500 的驱动时钟

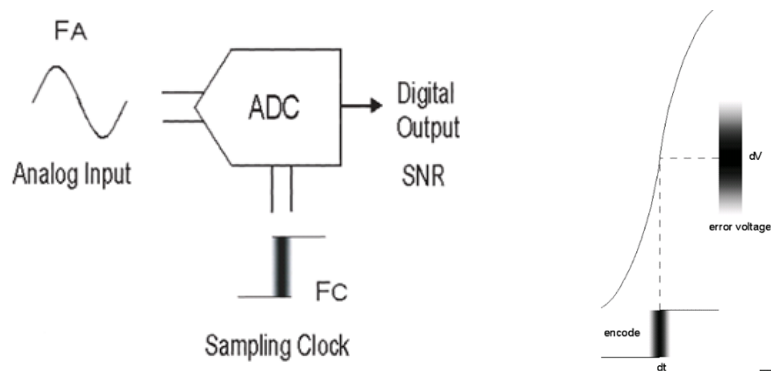
在高时钟信号频率的情况下，如果有必要，推荐在输入通路上放置如 TTE KC4T-125M-3M-50-69A BPF 的带通滤波器，可以减少来自信号源的时钟信号抖动噪声。为了保持 ADS5500 良好的交流性能，得到最好的评估效果，为测试提供低抖动的时钟信号源是至关重要的。下面我们讨论时钟抖动，时钟幅度和时钟同步三个方面给数据采集系统带来的影响。

1. 时钟抖动的影响

高速 ADC 的动态特性的最大瓶颈在于采样抖动（jitter），包括采样保持电路的孔径抖动（来自于 ADC 自身）和采样时钟的抖动（来自于采样时钟电路），这也是现代流水线型 12—14 位 ADC 的 ENOB 很难突破 12 位的主要原因（TI 新推出的 16 位 100MSPS+ 的数据转换器的 ENOB 可以接近 13 位）。

什么是抖动？抖动就是由于采样时刻的不确定性带来的采样误差，如下图，在每个时钟周期的采样时刻的不确定性，导致数字化后幅度的不确定性，这种不确定性导致 ADC 采样的可重复性大大降低，而可重复性就决定了 ADC 的频域性能。因此频域性能受 Jitter

的影响非常大。



让我们看看 ADS5500 的内部 Jitter 有多大：

ADC Internal S/H Circuit Jitter

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNIT
SWITCHING SPECIFICATION					
t _A Aperture delay	Input CLK falling edge to data sampling point		1		ns
Aperture jitter (uncertainty)	Uncertainty in sampling instant		300		fs

ADS5500 的内部采样抖动为 300fs，已经非常地小了。不过这部分 jitter 我们控制不了，是 TI 的事情去尽量减小它(实际上，ADS5500 是 2004 年的产品，现在最新的 14 位 125MSPS 的 ADS6145 已经将这个数值减小到 150fs，从而获得了更加卓越的 SNR 和 SFDR)。我们能干预的是外部采样时钟的抖动性能。那么我们需要一个质量多好的外部时钟？让我们先计算一下总的 jitter 对 SNR 的影响有多大，再反推如果对 100MHz 的正弦信号采样，若需要 70dBc 的 SINAD，需要外部时钟的抖动为多少：

第一步，是一个经典公式，表示了 Fin，Jitter 和 SNR 的关系：

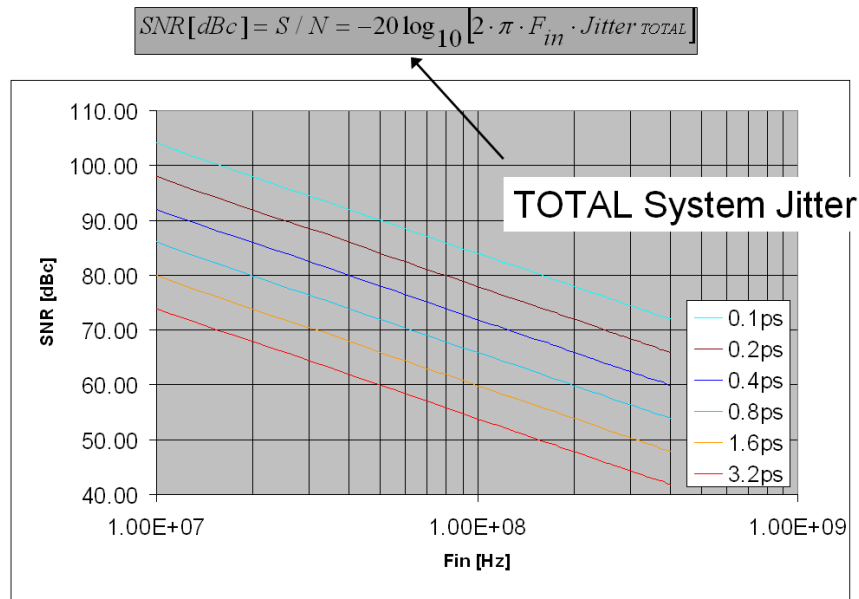
$$SNR[dBc] = -20 \log_{10} [2 \cdot p \cdot F_{in} \cdot Jitter_{TOTAL}]$$

反推出总 Jitter 的大小应该符合：

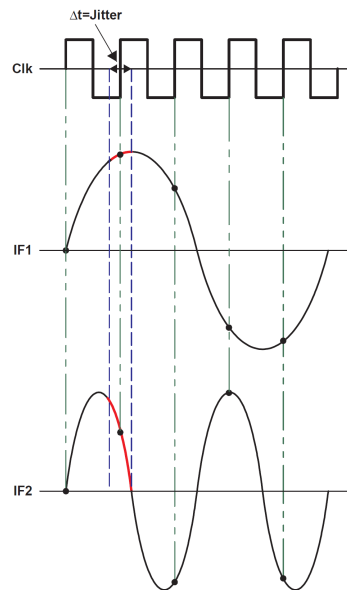
$$Jitter_{TOTAL} = (10^{(-SNR[dBc]/20)}) / (2 \cdot p \cdot F_{in}), \text{ 代入数值有:}$$

$$(10^{(-70/20)}) / (2 \cdot p \cdot 100e^6) = 503fs$$

如果要求 SNR 为 70dBc，那么总 jitter 应该为 503fs！非常小的数字。一个更明显的图表表示了输入信号频率，系统总体抖动和 SNR 的关系：



从上图我们看到当输出信号为 100MHz 时，若要获得 70dBc 以上的信噪比，ADC 的采样抖动要小于 400fs，而一个 1.6ps 的系统抖动将使信噪比降低到 60dBc（不足 10 位）！而且我们也可以发现输入信号的频率越高，对采样抖动的要求越苛刻，我们可以从下面这一个图中理解，在输入频率升高时，同样的采样抖动在高频信号上带来了更大的采样幅度误差，因此带来的 SNR 误差越大，这也可以理解为可重复性变差了。



接下来，我们从计算出来的系统抖动和 ADC 孔径抖动来反推最大允许的时钟抖动，因为系统抖动可以由下式计算：

$$(Jitter_{total})^2 = (jitter_{ADC})^2 + (jitter_{CLOCK})^2$$

从而得到时钟抖动的计算方式：

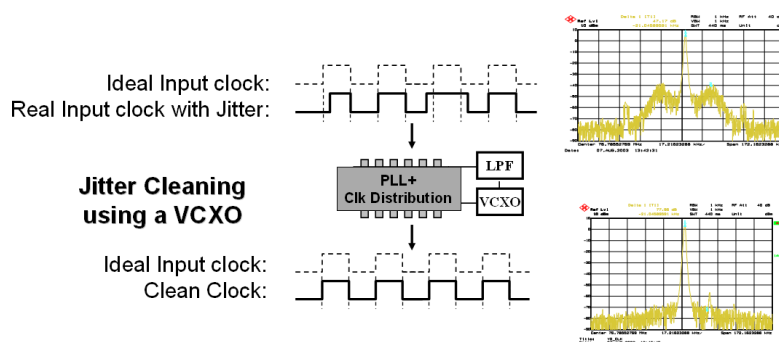
$$jitter_{CLOCK} = [(jitter_{TOTAL})^2 - (jitter_{ADC})^2]^{0.5}$$

代入数据：

$$\text{Jitter}_{\text{CLOCK}} = [(503\text{e-}15)^2 - (300\text{e-}15)^2] ^{0.5} = 403\text{fs}$$

计算得到时钟的抖动不能超过 403fs!! 这时，让我们看看在学校里做高速 ADC 设计最容易犯的一个错误：用 FPGA 或 DSP 的时钟输出驱动高速 ADC，这是非常不可取的，因为 FPGA 和 DSP 这类数字器件的时钟输出的抖动非常的大，一般在 50ps 就已经非常不错了，这样的时钟质量驱动数字电路不会有太大问题，但驱动高速 ADC 会导致 ADC 的 SNR 和 SFDR 急剧下降，而在时域上你可能察觉不到这些问题：“波形还是很正弦嘛”！

采样时钟的 Jitter 在时域上看是指采样时刻的不确定性，即抖动；在频域上看，就是其带外噪声，比如如果你看到在频谱仪上你的采样时钟如同下图右上一样的穿了一个“裙子”，那么说明你的采样时钟的质量不够好，在时域上会有较大的抖动。降低时钟抖动的主要方法是采用 PLL 和外部高质量 VCO，利用 PLL 的环路滤波器减小输入参考时钟的宽带噪声对 VCO 的影响，从而有效抑制输出时钟的宽带噪声（因此也称为 Jitter Cleaner），其效果如下图所示：



2. 时钟幅度的影响

对于理想的方波时钟，采样在波形的过零点完成。进一步的，在一些 ADC 件中，例如 ADS5500，利用时钟的高低电平循环，可以对数据进行采样和锁存。因此，让时钟有一个 50% 占空比是很重要的。之前，我们已经知道了时钟的抖动影响了输入波形的采样点，从而使得信噪比降低。一个非理想的时钟源的热噪声也会助长信噪比的下降。

热噪声会对时钟源产生一个随机的幅度向量。对于理想的方波时钟源，时钟信号将可能从一个状态立即转变为另外一个状态。在这种情况下，由噪声产生的细微的幅度向量不会对过渡采样点产生影响。实际上，即使是一个好的方波时钟源，从一个状态过渡到另外一个状态也不是瞬间的。过渡需要一个有限长的时间。波形上的噪声改变了信号，以至于采样点（过零点）稍稍偏离了理想的位置。这样就导致了一个采样点的小误差，使得信噪比下降。图 4.6 是一个放大的在过零点附近的混有热噪声的上升时钟沿和理想上升时钟沿的对比，过零部分上附加了随机噪声向量。噪声分量 Δn ，在误差 Δt 处将时钟信号提升到了过渡点，造成了采样时刻的误差。

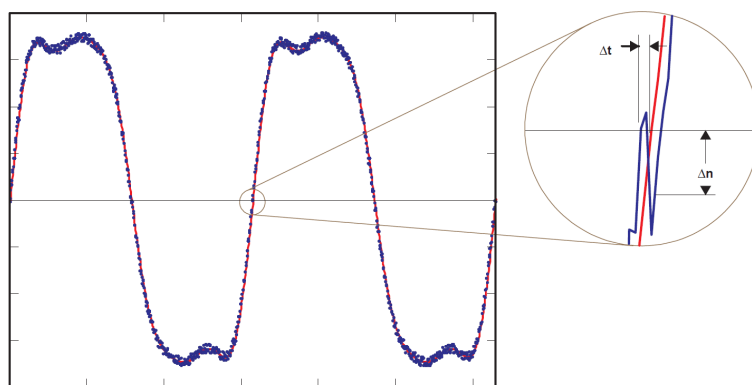


Figure 4. Thermal Noise Component Causing Sampling Error

图 4.6 混有热噪声的时钟上升沿

一种将热噪声影响降到最低的方法是让过渡的沿更加陡。换句话说，通过增加时钟信号过渡沿的陡峭程度，使得时钟信号更加接近理想的方波。相反的，一个平缓的过渡沿更容易受到热噪声带来的对信噪比的影响。下图表示两个时钟源的过渡沿受到同样的热噪声影响的情况。对于两个过渡沿来说，噪声向量是相同的，但是对于较缓的斜坡，其产生的时间上的误差 Δt 更大。因此，尽可能地使过渡沿陡峭对于减小热噪声的影响是有利的。

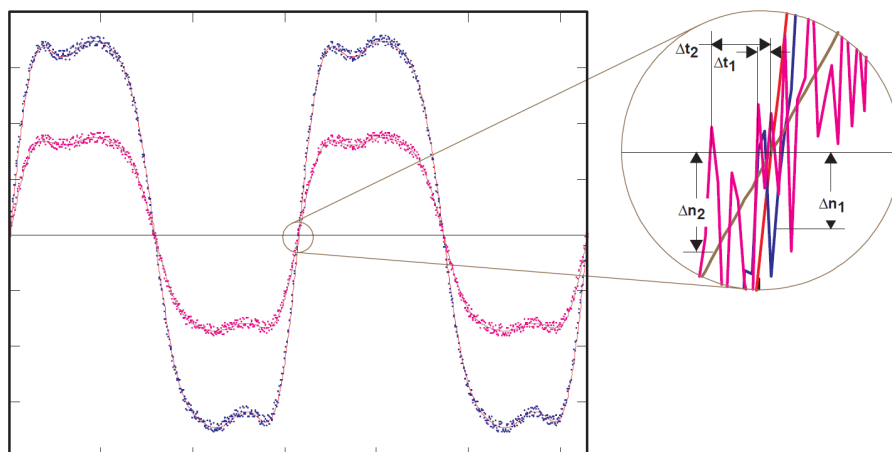


Figure 5. Thermal Noise Effect for Different Slope Clock Signals

时钟的热噪声分量可以通过加入一个带通滤波器来减小，其通带中心频率与选择的时钟频率的相同。任何一个适宜的带通滤波器拓扑都是可以的，比如 L-C 滤波器、SAW 滤波器，或者是晶体滤波器。因为时钟频率只是一个单一的频率，最窄带宽的带通滤波器能起到最好的效果。给定的时钟频率的范围是 60MHz 到 125MHz，一个窄带宽的晶体带通滤波器是最合适的选择，而且晶体滤波器通常与超低相位噪声的振荡器配套使用。

为时钟信号加上带通滤波器能够减小通频带以外的噪声，但是这也会影响到时钟信号的过渡沿。一个方波时钟信号是由一个基频时钟信号以及一系列的高次谐波信号叠加而成的。引入带通滤波器，高次谐波信号也会被消除掉。其结果是在频域里只有一个纯净的基频信号，或者说在时域里只有纯净的正弦波信号。虽然滤波器能够有效地减小噪声分量，但也会使得时钟信号沿变得平缓，因为正弦波比方波上升沿慢。就如之前看到的，平缓的

过渡沿更容易受到噪声的影响。除此之外，带通滤波器不仅将时钟信号的高次谐波滤去，使之变成了正弦波信号，而且还会引入 2dB 到 6dB 的插入损耗。这种插入损耗会进一步降低时钟信号的幅度，并且使得信号过渡沿更加平缓。为了保持一个急速的过渡，需要加强正弦波信号的幅度。

下图展示了更大幅度的正弦波信号能够减小由热噪声带来的误差的方法，因为它能够有效地增加信号的陡峭程度。因此，可以在带通滤波器前加上一个低噪声的放大器，来增加信号的幅度，从而尽可能地使信号的过渡沿陡峭。

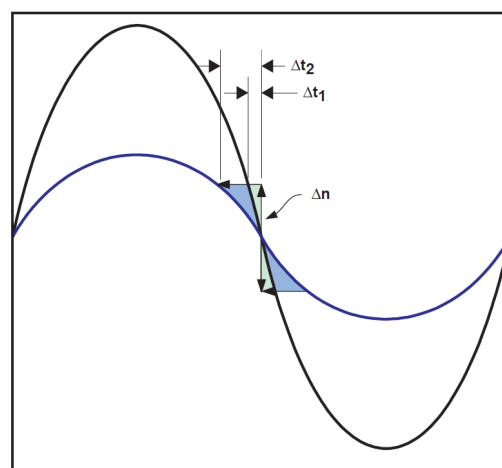


Figure 6. Thermal Noise Effect for Different Amplitude Sinusoids

3. 时钟同步的要求

前面我们提到过，使用 PLL 可以降低时钟上的带外噪声，同时，利用 PLL+VCO+时钟分配，我们可以给中频数字化系统中的 ADC，DAC，ASIC 和 FPGA 提供全局的多路同步时钟，满足接收机对同步的要求。

德州仪器公司为 ADS5500 和其它高速 ADC 引入了一个使用 CDC7005 时钟分配芯片的板级低相位噪声同步时钟解决方案。通过合适的配置，CDC7005 能够配合德州仪器的高速 ADC 获得理想的性能，使得它适合于在印制电路板设计中直接实现。除此之外，CDC7005 有能力驱动五个相互独立的输出，这些输出能够独立地被分成基准频率的 $1/2^n$ （n 能从 0 变化到 4）。这样就允许一个时钟回路不仅可以为高性能的 ADC 提供时钟源，也可以为其它在电路板上的需要独立时钟源的硬件提供时钟源，例如，DACs、DDCs、DUCs 等。图 1 说明了在一个经典的收发器里 CDC7005 是怎样和 ADC 以及其它的硬件一起使用的。

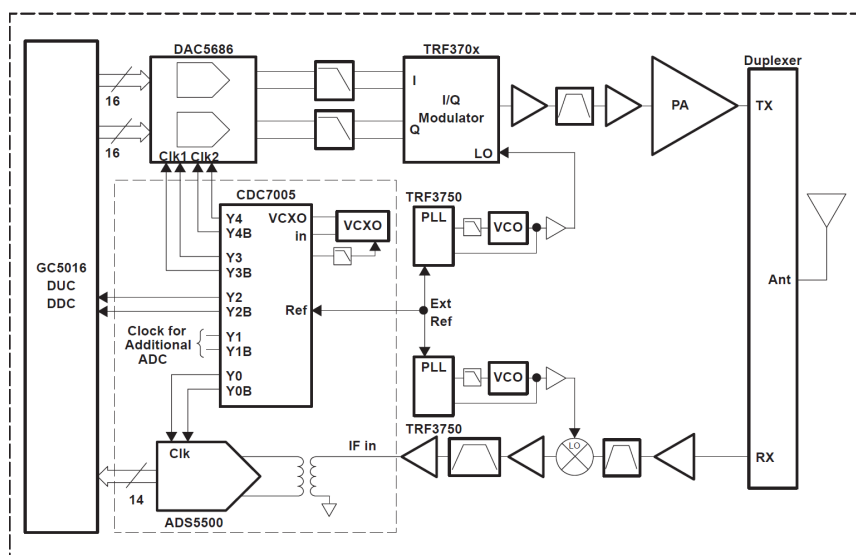


Figure 1. ADS5500 ADC With CDC7005 Clocking Solution Within A Typical Base Station Architecture

CDC7005 是高性能、低抖动的差分时钟驱动和时钟分配芯片。它有 5 个独立的受控输出端，都能够用来作为高性能 ADC（例如 ADS5500）的时钟源，也能够满足印制板上其它需要同步时钟源的器件的要求。CDC7005 能参照一个参考输入时钟为整个系统提供多路同步时钟方案。CDC7005 的主要特点是：

1. 参考时钟能够与任何 VCXO 的频率同步
2. 参考时钟的抖动被消除了
3. 低抖动输出
4. 五个独立的频率输出，输出频率为可选的 $1/2^n$ 倍基准频率，
5. 差分 LVPECL 接口。

此外，在输出频率 100MHz 以上时，CDC7005 仅附加 100fs 的抖动，而且输出频率越高，附加抖动越小。因此，如果采用高质量的 VCXO 辅以 CDC7005，其输出时钟频率达到 100MHz 以上时系统的整体抖动完全可以达到 300fs 以下。

推荐使用的 TI 时钟芯片有：

器件	简介	价格 (美元) (单位:片)	封装
CDCE925PW	2 内置 PLL，5 输出，峰峰值 60ps 抖动，最大输出 230MHz，CMOS 输出，电脑主板及多媒体系统时钟方案	1.95	TSSOP
CDCE62002RHBT	具有集成双路 VCO 的 4 路输出时钟发生器/抖动消除器	7	QFN
CDCM7005RGZT	集成 PLL 的超低附加抖动，5 输出同步时钟分配器	10.45	TQFP
CDCE421RGET	集成 PLL 和 VCO 的低抖动时钟发生器，最大输出 1.1GHz	7.7	VQFN
CDCM61001RHBT	集成 PLL 和 VCO 的低抖动（500fs）时钟发生器，最大输出 680MHz	4.65	QFN
TRF3750IPW	High Performance Integer-N PLL Frequency Synthesizer	2.7	TSSOP
TRF3761-GIRHAT	集成 VCO 的 PLL，输出范围 1.92G-2.05G，1/2/4 可选分频输出	9.95	QFN

4.2.2 驱动高速 ADC 的模拟输入

ADS5500 的模拟输入配置对评估过程很重要，高速高精度 ADC 的模拟输入都是差分的，差分有很多好处：

- A、差分信号天生具有共模干扰的抑制能力；
- B、差分信号相当于一对相位相差 180 度的单端信号相减，因此能提供两倍于单端信号的输入信号动态范围；
- C、若同样提供 2V_{pp} 的信号，差分信号的每一条仅为 1V_{pp}，信号越小，净空越多，失真越小。同时，减小对运放供电电压的要求；
- D、差分信号能充分减小偶次谐波的幅度。因为偶次谐波的功率为偶数次方，在差分信号相减时因为符号一致而抵消。

自然界的信号都是单端信号，我们可以利用变压器和全差分放大器来实现单端到差分的转换和阻抗匹配，从而很好的驱动高速放大器的输入。

1. 变压器驱动高速 ADC

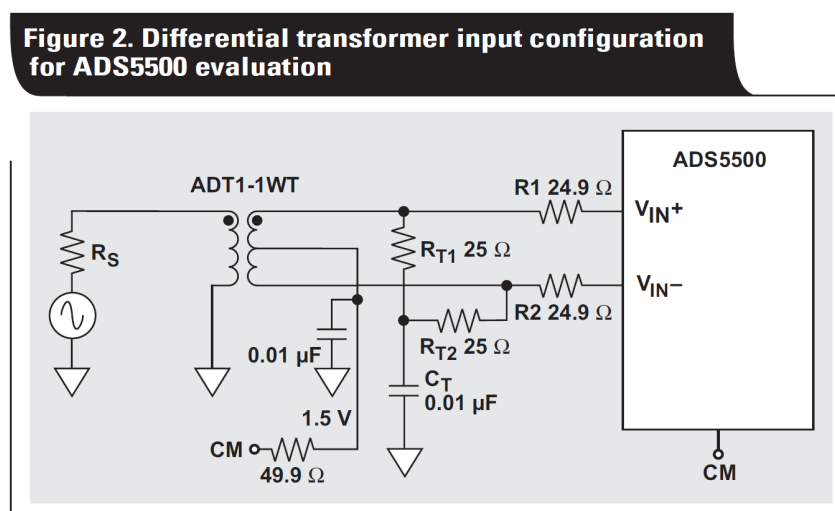


图 4.4 使用变压器驱动 ADS5500 的模拟输入

虽然变压器会造成一些插入损耗，但其可以在很宽的频带内都只产生很低的噪声和谐波。它还提供了交流耦合差分输入和较宽的信号带宽，这就为 ADS5500 的评估创造了很好的条件。运算放大器除了广泛应用于信号整形和给提供增益外，还被用于直流耦合。

在变压器配置中，ADS5500 的输入阻抗是一个重要的考虑因素。ADS5500 的输入阻抗是容性的，并且是由采样时钟信号频率和输入信号频率共同决定的。当采样和输入信号频率都相对较低时，ADS5500 输入阻抗会相对较高，从而不难与信号源的阻抗相匹配。而当采样速率非常高（达到 125MHz）并且输入信号频率也很高时，模数转换器的输入阻抗则会相应较低。在这种情况下，等效输入阻抗可能会比 50 Ω 还小，有可能会造成与信号源阻抗不匹配从而需要更高的信号源驱动电流。这种情况在评估中应该考虑在内。

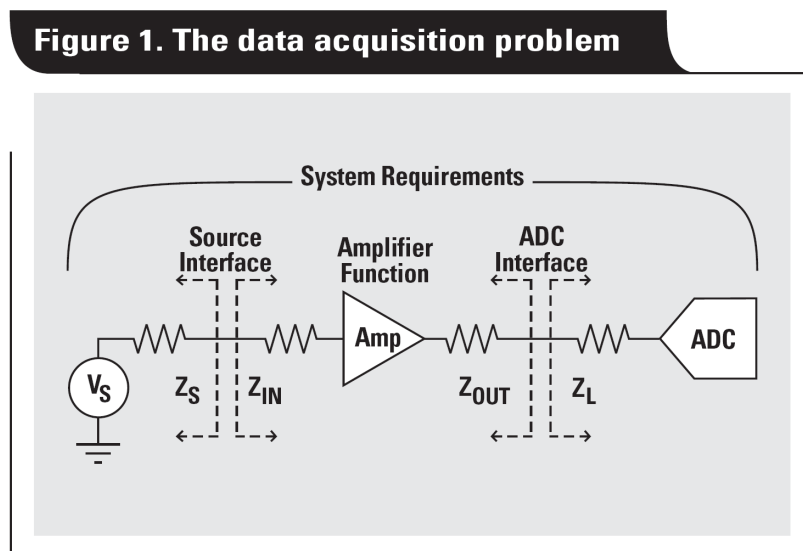
图 4.4 中给出了评估 ADS5500 用的一个变压器耦合模拟输入电路。R_{T1} 和 R_{T2} 是与信

号阻抗匹配的终端电阻；它们还和 C_T 一起组成了低通滤波器。我们测试得到在输入信号频率低于 150MHz 时，如果 $R_{T1} + R_{T2} = 50\ \Omega$ ，则能得到最好的 SNR 和 SFDR；而在输入信号频率高于 150MHz 时，因为模数转换器的输入阻抗较低，并且变压器损耗较高，在评估电路中可使用高一些的 R_{T1} 和 R_{T2} 。 $R1$ 和 $R2$ 是用于隔离模数转换器开关电容输入和信号源的模拟输入串联电阻。它们还同 ADS5500 输入电容一起组成低通滤波器。合适的 $R1$ 和 $R2$ 值对于得到最好的性能是必要的。如果 $R1$ 和 $R2$ 太小的话，SFDR 会减小；而如果它们阻值太大的话，信号源的输出功率需要增大。我们可以看到，在输入电路中使用了一个变压器耦合后， $R1$ 和 $R2$ 取 $25\ \Omega$ 能得到最好的效果。有的输入电路中使用了两个变压器以达到最好的差分信号平衡；但这造成了模数转换器前端从 70MHz 到 350MHz 的输入信号会有 9dB 的衰减，所以需要有一个输出功率更大的信号源。正是因此，一些测试只使用了一个变压器。我们也发现用一个或两个变压器没有显著的性能差异。在我们的测试中，变压器用于交流信号的耦合和单端到差分信号的转换。

2. 全差分放大器驱动高速 ADC

TI 公司的 THS45xx 全差分运算放大器系列具有高带宽、低失真以及低噪声的特点，非常适合于运用在 12 位或者 14 位的数据转换器中。

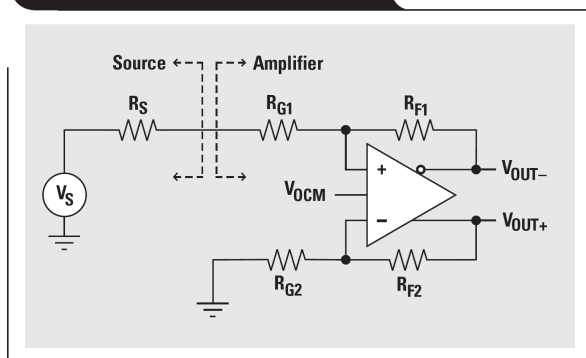
如下图所示，数据采集系统可以分成 4 个部分：整个系统的指标需求、信号源接口、放大器的功能以及 ADC 接口。必须要采用合适的放大器功能去实现 ADC 与信号源之间的接口以达到系统的需求。



A. 信号源与放大器的接口

让我们考虑单端信号源，使用全差分放大器来实现单端到差分的转换。放大器的输入阻抗是放大器设计中最重要的一点，差分运算放大器也是如此。

Figure 2. Single-ended source



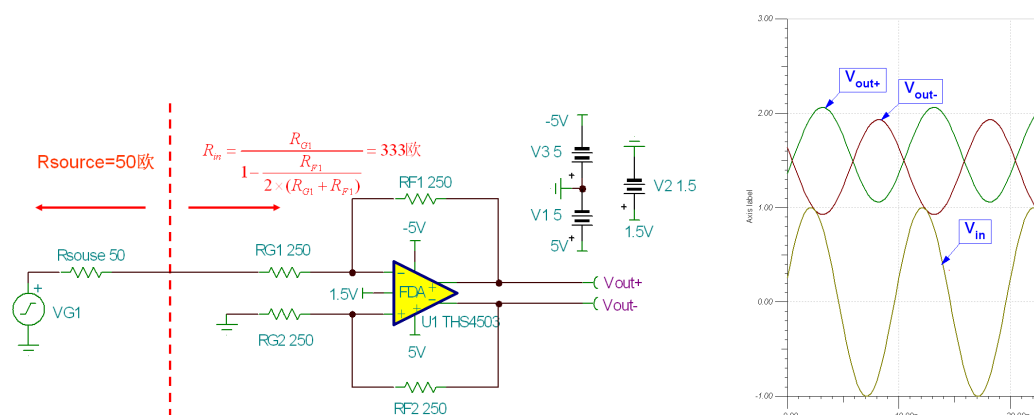
我们将以这个电路为基础，将一个输入 $\pm 1V$ 的 $100MHz$ 正弦波，转换为满足 ADS5500 输入的差分信号。查阅 ADS5500 的数据手册，在输入部分有这样的描述：

ANALOG INPUT			
Differential input range		2.3	V_{PP}
V_{CM}	Input common-mode voltage ⁽¹⁾	1.45 1.55 1.65	V

给模拟输入留出一些净空，我们的设计目标即为一个差模电压为 $2V_{pp}$ ，共模电压为 $1.5V$ V_{CM} 的差分信号对。

平衡与增益

与差动放大器（INA）一样，全差分放大器的电阻网络的平衡也非常重要，当稍微复杂的是，在中频采样中，信号路径上的阻抗匹配是非常重要的。常用的信号源的输出阻抗为 50 欧姆，如下图所示：

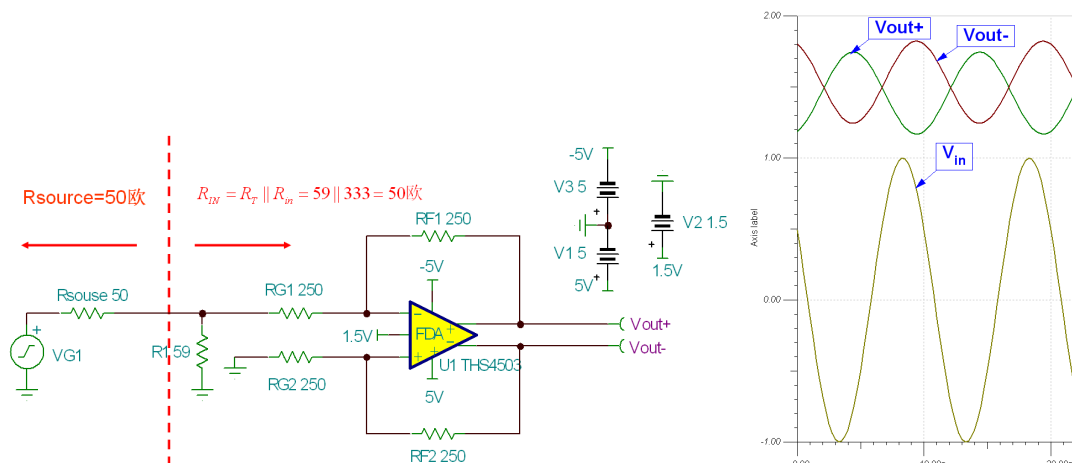


上图左的问题在于忽略了阻抗匹配（信号源的输出阻抗为 50 欧姆，要求运放的输入阻抗也为 50 欧姆，从而避免信号的反射），同时在全差分运放的单端转差分操作中忘记了这个 50 欧姆的源阻抗，反相输入端的 $R_G = R_{G1} + R_{source}$ ，破坏了原来 R_{G1} 和 R_{G2} 相等的关系，结果得到了上图（右）中的不匹配的输出结果。

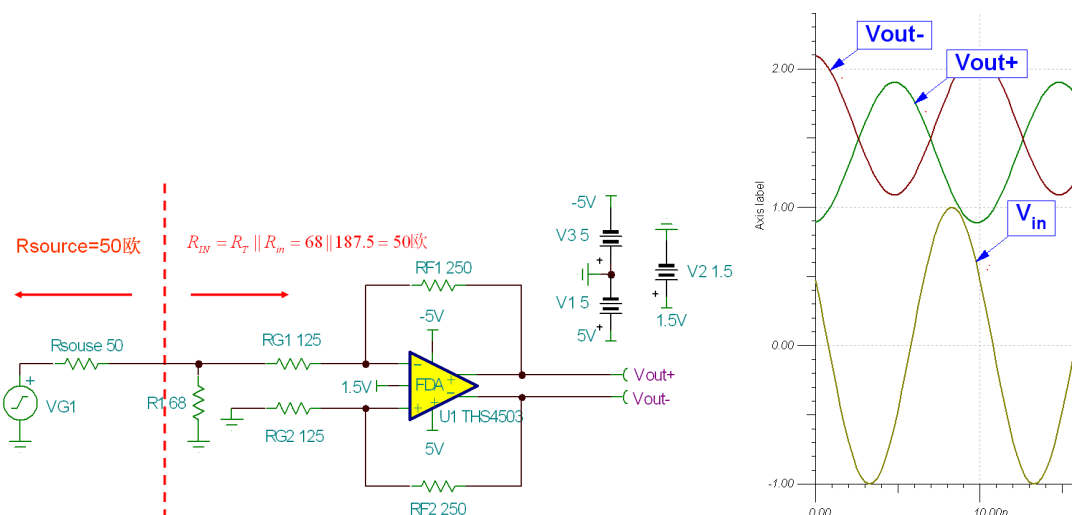
让我们首先解决阻抗匹配的问题，再想办法保持全差分放大器的平衡。首先，计算出上图中差分放大器的输入阻抗 R_{in} 等于：

$$R_{in} = \frac{R_{G1}}{1 - \frac{K}{2 \times (1 + K)}}, \text{ K 为放大器的增益, 这里的 } K = R_{F1}/R_{G1} = 1, \text{ 得到 } R_{in} = 333 \text{ 欧姆。}$$

为了使 R_{source} 和 R_{in} 能够匹配。我们可以放置一个 R_T 和 R_{in} 并联，使得新的输入阻抗：
R_{IN}=R_T||R_{in}=50 欧，反推得到 R_T=59 欧姆：



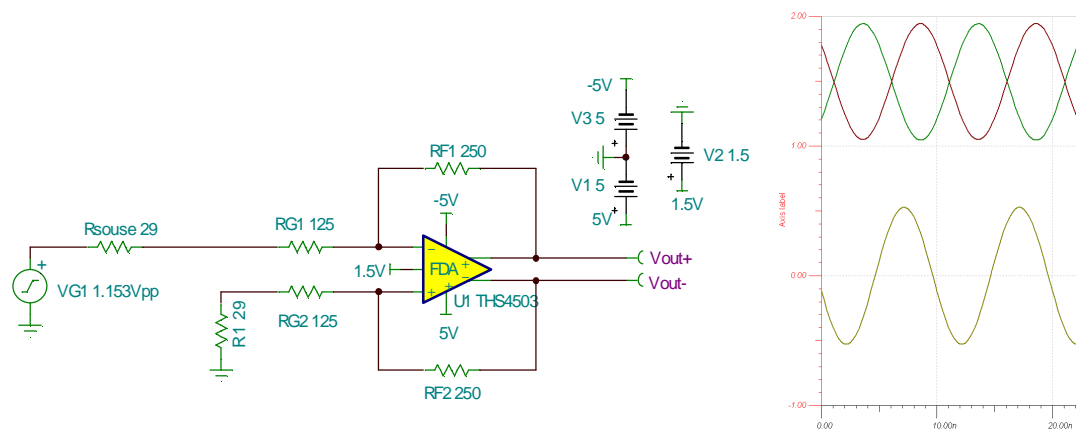
通过放置 R_T，我们解决了阻抗匹配的问题，但是我们由于信号源的输出阻抗和运放的输入阻抗的分压作用，输出信号的幅度降低了一半。于是，我们降低 RG1 为原来的一半即 125 欧姆，重复上面的设计过程：



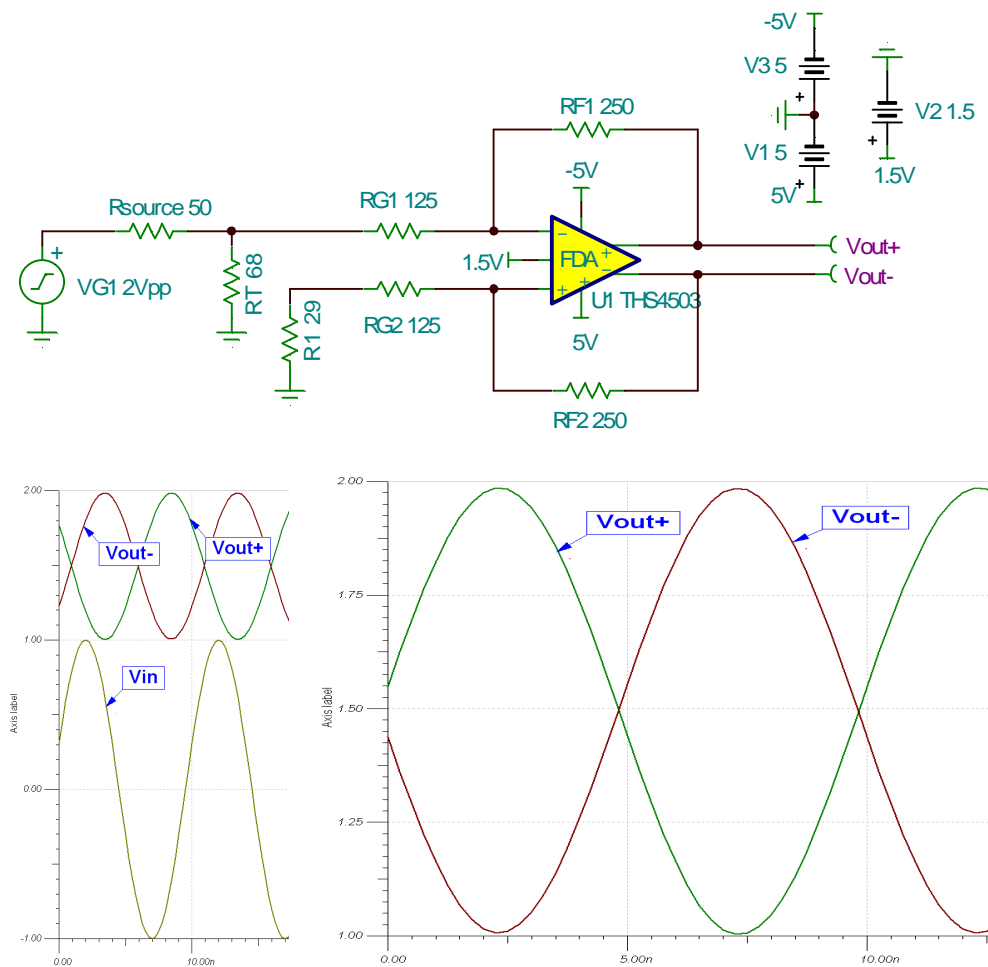
更改 RG1=125 欧姆，设置 R_T=68 欧后，THS4503 的输入阻抗为 50 欧姆，衰减两倍和放大两倍抵消后，信号的幅度恢复了差模 2V_{pp}。但是差分信号仍然没有平衡，我们需要对 R_{source} 和 R_T 进行戴维南等效电路分析，得出一个等效电路：



于是，我们在 RG2 端也串入一个 29 欧到地的电阻，就可以获得平衡的输出：



上图为等效电路，实际的最终电路如下：



至此，我们成功将单端输入的 $\pm 1V$ ，100MHz 正弦波转化为了 2V_{pp} 差模信号，1.5V 共模信号的差分对。值得强调的是，1.5V 共模信号的设置是由 THS4503 的 V_{OCM} 的引脚输入 1.5V 直流电平来提供的，这个 1.5V 的直流电平在实际设计中由 ADS5500 的 V_{CM} 引脚输出来提供，这个直流电平不包含任何有用的信息，但是为差分信号满足 ADS5500 的输入范围提供了参考共模电压，注意 ADS5500 的这个输出电压范围在 1.45V 到 1.65V 间，这其实是无关紧要的，我们这里仅以 1.5V 为例子。在后面我们会详述 THS4503 的 V_{OCM} 引脚。

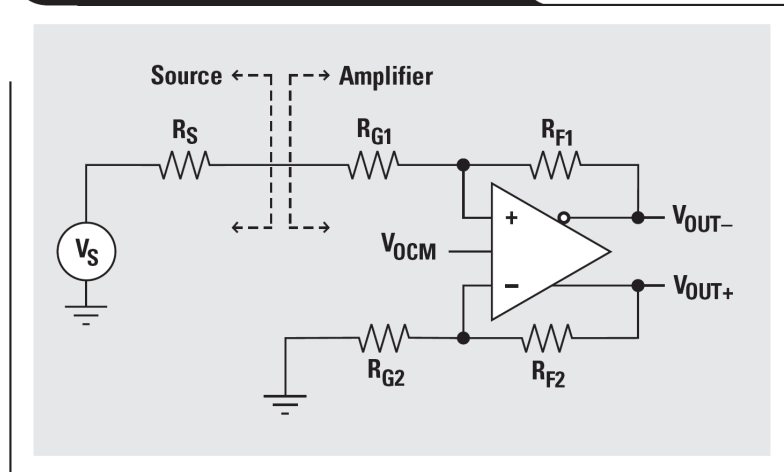
输入共模电压

不能够超过运算放大器的输入共模电压（V_{ICR}）的范围。假设运算放大器工作在线性区域，同相和反相输入管脚间的压降只有若干毫伏；因此通过确定某一输入管脚上电压就可确定共模电压的大小。运算放大器反相输入管脚上的电压等于：

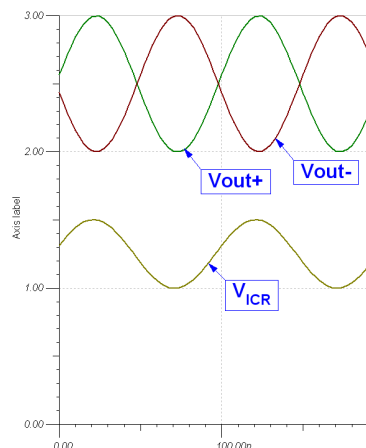
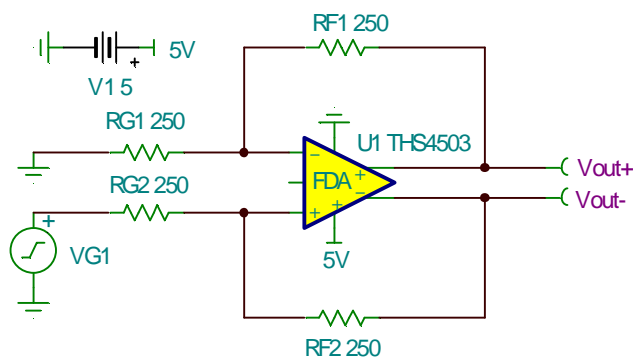
$$V_{IN-} = V_{OUT+} \times \frac{R_{G2}}{R_{G2} + R_{F2}} = V_{ICR}, \quad \text{式 4.1}$$

为了确定运算放大器的 V_{ICR}，反相输入管脚的电压可以通过 V_{OUT+} 的极限值来估算。当放大器工作在单电源模式下并且需要提供高增益的时候，输入共模电压的范围会更明显地影响放大器的性能。

Figure 2. Single-ended source



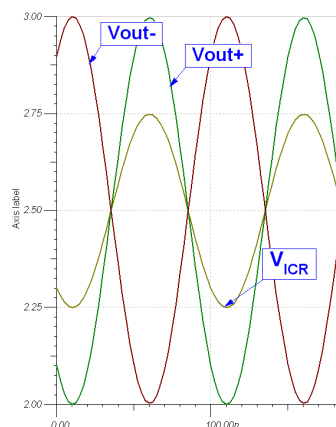
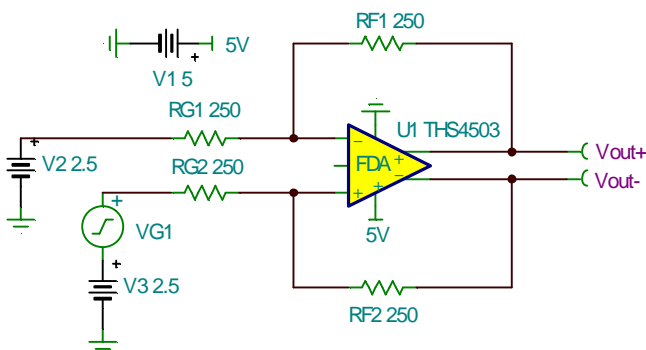
例如，假设 THS4503 采用如上图配置，工作在 +5V 单电源下，输入信号 $\pm 1V$ ，10MHz 正弦波，V_{OCM} = +2.5 V（当 V_{OCM} 悬空时，V_{OCM} 的电压即为电源轨的中点），差分输出电压等于 V_{OD} = 2V_{pp}，则 V_{OUT+} 在 2V 到 3V 间摆动，仿真如下：



一个放大器的增益等于 1 (即 $R_F/R_G=1$, 代入式 4.1, 得到 $V_{IN-}=V_{ICR}$ 均从 1V 到 1.5V), 此时的共模输入电压范围 V_{ICR} 从 1V 到 1.5V。THS4503 在 5V 供电时的输入共模电压为:

PARAMETER	TEST CONDITIONS	THS4502 AND THS4503					MIN/ TYP/ MAX
		TYP	OVER TEMPERATURE				
		25°C	25°C	0°C to 70°C	-40°C to 85°C	UNITS	
INPUT							
Common-mode input range		1 / 4	1.3 / 3.7	1.6 / 3.4	1.6 / 3.4	V	Min

THS4503 在 5V 单电源供电时的输入共模范围的典型值为 1V 到 4V, 这里计算得到的 1V 到 1.5V 的输入共模电压范围正好满足要求。实际上, THS4503 的最优输入共模范围被设计为电源轨的 1/2 处, 若输入信号的共模电压为 $(V_{EE}+V_{CC})/2$ 时, 可以得到最好的动态范围。例如, 上图中, 我们的 THS4503 的单端输入信号是以 V_{EE} (这里为地电平) 为参考的 ($\pm 1V$ 输入), 而 THS4503 在 5V 单电源供电时的最佳共模信号为 2.5V。因此, 如果输入信号以 2.5V 为直流偏置, 那么我们可以采用下面的电路来进行放大:

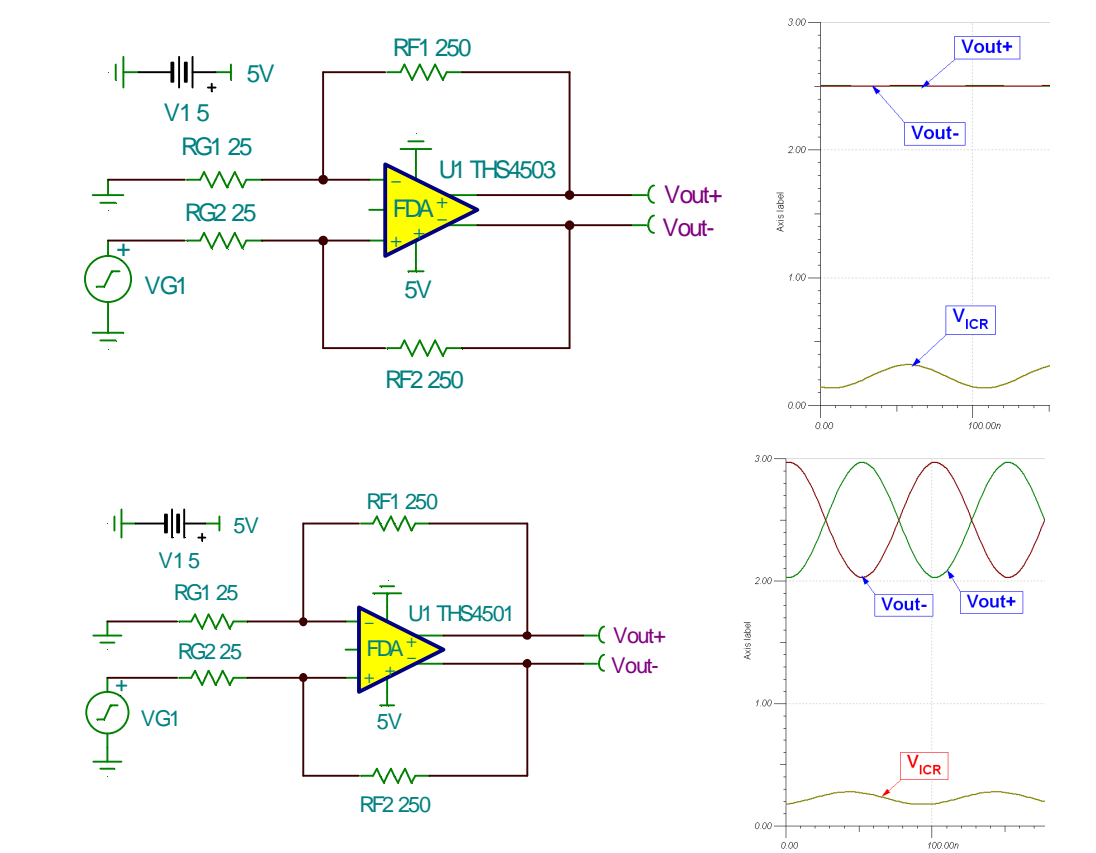


如上面的仿真结果, V_{ICR} 以 2.5V 为直流电平, 从而在其允许的范围内 (1V 到 4V 间) 可以获得最大的动态范围。因此, 若输入信号以 $(V_{EE}+V_{CC})/2$ 为参考, 应该选择 THS4503; 如果输入信号以 V_{EE} 为参考, 我们可以选择 THS4501, 其输入共模电压范围如下:

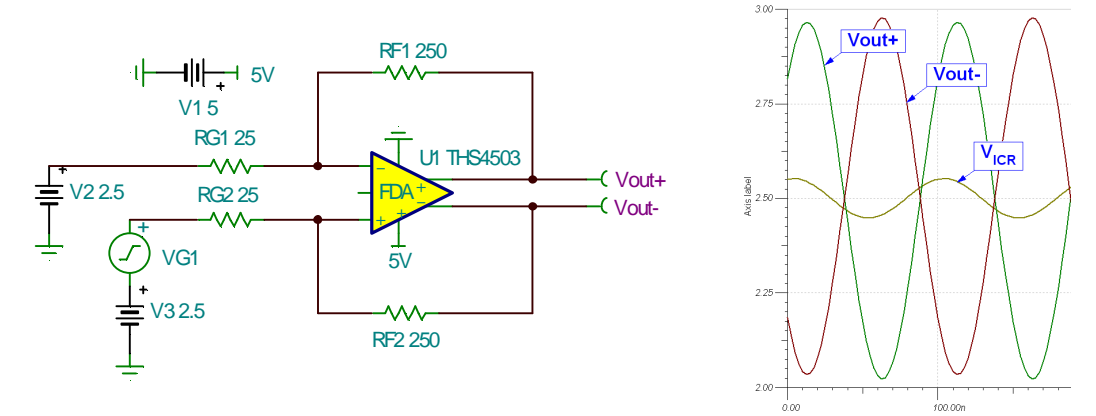
PARAMETER	TEST CONDITIONS	THS4502 AND THS4503					
		TYP	OVER TEMPERATURE				MIN/ TYP/ MAX
		25°C	25°C	0°C to 70°C	-40°C to 85°C	UNITS	
INPUT							
Common-mode input range		-0.7/2.6	-0.4/2.3	-0.1/2	-0.1/2	V	Min

THS4501 的应用在下面这个例子中得到体现：

降低输入信号的幅度为±0.1V，设定放大器的增益等于 10（即 $R_F/R_G=10$ ，代入式 4.1，得到 $V_{IN-}=V_{ICR}$ 均从 0.18V 到 0.27V），此时的共模输入电压范围 V_{ICR} 从 0.18 到 0.27 V，非常接近电源的最小值，对于 THS4503 来说，已经无法实现放大，而对于 THS4501 来说，却仍然可以正常工作：



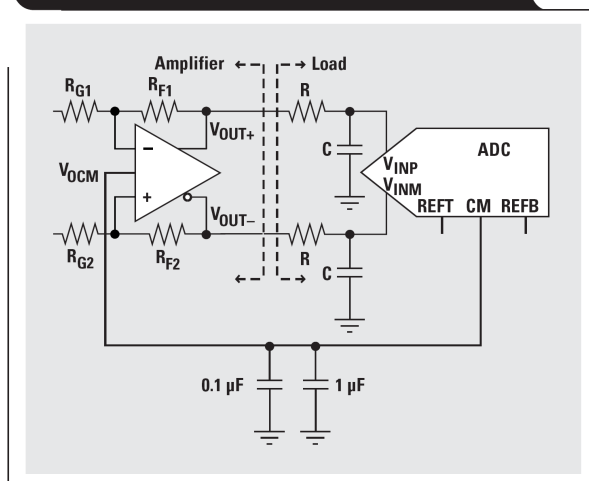
通过修改电路，让 THS4503 的输入信号以 2.5V 为参考，我们也可以用 THS4503 得到期望的结果，如下图：



B. 放大器与 ADC 的接口

放大器的一个基本功能就是对输入的信号进行预处理,使得信号可以得到正确的偏置以及幅度,从而可以最大限度的发挥ADC的性能。显然,要达到这个目标放大器必需具备相应的带宽与交流特性,从而使得信号可以不受损害。下图中给出了一个简单的放大器—ADC接口。这个接口设计的基本要点就是: 1. 确定放大器需要驱动的负载; 2. 设置正确的输出共模电压值。

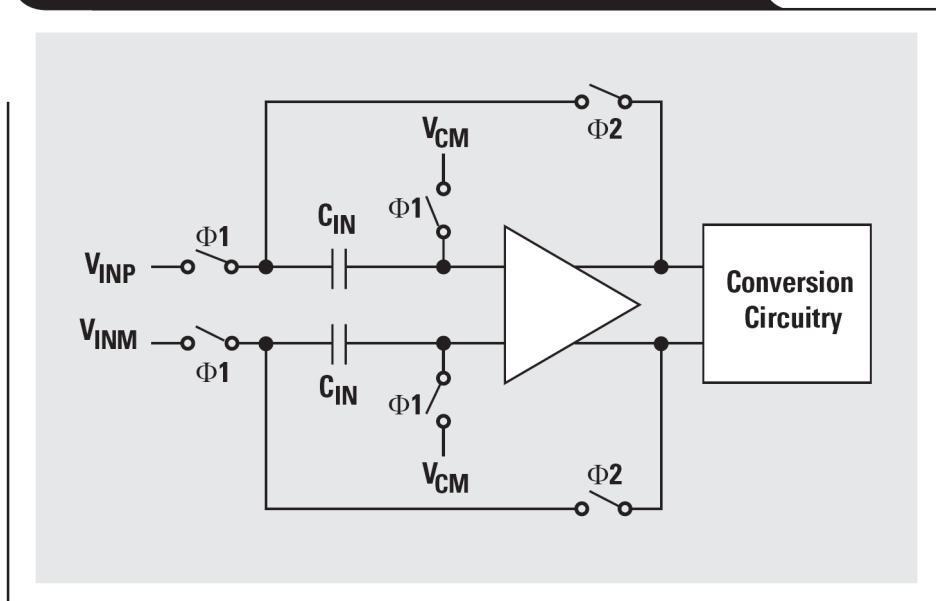
Figure 4. Fully differential op amp-to-ADC interface



1. ADC 的输入

下图给出了一个高性能ADC的功能结构图。 $\Phi 1$ 阶段,输入电容中将会储存输入信号与 V_{CM} 的差值(这就是采样周期——通常是时钟周期的一半)。 $\Phi 2$ 阶段,储存的信号将会被传输到数据转换电路系统中,转换成数字信号。

Figure 5. High-performance ADC input

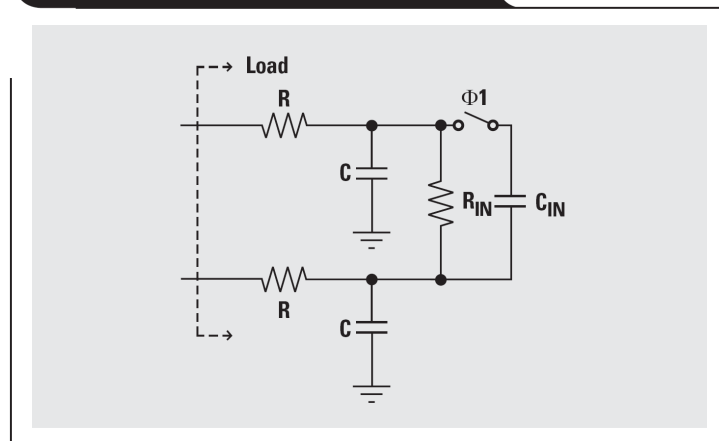


通常都会在放大器的输出端口与ADC的输入端口之间加入一个电阻与电容，加入的这个电阻电容组合有多个作用：

- I 电容是ADC的电荷储存器：在信号采样阶段，需要有一定的电流给ADC输入端口的采样电容充电。如果在输入端口处直接放置一个外部电容，所有的电流都可以由它提供。它们可以被看作是电抗值非常低的信号源。它们作用与电源的旁路电容一样，与放大器一起提供一个瞬态的电流，然后提供所需的电荷。通常，一个10到100 pF的电容即可满足要求。
- I 电阻隔离了放大器与ADC：ADC输入端口的电容以及它的开关电容采样保持电路的本质都是高速放大器的负载驱动问题中会遇到的最坏的情况。通过简单的加入一个隔离电阻，就可以分隔开反馈网络所带来的相位移动，从而保证放大器的相位冗余度。通常，一个10到100 Ω 的电阻即可满足要求。
- I 它们还组成了一个低通的噪声滤波器： R 与 C 一起在 S 平面上形成了一个实极点，这个极点所对应的频率为： $f_p = 1/2\pi RC$ 。可以将这个极点放置在信号最高频率的十倍的地方，从而它不会对信号产生影响。由于通常情况下电阻的阻值都很小，因此将这个极点放置在信号频率上（或者附近）的方法非常不妥当。在极点频率上，放大器驱动的负载的幅度等于 $\sqrt{2} \times R$ 。如果 R 只是10 Ω 左右，在高于极点频率的时候放大器将会发生过载的现象，因此会产生额外的失真。

2. 放大器的负载

Figure 6. ADC input load model



在ADC的输入端口加入了RC的组合后，放大器的负载可以由图6中的模型来表示。有时ADC的输入阻抗为： $R_{IN} \gg R$ and $C_{IN} \ll C$ 。在这种情况下中间值可以被忽略，因此输入模型即为RC的组合。为了正确的分析放大器的性能，必需以这个负载测试放大器。

运算放大器的输出阻抗对于考虑输出端口的影响非常重要。由于负反馈，运算放大器的输出阻抗几乎在它的所有频带上都非常低：

$$Z_o = \frac{z_o}{1 + A_F \beta},$$

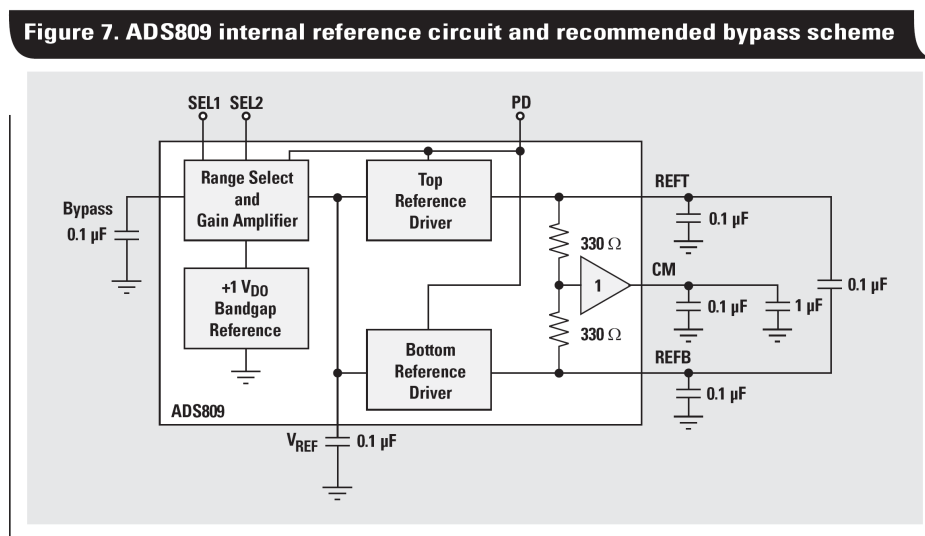
其中， Z_o 是闭环输出阻抗； z_o 是开环输出阻抗； A_F 是放大器的开环增益，与频率有关； β 是反馈系数：

$$\beta = \left(1 + \frac{R_F}{R_G} \right).$$

在低频时 $A_F \beta$ 非常大因此输出阻抗趋于0。开环增益随着频率的升高而降低。因此，应该使得放大器工作在保持 $A_F \beta$ 非常大的频率下。这样可以使输出阻抗对于负载上电压的影响程度最小。

3. ADC 的参考信号以及输入共模电压

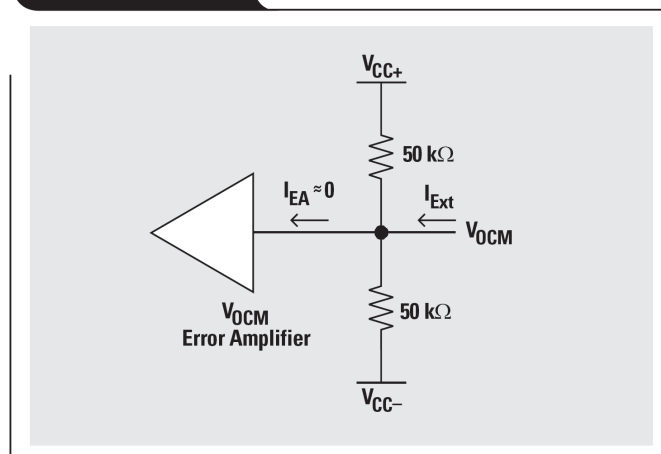
如下图，ADC的参考电压，REFT与REFB，决定了数据转换器的电压输入范围，而共模电压CM处于REFT与REFB的中点。为了充分利用ADC的动态范围，输入信号必需以CM为中心对称摆动。这意味着放大器输出的共模电压必需与这个电压匹配。



THS45xx的 V_{OCM} 输入管脚就是为这个目的提供的。内部的电路系统强制使得输出信号的共模电压等于这个管脚上的输入电压。因此， V_{OUT+} 与 V_{OUT-} 以 V_{OCM} 为中心对称摆动。在很多场合下，需要做的就是将CM管脚与 V_{OCM} 连接起来，加上一些必要的旁路电容与地线相连（典型取值为0.1 μF 到10 μF ）。

下图给出了一个THS45xx上 V_{OCM} 输入的简化电路图。当 V_{OCM} 断开的时候，分压器使得电压等于电源电压的一半。

Figure 8. V_{OCM}

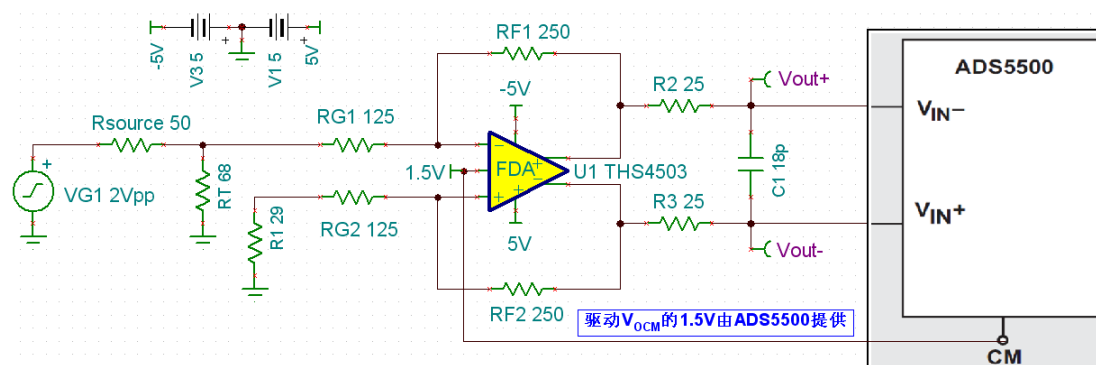


上图中的 I_{EXT} 可以用下式计算： $I_{Ext} = (2V_{OCM} - (V_{CC+} + V_{CC-})) / 50k\Omega$ ，这个式子给出了为了得到这样一个电压，怎样计算所需外部电流的方法。很容易观察到当 V_{OCM} 等于电源电压的一半时（比如在+5 V单电源供电的情况下），不需要外部的电流。另一方面，如果放大器采用 ± 5 V的电压而 $V_{OCM} = 2.5$ V，则需要一个 $100 \mu A$ 的外部电流。根据ADC的CM端口可以提供的驱动能力，可能需要一个缓冲器提供这个电流。

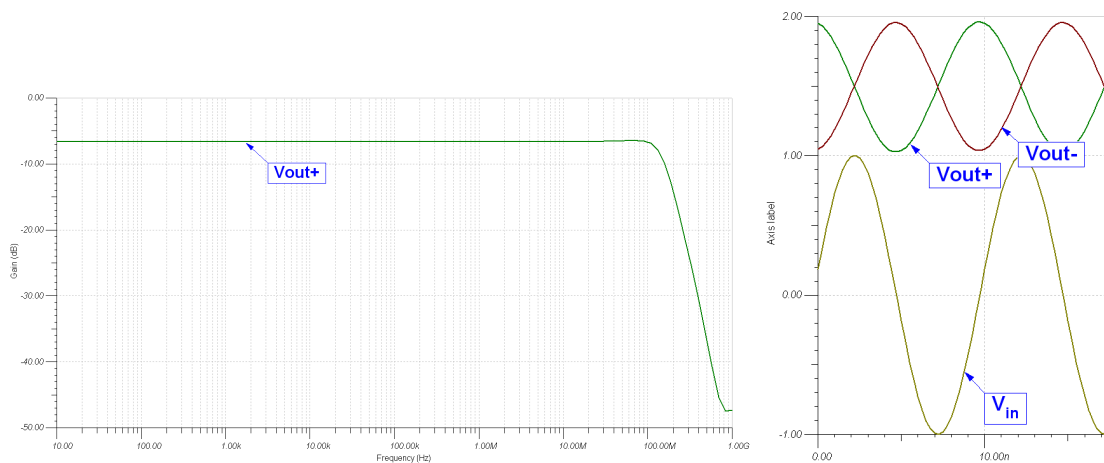
采用差分输入方式的大多数ADC都有一个可以设置驱动电路共模电压的输出端口。不同的生产商采用了不同的命名方式：CM，REF，VREF，VCM或者VOCM。不管它们的名称是什么，都有重要的两点需要记住：

- 1) 当 V_{OCM} 不在电源电压的中点时确保它们有足够的驱动能力；
- 2) 采用旁路电容以减少共模噪声。

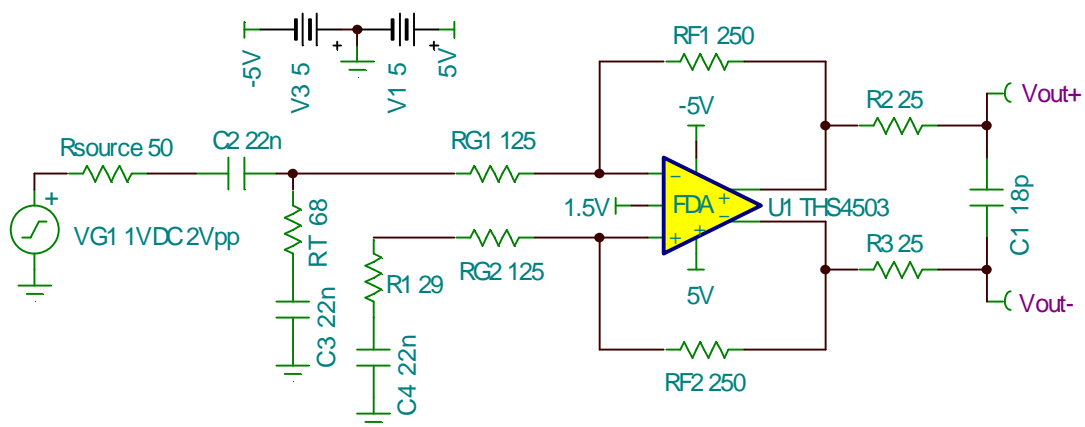
结合考虑信号源与全差分放大器、全差分放大器与ADC的接口，我们可以用下面的电路来实现ADS5500的输入驱动：



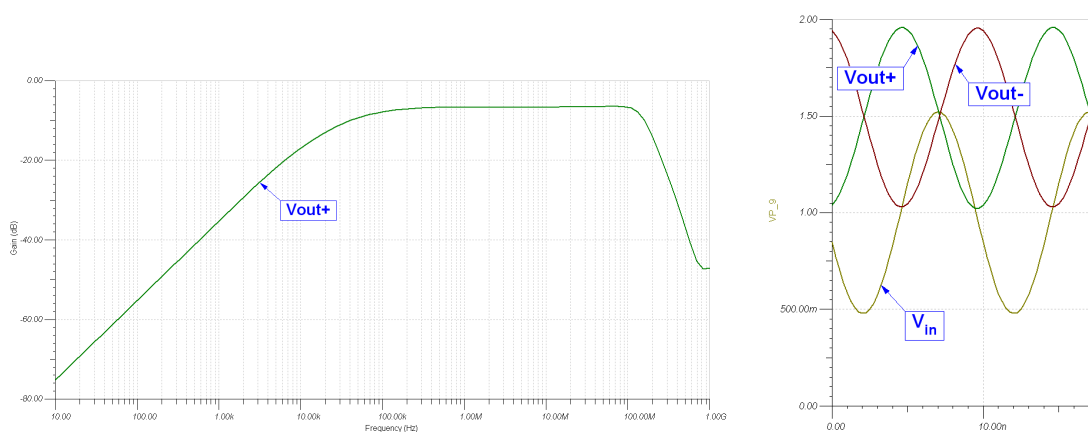
该电路的频率响应和时域输出（输入 $\pm 1V$ ，100MHz正弦波）如下所示：



这里我们采用的是直流耦合的方式，适用于输入信号以地电平为参考。若输入差分信号含有直流偏置，如1V，我们可以采用交流耦合的方式，避免1V的直流偏置被放大：



该电路的频率响应和时域输出如下所示：



对于全差分放大器，我们就讨论到这里，下面是一些需要牢记的要点：

信号源接口

I 输入阻抗：

– 单端信号源的情况, $Z_{IN} = \frac{R_{G1}}{1 - \frac{K}{2 \times (1 + K)}}$, K 为放大器的增益 (R_{F1}/R_{G1});

- I 增益计算中需要包含信号源的内阻;
- I 保证放大器有足够的输入共模电压范围;

ADC 接口

- I 低频时放大器的输出阻抗非常小, 趋向于0, 但是在高频时需要仔细考虑;
- I 放大器与ADC之间的RC组合
 - 提供隔离
 - 可以作为一个电荷储存器, 并且
 - 可以起一个低通的噪声滤波器的作用
- I V_{OCM} 提供了一个设置输出共模电压的简便方式, 当 V_{OCM} 不等于电源电压的一半时需要保证 V_{OCM} 的驱动能力;

放大器的功能

- I 增益计算中需要包含信号源的内阻;
- I 通过 V_{OCM} 管脚实现电平移动;
- I 可以方便的实现一阶、二阶有源低通滤波器的功能;

推荐使用的 TI 全差分放大器有:

器件	简介	价格 (美元) (单位:片)	封装
OPA1632D	$\pm 16V$, $GBW=180MHz$, $SR=50V/\mu S$, $THD=0.000022\%$, 音频全差分放大器	1.75	SOIC
THS4151ID	$\pm 15V$, $GBW=340MHz$, $SR=650V/\mu S$, 高速宽电压全差分放大器	6.25	SOIC
THS4521ID	2.5V-5.5V, $GBW=95MHz$, $HD_2: -133 dBc$ at 10 kHz, 适合驱动 SAR, $\Sigma-\Delta$ 型 ADC 的全差分放大器	1.1	SOIC
THS4503ID	$\pm 5V$, $GBW=300MHz$, 全差分放大器, 共模电压包括电源中点	4	SOIC
THS4501ID	$GBW=300MHz$, 全差分放大器, 共模电压包括 VEE	4	SOIC
THS4511RGTT	$GBW=2000MHz$, $SR=4900V/\mu S$, $HD_2: -72 dBc$ at 70MHz, 驱动宽带流水线型 ADC 的全差分放大器, 共模电压包括 VEE	4.5	QFN
THS4513RGTT	$GBW=2000MHz$, $SR=4900V/\mu S$, $HD_2: -72 dBc$ at 70MHz, 驱动宽带流水线型 ADC 的全差分放大器, 共模电压包括电源中点	4.5	QFN

4.2.3 使用 FFT 测试高速 ADC

在第二章的精密信号链中, 我们的 ADC 测试主要关注 ADC 的直流精度, 包括其 DNL, INL, 失调, 最小分辨率和 ADC 的输入噪声。我们通常不会在频域来计算对直流采样 ADC

的 SNR，这是因为频域计算基于一个单频正弦波，而我们在精密 ADC 采集中面对的常是变化非常缓慢的信号。因此对于直流采样 ADC 来说，在时域上能达到的最小分辨率和系统噪声是我们关注的焦点。

当然，第二章中的 ADC 很多也拥有数百 KSPS 甚至数 MSPS 的采样率，在音频范围内的交流信号采样也是非常有用处的。本章中的高速 ADC 更是常常对数百 MHz 的信号进行欠采样。这时我们需要从另一个角度来衡量 ADC 的表现。对交流信号采样的 ADC 来说，我们关注更多的是其可重复性，也即频域特性，ADC 的 INL 会显著的影响 ADC 输出的总谐波失真，采样抖动会显著的影响 ADC 的 SNR，我们常用的衡量高速 ADC 性能优良的几个指标就是采样率、输入-3dB 带宽、SFDR、SNR 和 ENOB。下面我们着重介绍后面三个指标：

高速 ADC 的主要测试指标

以往，放大器的一些传统技术参数，例如信噪比，谐波失真，无寄生动态范围等等，被用于定义一个系统的质量。这些技术参数通过系统需求得到，例如分辨率，灵敏度，误比特率等等。

现代数据采集系统设计中的重点在于数据转换器的选择。对于高速及高性能的数据采集系统来说，交流性能参数如无寄生动态范围(SFDR)，有效位(effective number of bits, ENOB)以及采样率等起着决定性作用，而直流误差则显得没有那么重要。

为了确定总体的交流特性，设计人员必需将系统作为一个整体来分析。下文中讨论了如何将SFDR 以及 ENOB结合起来对系统的总体性能进行分析。

快速傅立叶变换分析 (FFT)

在 ADS5500 的动态性能评估中，快速傅立叶变换 (FFT) 用来在图 1 所示的测试系统中确定芯片的 SNR、总谐波失真 (THD) 和 SFDR。快速傅立叶变换 (FFT) 对信号进行频域分析并提供了一个信号频谱波形。当一个单一频率信号经过一个非理想或真实的系统，信号频谱总是在变化。变化的信号频谱显示了系统的动态特性。

当测试一个高性能的模数转换器时，一个与之同步匹配的系统至关重要。因此用户一定要确保输入信号和采样时钟源是同步的，而且它们要符合下列同步采样的要求，以避免在快速傅立叶变换 (FFT) 中出现频谱泄漏问题。

$$f_{IN} = m \frac{f_s}{N}$$

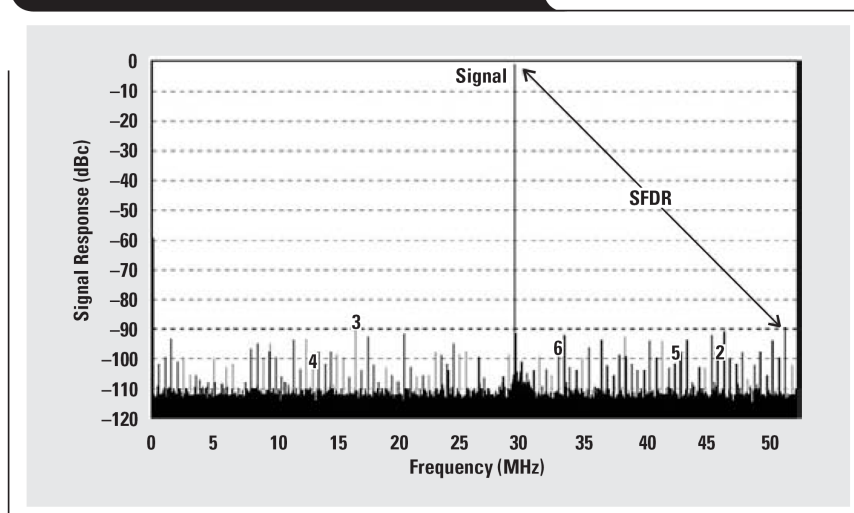
变量 f_{IN} 是输入信号的频率， f_s 是采样时钟信号的频率， N 是采样数据大小， m 是一个奇数。如果无法保证同步采样，那么可以在快速傅立叶变换中使用窗口技术。

SFDR

无寄生动态范围 (SFDR) 是信号与寄生毛刺的最大强度之差，通常以dBc来衡量。图

11给出了一个高性能ADC的快速傅立叶（FFT）变换。输入信号谐波的寄生毛刺响应以谐波阶数（2-6）来标记。这些谐波对应于输入采样保持放大器的非线性特性。在下图中可以看出有一些寄生毛刺并非输入信号的谐波。这些寄生毛刺来自采样过程。可以看到图中ADC的SFDR是由一个不属于信号谐波的寄生毛刺确定的。

Figure 11. FFT of a high-performance ADC



当使用运放来驱动ADC时，运放的谐波失真会影响到ADC的输出谐波失真。为了确定一个放大器+ADC系统的SFDR值，需要将放大器输出信号的频谱与ADC的频谱叠加，由于电气距离的不同导致了不同的相位位移，因此这两种信号源只有通过功率的型式相加。ADC输出的FFT是在一个特定的输入级别上计算，通常是-1dBFS。放大器的谐波也应该在这个级别上进行测量。然后放大器与ADC各自的谐波幅度将会被从dBc转化为标量并且相加。结果再转化为dBc，方程如下：

$$HDx_{\text{Combined}}(\text{dBc}) = 10 \times \log_{10} \left[10^{\left(\frac{HDx_{\text{Amp}}}{10} \right)} + 10^{\left(\frac{HDx_{\text{ADC}}}{10} \right)} \right], \text{ 其中 } HDx_{\text{Amp}} \text{ 与 } HDx_{\text{ADC}} \text{ 分别是放大器以及ADC属于谐波分量的寄生毛刺,以dBc表示。}$$

一些简单的关系有助于在不需要任何数学计算的情况下快速的对系统进行分析。如果ADC和运放的谐波大小相等，则总的谐波大小加上3.01 dB。如果在不同的谐波级别之间差别大于10 dB，忽略较小的一个只会带来很小的误差。

对于一个线性放大器来说，最显著的寄生毛刺通常是二阶、三阶谐波。一般仅需评估这两阶谐波即可。

对于一个线性放大器来说，最显著的寄生毛刺通常是二阶、三阶谐波。一般仅需评估这两阶谐波即可。

SNR 和 ENOB

你会一遍又一遍地听到，一个理想 ADC 的信噪比的表达式为：6.02N+1.76dB（不包括△Σ数据转换器）。1. 这个理想表达式是从何而来的？2. 对于一个实际的 ADC 而言，如何测量 SNR 的值？

SNR 是通过计算得到的值，它代表了信号的有效值和噪声的有效值之间的比值。然后，对这个比值取 \log_{10} ，再乘以 20，从而得到 dB 形式的 SNR 的值。正如我上面所提到的，一个理想 ADC 的信噪比等于 $6.02N+1.76\text{dB}$ ，这里 N 是指 ADC 的比特数。

推导上述公式，首先需要确定信号的有效值。假设输入信号是正弦信号，则信号的有效值等于 ADC 的满幅度量程除以 $\sqrt{2}$ 。如果 ADC 的增益为 1，你可以将信噪比的等式转换为用比特数表示：信号有效值 $= (2^{(N-1)} \times q) / \sqrt{2}$ ，这里 q 表示最小比特步长 (1LSB)。

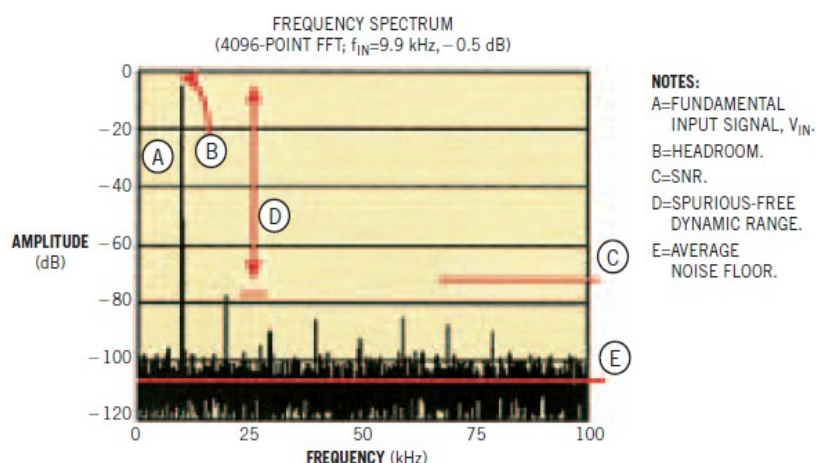
所有 ADC 都会由量化误差而产生量化噪声 ((在理想情况下，ADC 的唯一噪声来源是其量化噪声))，由此而产生的噪声有效值等于 $q/\sqrt{12}$ 。这个式子的得来如下：

任何 ADC 的不确定值的大小等于 $\pm 1/2 \text{LSB}$ 。当然，这种假设是基于 ADC 是没有差分非线性误差的理想 ADC。现在我们需要确定的是 1LSB 的有效值。我们可以认为量化误差是由模拟输入信号引起的三角波，而三角波信号的有效值等于信号幅度除以 $\sqrt{3}$ ，所以最终得到的噪声有效值 $= \pm (LSB/2) / \sqrt{3} = q / \sqrt{12}$ 。

然后，对这些数字进行整理：

$$\text{SNR (dB)} = 20 \log \frac{\text{信号有效值}}{\text{噪声有效值}} = 20 \log \left(\frac{2^{N-1} \times q / \sqrt{2}}{q / \sqrt{12}} \right) = 6.02 N + 1.76$$

现在，知道了如何计算理想的信噪比，接下来可以解决第二个问题了。使用 ADC 对基频输入信号采样，获得含有噪声的 FFT 数值，从而计算出 ADC 真实的信噪比。图 1 给出了一个输入信号为 9.9KHz 的 12 比特 ADC 的 FFT 频谱图。在实际测试中，正弦输入信号的噪声应小于 ADC 理想噪声的 1/3，在这种情况下，信号有效值才准确等于信号幅度除以 $\sqrt{2}$ 。



12Bit ADC 的 FFT 图

根据上图所示的 FFT 幅度值，可以计算出 ADC 的 SNR。计算 SNR 的时候我们不把谐波能量计算到噪声中去： $\text{SNR} = 10 \log_{10}(P_s / P_N)$ ，这里， P_s 是基波信号功率， P_N 是所有噪声频率分量的功率之和；而 SINAD (信号与噪声加谐波失真比) 将谐波功率包括在噪声的计算中：

$$SINAD = 10 \log_{10} \left(\frac{P_s}{P_N + P_D} \right), \text{ 这里, } P_s \text{ 是基波信号功率, } P_N \text{ 是所有噪声频率分量的}$$

功率之和, P_D 是所有失真频率分量的功率之和。因此 SINAD 肯定会小于 SNR 的值。

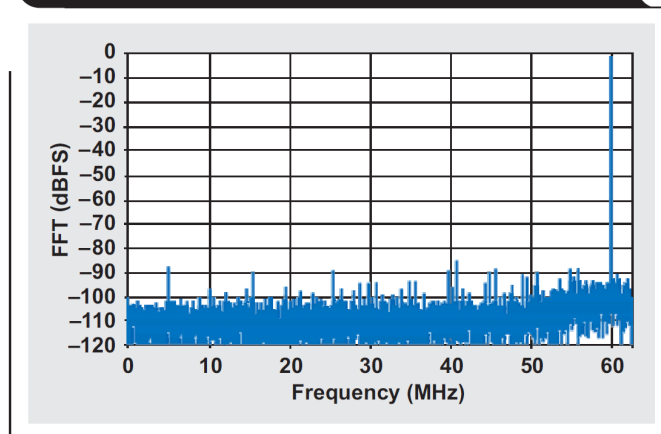
我们还可以利用 SINAD 来估算出 ADC 的有效位数(effect number of bits, 简称 ENOB):
 $ENOB = (SINAD - 1.76) / 6.02$;

运放+ADC组合系统的ENOB可以通过将放大器的有效位数以及ADC的ENOB以功率的方式相加来得到。如果放大器的ENOB与ADC的ENOB相等, 则SINAD的数值也相等。在这种情况下, 组合的SINAD将会降低3.01 dB, 组合的ENOB将会减少0.5位。

ADS5500 测试数据

以此测试系统作为较好的应用示例, 对于当前的 ADS5500 数据手册没有包含的一些用户设计, 在这里提供一些测试数据。这些数据包含一组变压器驱动下的快速傅立叶变换 (FFT)、一组由运算放大器驱动的 ADC 的快速傅立叶变换 (FFT)。

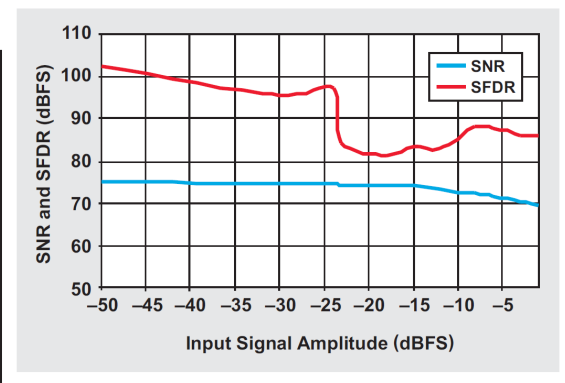
Figure 5. FFT plot of ADS5500 with 190-MHz input frequency and 125-MHz sampling clock



通过一套变压器耦合差分输入配置, 上图给出了一个对 ADS5500 在高频输入条件和 125-MHz 采样时钟条件下的快速傅立叶变换 (FFT) 曲线图。输入信号的频率为 190MHz, 幅度为-1dBFS。快速傅立叶变换 (FFT) 分析显示 SNR 为 69.6dBFS, SFDR 为 85dBFS。在这种情况下, 输入阻抗 (在 R_{T1} , R_{T2} 和 ADC 的输入阻抗共同作用下) 大约为 200Ω , 输入电路中的 R1 和 R2 都小于 25Ω 。

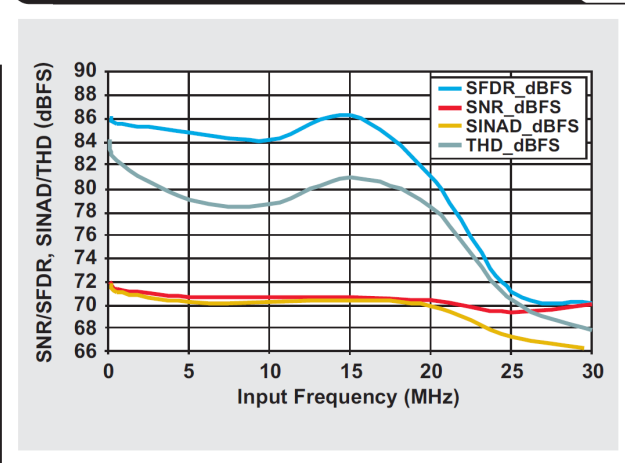
下图显示了在输入信号频率为 190-MHz、采样时钟频率为 125-MHz 条件下, 输入信号幅度不同时 ADS5500 的动态性能。这组数据显示, 在如此高的输入信号频率和低输入信号幅度条件下, ADS5500 芯片的 SNR 为 74-dBFS, 同时 SFDR 也较高。

Figure 6. Dynamic performance of ADS5500 with different input amplitudes, 190-MHz input frequency, and 125-MHz sampling clock



下图显示了 ADS5500 和 THS4503 结合后的动态性能。这些数据是基于我们前面给出的电路（仅将运放和 ADC 间的串联电阻改为了 62 欧姆），在不同输入频率下测量得到的，采样时钟信号频率为 125-MHz。这些数据表明，与 THS4503 结合后，在输入信号频率到达 18MHz 时，ADS5500 的信噪比为 71dBFS，无杂散动态范围在 86dBFS 以上。在输入信号频率高于 20MHz 时，由于 THS4503 的带宽限制，芯片的性能开始下降。如果要使用运算放大器来驱动 ADS5500 应用于宽频带，则推荐使用 THS4511，THS4509 或 OPA695。

Figure 9. Dynamic performance of ADS5500 with THS4503 vs. input frequency with 125-MHz sampling clock



4.3 电流引导型高速 DAC

和高速ADC对应，高速DAC被广泛使用在波形产生，测试设备及无线基础设施中，当代高速DAC的制造是基于亚微米CMOS或BiCMOS的工艺，已经达到了一个全新的性能水准，实现了1GSPS的刷新率以及14位，甚至16位的分辨率。为了达到如此高的刷新率和分辨率，DAC采用了一种带分段(segmented)电流源的电流导引型(current steering)架构。此类单片电路

DAC的核心单元是电流源阵列(array)，其设计用于输送出满刻度输出电流，典型值为20mA。内置的解码器在每次DAC刷新的时刻驱动(addresses)差分电流开关。导引源自各个电流源的电流，输出到相应信号输出电流的差分输出端。在此采用差分信号是为了改善动态性能，同时降低负载电阻上承载的输出电压的摆动。理想情况下，此类信号电压摆幅是越小越好，以确保DAC有最适宜的线性度。此信号电压的上限，以及相关的负载电阻，通过输出电压所遵循的规格实现定义。分段电流引导架构的意义在于降低了电路复杂性，并因此降低了杂散脉冲的能量。这些，都从整体上改善了DAC的线性度及交流性能。作为一种全新的系统架构，其高刷新率和卓越的动态性能，使得其输出频率的合成能力达到百兆赫兹的范围，而这种方式通常被称为“直接中频”。

我们推荐使用的 TI 高速 DAC 有：

器件	简介	每整包 所含 芯片数	价格 (美元) (单位:片)	封装
DAC902E	12 位 165MSPS, 高速 DAC	50	6.3	TSSOP
DAC5662IPFB	双路 12 位 275MSPS,高速 DAC	250	11.55	TQFP
DAC904E	14 位 165MSPS, 高速 DAC	50	7.75	TSSOP
DAC5672IPFB	双路 14 位 275MSPS,高速 DAC	250	13.25	TQFP
DAC5687IPZP	双路 16 位 500MSPS, 1x/2x/4x/8x 插值 DAC	90	28.5	HTQFP

同样的，使用高速 DAC 时，也需要小心设计它们的模拟接口和时钟接口，在模拟接口方面，需要进行差分电流转单端电压，可用高速运放也可用变压器设计模拟输出接口（更多这方面的设计要点请分别参考应用笔记 SBAA135 和 SLAA399），最后在单端信号输出端进行滤波。在时钟接口方面，和 ADC 类似，若想得到好的本底噪声和 SNR。请用高质量时钟来驱动它们。

4.4 其他高速器件

音频应用的放大器和数据转换器

By Products:

Amplifiers

- Pre Amps: GBW<=50MHz OPA, below 100mW
- Class AB PA, below 3W
- Analog input Class D PA, from 1W to 40W
- Digital input Class D PA, up to 300W

ADC/DAC

- Codec: Dynamic Range to 100dB, 96KSPS, Potable
- ADC: Dynamic Range to 124dB, 216KSPS, High End
- DAC: Dynamic Range to 132dB, 216KSPS, High End

Amp and PA By Application:

- Drive Earphone: $\leq 100\text{mW} - 1.5\text{W}$ (into 32Ohm)
 - OP Amps: [NE5532](#), [OPA13x](#), [OPA227](#), [OPA604](#), [OPA627](#)
 - Class AB: [TPA61xxxxx](#), Output Power from 50mW to 1.5W
- Portable with Speaker: $\leq 3\text{W}$
 - Class AB: Stereo: [TPA60xxx](#); Mono: [TPA62xxx](#), [TPA7xx](#)
 - Analog Input Class D: Mono: [TPA20xxxD1](#); Stereo: [TPA20xxxD2](#)
- Media Player used Speakers (TV, DVD, etc) $\leq 40\text{W/Channel}$
 - Class D: Mono: [TPA30xxxD1](#); [TPA31xxxD1](#); Stereo: [***D2](#)
- Home Theater Speakers $\leq 200\text{W/Channel}$, PurePath Digital Audio:
 - Controller: [TAS50xx](#), [TAS55xx](#)
 - Speaker PA: [TAS57xx](#), $\leq 20\text{W/Channel}$
 - Power Stage: [TAS51xx](#), [TAS53xx](#), [TAS56xx](#)

推荐使用的 TI Class AB 和 Class D 音频功率放大器有:

器件	简介	每整包 所含 芯片数	价格 (美元) (单位:片)	封装
TPA3120D2PWP	25W, 立体声 Class D 放大器	60	3.2	HTSSOP
TPA3001D1PWP	20W, 单通道 Class D 放大器	60	2.7	HTSSOP
TPA2013D1RGPR	2.7W, 单通道 Class D 放大器		1.45	QFN
TPA751D	700mW, Class AB 音频功放	75	0.35	SOIC
TPA6211A1DGN	3W, Class AB 音频功放	80	0.55	MSOP

音频 Σ - Δ ADC & DAC

ADC/DAC by application;

- Wide Dynamic Range: up to 90dB: 24bits ADC/DAC
- Audio Frequency Range: 20 – 20K
 - High Performance needs 96ksps – 216ksps
- Best Choice: AC Focused Delta-Sigma ADC and DACs
- Potable needs:
 - Low Power Codec: [TLV320AICxx](#), 24bits, up to 96ksps
- High End Needs: 24bits, up to 216ksps
 - ADC: [PCM42xx](#), [PCM18xx](#)
 - DAC: [PCM16xx](#), [PCM17xx](#)
 - High Performance Codec: [PCM31xx](#), [PCM30xx](#)

器件	简介	价格 (美元) (单位:片)	封装
TLV320AIC23BPW	24 位, 96KSPS, 音频 Codec	3.35	TSSOP
PCM1753DBQ	24 位, 192KSPS, SNR=106dB, 音频 DAC	1.05	SSOP
PCM1804DB	24 位, 192KSPS, SNR=116dB, 音频 ADC	4	SSOP
PCM1803ADB	24 位, 96KSPS, SNR=103dB, 音频 ADC	1.1	SSOP

视频滤波放大器

TI通过推出THS7303、THS7313及THS7353，为市场引入新技术。此类三通道器件首次为每个通道独立的全部功能引入了完全的I²C总线编程能力，使设计者能灵活的按照所需配置其视频系统或实现on-the-fly（飞速写入方式），而无须对硬件进行升级和更改。此类器件的设计集成了5阶Butterworth滤波器，为诸如机顶盒、数字电视、个人视频录像机/DVD读盘器及便携式USB器件等视频应用提供了所需的模拟信号调整能力。并且由于采用了更高层次的集成和更先进的封装技术，使得此类高集成度器件进一步节约了空间占用。

集成特性与最优化设计的强化集成使得TI的THS7327及新型的THS7347极为适用于投影机和专业视频系统。这两个3通道RGBHV视频缓冲器均具有单个监视器直通(pass-thru)放大器、单位增益缓冲器、2:1输入多路复用、用于每一通道全部功能的I²C控制、带可调节施密特触发器的HV（水平及垂直）同步通路、可选择的偏置模式以及轨至轨输出——摆幅在电源轨100mV以内，支持任意交流或直流耦合。THS7347所整合的500MHz带宽、1200V/ μ s的单位增益缓冲器使其理想的适用于驱动ADC及视频解码器，而THS7327则为每一通道集成了5阶巴特沃兹抗锯齿滤波器。此类滤波器消除了DAC镜像，从而改善了图像品质。

虽然THS73系列是为视频应用开发的内建滤波器的宽带放大器，但这些内建的难以设计的5阶滤波器，有没有其他的用途呢？

推荐使用的TI视频滤波放大器有：

器件	简介	每整包 所含 芯片数	价格 (美元) (单位:片)	封装
THS7353PW	3-Channel Low Power Video Amp w/I ² C Control, 9MHz/16MHz/35MHz/150MHz Selectable Filters, 0dB Gain, 2:1 MUX	70	1.65	TSSOP
THS7303PW	3-Ch Low Power Video Amp w/I ² C Control, 9MHz/16MHz/35MHz/190MHz Select Filters, +6dB Gain, 2:1 Input MUX	70	1.65	TSSOP
THS7327PHP	3-Channel RGBHV Video Buffer with I ² C Control, 9MHz/16MHz/35MHz/75MHz/500MHz Selectable Filters, 2:1 MUX	250	3.35	TQFP

4.5 高速器件总结

高速运算放大器:

- OPAy8xx: 电压反馈 (含去补偿), GBW up to 4G, SR up to 1000V/Us, $\leq 10V$
- OPAy6xx: 电压反馈 (含去补偿), 电流反馈; $\leq 10V$, SR up to 4KV/Us, BW up to 1.5G
- THS4xxx: 电压反馈, $\leq 30V$, SR up to 1KV/Us, GBW up to 1G
其中: THS45xx: 电压反馈, 全差分, $\leq 15V$, SR up to 6KV/Us, GBW up to 3GHz
THS41xx: 电压反馈, 全差分, $\leq 30V$, SR up to 700V/Us, GBW up to 400MHz
- THS3xxx: 电流反馈, $\leq 30V$, SR up to 6KV/Us, BW up to 1.8G
- THS73xx: 带滤波器的视频运放, $\leq 5.5V$, 三通道, SR to 1300V/Us, BW to 500MHz
- VCA8xx: 压控增益放大器, Bandwidth up to 430MHz, 80dB 增益调节范围

高速ADC & DAC

Delta-Sigma型:

ADS16xx: 16-24bit, Delta-Sigma, up to 10MSPS

流水线型高速ADCs:

ADS55xx/6xxx/4xxx: 11-16bit, up to 250MSPS, 低功耗, 高性能, 含串行LVDS输出

ADS54xx: 11-16bit, up to 1GSPS, 最高性能

ADS51xx/52xx: 10-12 bit, max 70MSPS, 8通道同时采样, 医疗等多通道信号采集设备

ADS8xx: 8-12bit, up to 80MSPS, 低端流水线型ADC, 适合本科学生使用

Current Steering DACs:

直接型高速DAC:

DACy90x: 8 – 14bits, up to 200MSPS, 单/双通道

DAC56x2: 10 – 14 bits, up to 275MSPS, 双通道

全功能型DAC:

DAC568x/32xx: 16 bits, up to 1GSPS, 单/双通道, 不带/带插值滤波功能

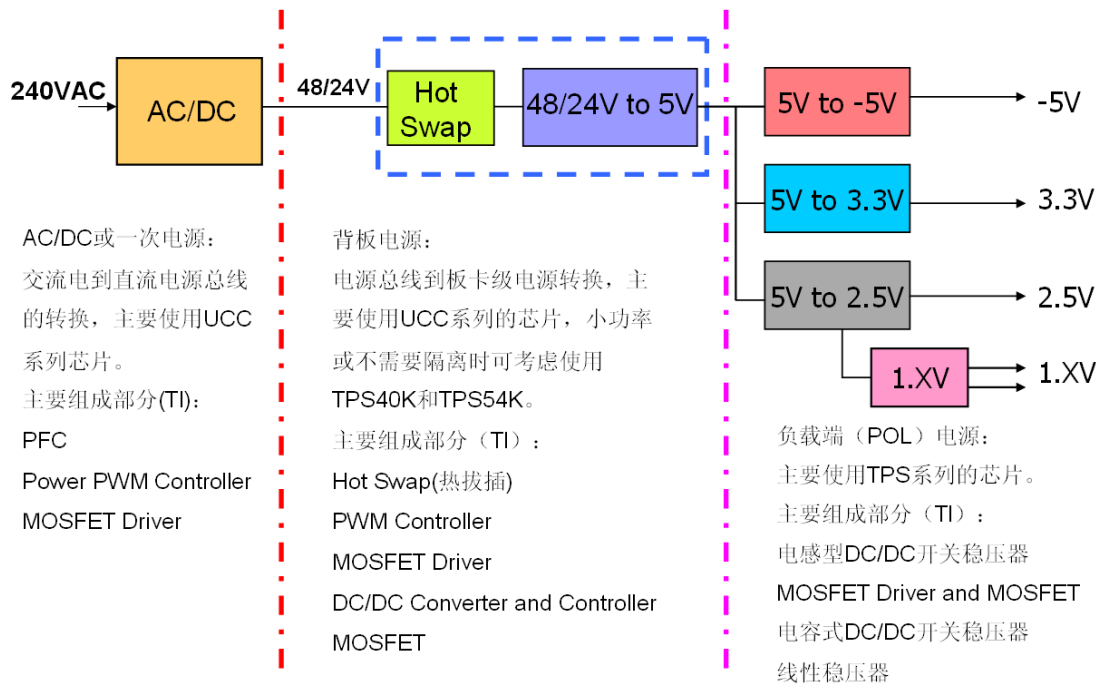
第五章 高速放大器的稳定性和 PCB 设计

略

第六章 TI 电源产品简介与选型指南

在本节中我们将简要介绍一下 TI 的电源技术和相关产品，包括 AC/DC 和中间级 DC/DC 转换中的 PFC 技术，PWM 功率控制器；以及负载端（POL: Point of Load）DC/DC 转换中的低压降线性稳压器（LDO）和 DC/DC 开关稳压器。以及 LED 照明中的电源解决方案。由于电源设计需要大量的经验和实践，作者并不精通此道，因此本章主要介绍器件和解决方案，特别是在 AC/DC 和 DC/DC 开关电源等部分，并不设计如何设计。

在进行具体技术和产品介绍之前，让我们先对电源技术和对应的 TI 电源产品有一个初步的认识，概括起来，按用途分，电源分为两类：AC/DC（即一次电源）和 DC/DC（比如，负载端电源，POL: Point of Load）；按工作原理，可分为线性稳压和开关电源两类；开关电源按有无电感又可分为电感型开关稳压器和充电泵两类；这里首先我们按照用途对 TI 电源产品进行分类并对 TI 的命名方式做一个探讨。



如上图，我们需要将 220V 交流电转换为 48V 或 24V 等常用的电源总线电压再送到电源背板上，这一个步骤称为 AC/DC 或一次电源；接着我们需要将仍然较高的 48V 或 24V 电源总线进行 DC/DC 转换到 5V 或者其他更低的电压（称之为中间级的 DC/DC 转换）；在这两个步骤中，对高电压、大功率环境下的高效率转换要求非常高，UCC 系列的 PFC 芯片、功率

PWM 控制器和 MOSFET 驱动器占据了主要位置，他们离线式的特点使得其在功率较大的环境中也游刃有余，但一级电源电路的外部元件较多，电路拓扑较为复杂。

在 5V 的负载端电压生成以后，被送到各个电路板上进行负载端的 DC/DC 转换，这一过程中功率被进一步地分散，比如有多个不同的芯片为电路中的数字部分（又可再细分为处理器的核心和 I/O 供电等等）和模拟部分（也可进一步被细分，比如给运放，AD/DA，RF 等）分别供电，这样每块电源芯片所需输出的功率不大，但对电源设计的简洁性要求非常高，这时可以选择 TI 的负载端供电的电源家族：TPS 系列芯片（包括电感式开关稳压，电容式开关稳压器（充电泵）和低压差线性稳压器），它们涵盖了小到大功率的处理器核心和 I/O 供电，电池供电中的低功耗升降压开关稳压器以及低噪声 RF 电路使用 LDO 供电等的各种解决方案。，TI 电源产品的命名方式按分类来看主要有：

AC/DC 和中间级 DC/DC 产品线：

UCCxxxx，主要包括 PFC，PWM 功率控制器和 MOSFET 驱动器三类。

POL（Point of Load，负载端供电）DC/DC 产品线：

线性稳压器和 LDO：TPS7xxxx

电感型开关电源：

主要有 TPS40K，TPS54xxx 和 TPS60K 的一部分，其中：

TPS40K：中到大功率的开关电源控制器（DC/DC Controller），即 MOSFET 外置的产品，包括升压，降压和反向拓扑，支持的电流较大；

TPS54xxx：中等功率的开关电源转换器（DC/DC Converter），即 MOSFET 内置的产品，一般是降压和反向器，电流一般在 3A 以内，有的低输入范围的产品（如 3—6V）在低电压输出（如给 DSP/FPGA 的核心电压 1.2V 供电）时能达到 10A；

TPS62xxx：低功耗的降压型开关电源转换器（DC/DC Converter），MOSFET 内置，电流在 2A 以内，适合手持式设备中使用；

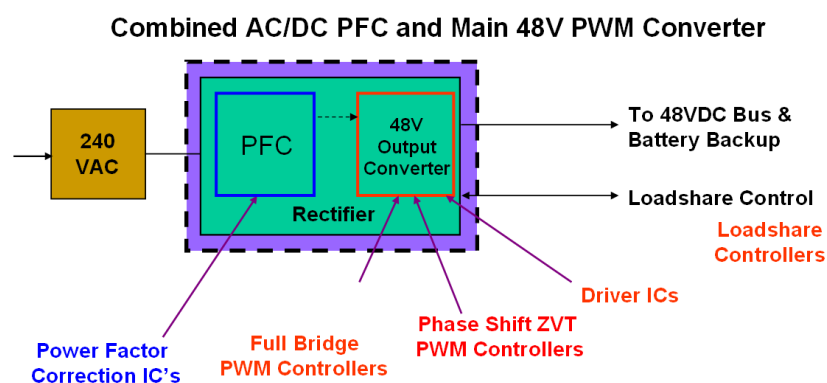
TPS61xxx：低功耗的升压型开关电源转换器（DC/DC Converter），MOSFET 内置，输出电流小于 1A，适合在电池供电设备中

电容型开关电源：

TPS60xxx，即充电泵，绝大多数为升压产品，在电池供电应用中非常广泛，比如将 2 节或 1 节电池的电压提高到 3.3V 或 5V；

6.1 AC/DC 和中间级 DC/DC 产品

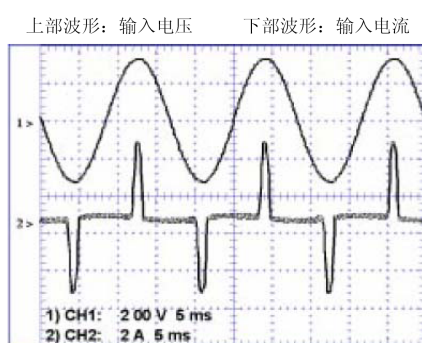
首先，看看一个 AC/DC 系统的结构框图：



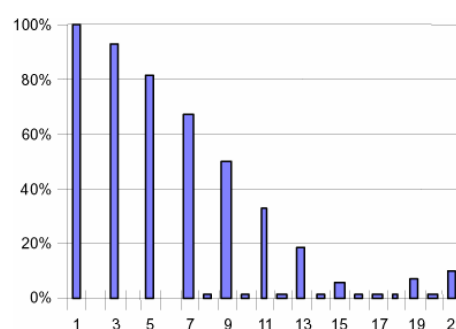
上图是一个 220V 交流电转化为直流电源总线（比如 48V 或 24V）的例子，在 AC/DC 转换工程中，有两个部分非常关键，那就是 PFC 和 PWM 功率控制器：

6.1.1 PFC 电路

PFC的英文全称为“Power Factor Correction”，意思是“功率因数校正”，功率因数指的是有效功率与总耗电量(视在功率)之间的关系，其中有功功率是一个周期内电流和电压瞬时值乘积的平均值，而视在功率是电流的rms值与电压的rms值的乘积。对于高频开关整流器这种交流用电负载，由于它含有很多非线性元件，使得输入的正弦交流电流发生一定程度的畸变，也就是输入的交流电流中除了含有基波（一次谐波）外，还含有了二次、三次等高次谐波。如下图

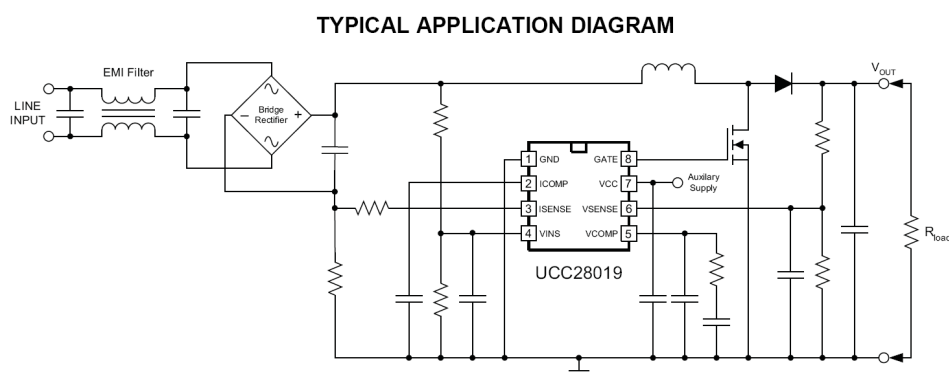


未进行功率因素校正前输入电压和电流

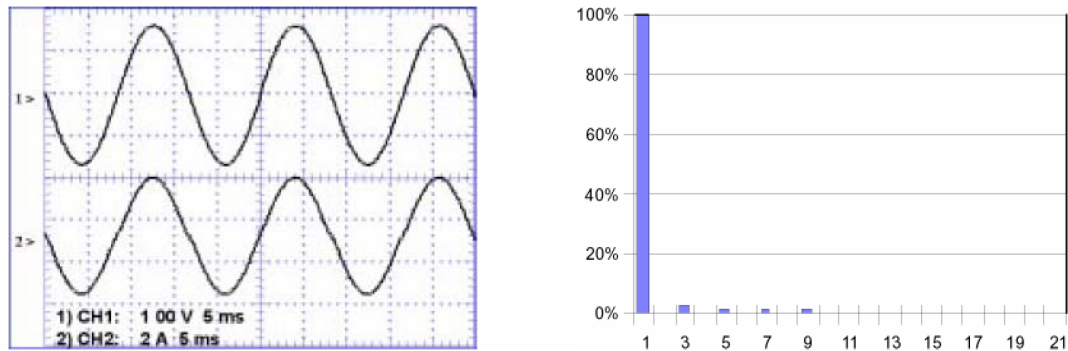


未进行功率因素校正前的电流频谱

从上图中输入电流和输入电压的时域波形可以明显看到，由于输入电流的畸变，有功功率将被降低，从而导致有功功率和视在功率的比将低。为使输入电流匹配输入电压的波形，我们把开关模式升压转换器置于输入整流器和储能电容之间，对输入电流进行整形。如下图；



上图中使用的UCC28019这个整形所用的升压转换器就称为功率因素校正器。整形后的电压电流波形如下：



功率因素校正后的输入电压和电流

功率因素校正后的电流频谱

目前的 PFC 有两种，一种为被动式 PFC（也称无源 PFC）和主动式 PFC（也称有源式 PFC）。

被动式 PFC

被动式 PFC 一般采用电感补偿方法使交流输入的基波电流与电压之间相位差减小来提高功率因数，被动式 PFC 包括静音式被动 PFC 和非静音式被动 PFC。被动式 PFC 的功率因数只能达到 0.7~0.8，它一般在高压滤波电容附近，是一个较大的式频电感，它最大好处就是所需线路简单，生产成本较低。不过，被动式 PFC 的能源转换效率不高，容易产生工频震动和噪音等问题。被动 PFC 的缺点有：1、当欧洲 EN 的谐波规范越来越严格时，电感量产的品质需提升，而生产难度将提高。2、沉重重量增加电源在运输过程中损坏的风险。3、元件短缺的风险较高。4、如电源内部结构固定的不正确，容易产生震动噪音。5、当电源输出超过 300W 以上，被动 PFC 在材料成本及产品性能表现上将越不具竞争力。

主动式 PFC（APFC）

而主动式 PFC 则由电感电容及电子元器件组成，体积小、通过专用 IC 去调整电流的波形，对电流电压间的相位差进行补偿。具体做法是在输入整流桥与滤波用 200V 电容之间插入一个开关变换器线圈，以控制输入电流的波形跟随电网电压波形，使电源呈现阻性。主动式 PFC 可以达到较高的功率因数——通常可达 98%以上，但成本也相对较高。此外，主动式 PFC 还可用作辅助电源，因此在使用主动式 PFC 电路中，往往不需要待机变压器，而且主动式 PFC 输出直流电压的纹波很小，这种电源不必采用很大容量的滤波电容。另外主动式 PFC 还拥有稳定性佳、工频震动小，噪音低等优点。

显而易见，APFC 技术以接近 100%的功率因素对节能来说具有非凡的意义，比如一台电脑主机实际需要 200W 的功率来消耗，电源采用主动式 PFC 电路的，功率因素达到 95%，那么实际输入功率需要达到 210W；如果采用被动式 PFC 电路，功率因素达到 70%，那么实际输入功率需要 285W。相减便得到 75W，即 APFC 电路将比被动 PFC 电路节约 75W 的功率，非常可观。我们这里介绍的是 TI 的主动式 PFC 电路和相关芯片。

主动式 PFC 电路主要有两种控制模式：临界导电模式（Transition Mode 或 Critical Conduction Mode(CRM)）和连续导电模式（Continuous Conduct Mode(CCM), 包括平均电流模式（Average Current Mode(ACM)）。传统的观点是，对于较高功率的电路（大于 200W）而言，通常选择的拓扑为在连续导电模式(CCM)下工作的升压转换器；对于较低功率的应用（小于 100W），一般使用临界导电模式(CRM)升压拓扑。100W 和 200W 之间两种模式均可使用。现在 TI 推出的 PFC 创新技术：天然交错 PFC（Natural Interleaved PFC）采用独特的 180° 交错技术，有助于提高系统可靠性，降低输入与输出电流纹波，通过电磁分配改进热管理水平。与目前常见的非交错式 PFC 架构相比，平均电流模式交错技术能使纹波减少 50% 至 100%。同时，提高了功率密度，比如 UCC28060，是采用交错技术的临界导电模式的 PFC，其工作功率可以高达 800W；而 UCC28070，采用交错技术的连续导电模式的 PFC，能在高达几个 KW 的环境下工作。

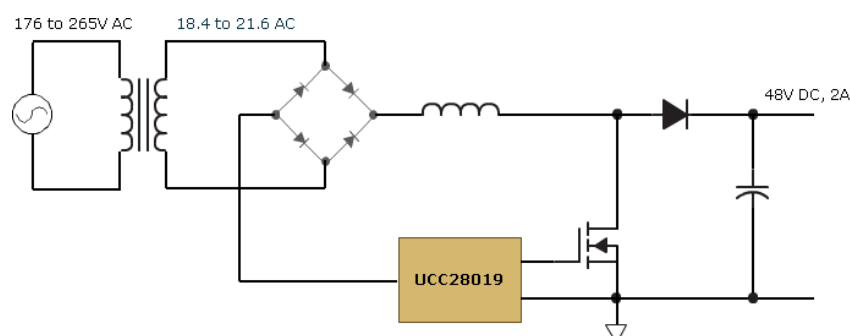
推荐使用的 TI 功率因素校正（PFC）芯片有：

器件	简介	每整包所含芯片数	价格(美元) (单位:片)	封装
UCC28051P	CRM 模式 PFC 控制器	50	1.1	DIP
UCC28019P	CCM 模式 PFC 控制器, 100W to 2KW	50	0.95	DIP
UC2854AN	ACM 模式 PFC 控制器	25	1.75	DIP
UC2853AN	ACM 模式 PFC 控制器(UC2854 的简化版)	50	1.4	DIP
UCC28060D	交错型 CRM 模式 PFC 控制器	40	1.5	SOIC
UCC28070PW	交错型 CCM 模式 PFC 控制器	70	2.45	TSSOP

UCC28xxx 和 UCC38xxx 后面型号一致时（如 UC3854 和 UC2854）代表其功能和电路一致，只是 UCC28xxx 是工业级，UCC38xxx 是商业级产品

同时，TI 也拥有带 PFC 电路的 PWM 电源控制器（PFC+PWM），下面会在 PWM 电源控制器中一起提到这些器件。

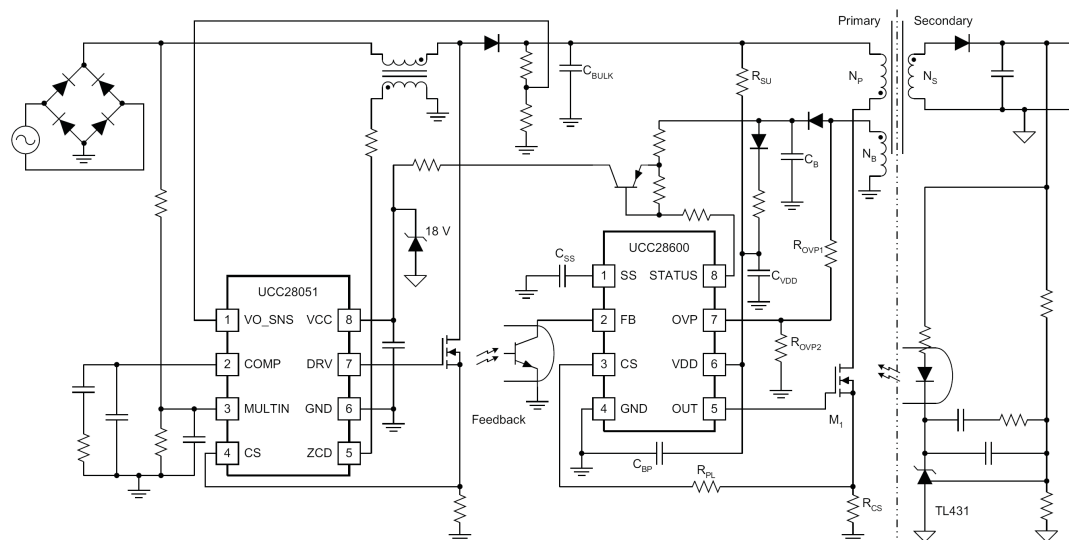
利用 UCC28019，我们可以实现一个 220V 交流电到 48V 直流电的转换：



设计软件可以参考光盘中附带的 UCC28019A Design Calculator，使用该软件，输入所需的设计指标后，可以获得原理图和推荐的分离元件选型：

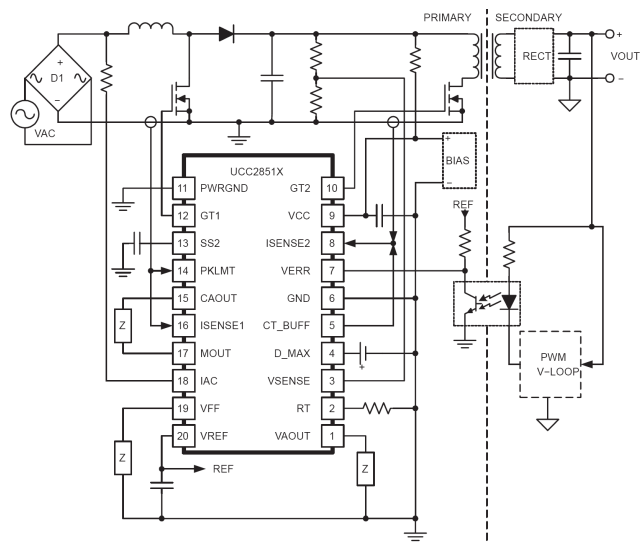
6.1.2 AC/DC 和中间级 DC/DC 的 PWM 功率控制器

PFC 电路绝大多数是升压电路，他们会将 220V 交流电转换为高压直流电（如 400V），这样高压的直流电对绝大多数电路来说都太高了，因此我们需要将这 400V 的高压直流电，转换为 48V 或 24V 等常用的电源总线电压再送到各个电路板上，这一个步骤称为 AC/DC 或一次电源；接着我们需要将仍然较高的 48V 或 24V 电源总线进行 DC/DC 转换到 5V 或者其他更低的电压（称之为中间级的 DC/DC 转换），再送到各个电路板上进行负载端的 DC/DC 转换。为了保持较高的转换效率，这决定了只能采用开关电源芯片，而不能使用线性稳压器。如下图，是一个通过 PFC 后再进行 PWM 降压转换的电路：

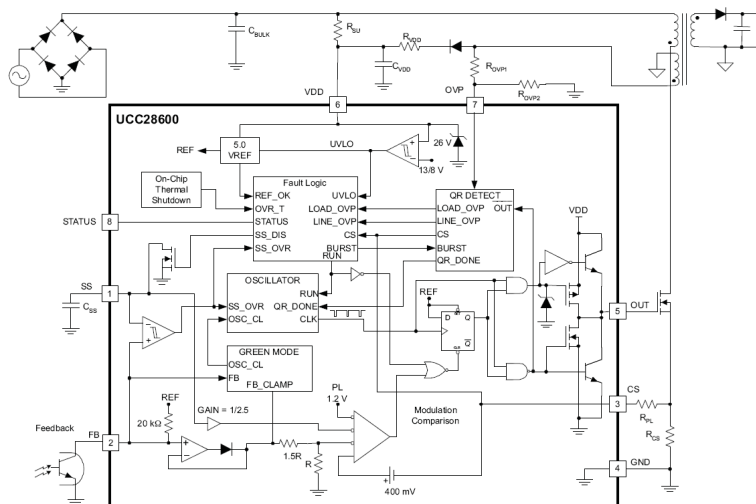


如上图中的输入交流电被二极管整流后，通过 PFC 芯片 UCC28051 进行升压功率因数校正后得到高压的直流电，再经过配置成反激降压模式的 PWM 功率开关控制器 UCC28600 后输出隔离的低压电源总线电压到次级。这里 UCC28051 和 UCC28600 的供电和内部电路都和被转换的高电压电源线没有直接联系，没有高电压进入芯片，更没有大电流/大功率需要从芯片内部通过，这即是 AC/DC 和大功率 DC/DC 中的 PFC 和 PWM 控制器经常被称为离线式(off-line)电源的原因（同时这也是 UCC 系列的 PWM 控制器和 TPS 系列中的 PWM 控制器或转换器（如 TPS40K, TPS54xxx）的重要区别），因此他们适用于大功率/高电压/大电流的场合，但外围元件较多，电路较复杂。而使用 TPS 系列的芯片虽然不适合用在数百 W 以上大功率或需要隔离的场合，但其集成度高，电路简单，在负载端电源方案得到非常广泛的应用。

TI 同样拥有 PFC+PWM 控制器的芯片，就是说一块芯片里集成了 PFC 和 PWM 降压控制器两个功能，如下图，是 UCC38517 的应用电路，它一块芯片就完成了 PFC 和 PWM 控制的功能：



PWM 控制器有一些主要的拓扑，比如反激式，正激式，推挽式，Active Clamping，半桥式和全桥式等，他们的应用场合各有不同，比如反激式的拓扑最简单，但输出功率相对较小（200W 以下），在类似给笔记本电脑供电的中小功率 AC 适配器中应用非常广。如下图，是反激式 PWM 功率控制器 UCC28600 的内部组成框图和其应用电路，在初级的外围元件非常少，可谓高效简洁：



推荐使用的 TI 功率 PWM 控制器：

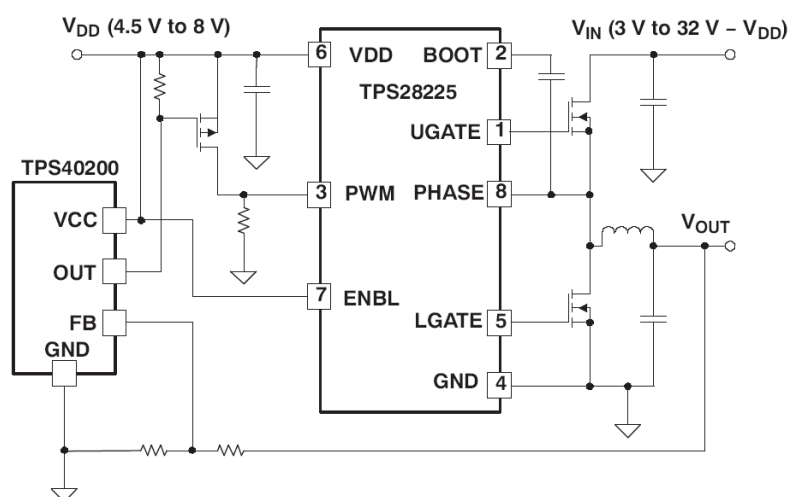
器件	简介	每整包所含芯片数	价格 (美元) (单位:片)	封装
UCC28600D	UCC28600 QUASI-RESONANT FLYBACK CONTROLLER	75	0.5	SOIC
UCC2895N	BiCMOS Advanced Phase Shift PWM Controller	20	5.6	DIP
UCC2806N	Low Power Dual Output Current Mode PWM Controller	25	6.15	DIP
UC2825N	Current Mode High Speed PWM Controller	25	1.85	DIP
UCC2808N-1	Low Power Current Mode Push-Pull PWM	25	1.7	DIP
UCC28220D	Interleaved Dual PWM Controller With Programmable Max Duty Cycle	40	1.85	SOIC
UCC2891D	Current Mode Active Clamp PWM Controller	40	1.55	SOIC
UCC28230PW	中间级（如 36-60V）PWM 控制器	90	1.35	TSSOP
UCC28510N	1:1 PFC:PWM Frequency Advanced PFC/PWM Combination Controllers	20	2.3	DIP

UCC28517N	1 :2 PFC:PWM Frequency Advanced PFC/PWM Combination Controllers	20	2.3	DIP
UCC29002P	Load Share Controller 负载共享/均流控制	50	1.35	DIP

UCC28xxx 和 UCC38xxx 后面型号一致时（如 UC3854 和 UC2854）代表其功能和电路一致，只是 UCC28xxx 是工业级，UCC38xxx 是商业级产品

MOSFET 驱动器

实际上大多数 PWM 控制器中都集成有中小功率的 MOSFET 驱动器，那么什么情况下我们需要在电路中另外添加外部 MOSFET 驱动器呢？一般有两种原因：一是为了增强 PWM 控制器的驱动能力，比如 UCC28600 的输出驱动电流最大为 1A，在驱动某些大功率 MOSFET 时可能驱动力不够（请仔细研究 MOSFET 的数据手册以做出正确判断），导致 MOSFET 导通慢或不完全，使得开关损耗增加，开关效率下降。这时可以在 UCC28600 后面添加一个 MOSFET 驱动器，使 MOSFET 效率增加；另一个原因是合理使用 MOSFET 驱动器能改善 PWM 控制器的拓扑，比如 TL5001 和 TPS40200 是非同步 PWM 控制器，但附以 MOSFET 驱动器 TPS28225，可以做成同步的 PWM 控制器；



推荐使用的 TI 功率 MOSFET 驱动器有：

器件	简介	每整包 所含 芯片数	价格 (美元) (单位:片)	封装
UCD7201PWP	适合数字电源/电机驱动应用的 Digital Control Compatible Dual Low Side +/- 4A MOSFET Driver with Single Common Current Sense	90	1.45	HTSSOP
UCD7100PWP	适合数字电源/电机驱动应用的 Digital Control Compatible Dual Low Side +/- 4A MOSFET Driver with Single Common Current Sense	90	1.2	HTSSOP
UCC27423P	Dual Inverting 4-A MOSFET Driver with Enable	50	1.4	DIP
UCC27434P	Dual Non-Inverting 4-A MOSFET Driver with Enable	50	1.4	DIP
UCC27425P	Inverting and Non-Inverting 4-A MOSFET Driver with Enable	50	1.4	DIP
UCC27321P	Inverting 9-A MOSFET Driver with Enable	50	1.7	DIP
UCC27322P	Non-Inverting 9-A MOSFET Driver with Enable	50	1.7	DIP
TPS28225D	High-Frequency 4-A Sink Synchronous MOSFET Drivers	75	0.65	SOIC

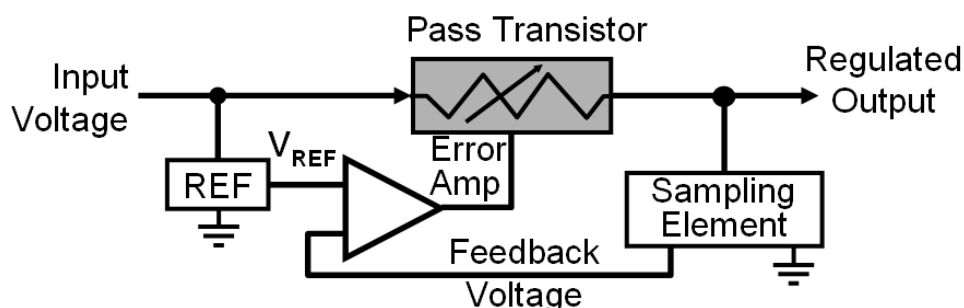
TPS2838PWP	Non-Inverting Synchronous-Buck MOSFET Drivers with Drive Regulator	90	1.65	HTSSOP
TPS2839PWP	Inverting Synchronous-Buck MOSFET Drivers with Drive Regulator	90	1.65	HTSSOP
UCC27200D	120-V Boot, 3-A Peak, High Frequency, High-Side/Low-Side Driver	75	1.45	SOIC

6.2 POL 中的低压差线性稳压器

经过 AC/DC 和中间级的 DC/DC 电路后，我们在板卡上得到了一个 5V 的直流电压，这个电压对我们板卡上的某些电路来说，还是太高，比如 TI DSP 的核心电压现在一般是在 1.2V，I/O 电压一般为 3.3V，这时我们就需要将 5V 的直流电压转换为需要的电压，TI 拥有丰富的 DC/DC 转换器产品线，包括传统的电感式开关稳压器，无电感的开关稳压器（充电泵）和线性稳压器。我们从最简单的线性稳压器开始，介绍一下 TI 的 DC/DC 电源技术和芯片。

线性稳压器和低压差线性稳压器（LDO）

线性稳压器的工作原理很简单，就是通过消耗能量的方式来实现降压：在线性稳压器内部有一个功率耗散管（如工作在电压电流特性曲线中线性区的晶体管），通过输出的反馈电压，内部参考电压和误差放大器产生一个控制电压来控制功率管的导通程度（控制电压改变其内部载流子的浓度），使得功率耗散管呈现出不同的阻抗来消耗不同的功率，从而得到稳定的输出电压。



因此，线性稳压器都是降压型的，而且，稳压器上的压降越大，负载电流越大，线性稳压器上的功耗就越大，而且这种功率耗散是持续的，如下式所示：

$$P_{\text{waste}} = (V_{\text{IN}} - V_{\text{OUT}}) I_{\text{OUT}} = V_{\text{DO}} I_{\text{OUT}}$$

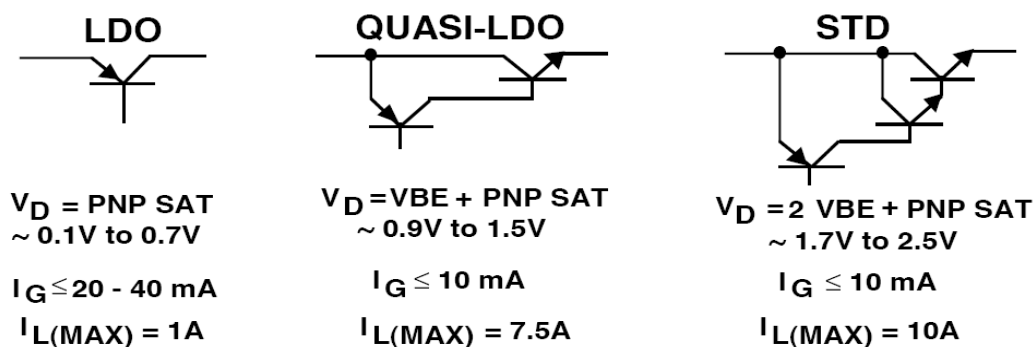
线性稳压器的主要技术指标有：最小允许的压降，接地电流（静态电流），电源纹波抑制比 PSRR 和稳定性补偿方法。

最小允许的压降

前面说到了压降对线性稳压器的功耗非常重要，压降越小线性稳压器上浪费的功率就越少，因此，为了降低对最小压降的要求，IC 设计商做出了大量的努力。其中功率耗散管的结构是最核心的部分，一般来说，组成功率耗散管的工艺有晶体管（NPN 管，PNP 管）

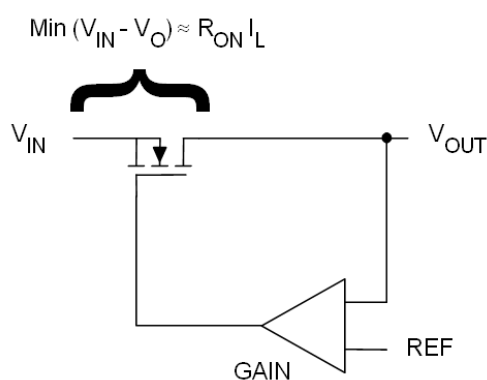
和 MOS 管（P 沟道 MOS 管和 N 沟道 MOS 管）两种。

晶体管用作功率管，有三种主要的拓扑，每种拓扑的主要特点如下（从左到右依次是采用单只 PNP 管的低压降型（最小压降为功率晶体管饱和导通时的压降），采用单只 PNP+NPN 管的准低压降型和传统的 PNP 驱动的 NPN 达林顿管），定义 LDO（低压差线性稳压器）为最小压降 0.5V 以下的器件，这样当输入和输出电压接近的时候，这种器件拥有相当高的效率：



后两种拓扑结构使用 NPN 管做旁路晶体管（功率耗散管），拥有输出电阻小，容易稳定的优点，但压差较大；而 PNP 管做旁路晶体管时，虽然压差较小，但其输出阻抗大，需要特定 ESR 的电容才能稳定，同时允许的功率耗散较小，应小心在重载条件下使用。这三种拓扑结构还有一个很重要的缺点，因为晶体管的基极电流较大，导致当晶体管做耗散管时，芯片的接地电流常常较大（几个 mA 甚至数十 mA），在电池供电的应用中，这可能会大大缩短电池的寿命，后面我们会举例提到。

现代的 LDO 主要采用 MOS 管技术，MOS 管技术的优缺点有：



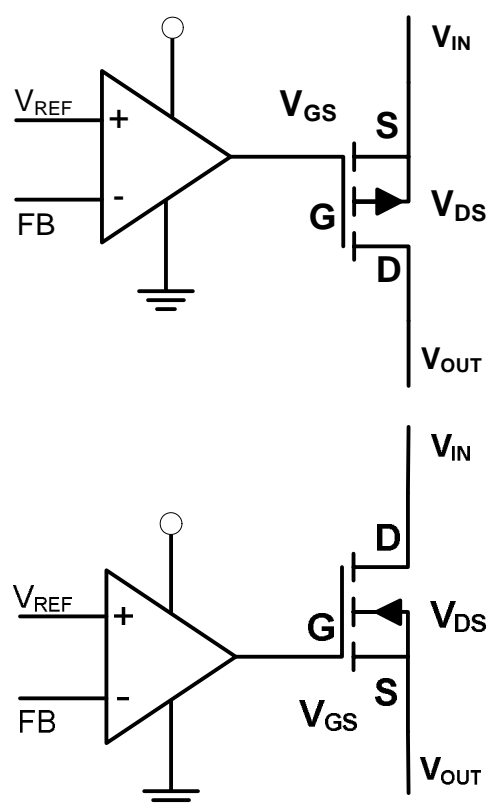
优点：

- 最低压降由导通电阻与 I_L 决定， I_L 越小，所需最低压降越小。同时，通过调节 R_{ON} ，可以进一步减小压降。
- 因为 FET 管的栅极电流非常底，因此 FET 型的 LDO 拥有非常低的接地电流（静态电流），适合应用在低功耗系统中

缺点

- 输入范围较窄，一般在 6V 以下
- 动态效应时间较长

MOS 管有 P 沟道和 N 沟道 MOS 管之分，用作功率耗散管时，其各自的特点如下：



P 沟道 MOS 管用作功率耗散管

优点：

- 容易驱动，MOS 管的导通电压 $V_{GS} < V_{IN}$ 。
- V_{OUT} 的变化不影响 V_{GS} ，负载电流对电源质量影响不大
- 非常低的静态电流

缺点

- V_{IN} 会影响 V_{GS} ，从而降低芯片的 PSRR
- 相对较大的栅极电容和输出阻抗，需要特定 ESR 和容量的电容才能稳定输出

N 沟道 MOS 管用作功率耗散管

优点：

- V_{IN} 不影响 V_{GS} ，PSRR 较好
- 低输出阻抗，输出电容的 ESR 不重要。
- V_{OUT} 的变化直接影响 V_{GS} ，响应快
- 非常低的静态电流

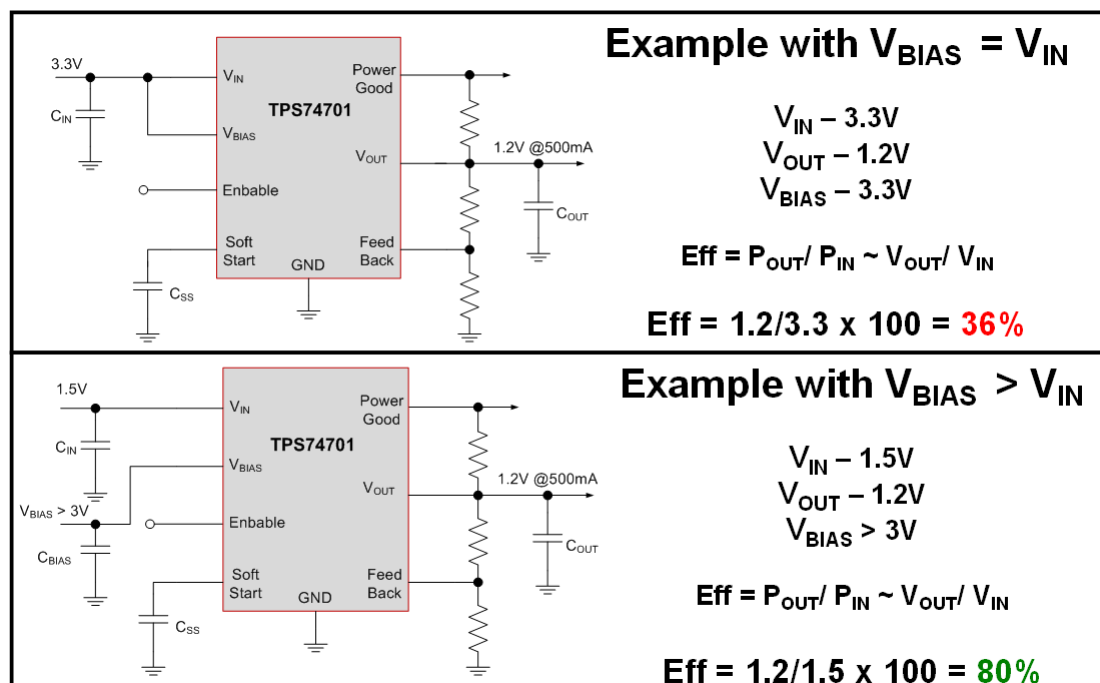
缺点

- 需要较高的栅极偏置电压 V_G 才能开启 MOS 管，一种方法是内置充电泵升压电路，成本升高

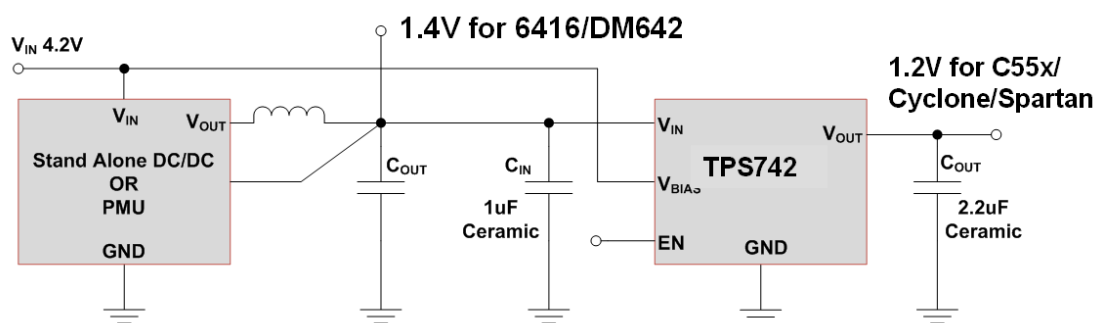
为使 LDO 具有更高的效率，更低的功耗，更低的输出噪声和更好的稳定性表现，TI 为 LDO 推出了几种创新的设计技术：

- **V_{BIAS}**
 - LDO efficiency > 80%
- **Dynamic Voltage Scaling (DVS)**
 - Dynamically adjust the Level of V_{OUT} .
- **Factory EEPROM Programmable V_{OUT}**
 - Flexibility to quickly created new fixed V_{OUT} versions
- **Ultra Low I_Q Current**
 - Supply current drawn by LDO - Lowest in the Industry
- **Power Supply Rejection Ratio (PSRR)**
 - Ability of the LDO to filter out switching noise.
- **Soft Start**
 - Ability to slowly ramp up the output voltage on startup. TPS74xxx
- **Dual Output for Low Power DSP/FPGA**
 - Drive both Core and I/O voltage made simple
 - with Power on sequence and Power on Reset

1. 引入 V_{BIAS} ，使得 N 沟道 MOS 管 LDO 的效率达到 80% 以上。如 TPS74xxx:



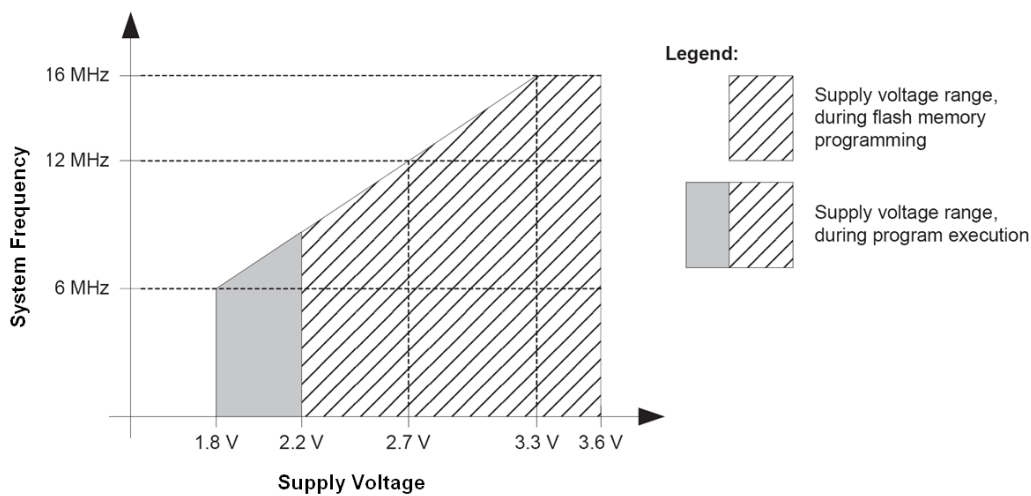
TPS74xxx 的 V_{BIAS} 能为 N 沟道 MOS 管提供一个外部开启电压，当 V_{BIAS} 满足要求（大于 $V_{OUT} + 1.9V$ ）后，74701 的压差仅为 50mV，从而大大降低对 V_{IN} 的电压要求，比如上图中，如果使用板上的 3.3V 来开启 74701 后，使用富余的 1.5V 的输入电压就能得到 1.2V 的输出，使得效率高达 80%，没有必要再使用复杂和噪声大的开关电源。那么类似于 1.5V 的电压从哪儿来？一个更明显的例子如下，当板上同有 1.4V 为核心电压的 DM642，和 1.2V 核心电压的 FPGA 时，74201 会使得设计更加轻松：



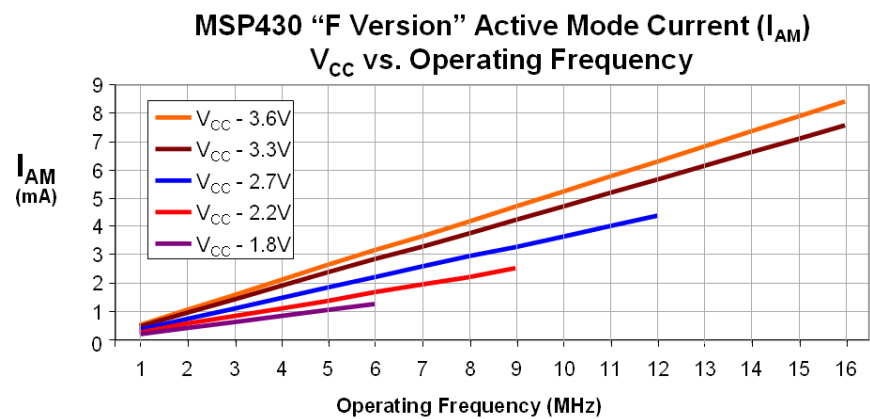
2. 低 IQ 和动态输出电压设置使 LDO 更适合驱动低功耗处理器 MSP430

曾经有同学来问我，为什么他的 MSP430 一点也不低功耗？一点也不省电？其实，这一点也不关 MSP430 的事，因为他使用的是 TLV1117 来驱动 MSP430，虽然 1117 是一颗准 LDO，但是，它是晶体管型的，因此它的持续静态电流高达 4mA，比 MSP430 耗电量（5%的时间工作，95%的时间休眠）的 100 倍还要多。这时，一定要挑选 MOS 管的 LDO（如 TPS780 系列和 TPS715A）为 MSP430 稳压供电，或直接用纽扣电池给 MSP430 供电。除了电源的静态电流，还应考虑 MSP430 在各种供电电压下的功耗，MSP430F2xxx 的工作频率和供

电电压的关系如下图：



从上图中可以看到 MSP430F2xxx 在 2.2V 供电时就能工作在 9MHz，因此如果只需要 MSP430 工作在 8MHz 的话，就没必要使用 3.3V 供电，因为同样工作在 8MHz，3.3V 供电的 MSP430 将消耗更多的动态功耗，如下图，我们可以看到 8MHz 时 3.3V 供电的 MSP430 比 2.2V 供电的 MSP430 的动态电流大了 1.5 个 mA：

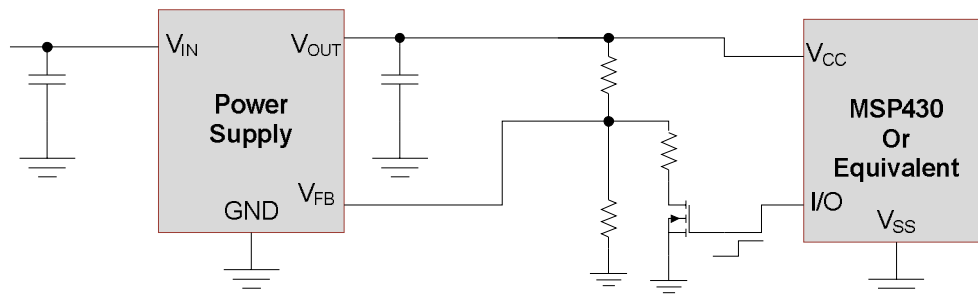


所以，应该通过选择低静态电流的 LDO 并降低 MSP430 的工作电压，来进一步节约 MSP430 的功耗，下图是一个对比：

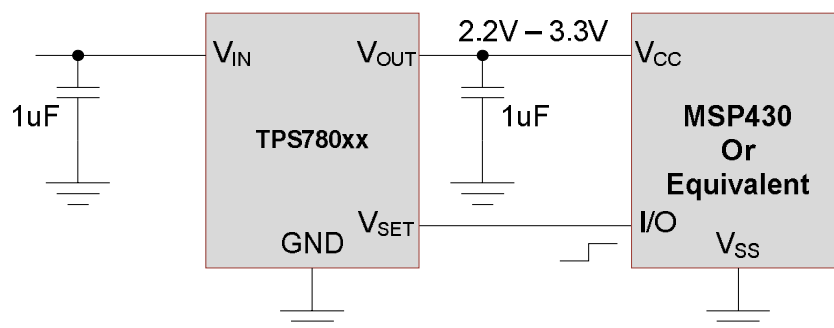
	TPS780 (Days)	Battery (Days)	1uA LDO (Days)	20uA LDO (Days)
Efficiency with $V_{BAT}=3.0$ $V_{CC}=2.2V$	73%	100%	73%	73%
LDO Quiescence Current (I_Q)	0.5uA	0	1uA	20uA
MSP430 Active current	2.19mA	3.09mA	2.19mA	2.19mA
MSP430 Low Power current	0.5uA	0.6uA	0.5uA	0.5uA
Active Mode 1 sec/hour	5742	6286	4373	434
Active Mode 10 sec/hour	1320	998	1085	346
Active Mode 100 sec/hour	151	106	148	114
Active Mode 1000 sec/hour	15.4	10.7	15.4	14.9
Active Mode all the time	4.2	3.0	4.2	4.2

从上图我们看到，其实在很多情况下，使用电池直接驱动 MSP430 是一个非常好的选择！这也说明，MSP430 是专为电池供电所优化的。如果需要用 LDO 来给 MSP430 供电，请一

定要选静态电流小的 LDO，比如 TI 的 MOS 管型 LDO TPS780 系列和 TPS715A 系列。除了开发超低静态电流的 LDO，TI 为 MSP430 还专门开发了输出电压可数字控制的电源芯片(Dynamic Voltage Scaling or DVS)，通过高低电平控制，电源芯片会输出预设的高低电压，使 MSP430 在功耗和速度上找到一个最好的折衷：



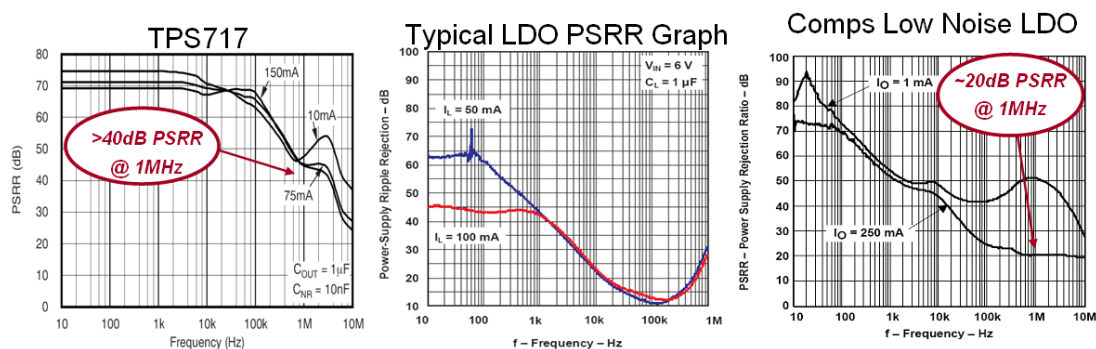
如上图若不使用 DVS 技术，调整电源芯片输出电压的方法，较繁琐：



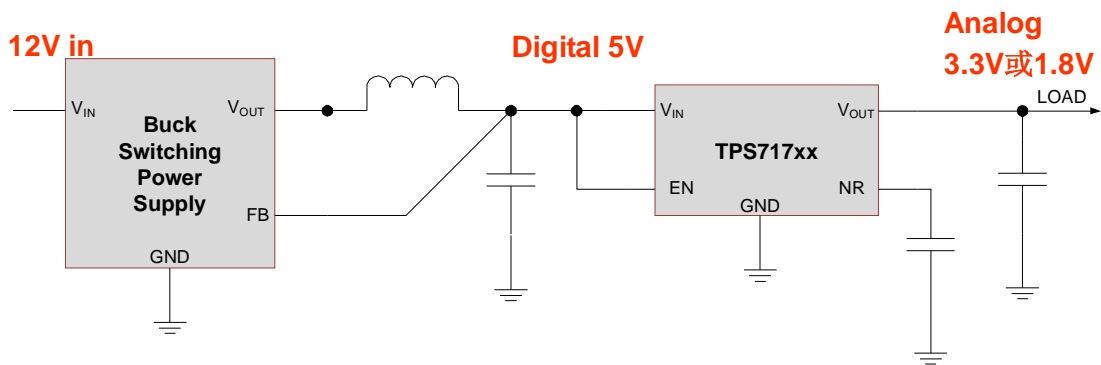
使用 TPS780xx 系列 DVS 电源芯片，MSP430 将更加节能和高效。

3. 高 PSRR 使得 LDO 的输出噪声更低，适合在开关电源后为模拟电路供电：

前面提到过，MOS 管型的 LDO，特别是 NMOS 的 LDO，拥有非常好的输入电源纹波抑制比，PSRR 实际上是一个与输入电源纹波频率非常相关的一个参数，看 PSRR 一定要关注在 KHz 极的指标，因为现在大多数开关电源都工作在 KHz 甚至 MHz 的频率上：

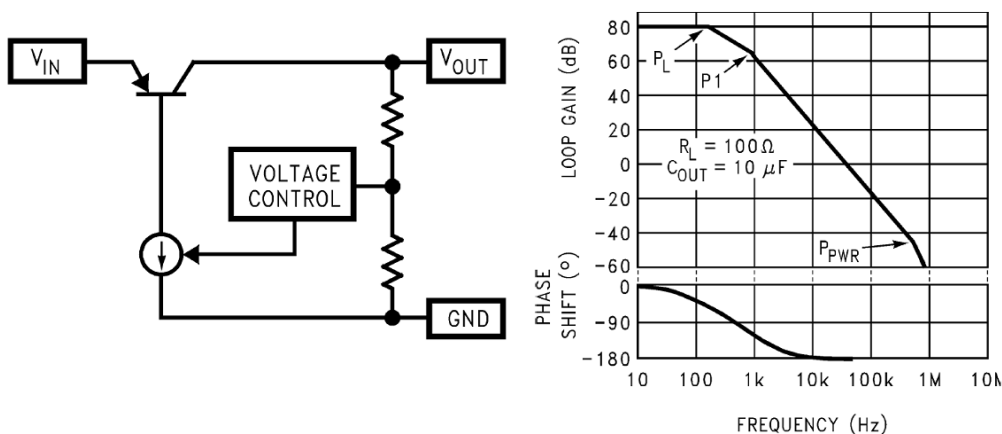


从上图我们可以看到，虽然在低频处，竞争者的 PSRR 和 TI 产品的非常接近，但是，在高频处，TPS717xx 高达 40dB 的 PSRR 是无以伦比的。TPS786xx 和 TPS796xx 是输出电流更大的高 PSRR 的 LDO，他们可以和开关电源输出级的 LC 滤波器配合，进一步减小电源电压纹波，为噪声敏感的 RF，AD/DA 或精密模拟电路供电，如下图，12V 输入被开关电源高效转换为 5V 直流为数字部分供电，数字部分的 5V 再通过 LDO 芯片得到模拟部分的 3.3V 或 1.8V，为模拟芯片供电：

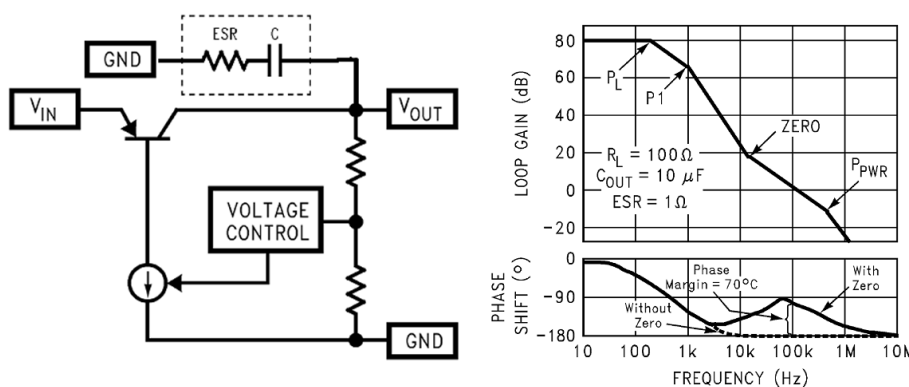


4. 稳定性考虑，什么是“Cap Free”技术？

为什么我们常说 LDO 的输出要接钽电容效果最好？这是因为对于传统的晶体管型的 LDO，由于其输出阻抗较高，需要利用某些电容特定的 ESR（等效电阻）和电容值为 LDO 进行补偿，而钽电容数欧姆的 ESR 正好满足这样的需求，这就成为其是一个好电容的原因之一：



上图是传统 LDO 的反馈回路的环路增益曲线，由于输出电阻较大，与负载电容作用后会产生一个低频极点 P1，这个低频极点带来的附加相移使得反馈回路不稳定。



$$F_{zero} = 1 / (2 \pi \times C_{out} \times ESR)$$

10uF, 1Ω ESR makes the Zero at 16kHz

而用外部钽电容补偿后，由于钽电容拥有较高的 ESR（如 1 欧姆），使得环路曲线中出现一个 16KHz 的零点，这个零点带来的反向相移将在环路增益降为 1 之前抵消掉 P1 带来的附加相移，使得反馈回路稳定。

同样的，由于前面提到 MOS 管的 LDO 具有非常好的稳定性，再辅以一些内部优化，

If: $V_{in}=5V$, $V_o=3.3V$, $I_{max}=400mA$,

Then: TPS7333: Available in 2.5V, 3V, 3.3V, 4.85V and 5V output voltage. Output current range from 0mA to 500mA

Dissipation Rating Table –Free air temperature

PACKAGE	$T_A \leq 25^\circ C$ POWER RATING	DERATING FACTOR ABOVE $T_A = 25^\circ C$	$T_A = 70^\circ C$ POWER RATING	$T_A = 125^\circ C$ POWER RATING
D	725 mW	5.8 mW/ $^\circ C$	464 mW	145 mW
P	1175 mW	9.4 mW/ $^\circ C$	752 mW	235 mW
PW†	700 mW	5.6 mW/ $^\circ C$	448 mW	140 mW

$$P_d = (V_{in} - V_o) \cdot I_{max} = 680mW$$

So: If T_a is less than $70^\circ C$, TPS7333P is a good choice.

If T_a is less than $25^\circ C$, TPS7333D is a good choice.

如上面的例子, LDO 需要消耗 680mW 的功率, 当环境温度为 70 度时, 只有 P 封装的 TPS7333 才符合功率耗散的要求, 如果要使用 D 封装, 必须要添加散热片。

但如果手册上只给出了 T_J (最大允许连续工作温度) 和 $R_{\theta JA}$ (不带散热片时的散热系数, thermal resistance between junction and ambient), 可以通过环境温度 T_A 来换算出允许的最大功耗, 举例如下:

- Assume the LDO is a TPS780 with: $V_{IN} = 5V$, $V_{OUT} = 2.0V$, $I_{OUT} = 150mA$
 - Expected P_D for this application
 - $P_D = P_{IN} - P_{OUT} = (5 \times .15) - (2 \times .15) = 450mW$
 - Calculate Max allowed P_D @ ambient temperature of $65^\circ C$
 - $T_A = 65^\circ C$, $T_J = 125^\circ C$
 - $R_{\theta JA} = 65^\circ C/W$ (DRV Package) & $200^\circ C/W$ (DDC Package)
 - $P_{D(DRV)} = (T_J - T_A) / R_{\theta JA} = (125 - 65) / 65 = 923mW$
 - $P_{D(DDC)} = (125 - 65) / 200 = 300mW$
- For this application P_D required is 450mW so we can use the DRV package. The DDC package will not handle the power dissipation.

Dissipation Ratings – TPS780xx

BOARD	PACKAGE	$R_{\theta JC}$	$R_{\theta JA}$	DERATING FACTOR ABOVE $T_A = +25^\circ C$	$T_A < +25^\circ C$	$T_A = +70^\circ C$	$T_A = +85^\circ C$
High-K ⁽¹⁾	DRV	20 $^\circ C/W$	65 $^\circ C/W$	15.4mW/ $^\circ C$	1540mW	845mW	615mW
High-K ⁽¹⁾	DDC	90 $^\circ C/W$	200 $^\circ C/W$	5.0mW/ $^\circ C$	500mW	275mW	200mW

(1) The JEDEC high-K (2s2p) board used to derive this data was a 3-inch \times 3-inch, multilayer board with 1-ounce internal power and ground planes and 2-ounce copper traces on top and bottom of the board.

T_J	Operating junction temperature		-40	+125	$^\circ C$
-------	--------------------------------	--	-----	------	------------

上例中, TPS780 将消耗 450mW 的功耗, 通过已知的 T_J , $R_{\theta JA}$ 和 T_A , 可以求得不同封装的芯片的最大允许耗散功率, 如 DRV 封装为 923mW, DDC 封装为 300mW, 这时为满足设计要求, 就需要选择 DRV 封装, 或在 DDC 封装的芯片上添加散热片。

概括起来，LDO 的优点和缺点主要有：

“Always” Advantage:

- Low cost
- Few peripheral components
- Small output noise

“Old” Disadvantage:

- Lower efficiency @ heavy load
- consider using TI Ultra VDO Parts with VBIAS to improve it
- Uncontrollable startup
- consider using TI “Soft Start” Parts to improve it

推荐使用的 TI 低压差线性稳压器（LDO）有：

器件	输入电压范围 (V)	输出电压范围 (V)	输出电流 (max) (mA)	其他特点	Drop Out Voltage @ Full Load (mV)	每整包所含芯片数	价格 (美元) (单位:片)	封装
TPS780330220DDCT	2.2-5.5	3.3/2.2	150	DVS, Iq=0.5uA	130	250	0.75	SOT
TPS78001DDCT	2.2-5.5	1.22-5.25	150	Iq=0.5uA	130	250	0.9	SOT
TPS71701DCKT	2.5-6.5	0.9-6.2	150	High PSRR	170	250	0.5	SC70
TPS79601KTTT	2.7-5.5	1.2-5.25	1000	High PSRR	250	50	1.3	TO-263
TPS78601KTTT	2.7-5.5	1.2-5.25	1500	High PSRR	400	50	2	TO-263
TPS7A4501KTTR	2.1-22	1.2-20	1500	High PSRR	300	500	1.45	TO-263
TPS74201KTWT	0.8-5.5	0.8-3.6	1500	V _{BIAS} Soft Start Cap Free	50	50	2.45	TO-263
TPS74401KTWT	0.8-5.5	0.8-3.5	3000	V _{BIAS} Soft Start Cap Free	115	50	4	TO-263
TPS75901KTTT	2.8-5.5	1.22-5	7500		400	50	3.2	TO-263
TPS70302PWP	2.7-6	1.22-5.5	1A/2A	Dual	250	60	2.35	TSSOP

从上面的例子中，我们可以看到，线性稳压器上的功率耗散是一个很让人头疼的问题，当压降太大，比如为现代的 CPU 供电，主板上需要从 12V 的电源总线上得到 CPU 的 1.1V 核心电压，11V 的压降使得若有 100mA 的负载电流都将导致线性稳压器上有 1W 的功率耗散，这已使得线性稳压器烫手，更何况现在的 CPU 是典型的耗电大户，65W 的满载功耗使得 1.1V 核心电压上的电流高达 50A，若使用线性稳压器，这需要其消耗 550W 的功耗，这是不可能实现的。这时必须考虑使用在大压差/大电流条件下拥有卓越效率的开关稳压器。实际上，现代 CPU 的功耗如此的大，使得设计者为了降低开关电源中 MOSFET 开关上的功率耗散，避免使用成本过高热量过大的大功率 MOS 管，经常要采用 4 相甚至 6 相以上的供电电路（实质为多个单相降压电路的并联），为每一路 MOSFET 减负！下面，我们将介绍 TI 的 POL 开关电源芯片。

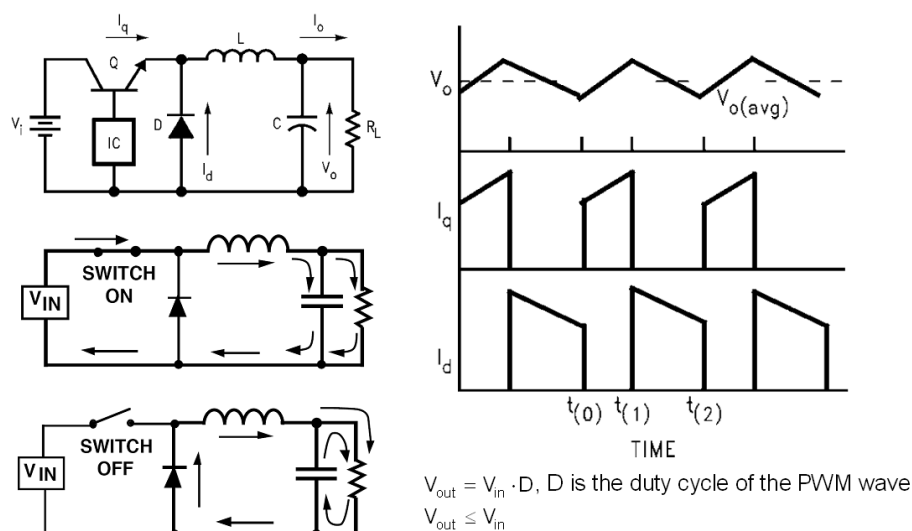
6.3 POL DC/DC 开关稳压器

下面我们讨论的 POL DC/DC 开关稳压器的原理和前面 AC/DC 和中间级 DC/DC 原理上实际是一样的，都是通过 PWM 信号控制 MOSFET 开关进行时断时续的工作，即仅仅是在负载需要能量来维持一定的电压和电流的时候，才将能量传递过去。因此，与线性稳压器通过持续不断地消耗能量来获得稳定电压输出的方式不同，开关稳压电源的功率浪费非常地小，能够以 90% 以上的效率完成大压差的稳压工作。而不同点在于，前面的 PWM 功率驱动器是离线的，而 POL 电源芯片绝大多数都与电源总线电压和电流有关，比如它有输入、输出电压的范围及输出电流的最大值，甚至还需要串联在电源总线中来实现稳压。

POL 开关稳压器的分类方式很多，以外部有无储能电感分类，可以分为电感式开关电源稳压器和充电泵（电容式开关电源）；以应用领域分，可分为低供电电压（电池供电）的 POL 开关电源和有交流供电的板卡级 POL 开关电源；以开关元件内置和外置由可分为开关电源转换器（开关管内置）和开关电源控制器（开关管外置）两大类。这些分类标准实际上彼此联系，互有重叠。这里我们以有无外部储能电感进行分类来介绍 TI 的 POL DC/DC 开关稳压器产品。

6.3.1 电感式开关稳压器

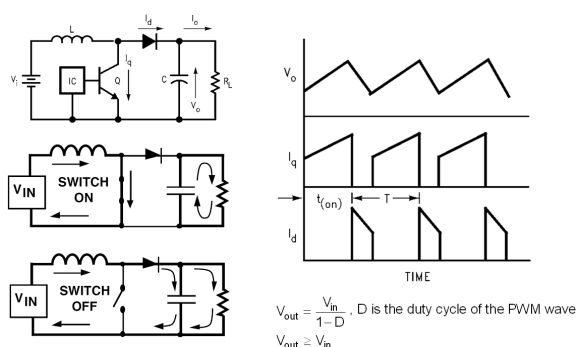
电感式开关稳压器的拓扑结构主要有三种，升压（Boost），降压(Buck)和反向(Buck-Boost/Inverting)，它们的基础拓扑和工作原理如下所示：



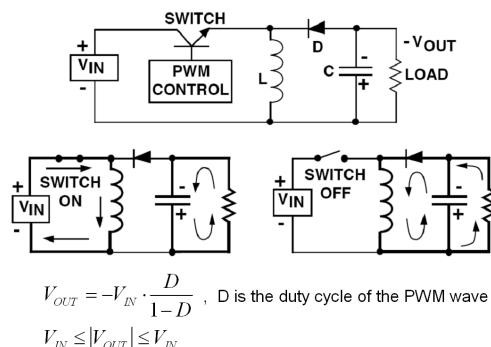
Buck DC/DC 拓扑结构及工作原理

以 Buck 拓扑为例简述开关电源的原理，当系统上电时，负载上的电压 V_o 为 0； V_o 的被反馈电阻网络采样后形成 V_{FB} 反馈回控制 IC 内部， V_{FB} 与内部基准比较，由于初始状态下小于内部基准，控制 IC 接通开关， V_i 给负载供电的同时并给电感电容充电；开关接通后， V_o 的值持续上升，当 V_{FB} 大于内部基准后，控制 IC 关断开关，负载由电感和电容

供电；由于电感、电容上的储存的功率有限并被负载消耗而持续降低，为保持负载电流不变， V_O 将持续降低并最终使得 V_{FB} 小于电压基准，控制 IC 将接通开关使得 V_i 给负载供电。所以，这里看到，开关电源的工作是时断时续的，输入电源总是在负载需要功率的时候才将功率传递过去，因此效率极高。开关电源的主要损耗之一在于开关的导通损耗（导通电阻导致）和开关损耗（开关导通和关断的过渡过程导致）上，可以分析得出，开关频率越高，电感和电容上所需储存的能量越少，因此他们的尺寸可以越小；但开关频率高，MOSFET 的恢复时间可能不足，导通率下降，使得开关损耗较大，因此这是一个体积/成本和效率折衷问题。由于现代中小功率的 MOSFET 的工艺进步，在手持式供电中的开关电源芯片的开关频率越来越高（1MHz 以上），使得电源部分的设计更加高效紧凑。下面是升压和反向型开关电源的基本拓扑，可以自行分析得出其工作原理：

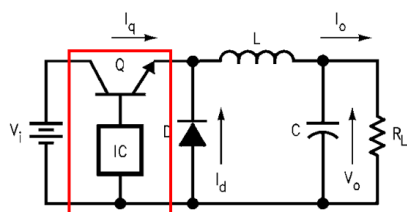


Boost DC/DC 拓扑结构及工作原理



Inverting 拓扑结构及工作原理

对于 DC/DC 类的开关转换器来说，外部 MOSFET，电感和电容的选择是设计难点之一。电感，电容由于占用的芯片面积较大，且当需要获得不同输出时，其值需要改变，所以他们一般不被集成在芯片内部；而小功率的 MOSFET 可以被集成在芯片内部，比如 TI 为了简化开关电源芯片的设计难度，将电感型 DC/DC 开关稳压器分为 DC/DC 转换器（Converter）和 DC/DC 控制器（Controller）两大部分，其区别就是 Converter 内部集成了 MOSFET 开关，输出电流多数在 6A 以下，少数压差较小的芯片可以达到 10A；而 Controller 将 MOSFET 外置，可以获得更灵活的电路，并提供更高的输出功率，比如达到 20A；



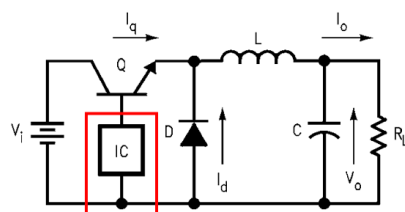
DC/DC Converter: with internal MOSFET
SWIFT (TPS54xxx) & TPS60K

Advantages:

- Easy to use
- Small

Disadvantages:

- Limited output power



DC/DC Controller: with external MOSFET
TPS40K

Advantages:

- flexible
- Can be high current output

Disadvantages:

- More external elements
- Complex

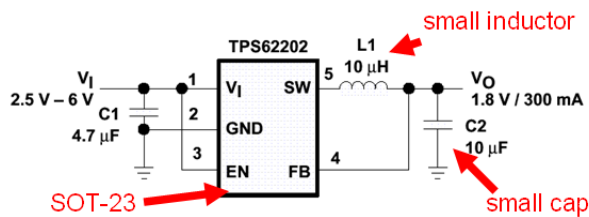
如上图，TI 的 DC/DC Converter 包括了 TPS54xxx 和大部分 TPS60K 产品，其中 TPS54xxx 是为中等功率的系统和处理器设计，输入范围较 TPS60K 广，可达 60V，输出电流较 TPS60K 大，可达 3-9A，且仅支持降压模式；而 TPS60K 是为手持式系统设计，有升压，降压和反向型产品，电流一般在 1A 以下，输入范围一般不超过 10V。TI 的 DC/DC Controller 包含的产品线为 TPS40K 系列，适合于更宽输入范围，更大的功率和更灵活的拓扑。

集成 MOSFET 的 DC/DC 开关稳压器：TPS54xxx、TPS62xxx 和 TPS61xxx:

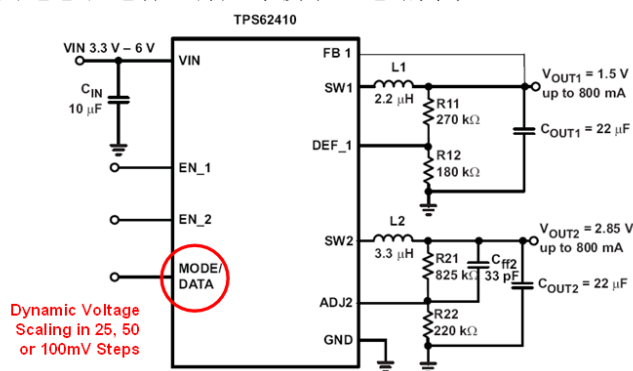
TPS54xxx，即 SWIFT：是中等功率的集成 MOSFET 的开关电源芯片，其输入范围分为三类，一种是宽输入范围（如可达到 60V），一种是中等输入范围（可达 28V），一种是窄输入范围（6V 以下），其中 TPS5431x 和 TPS5461x 在 DSP 和 FPGA 供电等应用非常广泛，54310/54610 是输出可调的需外部补偿的版本，而 5431x/5461x 包括了 0.9V，1.2V，1.5V，1.8V，3.3V 等固定输出版本，且补偿在内部完成，电路更简单。

器件	输入电压范围 (V)	输出电压范围 (V)	输出电流 (max) (A)	其他特点	每整包所含芯片数	价格 (美元) (单位:片)	封装
TPS54160DGQ	3.5 to 60	0.8 to 57	1.5	上电顺序	80	2.65	MSOP
TPS5430DDA	5.5 to 36	1.23 to 31	3	内部补偿	75	2.05	DDA
TPS5450DDA	5.5 to 36	1.22 to 31	5	内部补偿	75	2.5	DDA
TPS54350PWP	4.5 to 20	0.9 to 12	3		90	2.05	HTSSOP
TPS54550PWP	4.5 to 20	0.9 to 12	6		90	2.95	HTSSOP
TPS54331D	3.5 to 28	0.8 to 25	3	ECO Mode	75	1.5	SOIC
TPS54386PWP	4.5 to 28	0.8 to 25	3 / 3	双路输出&内部补偿	90	2.95	HTSSOP
TPS54310PWP	3 to 6	0.9 to 3.3	3		70	2.25	HTSSOP
TPS54311PWP	3 to 6	0.9	3	固定输出&内部补偿	70	2.25	HTSSOP
TPS54312PWP	3 to 6	1.2	3	固定输出&内部补偿	70	2.25	HTSSOP
TPS54316PWP	4 to 6	3.3	3	固定输出&内部补偿	70	2.25	HTSSOP
TPS54610PWP	3 to 6	0.9 to 4.5	6		50	3.2	HTSSOP
TPS54611PWP	3 to 6	0.9	6	固定输出&内部补偿	50	3.2	HTSSOP
TPS54612PWP	3 to 6	1.2	6	固定输出&内部补偿	70	3.2	HTSSOP
TPS54616PWP	4 to 6	3.3	6	固定输出&内部补偿	70	3.2	HTSSOP
TPS54380PWP	3 to 6	0.9 to 4.5	3	上电顺序控制	70	2.25	HTSSOP
TPS54680PWP	3 to 6	0.9 to 4.5	6	上电顺序控制	50	3.2	HTSSOP
TPS54373PWP	3 to 6	0.9 to 3.3	3	Pre-Bias	70	2.25	HTSSOP
TPS54673PWP	3 to 6	0.9 to 4.5	6	Pre-Bias	50	3.2	HTSSOP

比如 TPS5430 电路，能在 5V 输出提供 3A 的最大负载电流，而且**补偿在内部完成**，外部元件数量少，电路非常简单易用：



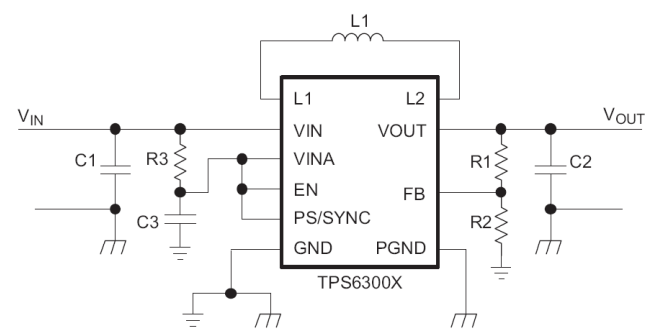
而 TPS62410 是一款专门为 TI OMAP 处理器供电所设计的双路输出开关电源稳压器。它支持 OMAP 的动态电压控制技术，即当处理器工作于低功耗模式时，降低输出电压，当需要处理器全速运行时，提高输出电压。当然，它也适合为所用需要 I/O 和核心分离供电的低功耗处理器供电，其双路各 800mA 的驱动能力满足绝大多数手持设备中的处理器的电源需要。同时，它外围的电感和电容也都尺寸较小，电路简单。



TPS61xxx 是集成 MOSFET 的升压型开关电源转换器，专为低电压，小功率系统设计。比如在电池供电的设备中，电池输出一个持续降低的低电压，可通过升压型开关电源提供一个恒定的系统电压，比如 5V。同时在需要更高电压才能点亮的串联型 LED 背光驱动中，使用高效的开关型 DC/DC 转换器可以从较低电压中获得高达 38V 的输出电压的同时保持更长的电池寿命。TPS61K 的输入电压范围一般在 6V 以下，持续输出电流能力在 1A 以下，在输出端可以获得 5.5V 的系统电压或高达 38V 的串联 LED 的驱动电压（LED 驱动产品在后面单独介绍）。

器件	输入电压范围 (V)	输出电压范围 (V)	输出电流 (max) (A)	其他特点	I _q (uA) (typ)	每整包所含芯片数	价格 (美元) (单位:片)	封装
TPS61030PWP	1.8 to 5.5	1.8 to 5.5	1		20	90	3.1	TSSOP
TPS61200DRCT	0.3 to 5.5	1.8 to 5.5	0.6		50	250	2.5	SON
TPS61100PW	0.8 to 3.3	1.5 to 5.5	0.8 & 0.27	Boost+LDO 双路输出	65	70	2.65	TSSOP
TPS61120PW	1.8 to 5.5	2.5 to 5.5	0.5 & 0.2	Boost+LDO 双路输出	40	90	2.1	TSSOP
TPS61029DRCT	0.9 to 5.5	1.8 to 5.5	0.6	Buck Mode	25	250	1.8	SON
TPS61170DRV	3 to 18	3 to 38	0.3@12V		2300	250	1.5	SON
TPS61081DRCT	2.5 to 6	2.5 to 27	0.35		6000	250	2	SON
TPS63000DRCT	1.8 to 5.5	1.2 to 5.5	1.2 or 0.8	Buck-Boost	30	250	2.35	SON

与 TPS61K, TPS62K 只能完成单一的升压或降压功能不同, TPS63000 是一颗自动完成升降压的 DC/DC 转换器, 也就是说无论输入电压是低于还是高于期望的输出电压, 它都可以自动调节升降压模式来完成稳压, 比如下面这个例子可从 1.8V—5.5V 的输入中获得 3.3V 的电压输出, 在锂电池或 3 节 AAA 电池供电的应用中非常便利:



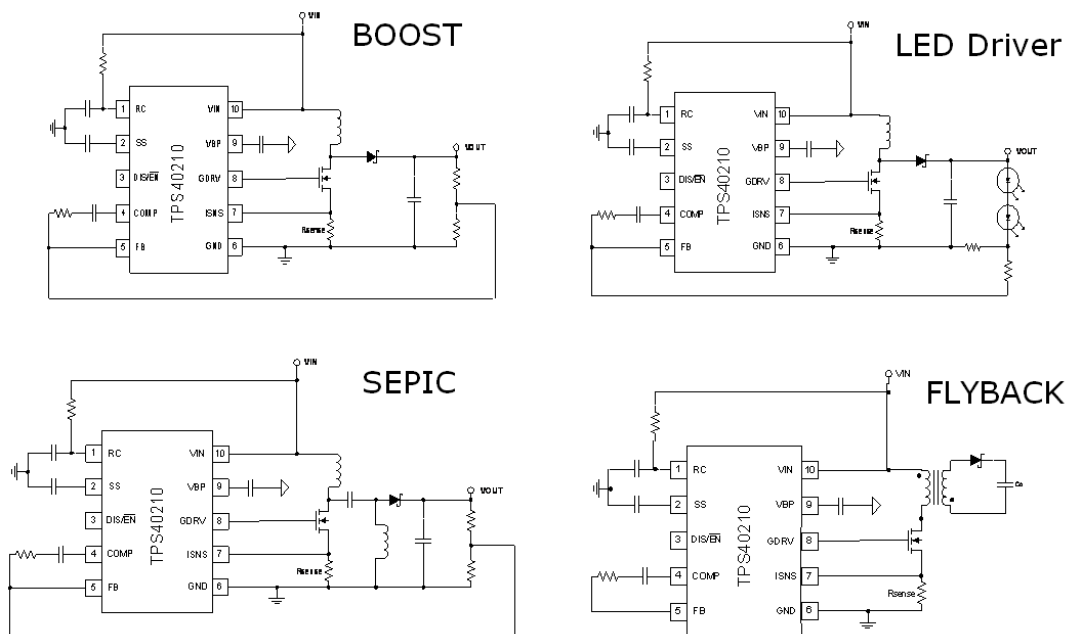
外部 MOSFET 的 DC/DC 开关稳压器: TPS40K

DC/DC 转换器虽然电路简单易用, 但是其输出电流受内部 MOSFET 的限制, 一般都在 6A 以下, 为了满足更大电流和更灵活的电路需求, TI 也推出了外置 MOSFET 的 TPS40K (DC/DC 控制器) 产品。TPS40K 基本上是同步的降压型产品, 只有少数非同步输出的降压型 (TPS40200) 和升压型产品 (TPS40210/TPS40211)。TPS40K 主要应用在通信和工业电源中。TPS40K 的输入范围分为三类, 一种是宽输入范围 (如可达到 36V), 一种是中等输入范围 (可达 28V), 一种是窄输入范围 (6V 以下):

推荐使用的 TPS40K 有:

器件	输入电压范围 (V)	输出电压范围 (V)	输出电流 (max) (A)	其他特点	每整包所含芯片数	价格 (美元) (单位:片)	封装
TPS40061PWP	10 to 55	0.7 to 45	10		90	2.5	TSSOP
TPS40057PWP	8 to 40	0.7 to 35	20	Pre-Bias	90	2.3	TSSOP
TPS40193DRCT	4.5 to 18	0.6 to 14.4	20		250	1.45	SON
TPS40009DGQ	2.25 to 5.5	0.7 to 5	15	Pre-Bias	80	1.65	MSOP
TPS40200D	4.5 to 52	0.7 to 46	3		75	1.05	SOIC
TPS40210DGQ	4.5 to 52	5 to 260	6	Vref=700mV	80	0.99	MSOP
TPS40211DGQ	4.5 to 52	5 to 260	6	Vref=260mV	80	0.99	MSOP

宽输入的升压型产品, 如 TPS40210/40211 除了升压外, 还可配置成反激型隔离电源和 LED 驱动器等:

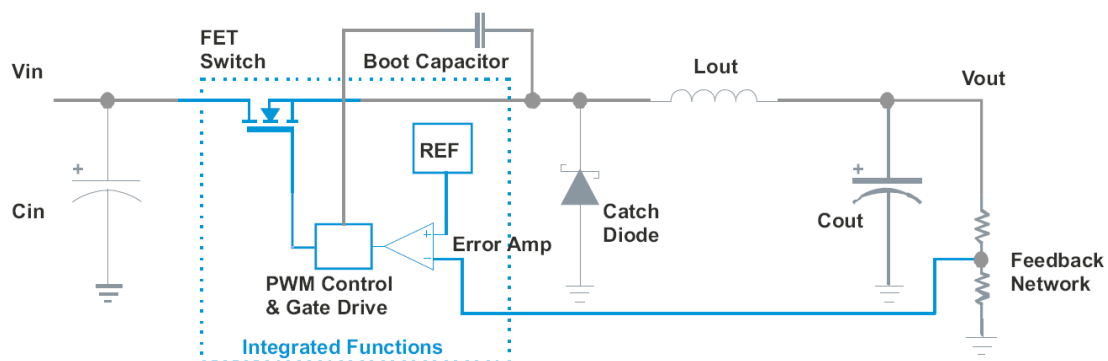


电感型/电容型反向型 DC/DC 开关稳压器

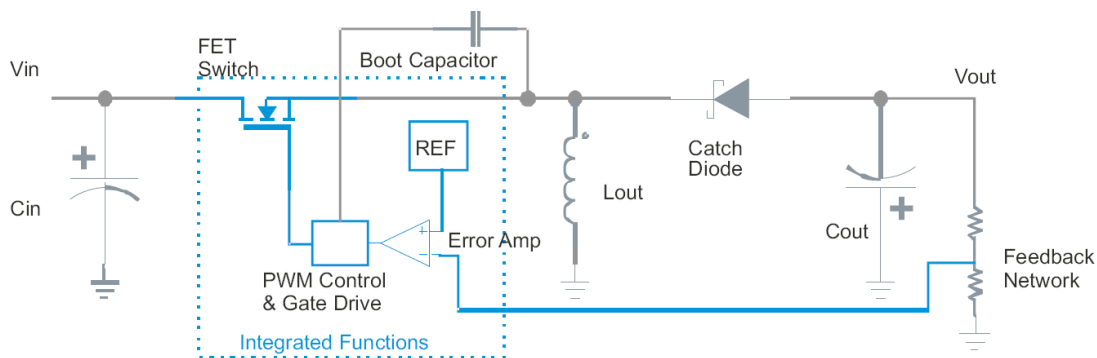
当系统中需要负电源时，可以通过开关电源来从正向电源产生负电压，可利用 Inverter 拓扑来实现，TI 有一些反向型拓扑的内部集成开关的电感型/电容型 DC/DC 转换器：

器件	输入电压范围 (V)	输出电压范围 (V)	输出电流 (max) (A)	其他特点	每整包所含芯片数	价格 (美元) (单位:片)	封装
TPS63700DRCT	2.7 to 5.5	-2 to -15	0.36		250	1.95	SON
MC33063AP	3 to 40	1.55 to 40	0.75		50	0.47	DIP
TPS60400DBVT	1.6 to 5.5	-1.6 to -5.25	0.06	充电泵	250	0.35	SOT-23

除了上面这些专门的反向 DC/DC 转换器，我们可以通过改变 BUCK 转换器的外围电路来使之成为反向拓扑的电感型开关电源稳压器。和 MC33063A 一样，[TPS5430](#) 是一颗 BUCK 型的 DC/DC 转换器，虽然开关管内置限制了它的外部电路拓扑，但是它能用做 Inverter 吗？先看看 BUCK 和 Inverter 的拓扑：

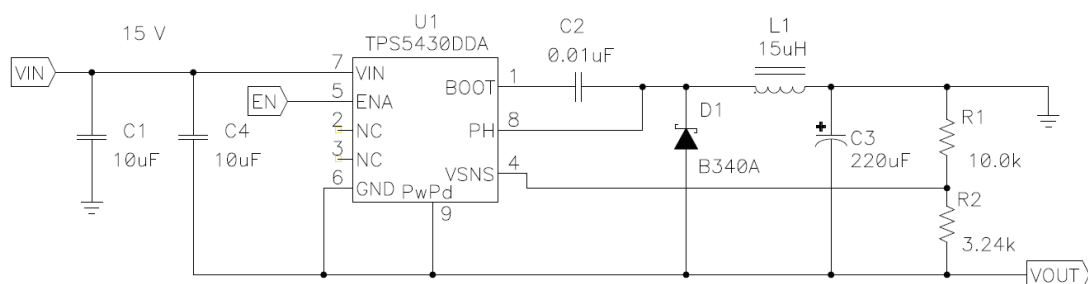


上图是 BUCK



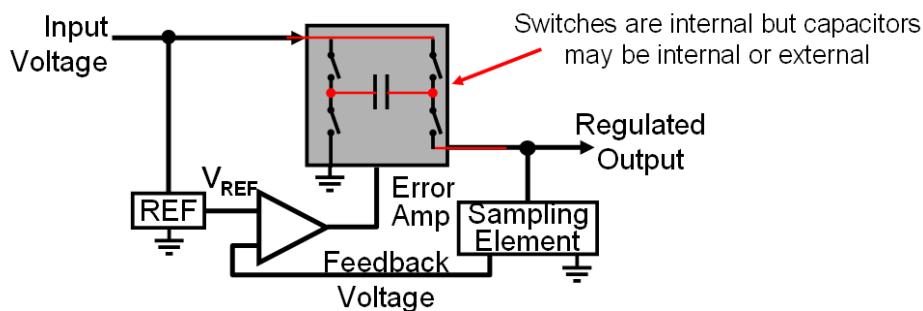
上图是 Inverter

我们看到，开关管的位置和 BUCK 还是 Inverter 是没有关系的，因此，只要改变外面电感和二极管的位置就可从 [TPS5430](#) 中获得反向电源输出（具体请查看应用笔记 [slva257a](#)）：



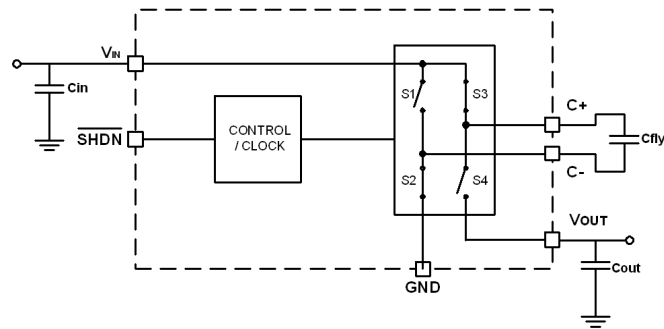
6.3.2 电容式开关稳压器

和电感型开关稳压器通过电感来储能不同，电容型开关稳压器通过电容来储存能量，因此其输出功率普遍偏小，但其结构简单，通常是内置开关元件，只需外部加入电容即可工作。



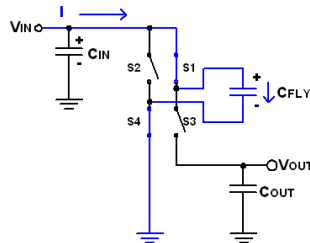
电荷泵产品可构成升压，降压和反向型电路，其最重要的应用还是升压，以满足手持式低功耗设备中比电池电压更高的电源需求。现代的电荷泵产品除了提供固定升压倍数的电压输出外，还可以提供小数倍的电压倍数和稳压输出的电源电压：

比如，简单的倍压型的充电泵的简化内部电路如下：

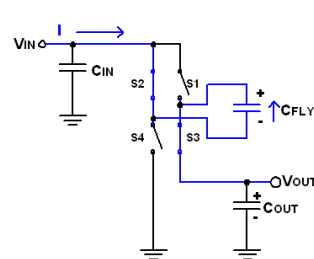


其工作原理非常简单:

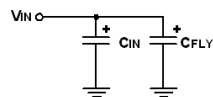
**Charge Pump Phase Cycle 1:
Charge C_{FLY}**



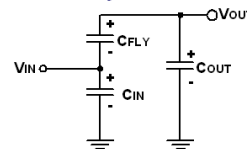
**Charge Pump Phase Cycle 2:
Bootstrap C_{FLY} to the Output**



**Equivalent Circuit for
Phase Cycle 1:**

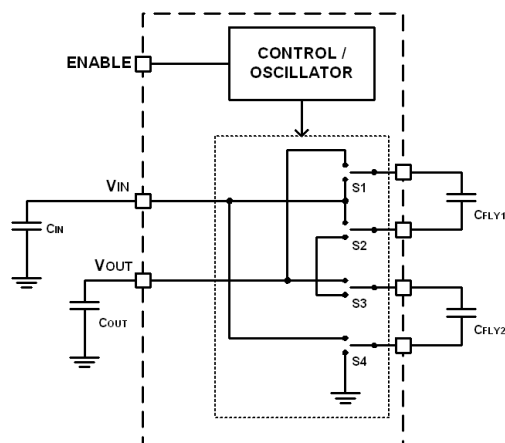


**Equivalent Circuit for
Phase Cycle 2:**

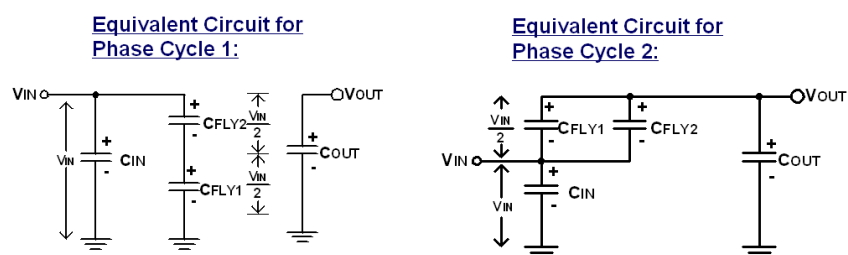


在第一个阶段, 开关 S1 和 S4 闭合, C_{FLY} 被充电到 V_{IN}; 在第二个阶段 V_{IN} 和 C_{FLY} 上的电压 V_{IN} 串联后给负载供电, 即负载上出现两倍的 V_{IN} 电压。

倍压型的充电泵过于死板, 产生的电压过于固定, 于是有小数型的倍压数的充电泵产品诞生, 其简化内部电路如下:

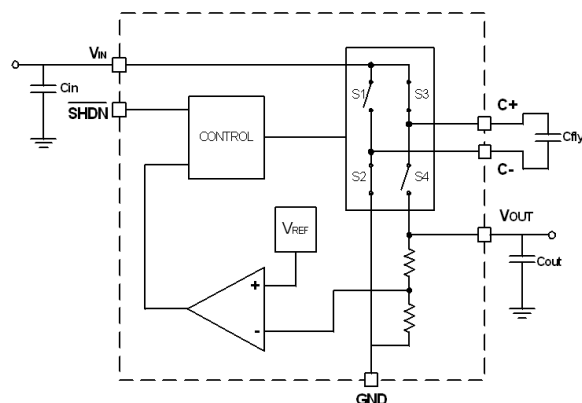


与简单倍压型的充电泵不同, 这里有两个外部电容, 内部的开关也从单一的通断变成了单刀双掷, 通过这两个外部电容的充放电与开关控制串并联的组合, 可以产生多种输出电压的组合, 这里以 1.5 倍输出电压为例简述其工作原理:



在第一个阶段，通过开关的选通，使得 V_{IN} 给 $CFLY1$ 和 $CFLY2$ 同时充电，由于 $CFLY1$ 和 $CFLY2$ 串联，所以其上各分得 0.5 倍的 V_{IN} ；在第二个阶段，开关重新组合，使得 V_{IN} 和并联的 $CFLY2$ 和 $CFLY1$ 上的 $0.5V_{IN}$ 一起给负载供电，即 $1.5V_{IN}$ 出现在负载上。

显然，即使是小数型倍压的充电泵也不是那么的方便，比如电池电压从 $3V$ 一直下降，我们很难让输出保持在 $5V$ 上，这时，从倍压型或小数型的充电泵上又出现一些变形，即在倍压型或小数型充电泵中加入反馈和稳压模块，如下图所示，是在一个倍压电路中加入稳压电路：



稳压型充电泵可以在变化输入的电压下提供恒定的输出，所以非常适合在电池供电的场合中应用，但由于其稳压的动作，效率降低，比如在 2 倍压的电荷泵的基础上做稳压电荷泵，其效率为 $V_{OUT}/2V_{IN}$ 。

TI 的大多数充电泵产品都是稳压型的充电泵，TPS60xxx 是充电泵类的产品：

器件	输入电压范围 (V)	输出电压 (V)	输出电流 (max) (A)	其他特点	每整包所含芯片数	价格 (美元) (单位:片)	封装
TPS60110PWP	2.7-5.4	5	0.3	$I_q = 50\mu A$, Boost	70	1.8	HTSSOP
TPS60500DGS	1.8-6.5	0.8-3.3	0.25	$I_q = 40\mu A$, Buck	80	1.1	MSOP
TPS60100PWP	1.8-3.6	3.3	0.2	$I_q = 50\mu A$, Boost	70	1.7	HTSSOP
TPS60210DGS	1.8-3.6	3.3	0.1	$I_q = 2\mu A$, Boost	80	1.45	MSOP
TPS60310DGS	0.9-1.8	3.3	0.02	$I_q = 2\mu A$, Boost	80	1.35	MSOP
TPS60250RTET	3-6	6.5 max	0.23	并行 LED 驱动	250	1.75	QFN

6.4 LED 驱动电路

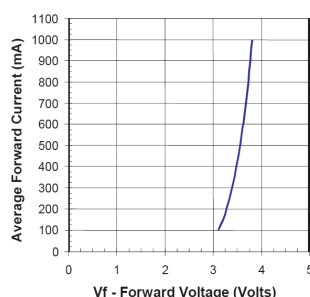
有人断言，高亮度 LED 将是人类继爱迪生发明白炽灯泡之后，最伟大的发明之一。无论这种说法是否准确，高亮度白光 LED 的出现的确给人类照明带来美好的希望。传统的白炽灯在加世纪初就已经批量生产，随后又出现了荧光灯等光源，但是此后半个世纪，一直没有出现能够替代这些传统光源的理想光源。由于传统光源能耗高、效率差、环境污染严重，显然不符合当前节能、环保的主题。而利用白光 LED 作为照明光源，恰好具有节能、高效、寿命长、环境污染小、无辐射等等优点。据统计，若使用固体 LED 光源代替传统的白炽灯和荧光灯照明，将节约全球照明能耗的 50% 以上，无疑对缓解当前越来越紧迫的能源和环境问题起到举足轻重的作用。白光 LED 是当前最被看好的一种 LED 产品，与白炽灯、荧光灯等传统的照明源相比，其优势在于：

1. 发光效率高，耗能少，LED 的光效预计可达到 200lm/W 以上，在同样的照明效果下，LED 的耗电量是白炽灯泡的八分之一，荧光灯管的二分之一。
2. 体积小：可以有多颗、多种组合，可以产生点光源、面光源。
3. 发热量低：所产生的热辐射比较小。
4. 耗电量低：工作在直流低电压、低电流下。
5. 长寿命：据报道其寿命可以达到 10 万个小时以上。
6. 频率响应快：有利于高频操作。

LED 技术发展迅速，现在白光 LED 的发光效率已突破 100lm/W，其应用领域从原来的背光源，指示灯照明，逐渐进入汽车照明，路灯，景观灯，以及室内装潢照明等领域，市场前景越来越广阔。

LED 的发光机理和伏安特性：

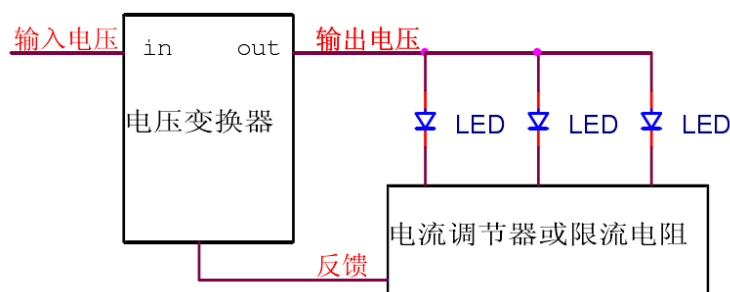
LED，即发光二极管，其本质上还是一颗二极管，因此当在 LED 的两端加上正向的电压时，电子和空穴分别注入 P 区和 N 区，当非平衡少数载流子与多数载流子复合时，就会以辐射光子的形式将多余的能量转化为光能。其发光过程包括三个部分：正向偏压下的载流子注入、复合辐射和光能传输。下图为某类 LED 正向压降(VF)和正向电流(IF)关系曲线，由曲线可知，当正向电压超过某个阈值(本例中为约 3V，区别于 LED 类型)，即通常所说的导通电压之后，可近似认为，IF 与 VF 成正比：



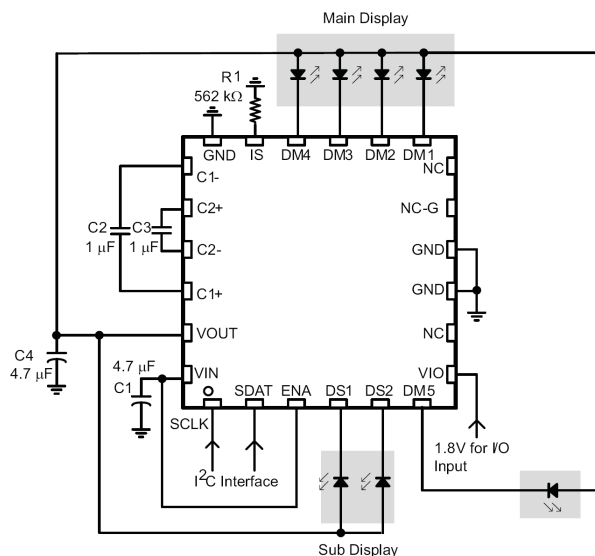
而 LED 的亮度由其上流过的电流大小决定，因此 LED 的光特性通常都描述为电流的函数，而不是电压的函数，采用恒流源驱动可以更好地控制亮度。此外，LED 的正向压降变化范围较大(最大可达 1V 以上)，而由上图中的 VF-IF 曲线可知，VF 的微小变化会引起巨大的 IF 变化，从而引起亮度的较大变化。所以,采用恒压源驱动不能保证 LED 亮度的一致性，并且影响 LED 的可靠性、寿命和光衰。因此，超高亮 LED 通常采用恒流方式驱动。

根据 LED 的连接方式的不同，市场上的白光 LED 驱动 IC 可分为三类：并联型白光 LED 驱动，串联型白光 LED 驱动电路和混联型白光 LED 驱动电路。每种连接方式都有对应的变换器将外部的输入电压转换成合适的输出电压驱动白光 LED 工作。在每种连接方式中，都可以采用电流调节器或是直接使用合适的限流电阻来对流过白光 LED 的电流实施控制。同时，在控制方式上还可以引入反馈，以增强控制过程的精度、灵敏度和稳定性。

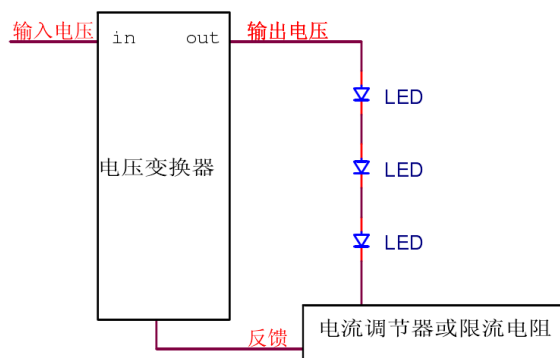
1) 并联方式驱动：



并联型白光 LED 驱动 IC 的原理框图如上图所示。需要驱动的光白光 LED 并联在一起，它们的一端为电源转换的输出端，另一端可采用合适的电流控制部分。并联 LED 驱动 IC 的电路结构主要采用电荷泵 DC/DC 变换器。其优点在于输出电压相对较小，电路可以采用低压半导体工艺生产；其缺点在于流过不同 LED 的电流存在偏差，使得亮度难以统一；另外由于电荷泵稳压的工作会导致无谓的功率浪费，这也是并联型驱动器效率不如串联型的重要原因之一。TI 的充电泵产品 TPS60251 就是一款可以支持 7 颗 LED 并行发光的 LED 驱动器：

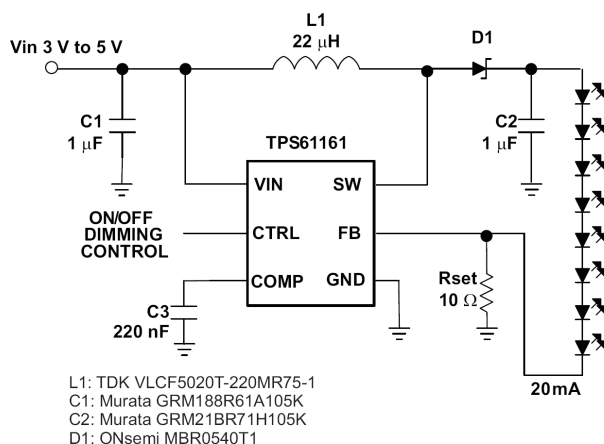


2) 串联方式驱动



串联型白光 LED 驱动电路的原理框图如上图所示。需要驱动的白光 LED 首尾相接串联在一起。串联 LED 驱动电路的电路结构根据输入电压的类型可以采用降压或升压变换器。这种驱动方式的优点在于：(1)任何工作条件下流过 LED 的电流都相等，即 LED 的亮度始终保持一致；(2)转换效率比较高，只需要一个限流电阻，减小了功耗；(3)电路与 LED 之间只需要两个连接端点，为用户的设计提供了一定的灵活性。其缺点在于：(1)外围电路中必须采用电感，与并联 LED 驱动 IC 相比尺寸较大、成本较高、EMI 辐射也较大；(2) 由于各个 LED 串联，其压降也串联，导致驱动电路的输出电压需较高以导通所有的 LED，因此电路要采用高压半导体工艺生产，这也是升压型电路在串联 LED 驱动电路中常见的原因之一。

TI 的串联型白光驱动器可视系统供电环境和输出电压不同分为 TPS61xxx 和 TPS54/TPS40K 两部分，TPS61xxx 主要是为手持式电池供电的系统提供白光驱动，其输入电压低，输出电压有的可达 27V，能驱动 7 颗串联的 LED（3.5V 压降）；而后者可提供更高的输出电压和电流，可点亮更高功率的 LED。

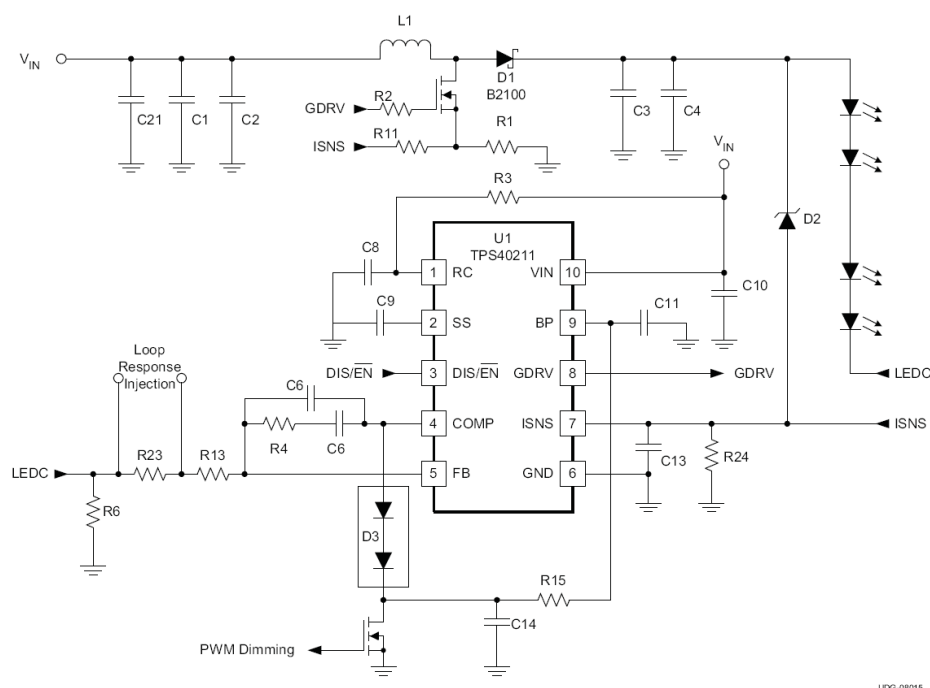


如上图是 TPS61161 的 LED 驱动电路，它可以从 3—5V 输入升压到 27V，从而驱动 8 颗的 LED 发光。注意到 LED 为串联模式，使得 TPS61161 的输出电压虽然需要较高，但输出电流只需 20mA 即可。这样就非常适合手机中的屏幕等需要低功率 LED 背光的场合。

TPS61161 的输出恒流由 V_{FB}/R_{set} 决定，而 V_{FB} 由 CTRL 脚上的 PWM 的占空比决定，即 $V_{FB} = DUTY \times V_{REF}$ ， V_{REF} 为 TPS61161 内部的参考电压 200mV，当 CTRL 脚为恒定高电平时， $V_{FB} = 200mV$ ，从而得到上图中的 20mA 恒定输出，通过在 CTRL 脚上加上 PWM

信号，不同的占空比将获得不同的 V_{FB} ，从而获得不同的恒定输出电流，起到调光亮的作用。所以我们这里可以看到 LED 驱动器的另外一个用途：输出电流源！如果电子大赛中的电流源题目用这类芯片做，通过 PWM 信号来调节输出恒流的大小，可以做到非常小的步进。当然，TPS61161 的内置开关管的最大承受电流为 700mA，可能不能满足题目的要求，这时可考虑下面的这一些产品。

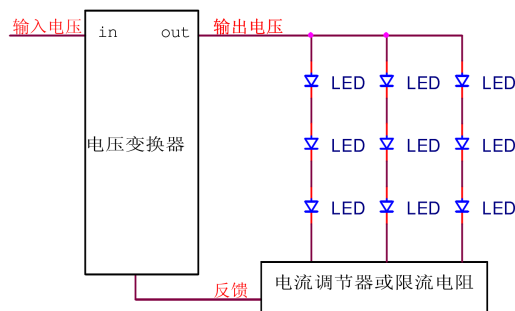
TPS5430, TPS40200 和 TPS40211 虽然设计初衷是为了提供恒定的电压，而不是电流（因而不是专用的 LED 驱动器），但通过增加电压到电流的转换电阻，从而提供恒定的输出电流，因为这些转换器的可支持更大的电流输出，因此可以驱动更大功率的 LED 阵列：



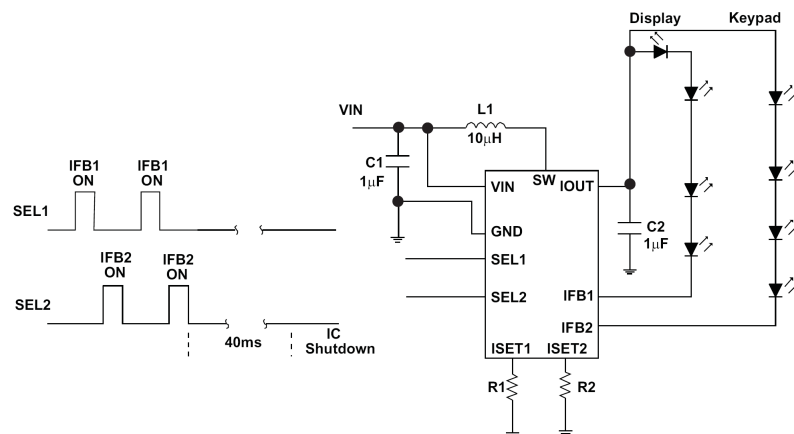
如上图是用 TPS40211 的升压电路来驱动 LED 串，流过 LED 的电流由 TPS40211 的内部参考电压 V_{REF} 和 R_6 决定 (V_{REF}/R_6)。由于 TPS40211 内部采用 260mV 参考电压，所以相对于 TPS40200 和 TPS40210 的 700mV 参考电压来说， R_6 上的功耗可以进一步减小。同时，电流大小的调节同样可以通过改变 PWM 信号来改变，只不过这个电路需要自己外接，而 TPS61161 这种专用的 LED 驱动器是集成在芯片内部。上面这个电路可在 12V 输入下提供恒流 700mA，最高可至 35V，的输出，在汽车照明等大功率场合中有着非常广泛的应用。

3) 混联方式驱动

在需要使用 LED 比较多的产品中，如果将所有 LED 串联，将需要 LED 驱动器输出高的电压，如果将所有 LED 并联，则需要 LED 驱动器输出较大的电流。将所有 LED 串联或并联，限制了 LED 的使用，解决办法是采用混联驱动方式。混联型白光 LED 驱动电路的示意框图如下：



一般来说，只要串联型 LED 驱动器的输出功率足够，都可以用在混联型的电路中使用，不过 TI 有一些专门为混联型电路优化的产品，提供多路输出来驱动并联拓扑。比如 TPS61150A 的应用电路：



比如上图中 TPS61150A 驱动两路并联的 LED 串，一路为屏幕背光供电，一路为键盘光供电，而且每路的灯光亮度都可通过 SEL1 和 SEL2 分别可调。

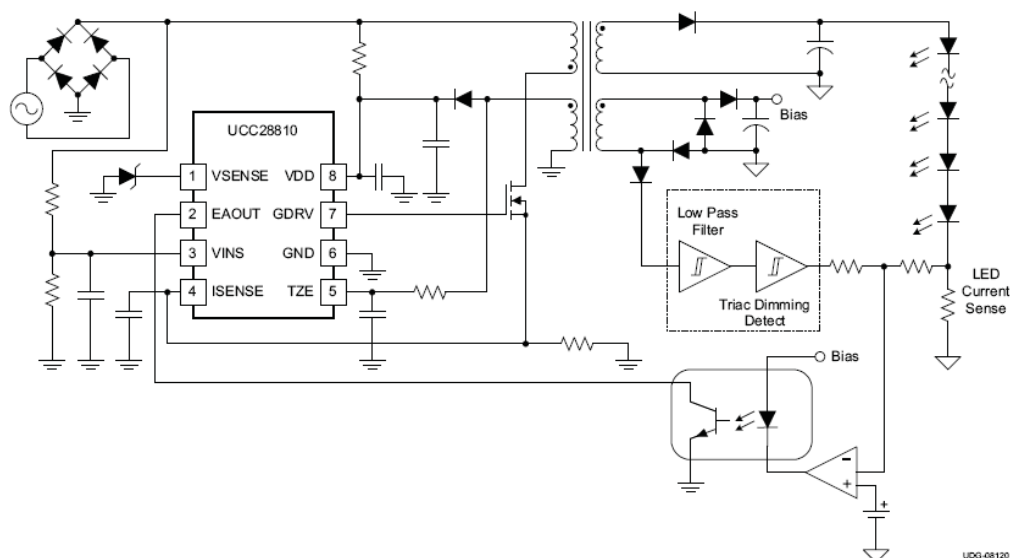
推荐使用的 DC/DC 型 LED 驱动器有：

器件	输入电压范围 (V)	输出电压 (V)	输出电流 (max) (A)	Iq (uA) (typ)	其他特点	每整包所含芯片数	价格 (美元) (单位:片)	封装
TPS60250RTET	3-6	6.5 max	0.23	6700	并联型 LED 驱动	250	1.75	QFN
TPS61170DRVVT	3 to 18	3 to 38	0.3@12V	2300	High Power	250	1.5	SON
TPS61081DRCT	2.5 to 6	2.5 to 27	0.35	1000	High Power	250	2	SON
TPS61050DRCT	2.5 to 5.5	4.5/5.0/5.25	1.2	8500	闪光灯应用	250	2.1	SON
TPS61043DRBT	1.8 to 6	Vin to 17	0.03	38	4 LED	250	0.8	SON
TPS61160DRVVT	2.7 to 18	Vin to 26	0.05	1800	6 LED	250	0.9	SON
TPS61161DRVVT	2.7 to 18	Vin to 38	0.05	1800	10 LED	250	1.05	SON
TPS61165DRVVT	3 to 18	Vin to 38	0.35	2300	10 LED, 高亮	250	1.5	SON
TPS61150ADRCT	2.5 to 6	Vin to 27	0.045	2000	2×6 LED, 串并联	250	1.75	SON
TPS61180RTET	5 to 24	Vin to 26	1.2	1000	6×10 LED, 串并联	250	2.8	SON
TPS54160DGQ	3.5 to 60	0.8 to 57	1.5	116	上电顺序	80	2.65	MSOP
TPS5430DDA	5.5 to 36	1.23 to 31	3	3000	内部补偿	75	2.05	DDA
TPS40200D	4.5 to 52	0.7 to 46	3	1500		75	1.05	SOIC
TPS40211DGQ	4.5 to 52	5 to 260	6	1500	Vref=260mV, 升压	80	0.99	MSOP

超大功率 LED 驱动电路

LED 驱动器目前市场需求按应用来分基本有三大类，一是用于消费性电子产品的，其应用特点是以电池为能源，因此低电压、小电流的充电泵型 LED 驱动器是目前量大面广的产品；二是用于汽车照明产品，因其电源来自汽车蓄电池，一般是 48V，所以需要较高电压的 DC/DC 电感型 LED 驱动器；三是建筑装饰照明和家庭照明，则需要将 AC 能直接转换成 DC 的 LED 驱动器，主要功能是将交流电转换为恒流电源，并同时完成与 LED 的电压和电流的匹配，这里 PFC 和功率 PWM 控制器有着广泛的应用。

上面的前两类应用使用我们上面提到的 TPS60K, TPS40K 和 SWIFT (TPS54xxx) 产品就可顺利驱动, 但第三类产品就需要使用 AC/DC 转换器和功率 LED 驱动器来实现, UCC28810 将 PFC, PWM 功率驱动器和 LED 控制电路集成在一起, 如下图:



推荐的 AC/DC 型 LED 驱动器有:

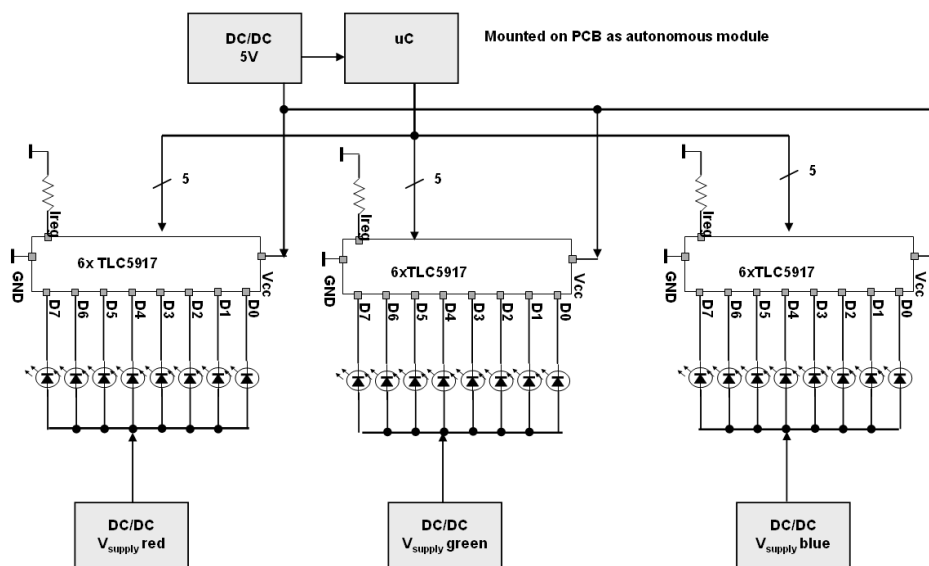
器件	简介	价格 (美元) (单位:片)	封装
UCC28810D	LED Lighting Power Controller	0.9	SOIC
UCC28811D	LED Lighting Power Controller	0.9	SOIC

大屏幕 RGB LED 驱动器:

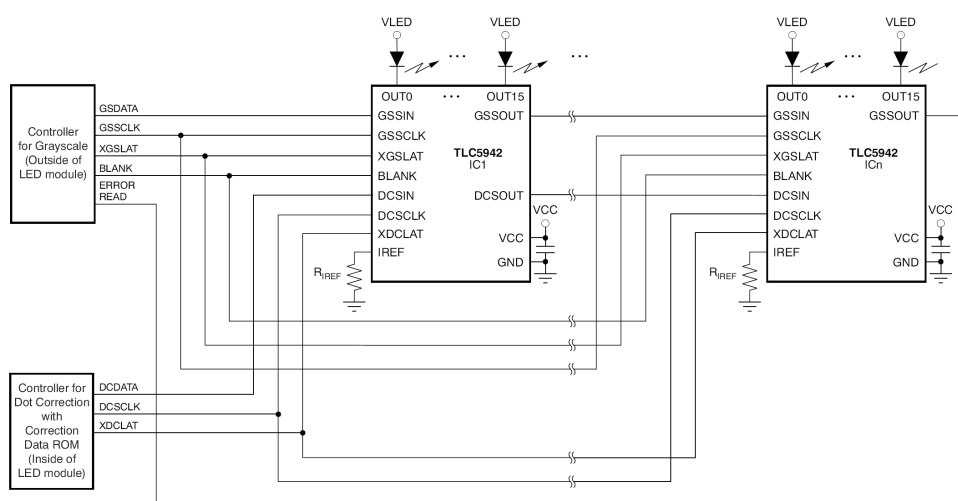
在大屏幕 LED 广告牌的设计中,可分为单色和彩色两种需求:单色即每一个像素由单一颜色的 LED 组成,或红或绿或蓝;当需要提供彩色的画面,实际上大屏上的每一个像素都是由红,绿,蓝三种不同颜色的 LED 组成,RGB 三颗 LED 各自发出不同亮度来组合形成新的颜色。无论是单色还是所以这一类应用中的 LED 驱动器应该具有下面三个特点:一是支持并联/混联型拓扑,使得每颗芯片能提供尽可能多的驱动 LED;二是亮度调节的精度要高,一方面可以使得均色输出时的亮度颜色的一致性,另一方面可以提供更多更精确的组合颜色;三是能提供级联接口来满足高分辨率大屏幕在同步方面刷新的需求。TI 的 TLC59xx 系列是为这类应用开发的并联/混联型的 LED 驱动器,不过与前面几种提供拉电流(Soure Current)不同,他们是灌电流型(Sink Current)的,即他们不给 LED 串提供电压和电流,只通过控制流过 LED 串(流入 TLC59xx)中的电流大小来提供亮度调节,这样并联的路数由芯片自身决定,而每个 LED 串的 LED 个数由外部电压决定,这样简化了驱动芯片设计(不需使用高压工艺),有效降低了其成本:



彩色 LED 阵列 (6×1)



如上图，是一个 6×1 共 6 个像素点的 RGB LED 驱动电路，每颗 IC 负责 6 路并行的单色 LED 串，三颗 IC 分别红，蓝，绿三色 LED，共组成 6 个像素点。这样每个 LED 的电流都是单独可调（PWM 信号为 12 位精度，可提供 4096 级灰度），从而使得每个像素点的颜色非常丰富，不会存在过渡带的问题。当然，也可以将 TLC5917 配置成混联型，这样在驱动单色 LED 屏时没有问题，但是在彩色屏中，由于每串 LED 的电流一致，无法对每个 LED 进行单独的亮度调节，会在合成颜色时发现不均匀的现象。下面是一个使用 TLC5942 提供级联同步的例子：



TLC5942 还提供了 7 位（128 级）点修正（Dot Correction）的功能，即每路 LED 的电流的最大值可调，这样可以先通过调节电流的大小使每路 LED 的最大亮度保持一致，再进

行灰度调节,使各 LED 的一致性匹配较好。因此可以使用前面提到的升降压芯片(TPS40K, TPS54K)来给 LED 提供恒定的电压以点亮 LED,而由 TLC594x 来进行电流的调节,配合 R,G,B 三色的 LED 最终完成彩色 LED 屏幕。

推荐使用的 RGB LED 驱动器有:







器件	简介	每整包 所含 芯片数	价格 (美元) (单位:片)	封装
TLC5917IN	8-Bit Constant-Current LED Sink Driver	25	0.63	DIP
TLC5924DAP	16-Channel LED Driver With DOT Correction and Pre-Charge FET	46	1.65	HTSSOP
TLC5940NT	16 Channel LED Driver w/DOT Correction & Grayscale PWM Control	13	1.9	DIP
TLC5942PWP	16-Channel, 12-Bit PWM LED Driver with 7-Bit Dot Correction	50	1.95	TSSOP

第七章 开关电源中的 PCB 设计

略

第八章 TI 单片机简介与 Stellaris 入门指南

TI 拥有非常完整的处理器家族，无论是低功耗手持设备，还是工业信号处理与传输，还是视频编解码与智能分析，还是基站通信，都可以找到下面这些 TI 处理器的身影：

TI Embedded Processors					
Microcontrollers (MCUs)		ARM®-Based Processors		Digital Signal Processors (DSPs)	
16-bit ultra-low power MCUs	32-bit real-time MCUs	32-bit ARM Cortex™-M3 MCUs	ARM Cortex-A8 MPUs	High-performance DSPs	Low-power DSPs
MSP430™ Up to 25 MHz Flash 1 KB to 256 KB Analog I/O, ADC, LCD, USB, RF Measurement, Sensing, General Purpose \$0.49 to \$9.00 	C2000™ Delfino™ Piccolo™ 40MHz to 300 MHz Flash, RAM 16 KB to 512 KB PWM, ADC, CAN, SPI, I²C Motor Control, Digital Power, Lighting, Ren. Energy \$1.50 to \$20.00 	Stellaris® ARM® Cortex™-M3 Up to 100 MHz Flash 64 KB to 256 KB USB, ENET, MAC+PHY, CAN, ADC, PWM, SPI Connectivity, Security, Motion Control, HMI, Industrial Automation \$1.00 to \$8.00 	Sitara™ ARM® Cortex™-A8 & ARM9 300MHz to >1GHz Cache, RAM, ROM USB, CAN, PCIe, EMAC Industrial computing, POS & portable data terminals \$5.00 to \$20.00 	C6000™ DaVinci™ OMAP™ 300MHz to >1GHz +Accelerator Cache, RAM, ROM USB, ENET, PCIe, SATA, SPI Test & Meas., Video, audio, security, imaging, infrastructure \$5.00 to \$200.00 	C5000™ Up to 300 MHz +Accelerator Up to 320KB RAM Up to 128KB ROM USB, ADC, McBSP, SPI, I²C Port. Telecom, audio, medical monitor & diag, industrial \$3.00 to \$10.00 

本章将简要介绍业界著名的 MSP430 和 C2000 处理器，对于 TI 新收购的 Stellaris Cortex M3 单片机，我们将做一个入门设计指南。

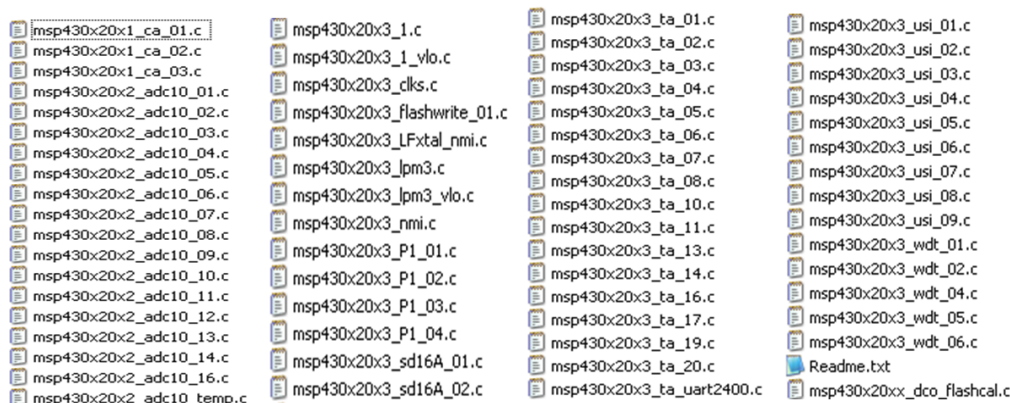
8.1 MSP430 简介与选型指南

MSP430 在中国大学已经得到广泛的应用，而且我们也看到在中国大学里 MSP430 已经不仅仅是以超低功耗单片机的形式出现在，更多时候它是作为传统 51 单片机的升级和替换产品出现在小车控制，人机界面甚至信号处理的场合中。总的来说，MSP430 拥有下面四个突出的优势：

1. 超低功耗：MSP430 的功耗之低是众所周知的，用数据来说话就是 250uA/MHz，低功耗模式 3（LPM3）时仅消耗 1uA 的电流（这个值甚至小于普通 51 单片机的 I/O 端口漏电流），低过系统中的运放和电源芯片的功耗。用一个实例来说，例如 2007 年全国大学生电子设计竞赛（NUEDC）中，有一个无线识别的题目，要求主机通过线圈辐射能量，而从机端不允许有外接电源供电，只能靠从机线圈感应过来的能量来给板上的模拟电路和控制器供电。从线圈上感应过来的能量非常的小，若使用传统的 51 单片机，几乎都需要降频到 1KHz 或数百 Hz 才能勉强工作，这时其效率可想而知。而 MSP430 仍能轻松工作在 1MHz 下（有的队伍甚至能做到 8MHz）。因此，07 年此题的全国一等

奖几乎都是使用的 MSP430。更重要的是 MSP430 从 LPM3 模式进入全速运行模式只需小于 1uS 的时间！

- 丰富的模拟和数字接口：在数字接口方面，MSP430 集成了通用的 **SPI**、**UART**、**I2C** 接口；在模拟接口方面，MSP430 多数都集成了 12 位 200KSPS 或 16 位 4KSPS 的 **ADC**，**比较器**和**温度传感器**，还有部分 MSP430 集成了**运放**和**DAC**。为了简化 CPU 与外设的通信，MSP430 内建有 **DMA** 功能，在数据采集和传输过程中，CPU 可以休眠或者处理上一批数据。每颗 MSP430 内部还有一个非常灵活的利器即其 **16 位的定时器 (Timer)**，通过配置 Timer 的计数方式和门限，可以输出一个 **PWM** 控制信号（从而可通过滤波获得一个 DAC 输出）；通过捕获模式，可以使测量频率的精度超过 1Hz；可以通过 Timer 设定采样间隔来对内部 ADC 定时采样，从而最小化采样抖动；可以利用 Timer 来收发 UART 的数据（应用笔记 SLAA078）；总之，MSP430 的 Timer 如同一把瑞士军刀，非常强大易用。而 MSP430 内建的 **32×32 的硬件乘法器**使它看上去就像一个超低功耗的 DSP，乘加运算的效率非常高。
- 简单易用：由于编译器的效率较高，MSP430 推荐使用 C 语言编程，使得程序的可读性高，易于维护。同时 TI 在网站上给出了每一种芯片的**参考示例代码**（包括汇编和 C），进入 TI 网站的 430 网页即可下载，比如 F20X3 的例子有如下一些：

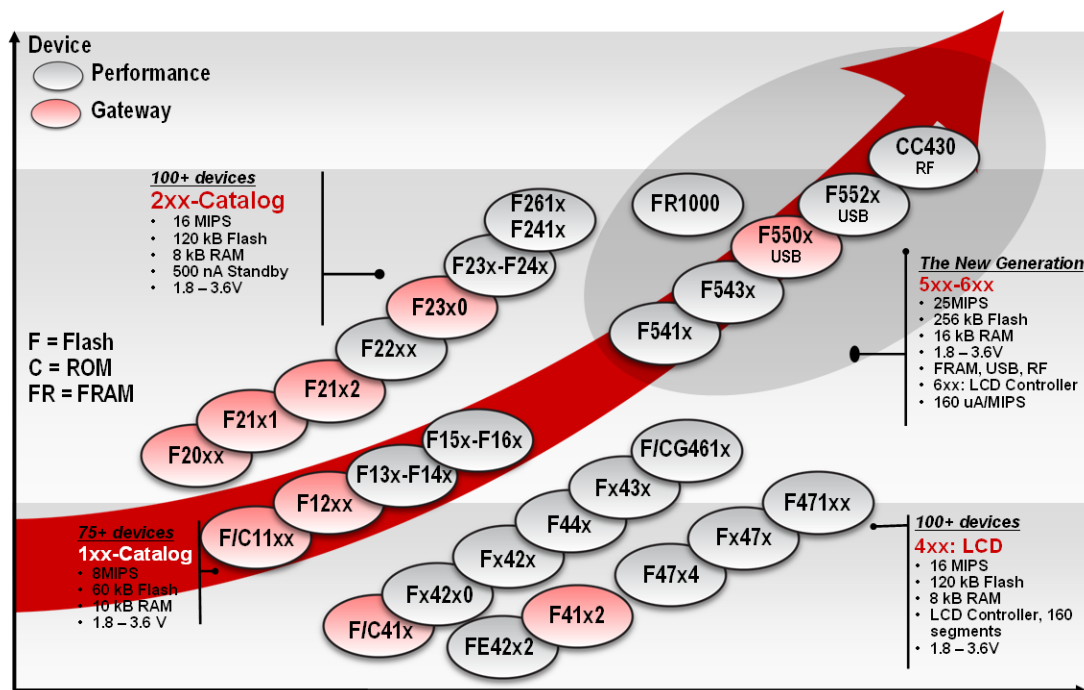


从上图可以看到，TI 提供的例程非常详尽，对于一些较难的外设给出了较多的例子来说明：比如 ADC10 的例程有 17 个；Timer A 的例程有 21 个；USI（I2C 和 SPI 复用）的例子有 9 个，等等。可以说，利用上面的例程，我们只需自行写很少量的代码（比如中断服务程序），就可以让自己的 MSP430 跑起来。当然，要真正学会 MSP430，要认真阅读每类器件的**用户手册 (USER GUIDE)**和各芯片对应的**数据手册 (DATASHEET)**，前者对每类芯片的各个内部模块有详尽描述和使用指南，而后者是关于某款芯片的电气特性。同时，在 TI 大学计划网页 http://www1.ti.com.cn/uprogram/analog/ti_analog_training.asp 上面提供了使用 MSP430 做的历年电子大赛小车类控制的解决方案，如电动车跷跷板，悬挂运动控制系统，自动往返电动小汽车和简易智能电动车，这些方案不仅附有完整的原理图，实物照片和设计报告，还提供了完整的程序供大家参考。

请查阅本手册配套光盘，内含 **MSP430 小车解决方案**（含 PCB 图纸，设计报告和源代码），全系列 MSP430 的最小系统板的 **protel** 文件，MSP430 的培训资料，应用笔记，用户手册和今年大赛中我们免费赠送的 22x4 及 42x0 的参考例程。更多参考例程请访问 www.msp430.com 获取。

MSP430 产品线

使用一家公司的产品，我们应该关心产品的后续家族，一个让客户放心的处理器产品总是有一个长期发展的路线图，以保证客户有持续不断的资源以应对快速变化的市场。MSP430 从低端到高端涵盖了大量的产品，如下图：



总的来说，MSP430 目前有 4 个主流家族，1xx, 2xx, 4xx 和 5xx。1 系列只能跑 8MHz；2 系列是 1 系列的升级版本，可以跑在 16MHz，如果可能的话，请尽量使用 2 系列的产品来替换 1 系列，他们很多产品都是引脚兼容的，比如 147 和 247，149 和 249 等；4 系列可视为带有 LCD 的 1 系列或 2 系列产品，可跑在 8MHz 或 16MHz 下，同时有一些针对应用优化过的产品，比如 FG 是针对手持医疗设备，FE 是针对电表/水表等表类应用；5 系列产品是 08 年刚量产的新产品，由于采用更新的工艺，其功耗更低（160uA/MHz）速度更快（25MHz）价格更低，是新设计的首选。同时，在更新的 5 系列、6 系列 MSP430 和 CC430 中，将集成更多的接口，比如 USB，低功耗射频通信模块和大容量的 FRAM（一种读写速度远快于 FLASH/EEPROM（与 SRAM/DRAM 相当），功耗和编程电压远低于于 FLASH/EEPROM，且掉电后数据不丢失的新型存储器）

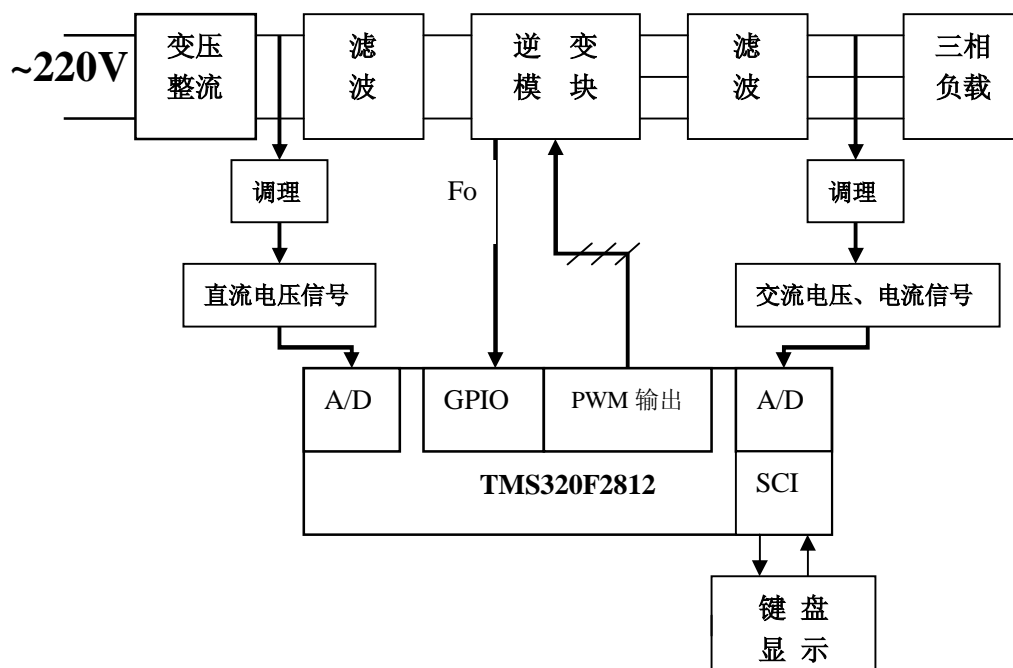
MSP430 一通百通，我们建议在学习阶段使用下列功能较全的 MSP430，在进行产品设计时再选择简化后的芯片进行设计，推荐使用的功能较全的 MSP430 芯片有：

器件	简介	价格 (美元) (单位:片)	封装
MSP430F1612IPM	8MIPS, 推荐使用在 MSP430 的 USB 仿真器中	8.65	LQFP
MSP430F149IPM	8MIPS, 建议使用 F249 替换, 引脚和代码兼容	6.05	LQFP
MSP430F169IPM	8MIPS, 建议使用 F2618 等替换	8	LQFP
MSP430F249TPM	16MIPS, 60KB Flash, 2KB RAM, ADC12, USCI, MPY	4.75	LQFP
MSP430F2274IDA	16MIPS, 32KB Flash, 1KB RAM, ADC10, USCI	2.7	TSSOP
MSP430F2618TPN	16MIPS, 116KB Flash, 8KB RAM, ADC12, DAC12, USCI	7.9	LQFP
MSP430F449IPZ	8MIPS, 60KB Flash, 2KB RAM, ADC12, 160 Seg LCD, USCI	7.05	LQFP
MSP430F4270IDL	8MIPS, 32KB Flash, 256 RAM, ADC16, DAC12, 56 Seg LCD, USCI	4.6	SSOP
MSP430FG4618IPZ	8MIPS, 116KB Flash, 8KB RAM, ADC12, 160 Seg LCD, OPA, DAC12, USCI	10.35	LQFP
MSP430F4793IPZ	16MIPS, 60KB Flash, 2KB RAM, ADC16, 160 Seg LCD, 32*32 MPY, USCI	8.05	LQFP
MSP430F5438IPZ	18MIPS, 256KB Flash, 16KB RAM, ADC12, 32*32 MPY, USCI	4.85	LQFP

8.2 C2000 简介与选型指南

MSP430 虽然拥有丰富的外设和较强的运算处理能力,但其主要应用领域还是在超低功耗设计中。在一些需要做实时运算和高速外设控制的场合,比如音频信号的实时分析和处理,电机控制和数字电源中的算法实现和反馈控制,都需要单片机工作在更高的频率上并拥有效率更高的硬件乘加器;同时在电机驱动,AC/DC,DC/DC 转换中还需要单片机能输出 KHz 甚至 MHz 的高精度 PWM 信号,这也对单片机的速度和精度提出了更高的要求,此时可以考虑使用 TI 的 C2000 系列高性能单片机。

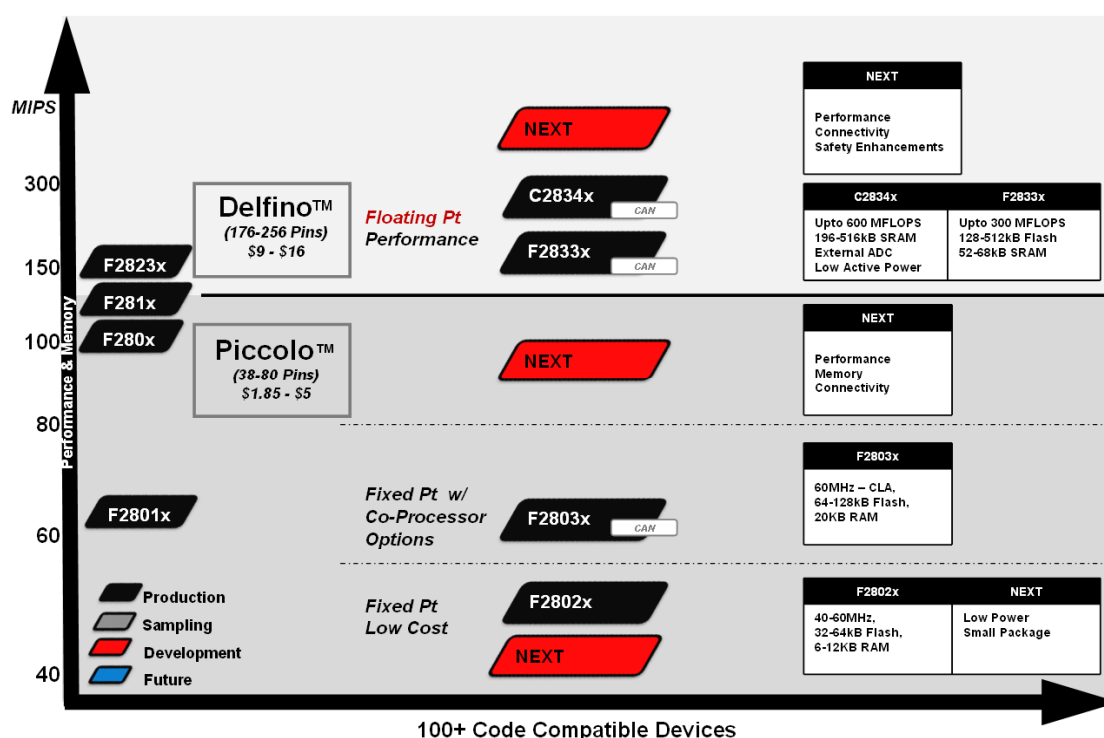
C2000 处理器的开发过程和 MSP430 非常相似,只是它拥有更快更丰富的外设和更强的处理能力,如下图是一个 DC/AC 的转换的示意图,在这里 C2000 的优势非常突出:



简单来说，F2812 内部建有 12 位 12.5MSPS 的 ADC，支持 16 通道异步采样，在本例中用来测量三相输出中各路的电压和电流值，若需要提高性能，可选用 6 通道同步采样的 16 位 250KSPS 的 ADS8364 做为外部 ADC。AD 采样后的数据经 150MHz 的 F2812 进行反馈控制算法处理后通过 PWM 输出控制逆变器，F2812 的 16 通道 PWM 模块拥有 150ps 的最小分辨率，能够做到精确的输出电压控制。除此之外，F2812 还内建有 SPI/I2C/UART/CAN 等通信模块，256K 的 FLASH 和 36K 的 RAM。和 MSP430 一样，F2812 也拥有一个非常强大的定时器 Timer。

和 MSP430 一样，请查阅本手册配套光盘，内含近两年 C2000 DSP 大赛的解决方案（包括了复合信号频率计，扫频仪，DC-AC 逆变电源等；并含 PCB 图纸，设计报告和源代码，这些解决方案中 F2808, F2812, F28235, F28335, F28027 都有对应的系统板和代码，可以做为 C2000 开发的参考板），C2000 的培训资料，应用笔记，用户手册和周立功先生编写的使用 CCSV4 开发 C2000 流程一文。光盘中还带有免费版本的 CCS V4 开发软件，支持 MSP430（16K 代码限制）和 C2000（32K 代码限制）。更多参考例程请访问 www.ti.com.cn/c2000 获取。

C2000 处理器家族



2. F2833x/34x 浮点型 (Defino): 相信 C2000 的用户对 Defino 家族中的 F28335 早已经“耳熟能详”，浮点运算能力的加入使 C2000 系列如虎添翼，成百倍地提升了高精度浮点运算的速率和效率，在愈发追求精度的控制领域有很好的应用前景。Defino 系列处理器能力最高能达到 600MIPS，同样含有高分辨率 PWM 和多通道 ADC。
3. F2802x/03 低成本型 (Piccolo): Piccolo 是低成本型的 C2000 处理器，应用于一些对成本和性能要求苛刻的场合，比如太阳能板由若干小板拼成，每一块小板都需要一个处理器进行控制（如跟随太阳的轨迹偏转到能量吸收最大的角度等），这样对处理器的性能和价格都有较高的要求，Piccolo 可以提供 60MIPS 的处理性能，同样拥有 C2000 特有的高精度 PWM 控制器和多通道 ADC，售价最低只需 3 个美金。

程序库，头文件和示例代码

和 MSP430 一样，C2000 也提供了大量的示例代码，包括寄存器初始化头文件，常用运算（如除法，FFT）的高效率汇编子程序，以及数字电源和电机控制的程序库：

C2000™ Software Libraries

- Digital Motor Control Library
- Digital Power Supply Library

TMS320C28x Header Files

The DSP28xx C/C++ peripheral header files and example projects files facilitate writing C/C++ Code for TI® 28xx MCUs. The code can be used as a learning tool or as the basis for a development platform depending on the current needs of the user. We suggest that you immediately download these header files in order for an easier transition to understanding the 28xx peripherals.

File Description	File Name	File Type	File Size	Date
F2802x (Piccolo) C/C++ Header Files and Peripheral Examples	SPRC832	.zip	1.2 MB	11/10/2008
F2833x / F2823x C/C++ Header Files and Peripheral Examples	SPRC530	.zip	1.10 MB	02/19/2008
C281x C/C++ Header Files and Peripheral Examples	SPRC097	.zip	443 KB	09/12/2003
C280x C/C++ Header Files and Peripheral Examples	SPRC191	.zip	608 KB	08/07/2006
C2804x C/C++ Header Files and Peripheral Examples	SPRC324	.zip	588 KB	10/02/2006

这些都可以在

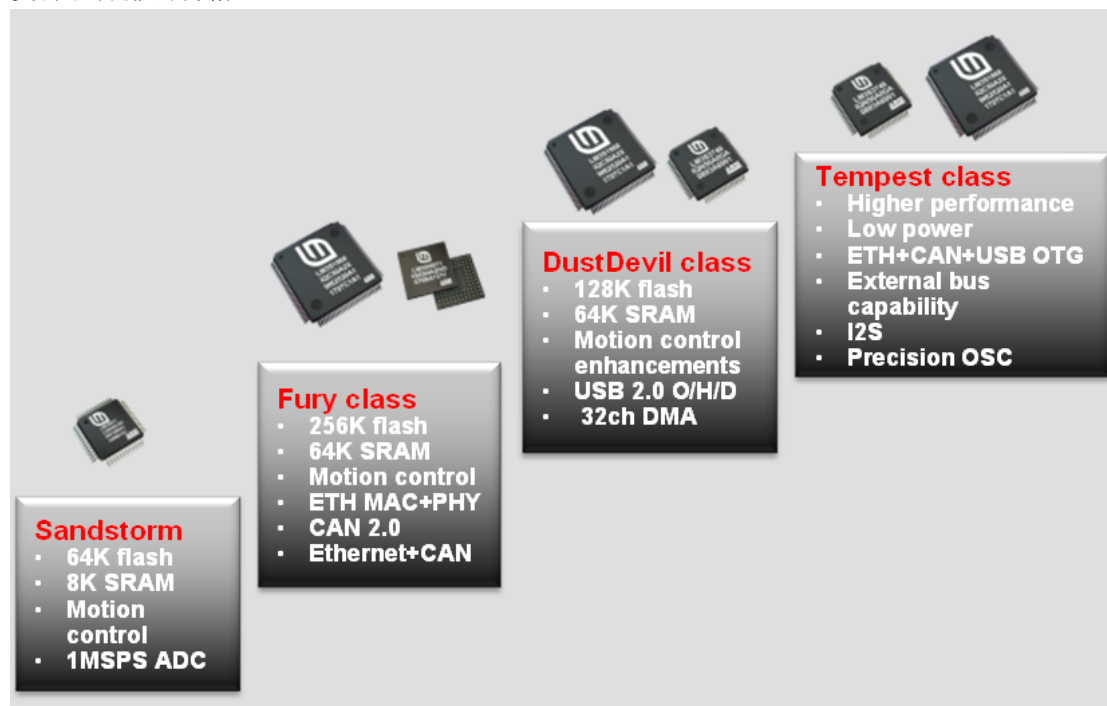
<http://focus.ti.com/mcu/docs/mcuflashtools.tsp?sectionId=95&tabId=1540&familyId=916> 下载

同 MSP430 一样，C2000 处理器也是一通百通，我们建议在学习阶段使用下列功能较全的 C2000 芯片，在进行产品设计时再选择简化后的芯片进行设计。推荐使用的功能较全的 C2000 处理器有：

器件	简介	价格 (美元) (单位:片)	封装
TMS320F2808PZA	Fix Point, 100MHz, 128K Flash, 36K RAM, ADC12@6.25MSPS, HR PWM, CAN, UART, SPI, I2C	11.0	LQFP
TMS320F2812PGFA	Fix Point, 150MHz, 256K Flash, 36K RAM, ADC12@12.5MSPS, HR PWM, CAN, UART, SPI, I2C	16.0	LQFP
TMS320F28235PGFA	Fix Point, 150MHz, 512K Flash, 68K RAM, ADC12@12.5MSPS, HR PWM, CAN, UART, SPI, I2C	17.55	LQFP
TMS320F28335PGFA	Floating Point, 150MHz, 512K Flash, 68K RAM, ADC12@12.5MSPS, HR PWM, CAN, UART, SPI, I2C	18.9	LQFP
TMS320F28027PTT	Fix Point, 60MHz, 64K Flash, 12K RAM, ADC12@4.6MSPS, HR PWM, CAN, UART, SPI, I2C	3.2	LQFP

8.3 M3 简介与入门指南

在 2009 年，TI 收购了 Luminary Micro，Luminary 是第一家做 ARM Cortex M3 内核处理器的公司，在被 TI 收购之前，Luminary 出产的 Stellaris M3 单片机在业界就享有盛誉。其主要的特点是通用的架构，简易的开发流程，丰富的模拟外设和通信接口，丰富的设计资源和低廉的价格。



目前，Stellaris 含有 4 个系列，一个系列是不含任何板级通信接口的 Sandstorm，我们推荐使用的 **LM3S811**；一个是含有 CAN 和 Ethernet 接口的 Fury，我们推荐使用的是 **LM3S8962**；一个是含有 USB 接口的 DustDevil，我们推荐使用的是 **LM3S3748**；最后是接口齐全的 Tempest，我们推荐使用的是 **LM3S9B92**。

和 MSP430 及 C2000 一样，我们在光盘里也包含了大量的设计资源，包括这次赠送给高校的 LM3S811 最小系统板的 Protel 图纸，大家可以从上面分离出 USB 仿真器，自行制作；鉴于学校网络较慢，我们将 200 余 M 的 Stellarisware 放在光盘中，省去大家下载的步骤；制作 Stellaris USB 仿真器所需的软件和 93C46 编程信息；Stellaris 的应用笔记；Stellaris 各系列主要芯片的 EVM 原理图和 PCB 图（PDF 格式）；以及周立功先生制作的 Stellaris 的 Protel 元器件库。这些都是 Stellaris 的很少一部分资源，可以登录 www.ti.com.cn/stellaris 来获取更多信息。此外，我还推荐大家登录广州致远电子关于 Stellaris 的页面，周立功先生为大家准备了大量的设计案例、和软硬件资源：

http://www.zlgmcu.com/luminary/exploitation_guide.asp

我们复制了周立功先生的网页，供大家参考：

开发软件

- [IAR 与 Keil 之间的迅速移植](#) [931KZIP2009-3-6:4383 次]
- [Stellaris 外设驱动库用户指南](#) [3641KPDF2008-12-1:9105 次]
- [PDL-LM3S-3223《Stellaris 外设驱动库》快速安装](#) [1330KZIP2008-11-3:5108 次]
- [Luminary 软硬件平台快速搭建](#) [2790KPDF2008-9-12:10654 次]
- [《IAR 5.11 使用指南》](#) [1220KPDF2008-7-30:10875 次]
- [Luminary Flash 编程工具软件 V3.4](#) [821KZIP2008-7-11:8989 次]
- [“IAR+LM LINK+驱动库”安装使用快速入门](#) [1462KZIP2008-7-5:14758 次]
- [《IAR 4.42A 使用指南》](#) [1760KPDF2008-7-5:29883 次]
- [Stellaris 外设驱动库用户指南\(英\)](#) [2020KPDF2008-7-5:6163 次]
- [利用驱动库只要懂 C 语言就能轻松玩转 Stellaris 系列 ARM](#) [38KPDF2008-5-21:6558 次]

电路设计

- [LM3S5749 的 USB 电路图](#) [391KZIP2008-12-1:4280 次]
- [LM3S 系列 Protel 元件库](#) [54KZIP2008-12-1:9718 次]
- [以太网应用原理图](#) [354KPDF2008-12-1:3704 次]
- [LM3S 系列基本电路\(最小系统/以太网/冬眠\)](#) [125KPDF2008-5-21:6506 次]

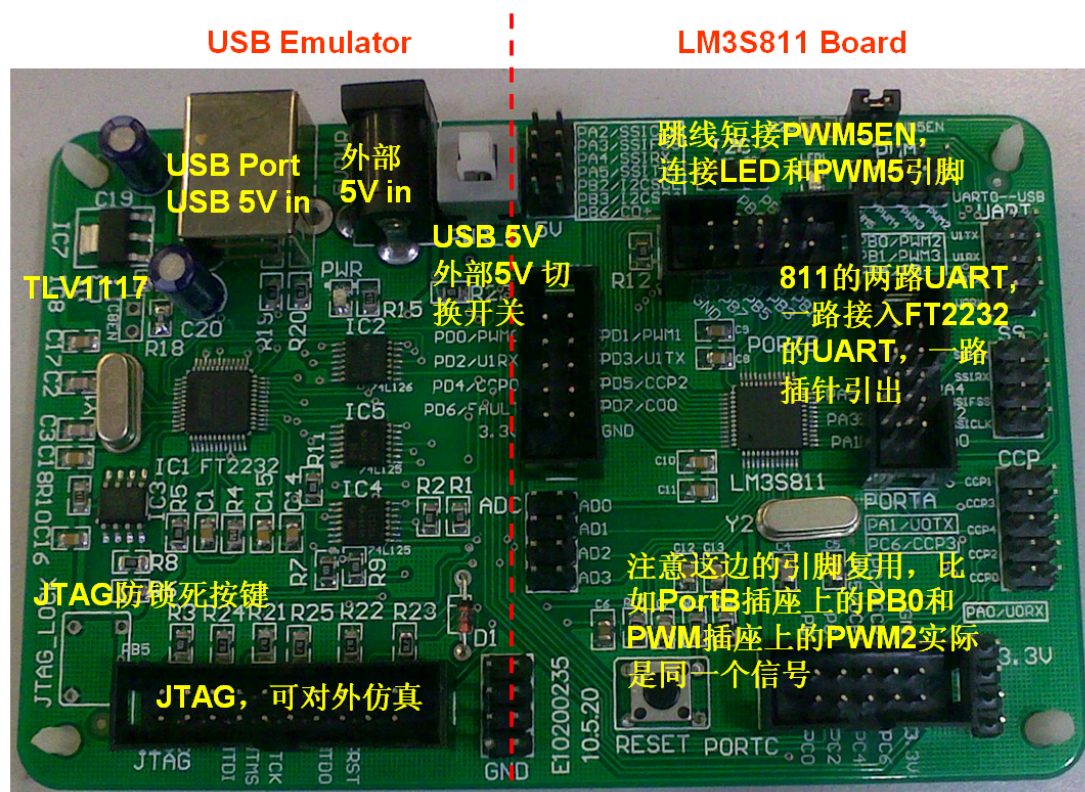
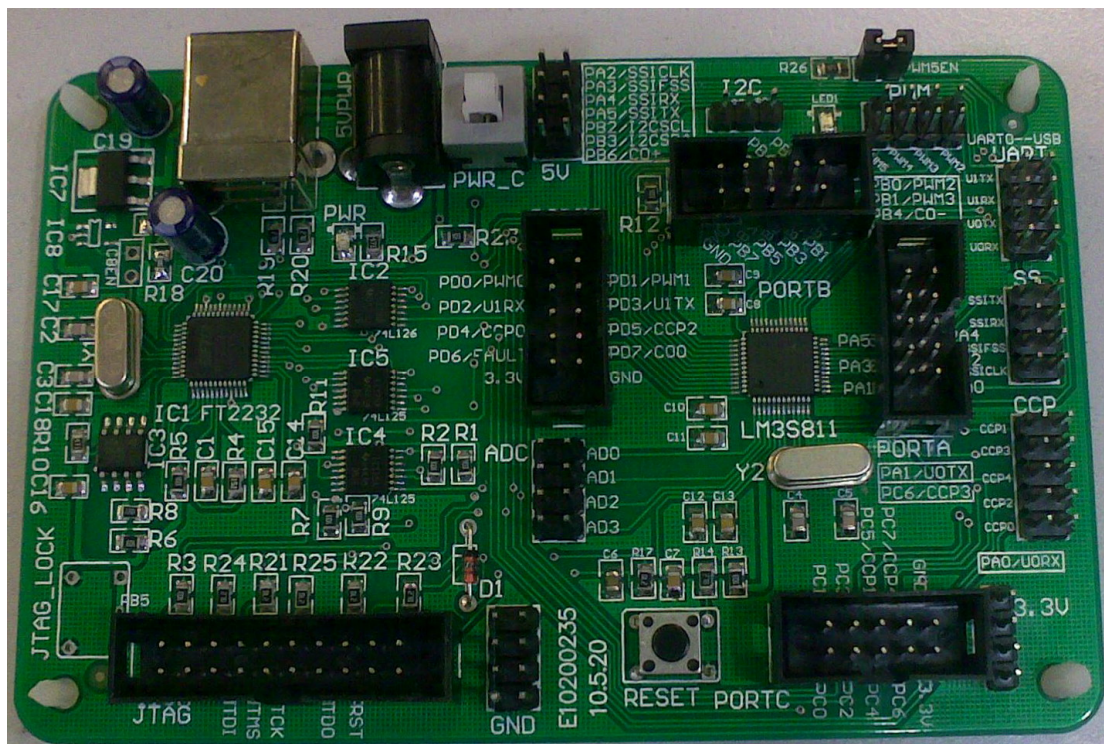
基于《Stellaris 外设驱动库》的例程

- IAR 工程模板
 - [LM3S 系列 IAR 4.42A 工程模板](#) [32KZIP2008-11-13:4061 次]
 - [LM3S 系列 IAR 5.11 工程模板](#) [30KZIP2009-3-6:4810 次]
- 几个基本例程
 - [LM3S 系列几个基本例程](#) [120KPDF2009-3-6:6800 次]
 - [LM3S 系列基本例程: hello world](#) [12KZIP2008-11-12:5708 次]
 - [LM3S 系列基本例程: LED 闪烁发光](#) [52KZIP2008-11-12:6026 次]
 - [LM3S 系列基本例程: UART 控制台](#) [12KZIP2008-11-12:4406 次]
 - [LM3S 系列基本例程: 空的 main\(\) 函数](#) [8KZIP2008-11-12:3940 次]
 - [LM3S 系列基本例程: 实用工程模板](#) [9KZIP2008-11-12:4312 次]
 - [LM3S 系列基本例程: 使用 ROM 库](#) [12KZIP2009-3-6:2216 次]
- 硬件类型定义(hw_types)
 - [LM3S 系列硬件类型定义\(hw_types\)](#) [125KPDF2009-3-6:4979 次]
 - [LM3S 系列 hwtypes 例程: 硬件寄存器 bit-band 位操作](#) [9KZIP2008-11-13:2972 次]
 - [LM3S 系列 hwtypes 例程: 硬件寄存器访问](#) [9KZIP2008-11-13:3043 次]
- 通用输入输出(GPIO)
 - [LM3S 系列通用输入输出\(GPIO\)](#) [9KPDF2009-4-15:5851 次]
 - [LM3S 系列 GPIO 例程: KEY 控制 LED](#) [74KZIP2008-11-13:3452 次]
 - [LM3S 系列 GPIO 例程: 两只 LED 交替闪烁](#) [56KZIP2008-11-13:4466 次]
 - [LM3S 系列 GPIO 例程: 模拟并行总线](#) [118KZIP2009-3-6:2181 次]
 - [LM3S 系列 GPIO 例程: 与 JTAG 复用的 GPIO](#) [11KZIP2009-3-6:2103 次]
- 中断控制(Interrupt)
 - [LM3S 系列中断控制\(Interrupt\)](#) [152KPDF2009-3-6:5068 次]
 - [LM3S 系列 Interrupt 例程: GPIO 中断](#) [67KZIP2008-11-13:3823 次]
 - [LM3S 系列 Interrupt 例程: 中断优先级](#) [9KZIP2008-11-13:3064 次]
- 系统控制(SysCtl)
 - [LM3S 系列系统控制\(SysCtl\)](#) [269KPDF2009-3-6:4883 次]
 - [LM3S 系列 SysCtl 例程: 控制 LDO 输出电压](#) [8KZIP2008-11-13:2767 次]
 - [LM3S 系列 SysCtl 例程: 深度睡眠省电模式](#) [8KZIP2008-11-13:2674 次]
 - [LM3S 系列 SysCtl 例程: 睡眠省电模式](#) [8KZIP2008-11-13:2679 次]
 - [LM3S 系列 SysCtl 例程: 系统复位控制](#) [8KZIP2008-11-13:3281 次]
 - [LM3S 系列 SysCtl 例程: 系统时钟设置](#) [9KZIP2008-11-13:3052 次]
- 系统节拍定时(SysTick)
 - [LM3S 系列系统节拍定时\(SysTick\)](#) [49KPDF2009-3-6:4222 次]
 - [LM3S 系列 SysTick 例程: SysTick 中断操作](#) [8KZIP2008-11-13:2761 次]
 - [LM3S 系列 SysTick 例程: 计算一段程序的执行时间](#) [9KZIP2008-11-13:2755 次]
 - [LM3S 系列 SysTick 例程: 模拟 PC 按键重复特性](#) [12KZIP2008-11-13:3695 次]
- 通用定时器(Timer)
 - [LM3S 系列通用定时器\(Timer\)](#) [191KPDF2009-3-6:5148 次]
 - [LM3S 系列 Timer 例程: 16 位 PWM](#) [9KZIP2008-11-12:5032 次]
 - [LM3S 系列 Timer 例程: 16 位单次触发定时](#) [9KZIP2008-11-12:4368 次]
 - [LM3S 系列 Timer 例程: 16 位输入边沿定时捕获](#) [9KZIP2008-11-12:4578 次]
 - [LM3S 系列 Timer 例程: 16 位输入边沿计数捕获](#) [9KZIP2008-11-12:4499 次]
 - [LM3S 系列 Timer 例程: 16 位周期定时](#) [9KZIP2008-11-12:4540 次]
 - [LM3S 系列 Timer 例程: 32 位 RTC 定时](#) [10KZIP2008-11-12:4633 次]
 - [LM3S 系列 Timer 例程: 32 位单次触发定时](#) [9KZIP2008-11-12:4706 次]
 - [LM3S 系列 Timer 例程: 32 位周期定时](#) [9KZIP2008-11-12:4509 次]
 - [LM3S 系列 Timer 例程: 蜂鸣器发声](#) [11KZIP2008-11-12:3833 次]
 - [LM3S 系列 Timer 例程: 蜂鸣器演奏乐曲](#) [12KZIP2008-11-12:4058 次]
- 通用异步收发器(UART)

- [LM3S 系列通用异步收发器\(UART\)](#) [389KPDF2009-3-6:5521 次]
- [LM3S 系列 UART 例程: UART 简单收发](#) [11KZIP2008-11-12:5255 次]
- [LM3S 系列 UART 例程: 发送 FIFO 触发中断原理](#) [11KZIP2008-11-12:5017 次]
- [LM3S 系列 UART 例程: 发送 FIFO 工作原理](#) [11KZIP2008-11-12:4840 次]
- [LM3S 系列 UART 例程: 以 FIFO 中断方式发送](#) [11KZIP2008-11-12:5078 次]
- [LM3S 系列 UART 例程: 以 FIFO 中断方式接收](#) [11KZIP2008-11-12:5084 次]
- LM3S 系列 Hibernate 库函数及例程(冬眠)
 - [Stellaris 外设驱动库——Hibernate](#) [207KPDF2008-6-2:3087 次]
 - [LM3S 系列 Hibernate 例程: 冬眠 PIN 唤醒](#) [10KZIP2008-6-2:2197 次]
 - [LM3S 系列 Hibernate 例程: 冬眠 PIN 中断](#) [10KZIP2008-6-2:2205 次]
 - [LM3S 系列 Hibernate 例程: 冬眠 RTC 唤醒](#) [11KZIP2008-6-2:2201 次]
- 互联 IC 总线(I²C)
 - [LM3S 系列互联 IC 总线\(I2C\)](#) [445KPDF2009-4-28:5396 次]
 - [LM3S 系列 I2C 例程: EEPROM 存储器 24C02](#) [326KZIP2009-4-28:4058 次]
 - [LM3S 系列 I2C 例程: IO 扩展芯片 PCA9554](#) [150KPDF2009-4-28:3080 次]
 - [LM3S 系列 I2C 例程: 从机模拟 RAM 存储器](#) [17KZIP2009-4-28:2671 次]
 - [LM3S 系列 I2C 例程: 数字温度传感器 LM75A](#) [121KZIP2009-4-28:3465 次]
- 看门狗(WatchDog)
 - [LM3S 系列看门狗\(WatchDog\)](#) [10KPDF2009-3-6:3258 次]
 - [LM3S 系列 WatchDog 例程: 看门狗复位](#) [10KZIP2008-12-16:2245 次]
 - [LM3S 系列 WatchDog 例程: 作为普通定时器](#) [10KZIP2008-12-16:2037 次]
- 模拟比较器(COMP)
 - [LM3S 系列模拟比较器](#) [130KPDF2008-12-16:2909 次]
 - [LM3S 系列 COMP 例程: 内部参考源输出驱动 LED](#) [10KPDF2008-12-16:2133 次]
 - [LM3S 系列 COMP 例程: 外部参考源输出触发中断](#) [11KPDF2008-12-16:1968 次]
- 模-数转换器(ADC)
 - [LM3S 系列模-数转换器\(ADC\)](#) [506KPDF2008-12-29:3993 次]
 - [LM3S 系列 ADC 例程: 差分输入采样](#) [12KZIP2008-12-16:2468 次]
 - [LM3S 系列 ADC 例程: 多通道采样](#) [25KZIP2008-12-22:2617 次]
 - [LM3S 系列 ADC 例程: 多种采样触发方式](#) [57KZIP2008-12-29:2786 次]
 - [LM3S 系列 ADC 例程: 内置的温度传感器](#) [41KZIP2008-12-16:2522 次]
 - [LM3S 系列 ADC 例程: 软硬件过采样](#) [25KZIP2008-12-16:2380 次]
- 同步串行接口(SSl)
 - [LM3S 系列同步串行接口\(SSl\)](#) [193KPDF2008-12-16:3500 次]
 - [LM3S 系列 SSl 例程: 控制 1 位静态数码管](#) [28KZIP2008-12-16:2393 次]
 - [LM3S 系列 SSl 例程: 扫描 8 位动态数码管](#) [26KZIP2008-12-16:2545 次]
- 脉宽调制(PWM)
 - [LM3S 系列脉宽调制\(PWM\)](#) [342KPDF2008-12-29:3279 次]
 - [LM3S 系列 PWM 例程: PWM 发生器中断](#) [10KZIP2008-12-29:2427 次]
 - [LM3S 系列 PWM 例程: 产生两路 PWM 信号](#) [9KZIP2008-12-29:2521 次]
 - [LM3S 系列 PWM 例程: 产生两路带死区的 PWM 信号](#) [9KZIP2008-12-29:2509 次]
- 闪存(Flash)
 - [LM3S 系列闪存\(Flash\)](#) [165KPDF2008-12-29:3104 次]
 - [LM3S 系列 Flash 例程: 当作 EEPROM](#) [16KZIP2008-12-29:2700 次]
 - [LM3S 系列 Flash 例程: 简单擦写](#) [12KPDF2008-12-29:2606 次]
- 正交编码器接口(QEI)
 - [LM3S 系列正交编码器接口\(QEI\)](#) [154KPDF2008-12-29:2890 次]
 - [LM3S 系列 QEI 例程: 速度捕获](#) [10KPDF2008-12-29:2311 次]
 - [LM3S 系列 QEI 例程: 位置捕获](#) [10KPDF2008-12-29:2267 次]

作为 M3 在高校推广的第一年,我们将使用 LM3S811 起步,让大家熟悉 Stellaris 的开发流程。下面我们将从三个小节来介绍。

8.3.1 LM3S811 最小系统板介绍



本硬件板卡由冯纯益同学设计，张玉超和崔益军同学同时设计了自己风格的 LM3S811 板卡。最后，我们吸取了三位同学各自的一些优点，揉合进了小冯的板卡中。在此对他们表示感谢。这块板卡有如下的一些注意点：

1. 供电部分：本板卡推荐使用 USB 供电，这样供电仿真两不误。也可以使用外部供电，这时请切换电源输入开关。因此，该切换开关也可以用作通断开关。
2. 仿真部分：本板卡自带 USB 仿真电路，无需外部接入。同时，板上自带 USB 仿真电路可以对外仿真。
3. 引脚复用：本板卡根据引脚功能进行引脚插针分类，分别有 PortA、PortB、PortC、PortD、I2C、UART、ADC、CCP、SSI 几个输出/输入模块。但上述几个模块间存在复用，比如 PortB 插座上的 PB0 和 PWM 插座上的 PWM2 物理上是短路的，是同一信号。复用信息在丝印层有标注，或者在原理图中查看。
4. JTAG 防锁死按键：请访问上文提到的周立功先生的网页，在《[LM3S 系列几个基本例程](#)》里面详细解释了这一问题。在附带光盘里也给出了这篇文档。
5. 两路 UART：811 带有两路 UART，一路引到了插针上；另一路既引到插针上，也和 FT2232 的空闲 UART 模块相连接。这样可以通过 FT2232 实现的虚拟串口与 PC 通信。
6. 本板卡的 protel 格式的原理图和 PCB 图可以在本手册附带光盘里找到。

8.3.2 烧写 Stellaris 的 USB 仿真器

本部分由张玉超同学完成，后期仅做了一些细化。在此表示感谢。

仿真器焊接完成之后，使用 USB 线接入电脑。PC 会识别为两个虚拟 RS-232 接口，而非仿真器，需要我们在 93C46 中写入配置信息。这个任务使用 FTDI 公司提供的 FT Prog 软件来完成（该软件已经在附带光盘中），整个过程分为以下几步：

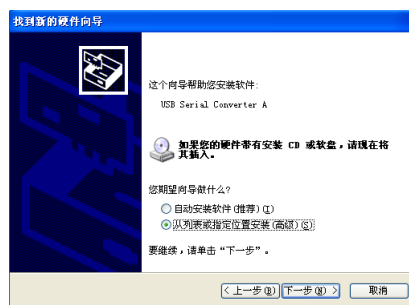
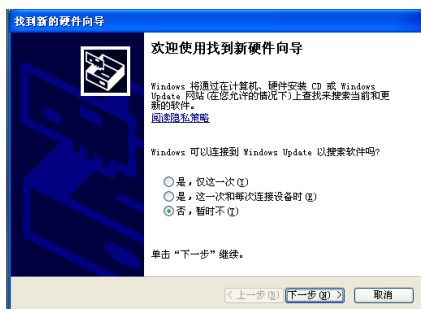
1. 安装虚拟串口驱动程序
2. 使用 FT Prog 改写 EEPROM 内容；（大家拿到手的 LM3S811 板上的 USB 仿真器已经完成此步骤，仅需安装驱动即可）
3. 为配置好的仿真器重新安装驱动程序。

下面详细介绍具体操作。

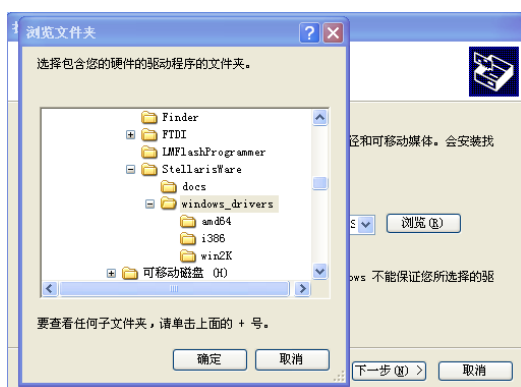
一. 安装双 RS-232 驱动程序

FT Prog 软件需要 PC 为 FT2232 安装了相应驱动程序（如双虚拟串口驱动，如虚拟串口与仿真器驱动）之后才能识别 FT2232 并通过 FT2232 烧写与之相连接的 EEPROM。

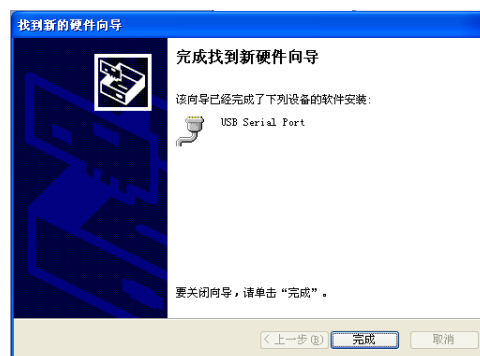
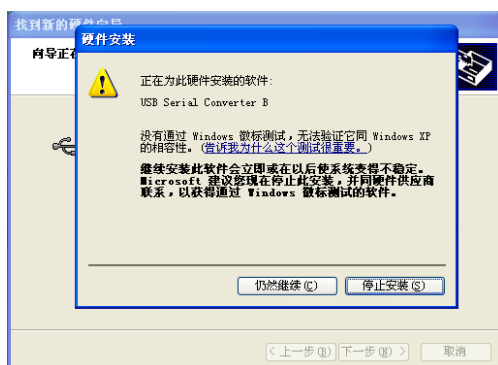
1. 将焊接好的仿真器与 PC 相连，自动弹出驱动安装向导，选择手动安装。



2. 选择驱动程序所在的目录，可以是安装 StellarisWare 后的目录，也可以在我们光盘中 USB 仿真器驱动里找到。



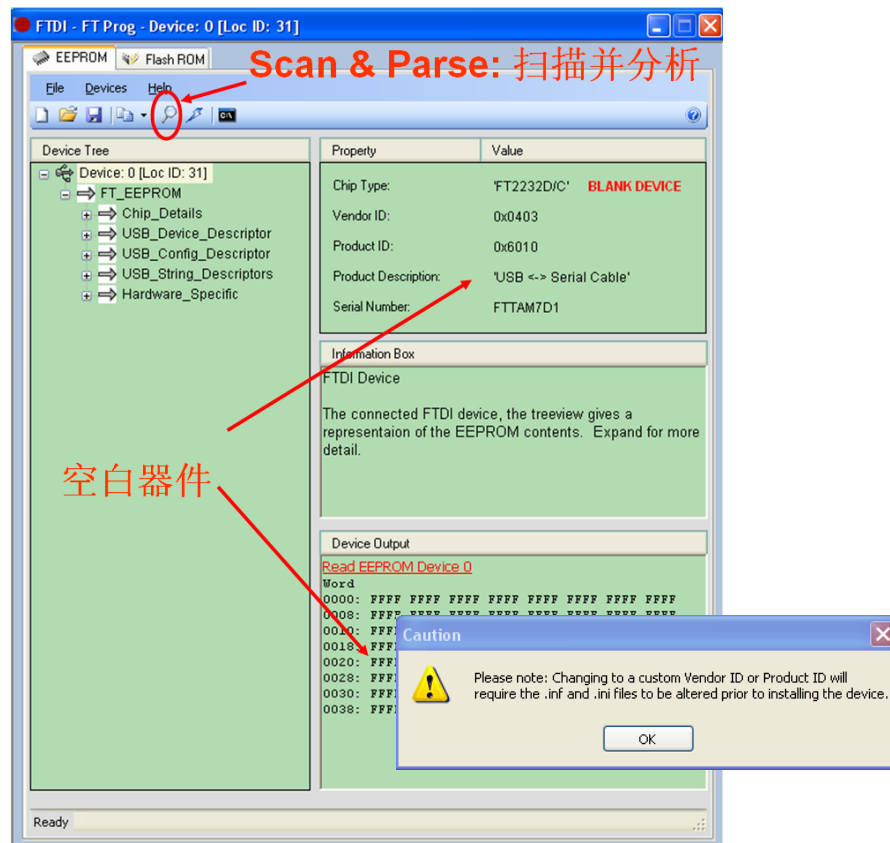
3. 如果弹出警告，选择“仍然继续”，继续安装驱动程序。并完成新硬件向导。



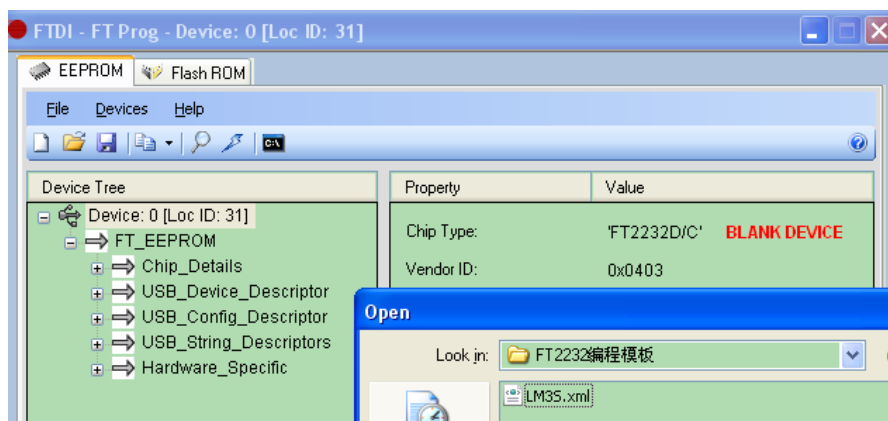
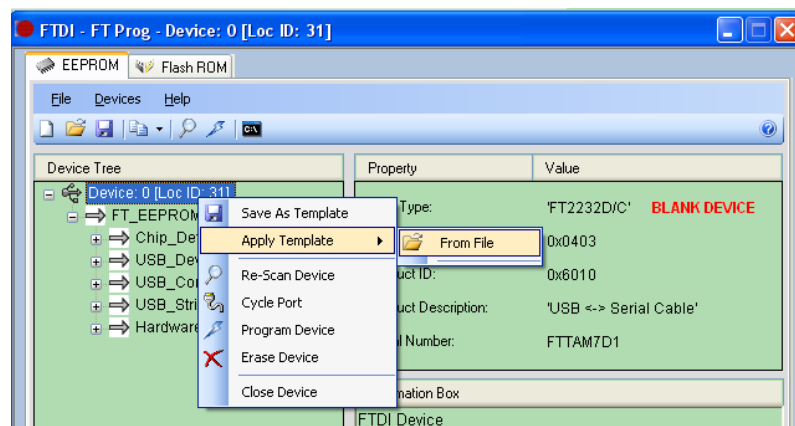
4. 重复进行四次步骤 1-3，完成双虚拟串口驱动程序的安装。至此，FT2232 的驱动安装已经完成。

二. 使用 FT Prog 烧写 EEPROM

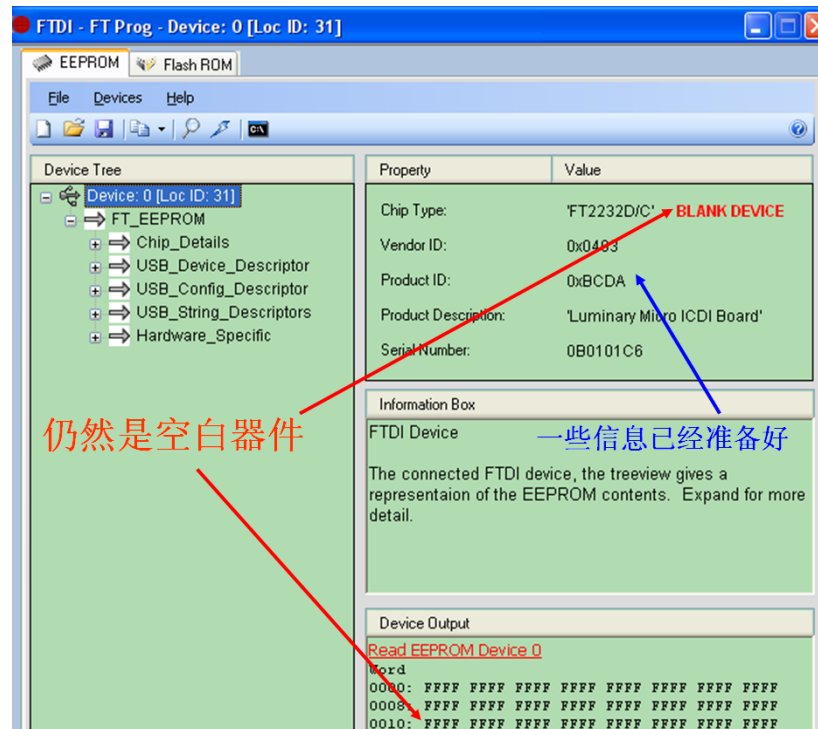
1. 驱动程序安装之后，就可以使用 FT Prog 对 93C46 进行烧写了。打开 FT Prog 后，点击扫描设备，可以找到 FT2232 的信息（扫描过程中可能出现一个 caution 对话框，点击 OK 即可），这里的 FT2232 已经被编程过，所以能看到完整的信息。



2. 给 FT2232 装载模板文件（我们已经在光盘中附带了 LM3S.xml 这个模板）：



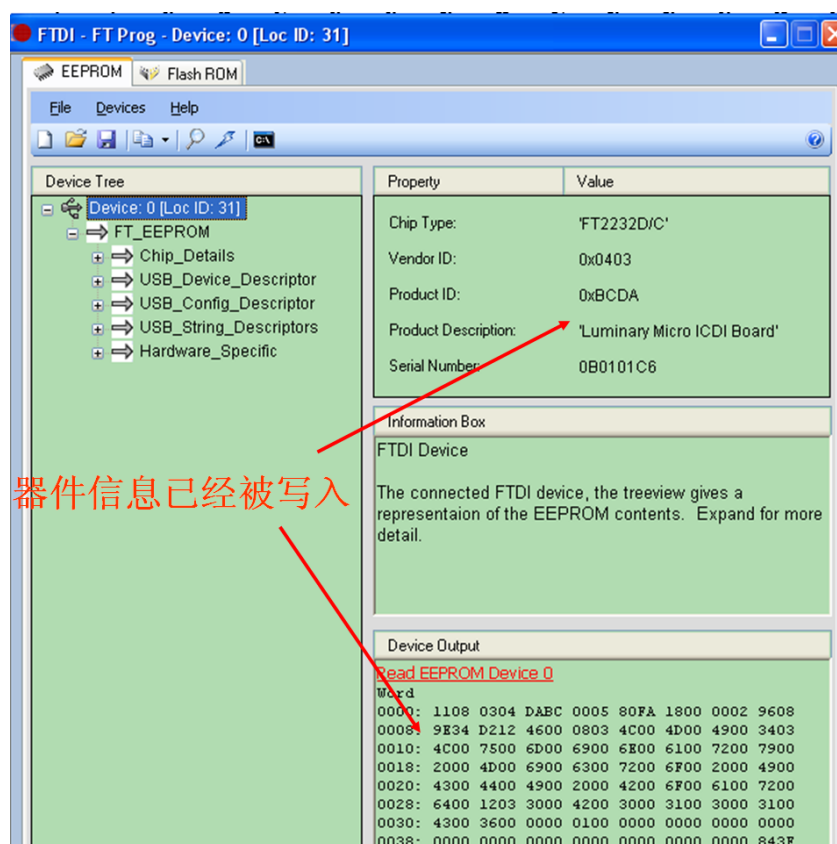
装载了模板，但是并不等于已经烧写了器件，我们看到需要被写入的信息已经准备好，但是器件还是空白的：



3. 通过 FT2232 烧写 93C46，编程过程可能还是会出现 caution 提示，OK 即可：



3. 烧写完毕，拔掉 USB 电缆，再重新连接仿真器与 PC 即可以正常使用。有可能会提示再次安装仿真器驱动程序，按前面步骤安装驱动程序即可。



至此，仿真器已可正常使用。

8.3.3 Stellaris 编程入门

本部分由崔益军同学完成，后期仅做了一些精简和细化，在此表示感谢！

StellarisWare 软件是德州仪器公司配合 Cortex M3 开发而推出的系列软件。采用基于 Stellaris Wares 软件的微处理器开发，不仅能够简化开发，而且可以加速开发进程。最新版本的 StellarisWare 整合了 Stellaris 外设驱动库、Stellaris 图形库、Stellaris USB 库、Stellaris 示例代码、以及 Stellaris boot-loader 等。

StellarisWare 软件拥有以下特性与优势：

- ！ 免许可证和免专利费使用（配合 Stellaris MCU）；
- ！ 可用于应用开发，也可以作为编程示例，能显著简化应用开发，加速开发进程；
- ！ 可创建功能全面、易于维护的代码；
- ！ 除特殊情况外，全部用 C 语言编写，便于阅读和调用。
- ！ 可用作对象库和源代码，能够直接使用库，也可以根据需要适当修改；
- ！ 可用 Keil、IAR、Code Red、CCS 以及通用 GNU 开发工具编译。

开发 Stellaris ARM 的常用工具有 IAR EWARM、KEIL，在最新版的 CCS 中，已经加入了对 Stellaris ARM 的支持，不过 CCS 还未推出试用版，在本文档中重点讲述如何使用 IAR EWARM 实现快速入门级的开发。

8.3.3.1 IAR 的下载

32k 代码限制的软件我们已经提供在附带光盘中，但可以利用下面的流程获得安装 license.

1、登陆 IAR 公司的中文网站：<http://www.iar.com.cn>，如图 8.1 所示。



图 8.1 IAR 下载主页

2、点击下载，出现下载版本选择界面，如图 8.2 所示。

处理器/内核	30天评估版	快速入门版	产品简介	用户手册
8051	v7.51	v7.50 (4K)	下载	下载
ARM	v5.30	v5.30 (32K)	下载	下载
AVR	v5.20	v5.20 (4K)	下载	下载

图 8.2 EWARM 下载版本选择

IAR EWARM 试用版分为两个版本：30 天功能无限制版本、32K 代码限制版本，后者在使用时间上无限制。在入门阶段，我们推荐下载 32K 代码限制版，点击 ARM 一栏 32K 限制版，出现软件下载确认页面，如图 8.3 所示。



图 8.3 软件下载确认页面

3、点击 continue，输入注册信息，如图 8.4 所示，带红色 “*” 标志的是必填项。

First name *
Yijun

Last name *
Cui

Title

Email *
yijun.cui@nuaa.edu.cn

Phone *
15950502240

图 8.4 注册信息页面

4、注意在“Chip manufacturer（芯片制造商）”中选择“Texas Instruments”。如图 8.5 所示

Chip manufacturer *
Luminary Micro

Select manufacturer of the chips you intend to run your code on.

图 8.5 芯片制造商选择

5、填完全部选项后，点击“Submit Registration”，如信息无误，会出现注册成功提示页面，如图 8.6 所示。

IAR SYSTEMS

Thank you!

An email has now been sent to the address you specified (yijun.cui@nuaa.edu.cn), asking you to confirm the registration. Follow the instructions in that email to receive information on how to download and install the product.

图 8.6 注册成功提示页面

6、稍过一段时间，会收到由 IAR 系统发出的确认邮件，如图 8.7 所示

Dear Developer,

We have received your web registration for the product

IAR Embedded Workbench for ARM, v. 5.50, 32K Kickstart Edition

Please confirm this registration by opening the web page

<http://supp.iar.com/Register/Confirm/?reg=L8S7DHK3SGV%2C402202&lang=en>

This page will also give you information on how to download and install the

图 8.7 确认邮件

7、点击页面中的链接，若不是以链接的形式出现，可将其复制到浏览器的地址框。在弹出的页面中，可获得 IAR 提供的试用版序列号和密钥，如图 8.8 所示。可将获得的序列号和密钥复制到文本文档中，以备后面安装时使用。

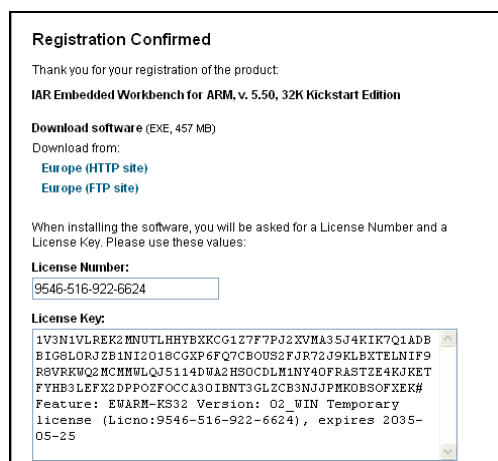


图 8.8 IAR EWARM 提供的序列号及密钥

7、点击页面中的“Download from”中的链接便可下载安装程序，由于程序较大，建议使用下载工具下载。

至此，便完成了 IAR EWARM 安装的准备工作。

8.3.3.2 IAR 开发环境的安装

1、下载完成 IAR 开发软件，并找到安装文件，如图 8.9 所示。

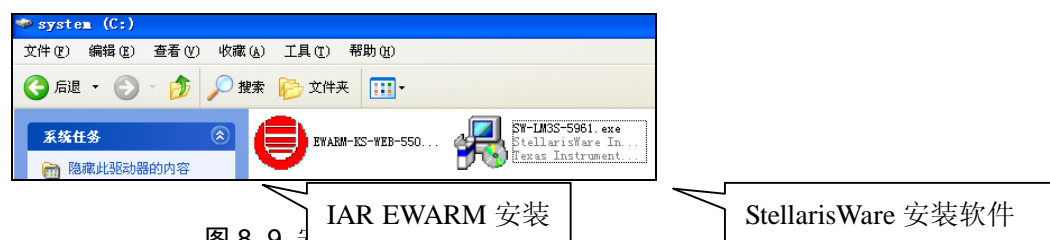


图 8.9

2、双击安装程序“EWARM-KS-WEB-5501”,启动安装。

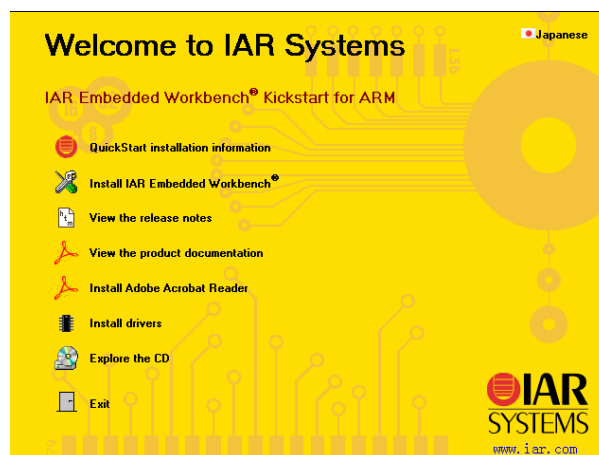


图 8.10 安装选择页面

3、点击 Install IAR Embedded Workbench, 开始安装。过程中需要输入获得的序列号 (License)，License 即上文中下载软件时，IAR 提供的 32K 限制版的 License 和 key，输

入完 License 后，点击“Next”继续安装，如图 8.11 所示。

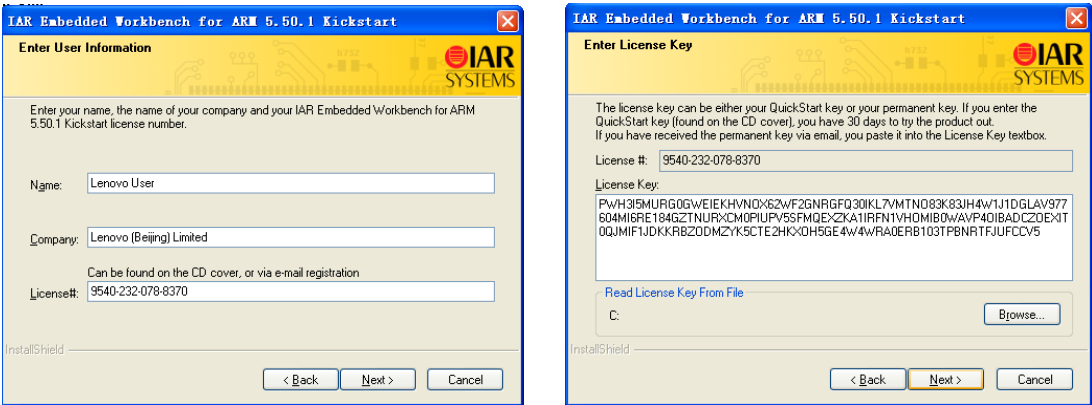


图 8.11 许可证号和密钥输入

4、选择安装位置，建议采用默认路径，方便后面项目设置，如图 8.12 所示。

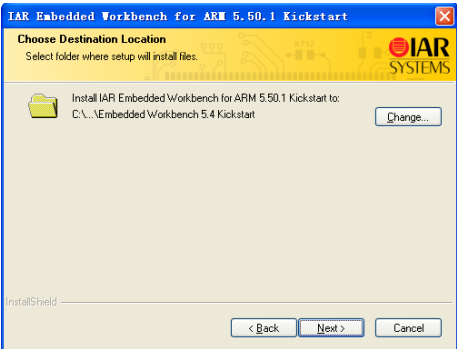


图 8.12 安装目录设置

9、安装完成后，点击“Finish”结束 IAR EWARM 的安装。

8.3.3.3 StellarisWare 下载

1、Stellaris Software 可在 <http://focus.ti.com/docs/toolsw/folders/print/sw-lm3s.html> 上下载到，下载页面图 8.13 所示。光盘中已经含有该安装包。

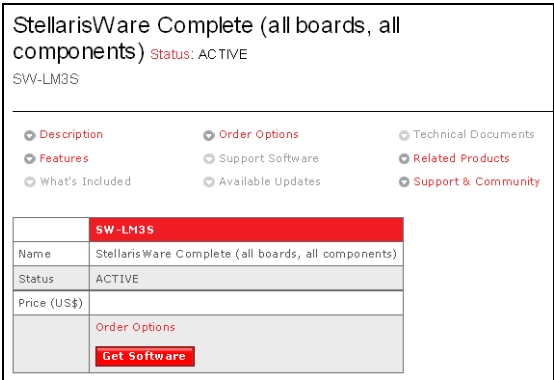


图 8.13 StellarisWare 下载页面

2、点击“Get Software”，弹出如图所示的需求信息确认页面，如图 8.14 所示。

REQUIRED INFORMATION

*1. First Name

*2. Last Name

*3. eMail address
Company or university email address preferred.
Software DOWNLOAD instructions will be sent to this address.

*4. Confirm eMail address

*5. What is your full company name?
If this is for HOME or HOBBYIST use, enter HOME

*6. What is your company website URL?
Example: www.companyname.com, If you do not have a website, enter N/A

*7. What country will this evaluation be conducted in?

* What end-equipment/application will you use this software for:

图 8.14 需求信息确认页面

3、填写相关确认信息，点击“**Yes**”，然后提交。弹出如图 8.15 所示的页面，提示操作成功。

I CERTIFY ALL THE ABOVE IS TRUE. ☒ Yes ☐ No

图 8.15 同意并确认提交

TEXAS INSTRUMENTS
Thank you for requesting software from Texas Instruments

- You will be receiving an e-mail with a link to the software in a few minutes

Best regards,
Texas Instruments

图 8.16 操作成功页面

4、稍后便可以收到 TI 发出的确认邮件和下载链接，如图所示，链接在 72 小时内有效，如图 8.17 所示。

Export Control Software Request. It was submitted by
(yijun.cui@nuaa.edu.cn) on Saturday, May 22, 2010 at 22:40:58

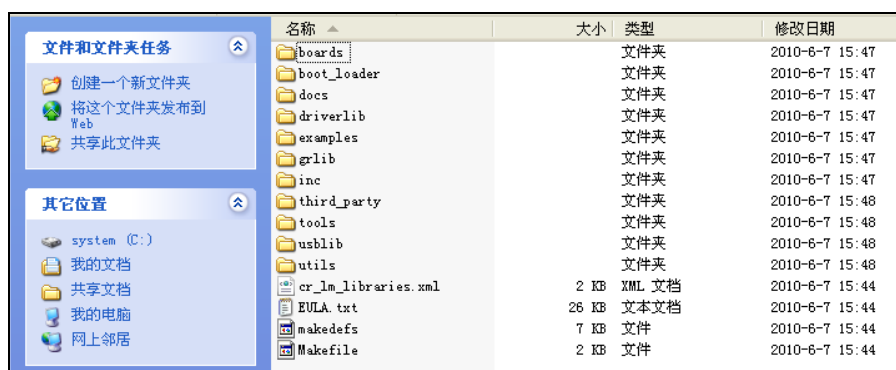
Your download will be available from:
https://focus-webapps.ti.com/licreg/productdownload.tsp?toPerform=productDownload&downloadPage=true&location=http://software-dl-1.ti.com/export_downloads/RZtBKjNN1K1YE01GYtKmOAK01hGXE0ZD/SW-LM3S-5961.exe

Please note the link will be active for 72 hours.

图 8.17 确认邮件和下载链接

8.3.3.4 StellarisWare 的安装

StellarisWare 安装完成后，位于 C:\StellarisWare。StellarisWare 文件夹中包含 boards、boot_loader、docs、driverlib、examples、gplib、inc、usbllib 等文件夹，如图 8.18 所示。下面就每个文件夹的作用作简单的介绍。



名称	大小	类型	修改日期
boards		文件夹	2010-6-7 15:47
boot_loader		文件夹	2010-6-7 15:47
docs		文件夹	2010-6-7 15:47
driverlib		文件夹	2010-6-7 15:47
examples		文件夹	2010-6-7 15:47
grlib		文件夹	2010-6-7 15:47
inc		文件夹	2010-6-7 15:47
third_party		文件夹	2010-6-7 15:48
tools		文件夹	2010-6-7 15:48
usblib		文件夹	2010-6-7 15:48
utils		文件夹	2010-6-7 15:48
cr_lm_libraries.xml	2 KB	XML 文档	2010-6-7 15:44
EULA.txt	26 KB	文本文档	2010-6-7 15:44
makedefs	7 KB	文件	2010-6-7 15:44
Makefile	2 KB	文件	2010-6-7 15:44

图 8.18 StellarisWare 包含的文件

Ø “driverlib”文件夹

“driverlib”文件夹中存放的是 Stellaris 外设驱动库相关的文件。在此文件夹中，有两个参数在后面的开发中需要使用，一是 C:\StellarisWare\driverlib\ewarm\Exe 目录下的 driverlib.a 文件，每个工程文件中都必须包含此文件。二是 driverlib 目录下的驱动程序和库函数，会在工程的 include 中调用，所以在 IAR C/C++ Compiler 的 Preprocessor 选项卡中进行路径设置，即“C:\StellarisWare\driverlib”，详细设置方法会在 IAR 的设置中讲解。

Stellaris 外设驱动库可用于控制 Stellaris 系列 ARM Cortex-M3 微处理器中的外设。

Stellaris 外设驱动库可支持直接寄存器存储模式和软件驱动模式。直接寄存器存储模式包括可用于各个特定 Stellaris MCU 的头文件，类似于 8 位或 16 位 MCU 的开发，便于生成效率较高的较小型代码。

软件驱动模式无需了解芯片内部的寄存器以及寄存器如何操作，直接调用硬件的 API 函数便可以实现硬件系统的开发。

Ø “grlib”文件夹

Grlib 文件夹中存放的是 Stellaris 图形库相关的代码和程序。Stellaris 图形库，能用在基于 Stellaris 微处理器且带有图形显示器的电路板上创建图形用户界面。图形库由三个功能组成，显示驱动层；基本图元层；小控件层。

显示驱动层：针对使用中的显示屏幕，移植相关的驱动程序。

基本图元层：可以实现无抖动工作的活动显示缓冲或平外缓冲绘制点、线、矩形、圆形、字体、位图影响以及文本等。

小控件层：支持复选框、按钮、单选按钮、滑块、列表框等。

Ø usblib 文件夹

Usbllib 文件夹中存放的是 Stellaris USB 库相关的程序和代码。Stellaris USB 库是一套

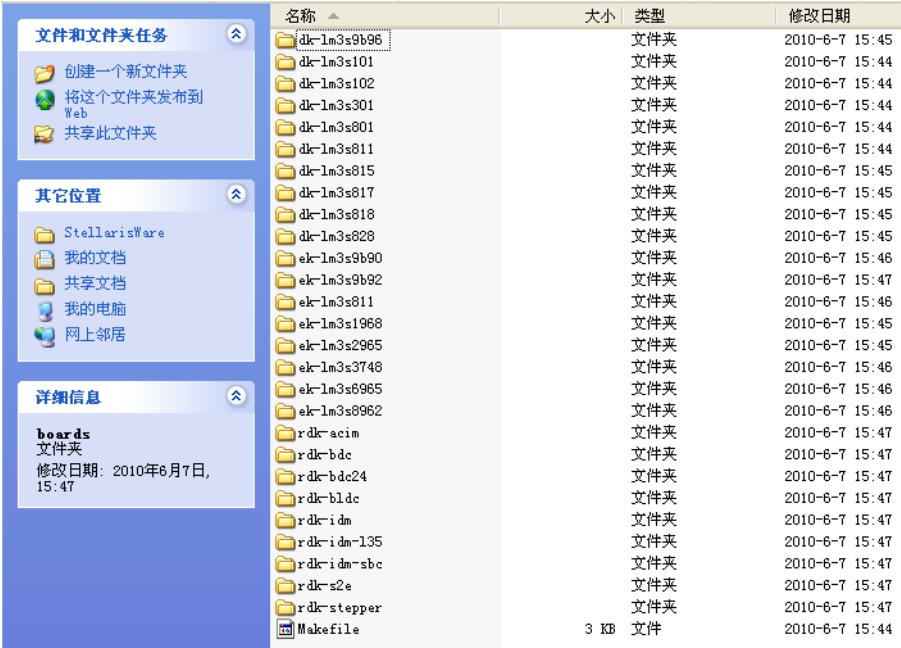
免专利费的数据类型区函数，通过 Stellaris USB 库，可以方便的创建 USB 设备、主机或 OTG 应用等。

Stellaris USB 库提供了多种编程接口，从仅抽取底层 USB 控制器到提供简单的 API 函数、专用器件的高级接口等。

Stellaris USB 库提供的 USB 示例设备包括 HID 键盘、HID 鼠标、CDC 串行以及通用大型设备等。USB 示例主机包括大容量存储、HID 键盘、HID 鼠标等。同时，Stellaris USB 库采用预编译的 DLL 动态链接库文件针对所支持的 USB 类提供了基于 Windows 的 INF，可以方便的运用到开发中去。

Ø “boards” 文件夹

“boards” 文件夹中，是 TI 已经发布的评估板的示例程序，如之前网上申请的 LM3S8962 开发板，如图 8.19 所示。内含所有评估板的示例程序。



名称	大小	类型	修改日期
dk-lm3s9b96		文件夹	2010-6-7 15:45
dk-lm3s101		文件夹	2010-6-7 15:44
dk-lm3s102		文件夹	2010-6-7 15:44
dk-lm3s301		文件夹	2010-6-7 15:44
dk-lm3s801		文件夹	2010-6-7 15:44
dk-lm3s811		文件夹	2010-6-7 15:44
dk-lm3s815		文件夹	2010-6-7 15:45
dk-lm3s817		文件夹	2010-6-7 15:45
dk-lm3s818		文件夹	2010-6-7 15:45
dk-lm3s828		文件夹	2010-6-7 15:45
ek-lm3s9b90		文件夹	2010-6-7 15:46
ek-lm3s9b92		文件夹	2010-6-7 15:47
ek-lm3s811		文件夹	2010-6-7 15:46
ek-lm3s1968		文件夹	2010-6-7 15:45
ek-lm3s2965		文件夹	2010-6-7 15:45
ek-lm3s3748		文件夹	2010-6-7 15:46
ek-lm3s6965		文件夹	2010-6-7 15:46
ek-lm3s8962		文件夹	2010-6-7 15:46
rdk-acim		文件夹	2010-6-7 15:47
rdk-bdc		文件夹	2010-6-7 15:47
rdk-bdc24		文件夹	2010-6-7 15:47
rdk-blde		文件夹	2010-6-7 15:47
rdk-idm		文件夹	2010-6-7 15:47
rdk-idm-135		文件夹	2010-6-7 15:47
rdk-idm-sbc		文件夹	2010-6-7 15:47
rdk-s2e		文件夹	2010-6-7 15:47
rdk-stepper		文件夹	2010-6-7 15:47
Makefile	3 KB	文件	2010-6-7 15:44

图 8.19 board 文件夹包含的文件

Ø “docs” 文件夹

“docs” 文件夹中，存放的是 StellarisWare 配套的文档，包括各类开发板的详细文档资料，以及 Stellaris 外设驱动库（SW-DRL-UG-xxxx.pdf）、Stellaris USB 库（SW-USBL-UG-xxxx.pdf）、Stellaris 图形库(SW-GRL-UG-xxxx)的用户手册。在使用这些驱动库的时候，若遇到问题，可以参考相应的用户手册，如图 8.20 所示。

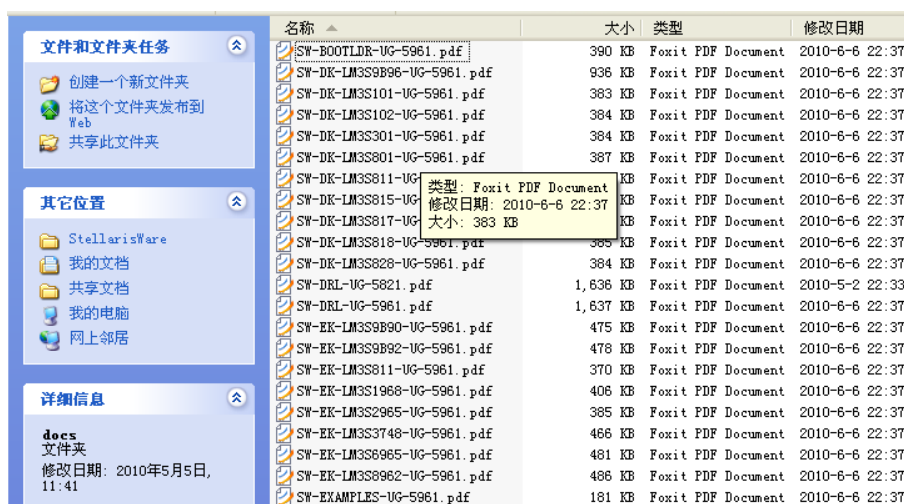


图 8.20 docs 文件夹包含的文件

Ø Example 文件夹

“example” 文件夹中，是 Stellaris MCU 的典型硬件的示例代码：如 ADC，定时器，中断等，如图 8.21 所示。

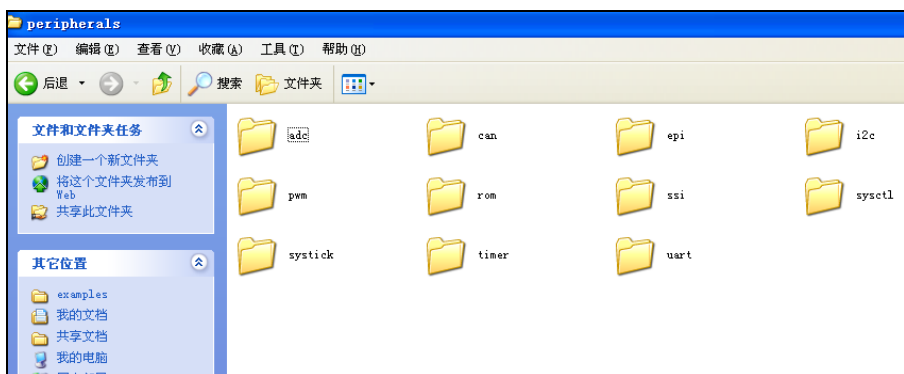


图 8.21 example 文件夹包含的文件

Ø inc 文件夹

inc 文件夹中存放的是系统处于寄存器直接驱动模式时的硬件寄存器驱动，需在 IAR C/C++ Compiler 选项中的 Preprocessor 中设置此文件夹的路径，即：“C:\StellarisWare\inc”

在 StellarisWare 中，还包含了第三方软件、串行下载、开发工具等软件，详细资料请参考“doc”文件夹中的用户手册。

8.3.3.5 基于 IAR 的 Stellaris 项目开发示例

完成了 IAR EWARM 集成开发环境安装、StellarisWare 安装、TI LMLINK 仿真器驱动安装后，便可进入到 Stellaris 的开发过程了。在本章中，将以一个实例的形式，进行项目新建，项目设置以及项目运行的介绍。

在本部分中，我们通过 LM3S811 开发板，实现如下功能：当用户按键按下时，触发相应管脚中断，进入中断子程序。在中断子程序中，实现 LED 灯翻转。即按一下 key，led

灯灭，再按一下 key，led 灯亮。

在开始正式进入 Stellaris ARM Cortex-M3 的开发之前，先给出最终的工程文件目录和主程序，如图 8.22 所示

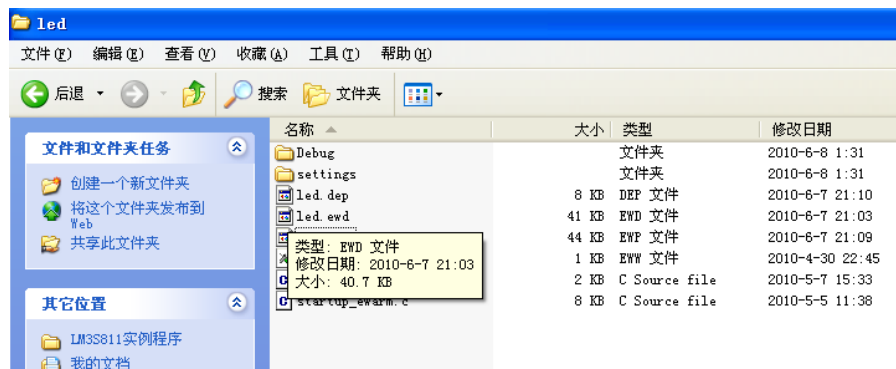


图 8.22 中断 led 翻转工程文件目录

将最终生成的工作窗口和文件名命名为 led，在工程文件目录中，主要包含了 workspace 文件“led.eww”、工程文件“led.ewp”、主程序段“led.c”和放置了中断向量映射的起始文件“startup_ewarm.c”。

```
#include <hw_types.h>
#include <hw_memmap.h>
#include <hw_ints.h>
#include <interrupt.h>
#include <sysctl.h>
#include <gpio.h>

//*****

//通过 key 触发相应管脚中断
//进入中断后，翻转 LED 电平
//
//*****

int main(void)
{
    /// 时钟初始化：晶振，6MHz
    SysCtlClockSet(SYSCTL_SYSDIV_1 | SYSCTL_USE_OSC | SYSCTL_OSC_MAIN |
        SYSCTL_XTAL_6MHZ);

    //用户 LED 灯所对应的管脚为 PC5
    // 使能 LED 所在的 GPIO 端口
    SysCtlPeripheralEnable(SYSCTL_PERIPH_GPIOC);
    // 设置 LED 所在管脚为输出
    GPIOPinTypeGPIOOutput(GPIO_PORTC_BASE, GPIO_PIN_5);
    SysCtlPeripheralEnable(SYSCTL_PERIPH_GPIOC);
    // 使能 KEY 所在的 GPIO 端口
    GPIOPinTypeGPIOInput(GPIO_PORTC_BASE, GPIO_PIN_4);
    // 设置 KEY 所在管脚为输入
    GPIOIntTypeSet(GPIO_PORTC_BASE, GPIO_PIN_4, GPIO_LOW_LEVEL);
    // 设置 KEY 管脚的中断类型
    GPIOPinIntEnable(GPIO_PORTC_BASE, GPIO_PIN_4);
    // 使能 KEY 所在管脚的中断
    IntEnable(INT_GPIOC);
    // 使能 GPIO 端口中断
    IntMasterEnable();
    // 使能处理器中断
```

```

    for(;;)
    {
    }
}

// GPIOD 的中断服务函数
void GPIO_Port_C_ISR(void)
{
    unsigned char ucVal;
    unsigned long ulStatus;
    ulStatus = GPIOPinIntStatus(GPIO_PORTC_BASE, true); // 读取中断状态
    GPIOPinIntClear(GPIO_PORTC_BASE, ulStatus);        // 清除中断状态, 重要
    if (ulStatus & GPIO_PIN_4)                          // 如果 KEY 的中断状态有效
    {
        ucVal = GPIOPinRead(GPIO_PORTC_BASE, GPIO_PIN_5); // 翻转 LED
        GPIOPinWrite(GPIO_PORTC_BASE, GPIO_PIN_5, ~ucVal);
        SysCtlDelay(300000);
        // 延时约 10ms, 消除按键抖动
        while (GPIOPinRead(GPIO_PORTC_BASE, GPIO_PIN_4) == 0x00);
        // 等待 KEY 抬起
        SysCtlDelay(300000);
        // 延时约 10ms, 消除松键抖动
    }
}

```

1、新建工程文件目录

在进行一个新的开发之前, 必须先新建一个工程文件目录, 用以存放工作区文件、工程文件以及源文件。在本示例中, 存放在 D:\led 目录下。

2、启动 IAR EWARM

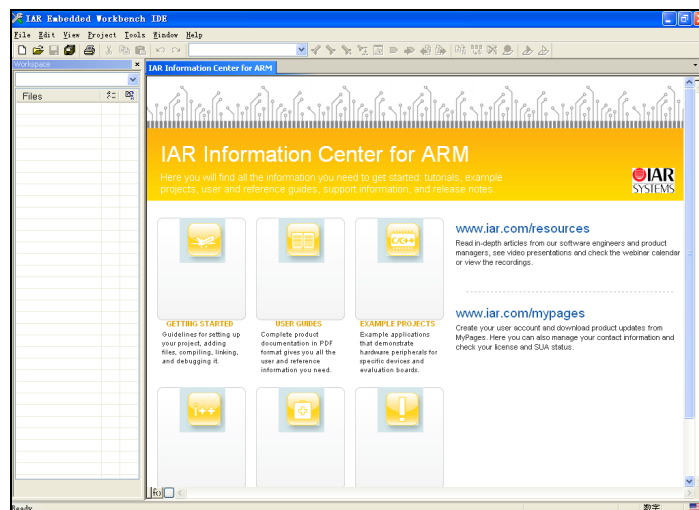


图 8.23 EWARM 初始界面

3、创建“led”项目

每次打开 IAR EWARM, 默认的都是一个新的工作区, 可以直接在工作区内新建项目 (project), 一个工作区内可以有多个项目, 但只能有一个是活动的, 可以通过“set as active”命令来设定活动的项目。

(1) 点击“project”，选择“Create new project”，如图 8.24 所示。

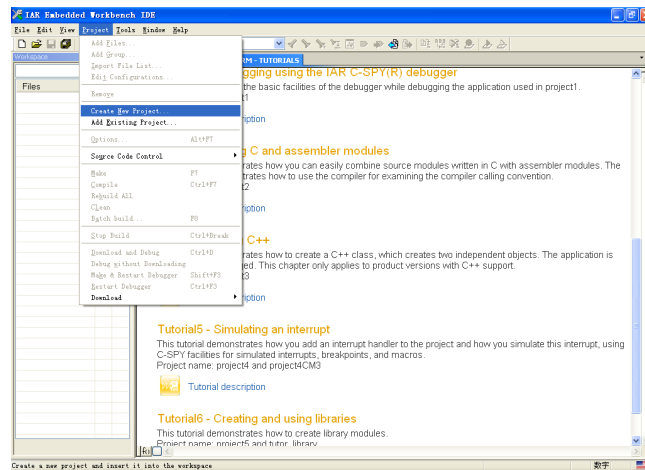


图 8.24 新建项目

(2) 默认选择 ARM 和 Empty project, 创建一个基于 ARM 的空项目。如图 8.25 所示。

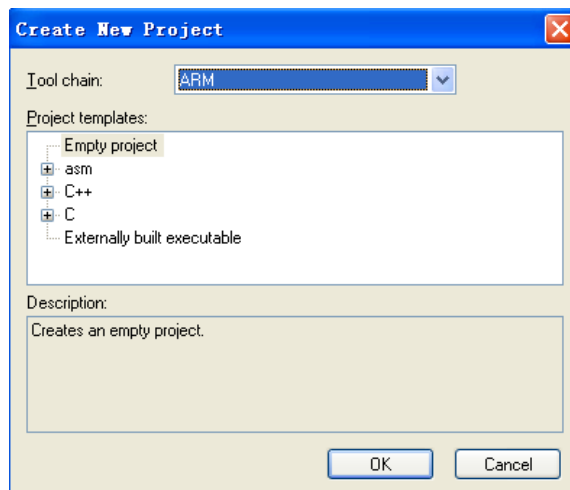


图 8.25 选择创建的项目的类型

(3) 保存项目，设置名称为 LED.ewp.

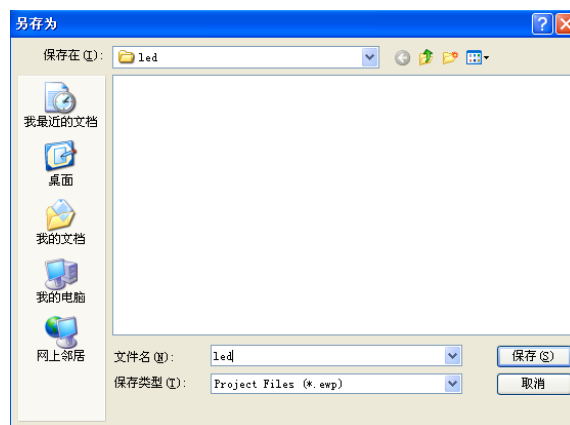


图 8.26 选择项目创建的位置

(4) 项目创建完成后，如图 8.27 所示

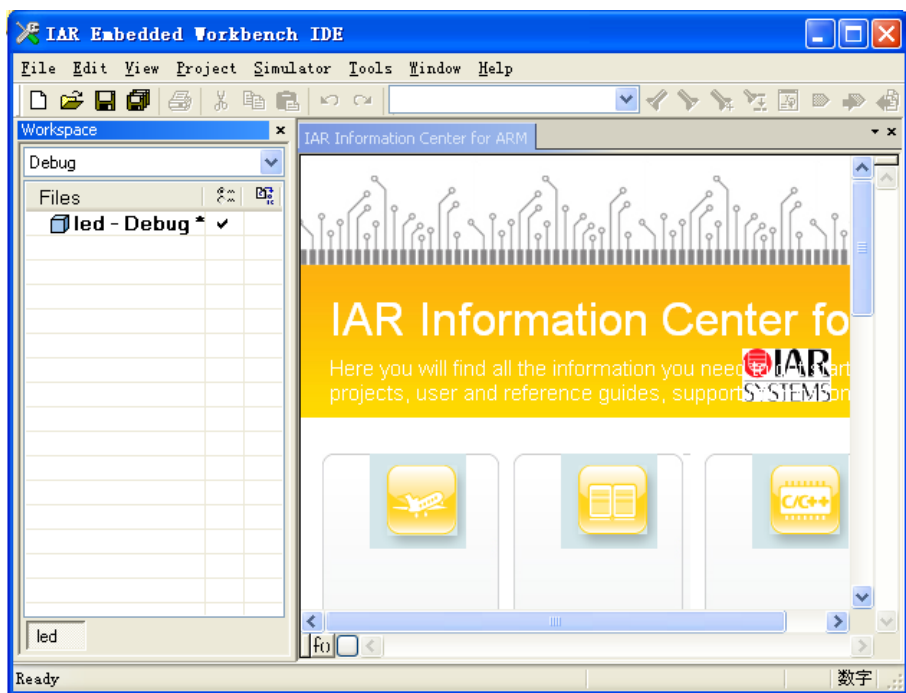


图 8.27 项目“led”的资源视图

在项目资源视图的左上方，可以看到“Debug”的下拉框。在下拉框中，我们可以根据情况选择“Debug”（调试）或“Release”（发行），如图 8.28 所示。

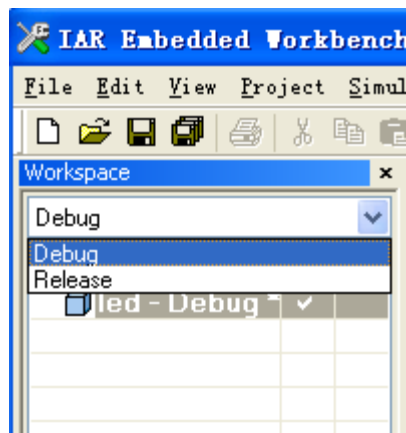


图 8.28 Debug 或 Release 版本选择

4、创建文件组

新建完项目后，在项目中添加三个文件组，用于存放不同类型的源文件。三个文件组分别为：lib、src、startup。

- (1) 右击项目名称，点击“Add”，选择“Add Group”，如图 8.29 所示。

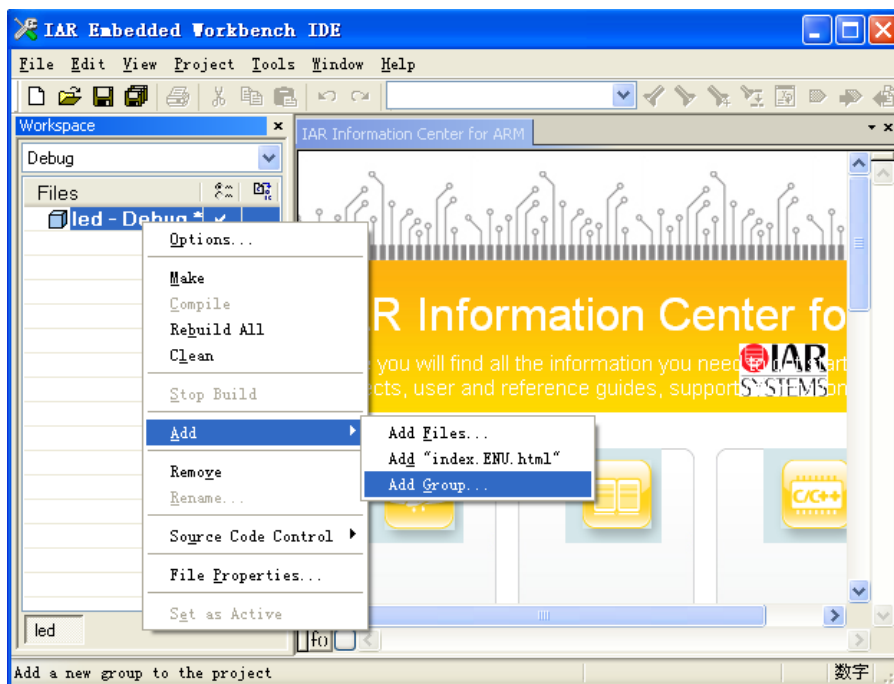


图 8.29 添加文件组

(2) 在弹出的 Add Group 对话框中输入文件组的名称，如图 8.30 所示

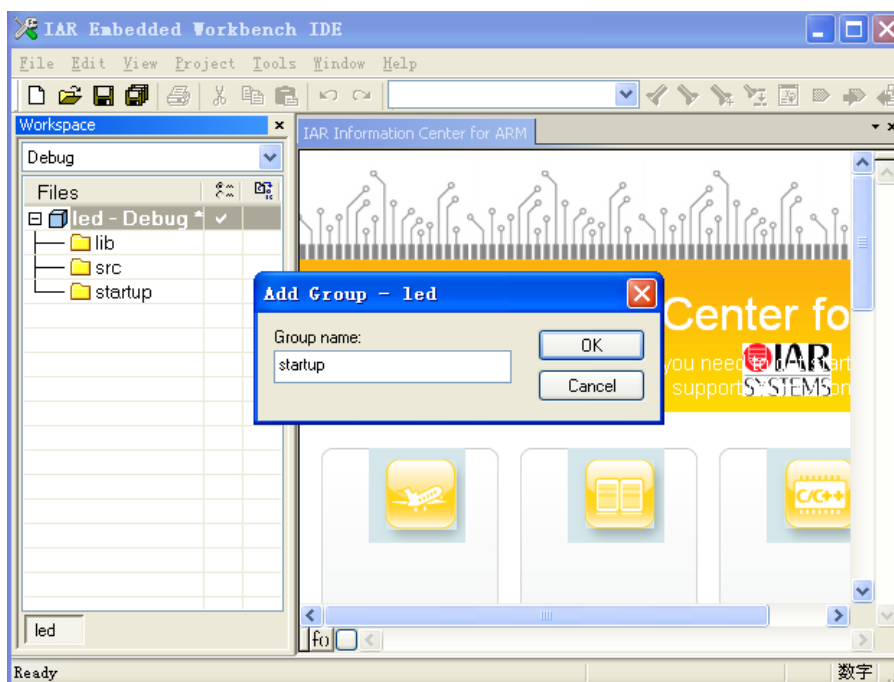


图 8.30 添加文件组名称

(3) 向文件组中添加文件，右击文件组名，单击“Add”，选择“Add Files”，如图 8.32 所示。

在任何一个项目中，有两个文件必须要添加。一是 lib 文件组中，需添加 driverlib.a，路径为：C:\StellarisWare\driverlib\ewarm\Exe。

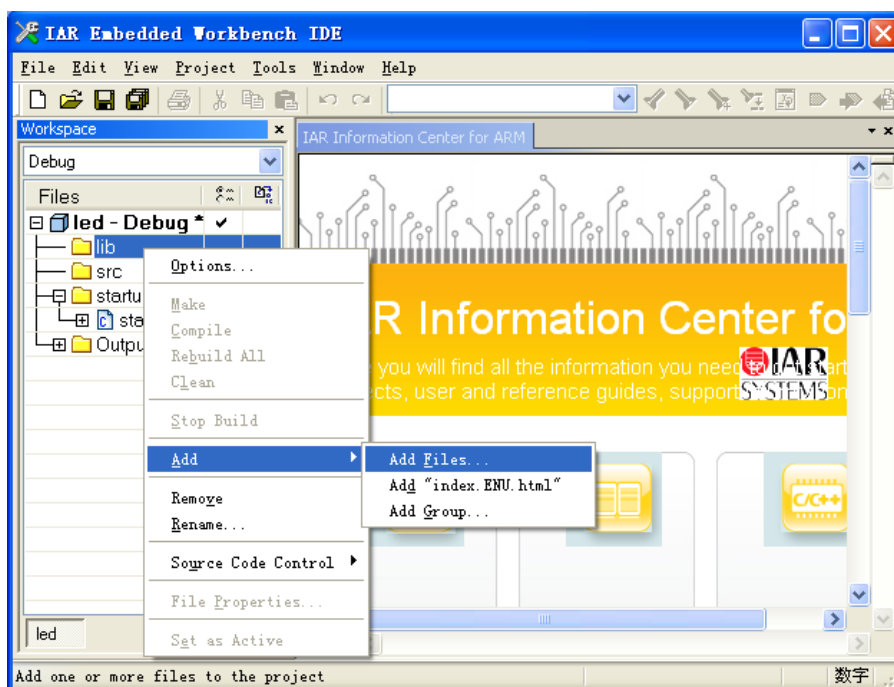


图 8.31 向 lib 文件组添加文件

另一个为需要添加到 startup 文件组的 startup_ewarm.c，可以从 C:\StellarisWare\boards\ek-lm3s9b92\hello 中复制到新项目的文件夹中，然后再添加到 startup 文件组。

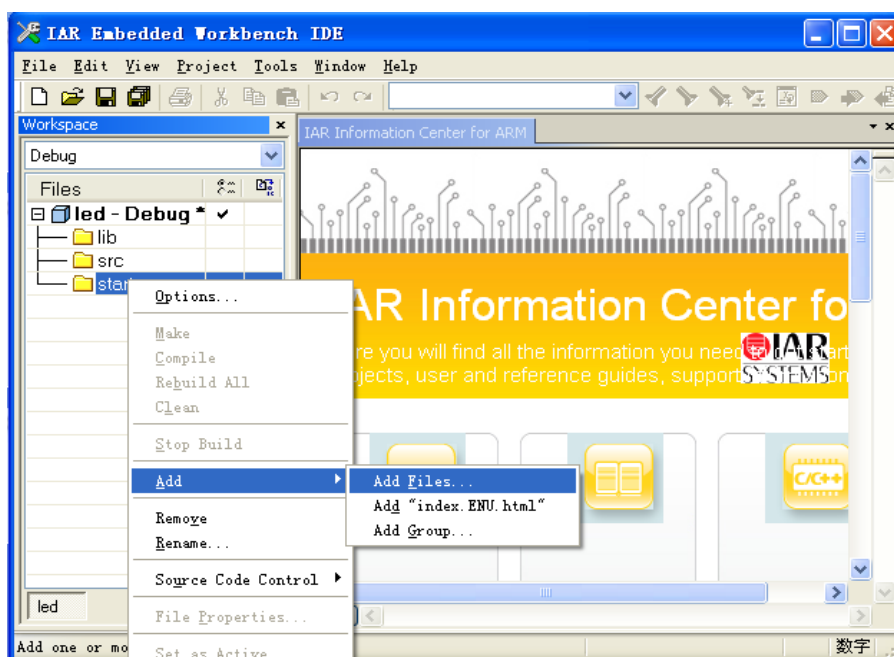


图 8.32 向 Startup 文件组添加 startup_ewarm.c 启动文件

(4) 在本例中，直接向源程序中添加“led.c”源文件，添加完成后，如图 8.33 所示

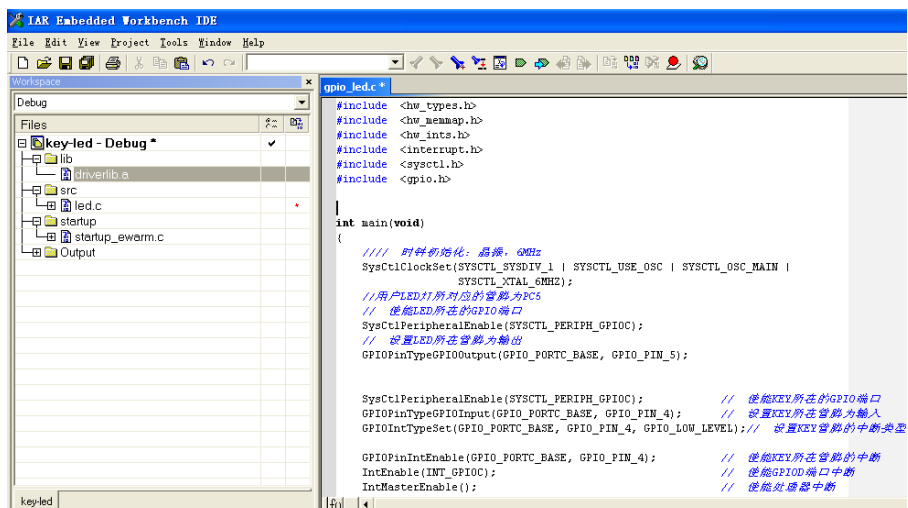


图 8.33 led 项目主界面

5、项目属性设置

在完成程序和代码添加或编写后，需对项目进行设置，右击项目“led-Debug”，弹出如图 8.34 所示窗口

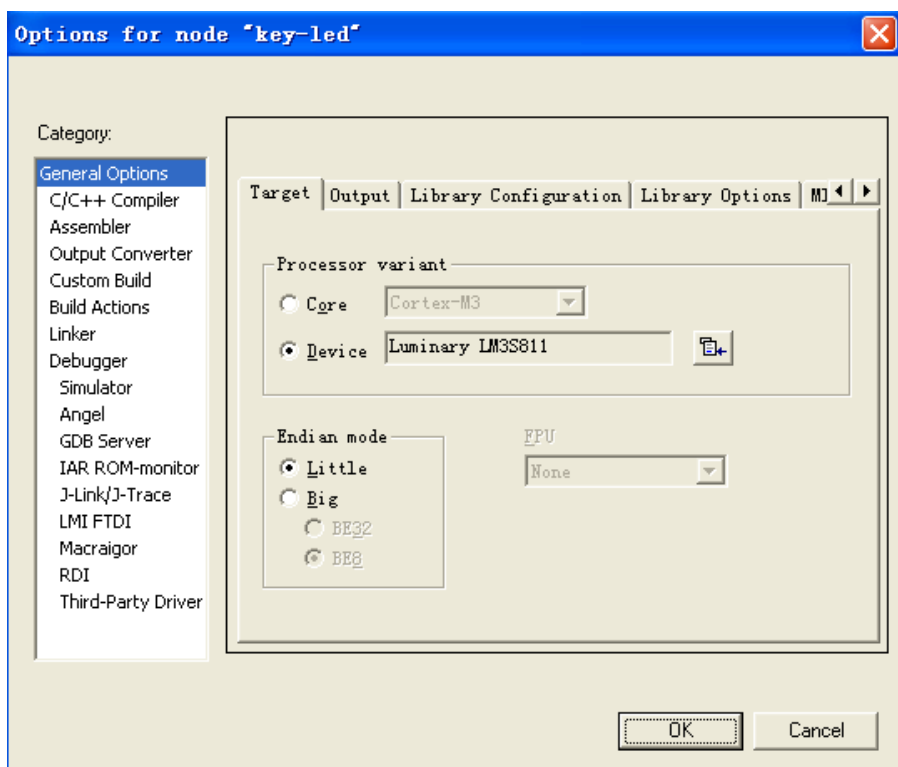


图 8.34 项目属性设置窗口

(1) 通用选项设置

在 General Options 中，主要要对芯片型号进行设置。点击 General Options 选项，进入通用选项设置。在 Target 选项下面，点击“Device”，在右侧选择处理器型号，依次点击“Texas Instruments”、“LM3S811”，如图 8.35 所示。

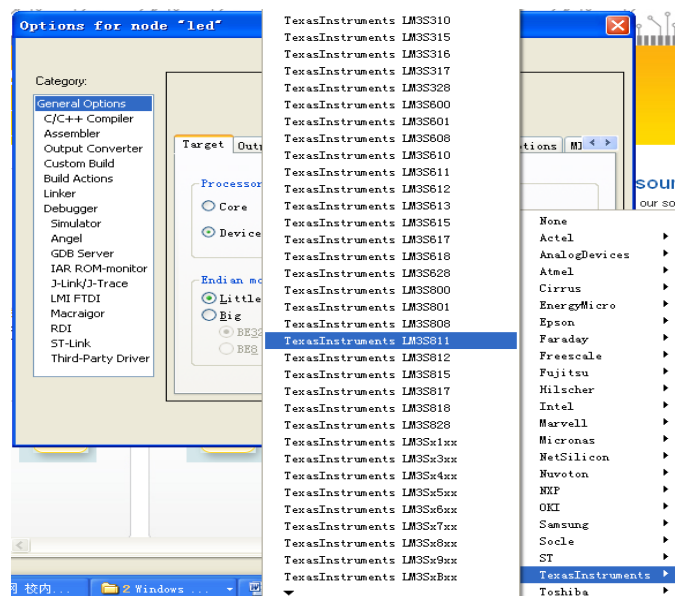


图 8.35 芯片型号选择

(2) C/C++编译器选项设置

在 OPTION 窗口目录 Category 中选第二项 C/C++ Compiler。点击 Preprocessor 选项卡，设置 include 文件的目录。

在 Preprocessor 选项卡设置中，如果工程文件包含的文件不在标准目录（标准目录为 IAR 安装路径下的 INC 文件夹）下，需在 Additional include directories 目录下设置文件路径。在基于 StellarisWare 的编程中，我们可以把 StellarisWare 文件夹下的子文件夹都包括进来（对于 811 来说，最常用的为“inc”文件夹和“driverlib”文件夹），所以添加了一系列文件夹如“C:\StellarisWare\driverlib”和“C:\StellarisWare\inc”等，如图 8.36 所示。

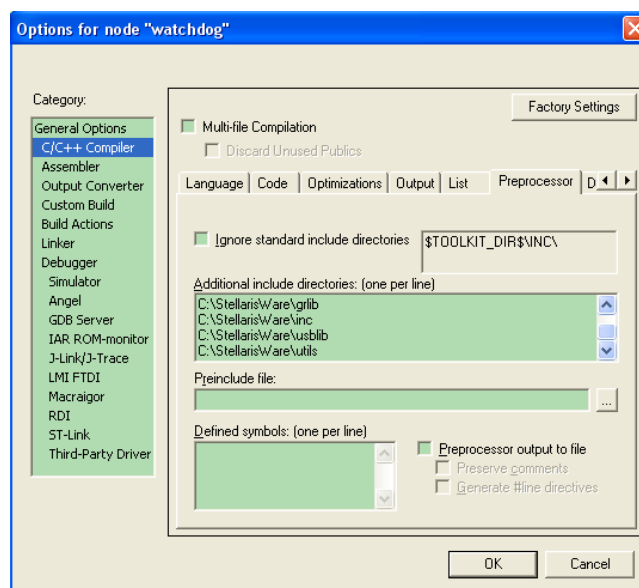


图 8.36 C/C++ Compiler 设置

还有几个经常加入的附加文件夹为：\$PROJ_DIR\$\..和\$PROJ_DIR\$\..\..\..\..，这两个文件夹代表建立工程所在的文件夹。在编程时，在声明头文件时还可以采用下面的方法：

```
#include "inc/hw_sysctl.h"
```

代表将在声明的文件夹的子文件夹 inc 中找 hw_sysctl.h

```
#include "driverlib/debug.h"
```

代表将在声明的文件夹的子文件夹 driverlib 中找 hw_sysctl.h

有可能你用尽了所有的通用设置方法，IAR 还是提示你找不到文件。其实最好的方法是心里清楚要调用的头文件具体位置在哪儿（或者用 Windows 的搜索功能找到文件所在的位置），然后将头文件复制到已经包括的文件夹，或者将头文件在的文件夹加入进来。

（3） Output Converter 设置

在“Output”选项卡中，勾中“Generate additional output”，在“Output format”里选中“binary”，再勾中“Override default”，这样，将来编译时会在“E:\Demo\Debug\Exe”自动生成二进制文件“Demo.bin”，方便用 LMFlashProgrammer 软件下载，如图 8. 37 所示。

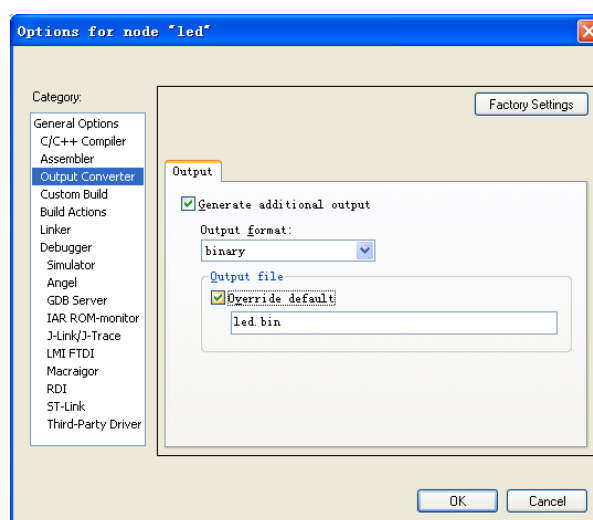


图 8. 37 Out 输出选项设置

（4） Linker 选项设置

A. 连接文件“LM3S811.icf”的设计

每种芯片内部 SRAM 和 FLASH 的大小和地址分布都不同，另外用户目标系统配置的外部存储器也不同，用户应用软件要求的存储器分配也不相同。以上所有的不同最后落实到运行时不同的代码段和数据段的存储器地址分配方案。而这种运行时存储器分配必需在连接器命令文件中说明，并由连接器 IAR XLINK 生成。经 XLINK 连接生成的代码文件下载到目标板时的地址，由 FlashLoader 执行，后面将介绍。IAREWAR 提供一个默认

的连接器命令文件，它在 IAR EWAR 安装目录的 ARM\config 目录下，名字叫 generic.icf（也可以通过为 windows 搜索找到）。但是默认的连接器命令文件 generic.icf 不能完全适用特定的目标系统，必须加以修改。

我们这里使用的芯片为 LM3S811，因此我们需设计一个 LM3S811.icf 连接文件进行设计。最简单的方法就是找到 C:\StellarisWare\boards 里各芯片评估板下的 icf 文件，比如我们进入 C:\StellarisWare\boards\ek-lm3s811\interrupts，找到 interrupts.icf，这就是适用于 LM3S811 的 icf 文件。

用记事本可以打开和修改 icf 文件 interrupts.icf，其内容如下：

```
define memory mem with size = 4G; //1
define region FLASH = mem: [from 0x00000000 to 0x0000ffff]; //2
define region SRAM = mem: [from 0x20000000 to 0x20001fff]; //3
define block HEAP with alignment = 8, size = 0x00000000 { }; //4
initialize by copy { readwrite }; //5
do not initialize { section .noinit }; //6
place at start of FLASH { readonly section .intvec }; //7
place in FLASH { readonly }; //8
place at start of SRAM { section VTABLE }; //9
place in SRAM { readwrite, block HEAP }; //10
```

在实际项目应用中，我们可以根据需要对黄色底纹的部分进行修改。2 号语句是设置 FLASH 的大小，可以根据 FLASH 的大小计算出相应的值，如 LM3S811 的 FLASH 是 64K， $(64*1024-1)$ 对应的值为 0x0000ffff。RAM 大小为 8K， $(8*1024-1)$ 对应的是 1fff，由于 RAM 的起始地址为 0x20000000，所以 RAM 的终止地址为 0x20001fff。

同时，改变语句 7,8 中的 FLASH 为 SRAM，就可以将程序下载到 RAM 里面，而不是通常的 FLASH，可以降低 FLASH 的烧写次数，延长芯片的寿命。

我们可以将 interrupts.icf 另存为 LM3S811.icf，并把它添加到 Linker 选项中。

2) 连接文件的添加。Linker 连接选项中，需对 Config 进行修改。在上文中，已经完成了对 TI Stellaris.icf 连接文件的设置，在本步骤中，只需将已经复制到了 config 目录下的 TI Stellaris.icf 文件添加进去，如图 8.38 所示。

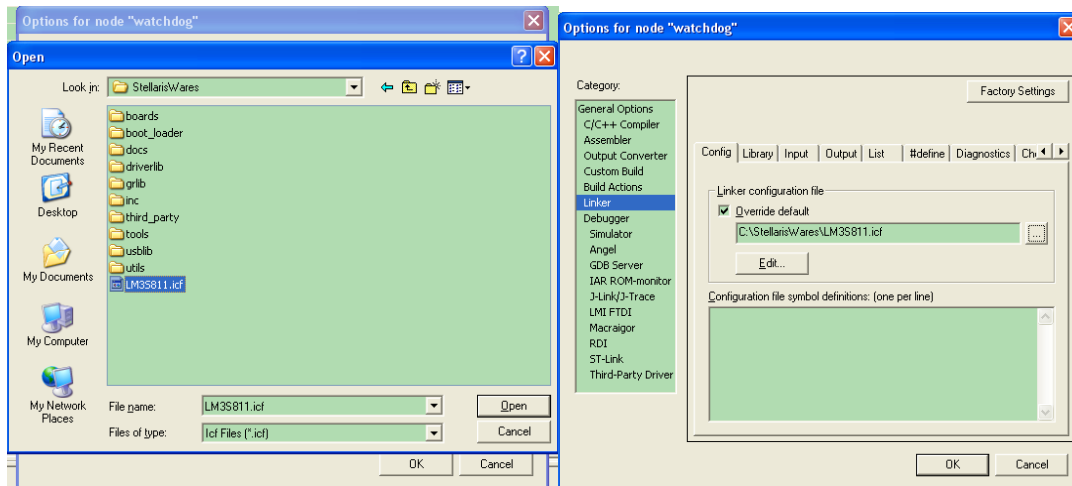


图 8.38 浏览和添加 LM3S811.icf 文件

3) Linker 选项卡中，还可以对 List 选项进行操作，选择“Generate linker map file”或 Generate log file，生成储存器分配 MAP 文件或 LOG 文件。如图 8.39 所示

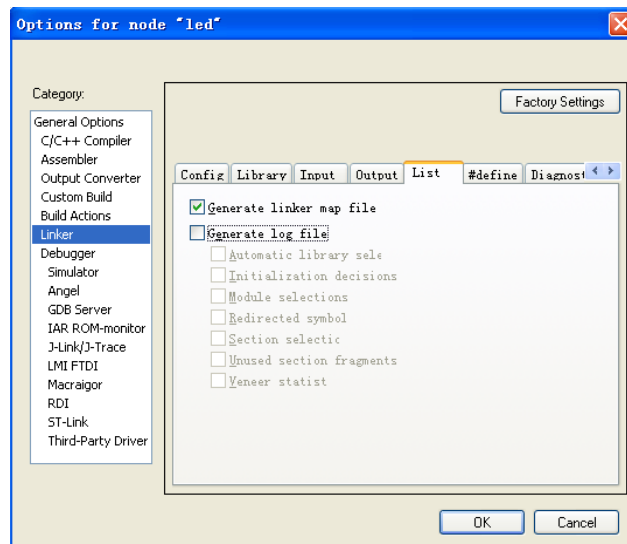


图 8.39 linker 选项卡的 List 菜单设置

(5) Debugger 选项设置

在 Options 窗口的目录 Category 中选择第八项 Debugger。调试器的选项设置如下：

1) Setup 页面设置。 本项选择所用的调试工具，我们选择的是 Luminary 的 LM FTDI，如图 8.40 所示。

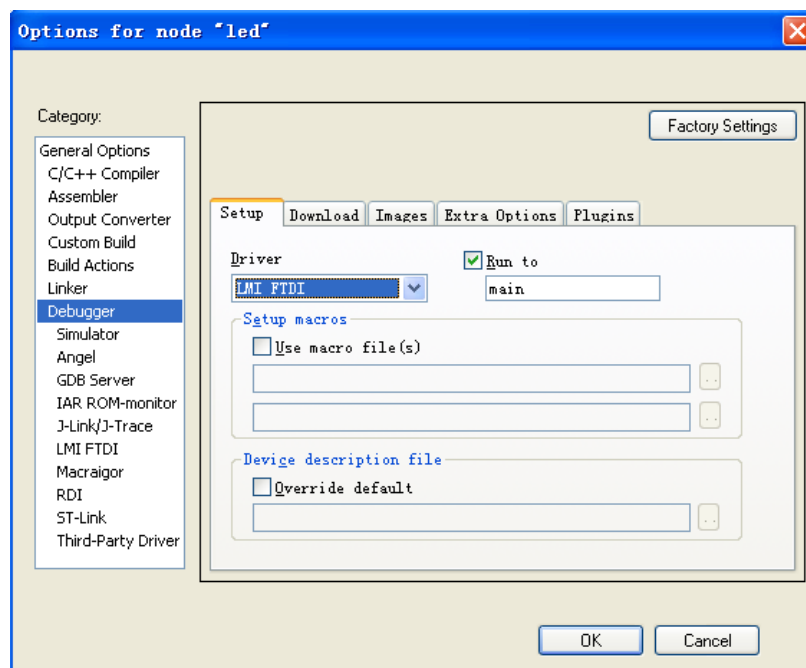


图 8.40 仿真器选择

2) Download 页面设置。选择 Verify download 和 use flash load。如图 8.41 所示。

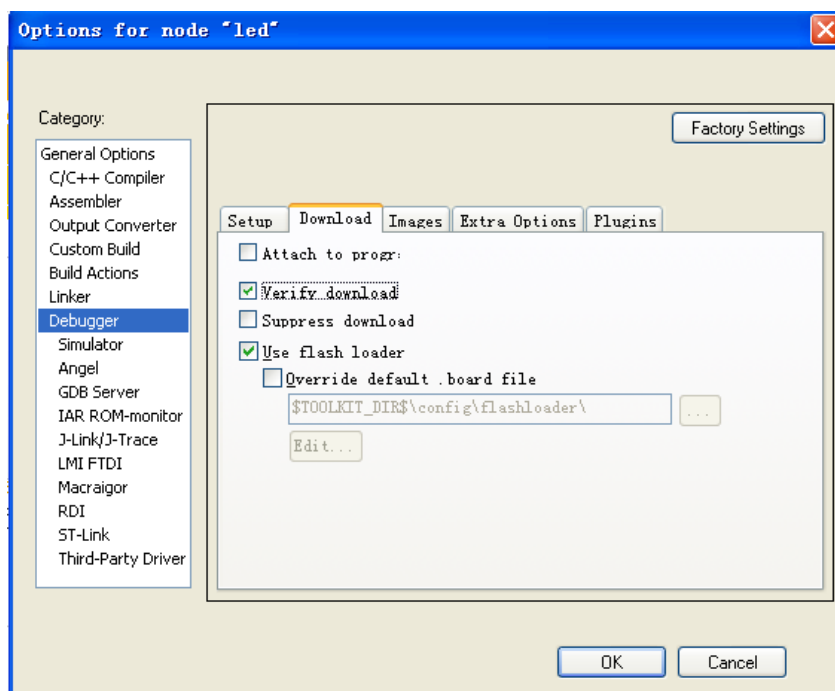


图 8.41 调试选项设置

(6) LMI FTDI 选项设置

在 LMI FTDI 选项中 Setup → JTAG speed，填写连接速度，一般不要超过 500kHz，推荐用 100kHz，如图 8.42 所示。

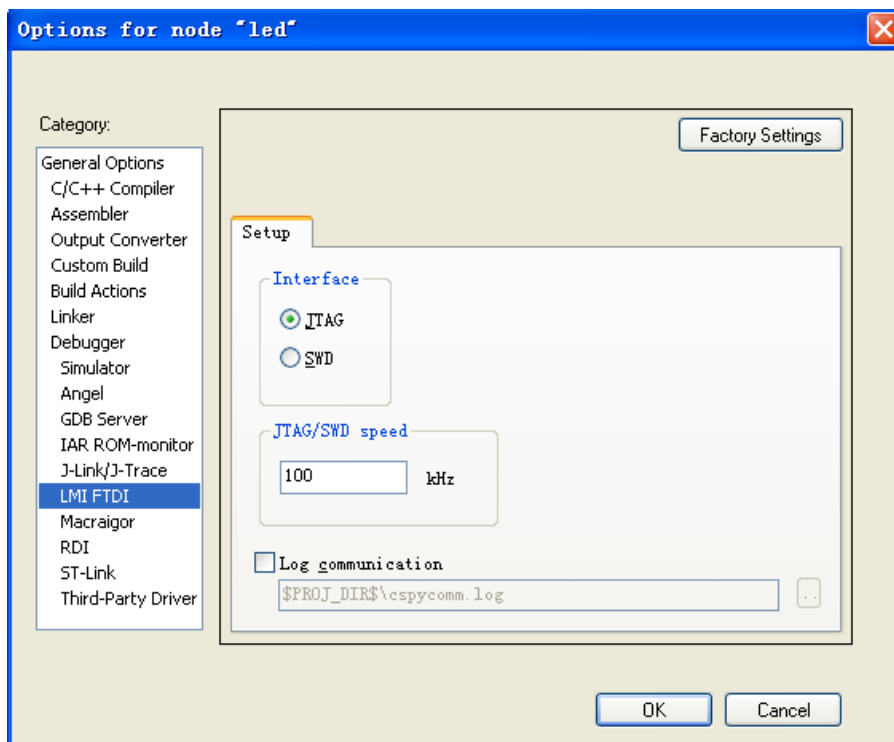


图 8.42 下载程序选项设置

6、编译、下载

若代码经过调试、编译没有问题，即可以进行下载仿真。编译调试主界面如图 8.43 所示

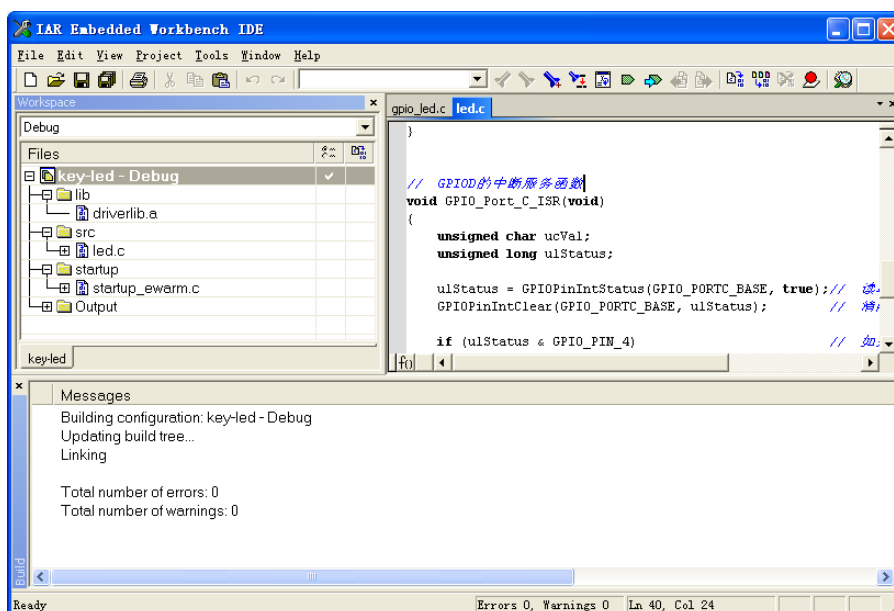



图 8.43 编译调试

若编译无错误，则可点击右上角的 Download & Debug 按钮，进入硬件仿真，如图 8.44

所示，如需退出硬件仿真，可单击按钮。

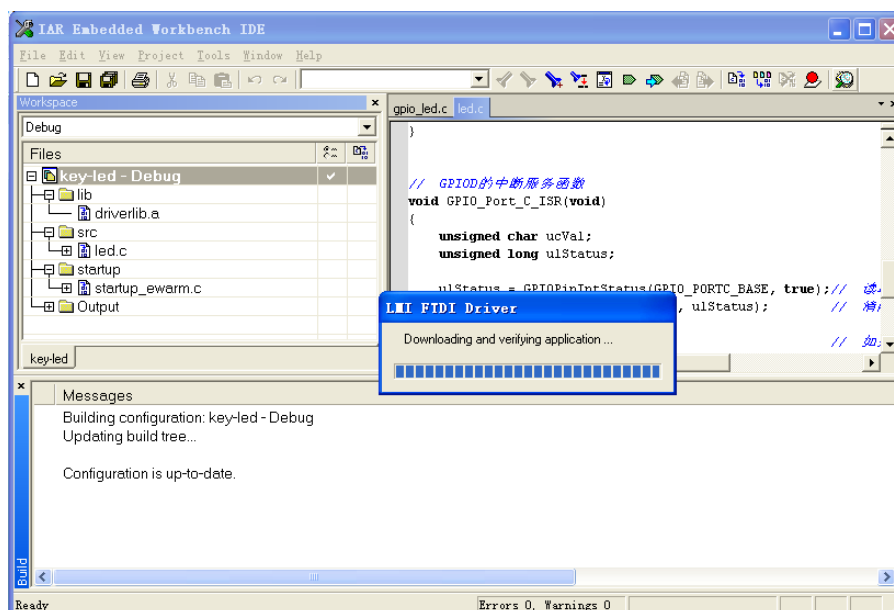


图 8.44 程序下载

IAR 调试器在 Debug 菜单中提供了 8 种程序运行命令：Step Over、Step Into、Step Out、Next Statement、Run to Cursor、Go、Stop Debugging 和 Break。其对应的快捷键、工具按钮、功能说明见表 8.1 所示。

表 8.1 程序运行按钮功能表

命令选项	快捷键	工具按钮	功能说明
Step Over	F10		单步跳过：在同一个函数中将运行至下一步点，而不会跟踪进去条用函数内部
Step Into	F11		单步进入：控制程序从当前位置运行至正常控制流中的下一步点，无论它是否在同一个函数内
Step Out	Shift+F11		单步跳出：使用 Step Into 单步运行跟踪进入一个函数体内之后，如不想一直跟踪到该函数末尾，运用此命令可执行整个函数调用并 返回到调用语句的下一条语句
Next Statement			直接运行到下一条语句
Run to Cursor			使程序运行至用户光标所在的源代码处，也可在反汇编窗口以及堆栈调用窗口中使用
Go	F5		从当前位置开始，一直运行到一个断点或是程序末尾
Break			中止程序运行
Stop Debugging			退出调试器，返回 IAR EWARM 环境

8.3.3.6 基于 StellarisWare 的程序开发

Stellarisware 提供了大量的库函数和子程序供调用，这里只是一个简单的例子，请仔细阅读 Stellarisware 安装后提供的文档和用户指南，比如这里我们用到了 C:\StellarisWare\docs 下面的 SW-DRL-UG-5821.pdf 文档。用 led 项目的例子来说明 StellarisWare 的简单用法。

```
#include <hw_types.h>
#include <hw_memmap.h>
#include <hw_ints.h>
#include <interrupt.h>
#include <sysctl.h>
#include <gpio.h>

/*****

//通过 key 触发相应管脚中断

//进入中断后，翻转 LED 电平

//

*****/

int main(void)
{
    /// 时钟初始化：晶振，6MHz
    SysCtlClockSet(SYSCTL_SYSDIV_1 | SYSCTL_USE_OSC | SYSCTL_OSC_MAIN |
                   SYSCTL_XTAL_6MHZ);

    //用户 LED 灯所对应的管脚为 PC5

    // 使能 LED 所在的 GPIO 端口
    SysCtlPeripheralEnable(SYSCTL_PERIPH_GPIOC);

    // 设置 LED 所在管脚为输出
    GPIOPinTypeGPIOOutput(GPIO_PORTC_BASE, GPIO_PIN_5);

    SysCtlPeripheralEnable(SYSCTL_PERIPH_GPIOC);

    // 使能 KEY 所在的 GPIO 端口
    GPIOPinTypeGPIOInput(GPIO_PORTC_BASE, GPIO_PIN_4);

    // 设置 KEY 所在管脚为输入
    GPIOPinTypeSet(GPIO_PORTC_BASE, GPIO_PIN_4, GPIO_LOW_LEVEL);

    // 设置 KEY 管脚的中断类型
    GPIOPinIntEnable(GPIO_PORTC_BASE, GPIO_PIN_4);

    // 使能 KEY 所在管脚的中断
    IntEnable(INT_GPIOC);

    // 使能 GPIO 端口中断
    IntMasterEnable();

    // 使能处理器中断

    for(;;)
    {
        }
    }

// GPIO 的中断服务函数
void GPIO_Port_C_ISR(void)
{
    unsigned char ucVal;
```

```

unsigned long ulStatus;

ulStatus = GPIOPinIntStatus(GPIO_PORTC_BASE, true); // 读取中断状态
GPIOPinIntClear(GPIO_PORTC_BASE, ulStatus);        // 清除中断状态，重要
if (ulStatus & GPIO_PIN_4)                          // 如果 KEY 的中断状态有效
{
    ucVal = GPIOPinRead(GPIO_PORTC_BASE, GPIO_PIN_5); // 翻转 LED
    GPIOPinWrite(GPIO_PORTC_BASE, GPIO_PIN_5, ~ucVal);
    SysCtlDelay(300000);
    // 延时约 10ms，消除按键抖动

    while (GPIOPinRead(GPIO_PORTC_BASE, GPIO_PIN_4) == 0x00);
    // 等待 KEY 抬起

    SysCtlDelay(300000);
    // 延时约 10ms，消除松键抖动
}
}

```

1、驱动库头文件包含

通常情况下，为了使用方便，我们用的是基于《Stellaris外设驱动库》的编程方法，头文件“hw_type.h”和“hw_memmap.h”是最基本的库文件，所以在编写的每一个程序中都必须包含。其他常用的驱动库头文件还包括中断控制、GPIO口定义、系统设置等，一般也都需包含。在最新的Stellaris驱动库里面，包含了各类开发板的示例程序，在搞不清楚要包含哪些头文件的情况下，可以参考示例程序。表 4.1 给出了重用的头文件的解释。

表8.2 led灯闪烁例程里的头文件

头文件	解释
hw_types.h	硬件类型定义：包括对布尔类型tBoolean、硬件寄存器访问HWREG()等的定义
hw_memmap.h	硬件存储器映射：包括对全部片内外设模块寄存器集的基址定义
hw_ints.h	硬件中断定义：包括对所有中断源的定义
sysctl.h	系统控制头文件：包括系统控制模块库函数原型声明、参数宏定义等
gpio.h	GPIO 头文件：包括GPIO 模块库函数原型声明、参数宏定义等
SysCtl	系统节拍头文件：包括系统节拍控制的相关库函数原型声明等

2、驱动库 API 函数调用

在如程序清单1.1的示例程序中，控制板载发光二极管（LED）经过了三步，首先调用函数SysCtlPeripheralEnable()使能LED所在的GPIO 模块，调用函数 GPIOPinTypeOut()配置 LED 所在的 GPIO 管脚为推挽输出，调用 GPIOPinWrite()对 LED 所在的 GPIO 管脚写 0 和写 1 实现 LED 闪烁发光的效果。

函数 SysCtlPeripheralEnable()

功能 使能一个片外设备

原型 void SysCtlPeripheralEnable(unsigned long ulPeripheral)
参数 ulPeripheral: 要使能的片内外设
描述 ulPeripheral 必须为 Stellaris 规定的外设, 如 GPIO、AD、比较器等, 具体请参考 Stellaris 用户手册。

返回值 无

示例

```
SysCtlPeripheralEnable(SYSCTL_PERIPH_GPIOC);  
//使能 LED 所在的端口 GPIOC.  
  
SysCtlPeripheralEnable(SYSCTL_PERIPH_GPIOC);  
// 使能 KEY 所在的 GPIO 端口
```

函数 GPIOPinTypeGPIOInput()

功能 设置所选 GPIO 端口指定的管脚为高阻输入模式

原型 void GPIOPinTypeGPIOInput(unsigned long ulPort, unsigned char ucPins)

参数 ulPort: 所选 GPIO 端口的基址
ucPins: 指定管脚的位组合表示

返回 无

示例: GPIOPinTypeGPIOInput(GPIO_PORTC_BASE, GPIO_PIN_4);
// 设置 KEY 所在管脚为输入

函数 GPIOPinTypeGPIOOutput()

功能 设置所选 GPIO 端口指定的管脚为推挽输出模式

原型 GPIOPinTypeGPIOOutput(unsigned long ulPort, unsigned char ucPins)

参数 ulPort: 所选 GPIO 端口的基址
ucPins: 指定管脚的位组合表示

返回 无

例: GPIOPinTypeGPIOOutput(GPIO_PORTC_BASE, GPIO_PIN_5);
//设置 LED 所在的管脚为输出

以上几组 API 函数作为示例, 更多的 API 函数调用方法可以参考“C:\StellarisWare\docs”文件夹中的 Stellaris 外设驱动库用户手册。

通过以上几组 API 函数可以看到, 通过 StellarisWare API 函数的调用来编程, 方便且容易理解。再次强调 C:\StellarisWare\docs 里面文件的重要性。

第九章 模拟设计软件和应用笔记索引

当我们在进行模拟电路设计的时候，除了选用性能指标符合要求的器件外，如何对设计进行原理性仿真也是整个模拟电路成败的重要步骤，特别是在设计无源和有源滤波器的时候，这样的仿真尤为重要。TI 陆续推出了一系列信号链和电源的设计和仿真软件，组成了 Analog eLab，即一站式在线模拟设计中心，从概念提出到项目完成，为工程师提供了全方位的模拟设计支持。模拟 eLab 设计中心提供的其中一些可用资源包括：

- 学习 - 通过模拟 eLab 网络广播等培训，设计人员可充分利用多种培训材料，在 TI 模拟专家的帮助下解决实际设计问题，了解实用信息。
- 选择 - 多种便捷快速的搜索工具可帮助设计人员在 TI 强大的模拟系列产品中进行导航，以找到满足电路需求的具体产品。
- 设计 - TI Pro 系列设计工具包括新推出的 SwitcherPro 电源设计辅助、FilterPro™、OpAmpPro™ 以及 MDACBufferPro™ 工具。工程师还可访问大型参考设计库，以开发出适用的解决方案。
- 仿真 - 模拟 eLab 设计中心为设计人员提供了基于 SPICE 的免费 TINA-TI 仿真工具，以便于电路设计分析。TINA-TI 程序功能强大，方便易用，非常适合设计、仿真并分析模拟电路。
- 样片 - 工程师可索要产品样片，TI 将快速免费送达客户手中。此外，工程师还可小额购买产品与评估板。

敬请访问 www.ti.com/analogelab。

9.1 FilterPro 和有源滤波器设计技巧

FilterPro: 运算放大器的一类应用就是用做有源滤波器，如何运用 TI 的各种运算放大器及其外围电路来构成 LPF, HPF, BPF 是一个模拟设计新手所要面对的巨大挑战，现在有了 FilterPro 的帮助，你只需要输入想要得到的滤波器参数，TI 会帮助你做出正确的选择，并计算出外围电路中繁多的 R, C 之值

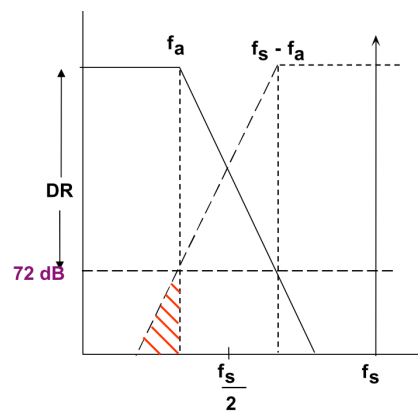
MDACBufferPro: Output Buffer Amplifier Selection Tool 是一款帮助工程师设计 DAC 输出电路的软件，在输入相关参数后，软件会选择出符合要求的运算放大器，并给出参考电路。

在线式计算软件: 除了上面几种免费下载后安装使用的软件，TI 还有一些非常实用的在线式小型计算软件，比如全差动放大器的组件计算，分贝、电压和功率比率转换器，运放到 ADC 的驱动电路计算器，仪表放大器的共模范围计算

器, 各种 TI 的 PLL 的锁相环路滤波器计算软件等等, 请访问下面的网站来获得: <http://focus.ti.com.cn/cn/adc/docs/midlevel.tsp?contentId=23657>

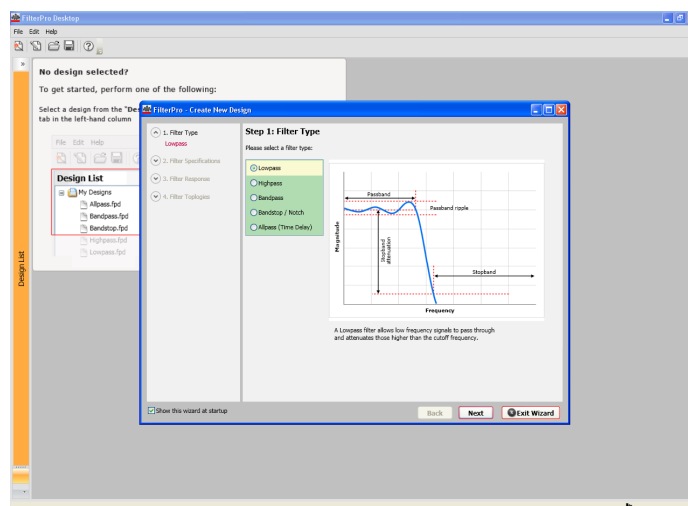
如果你以前用过 FilterPro, 可能你会和我一样痛恨这个软件的兼容性。我从来没有用老版本软件完成过一个设计, 总是在半路就跳出报错窗口然后程序推出。现在, 在新版的 FilterPro 和大家见面后, 这个问题已经彻底解决了。我们也把这个新版软件放到了附带光盘里 (你也可以在 www.ti.com/filterpro 下载), 请大家在安装的时候稍有耐心, 它需要下载和安装一个 windows 控件, 安装速度较慢。安装完成后, 我们就可以使用它来设计一些常用的基于运放的有源滤波器。

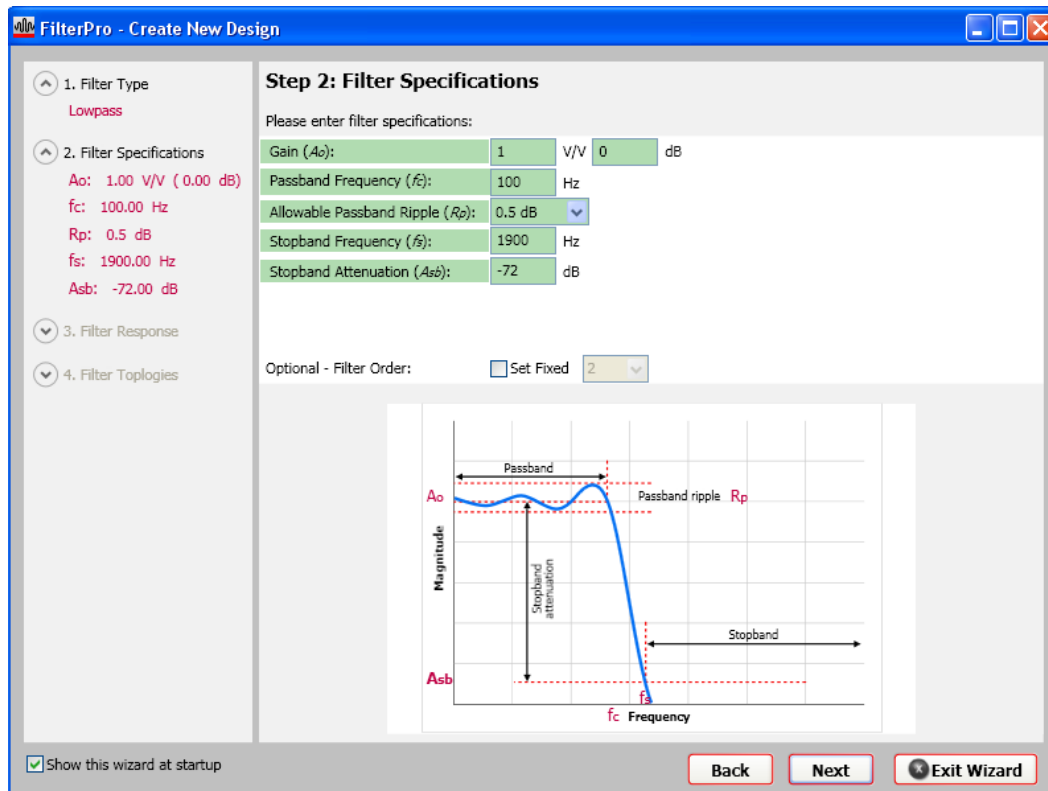
假设我们感兴趣信号的最高频率为 100Hz, 幅度为 0-4Vpp, 我们使用 2ksps 的采样率对信号采样, 期望达到 12 位的精度, 如下图:



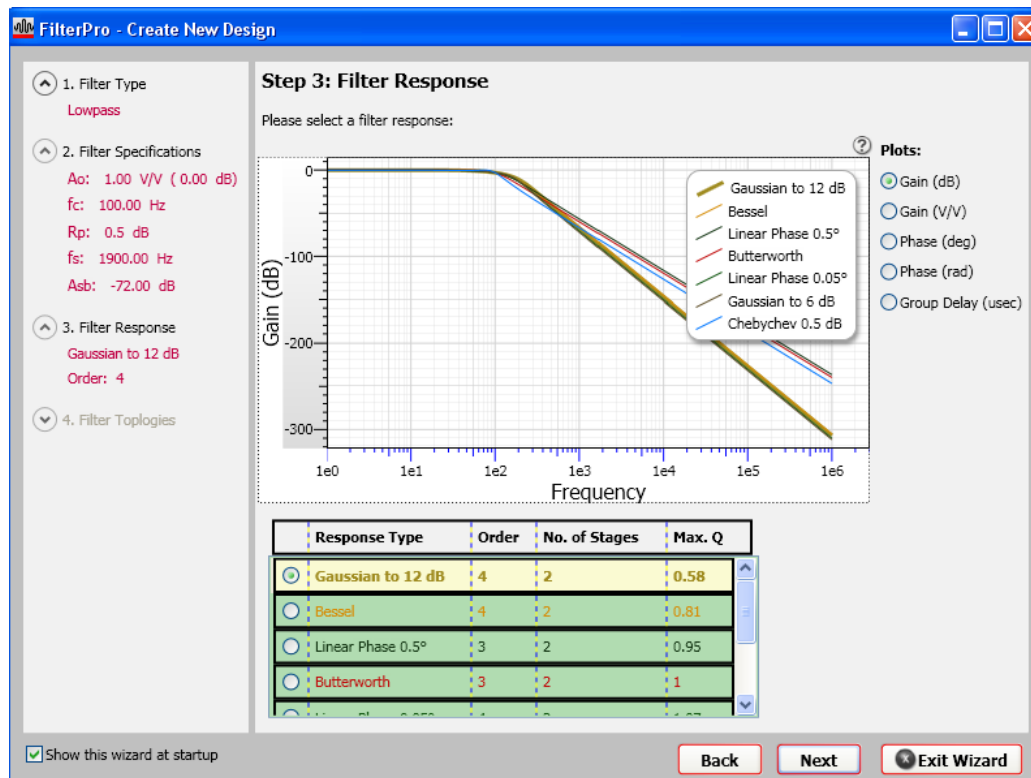
$f_a=100\text{Hz}$ 为我们感兴趣的最高频率, 我们设置它为低通滤波器的-3dB 截止频率。 f_s 为采样率 2kHz, 根据奈奎斯特采样定律, 超过 $f_s/2$ 的信号将混叠到 0- $f_s/2$ 频段中, 其中 f_s-f_a 到 f_s 间的频率成分将混叠回 0- f_a 频段内, 为了保证 0- f_a 频段内 12 位的精度, 即 72dB 的动态范围, 高于 f_s-f_a 的频率分量都应该被低通滤波器限制在-72dBc 以下。所以我们的截止频率为 $f_s-f_a=1.9\text{kHz}$, 衰减量为 72dB。让我们用 FilterPro 来完成这个设计:

下载, 安装并运行 FilterPro 后, 我们得到如下的启动画面, 软件自动进入设计流程, 首先是选择滤波器类型, 这里选择低通滤波器:

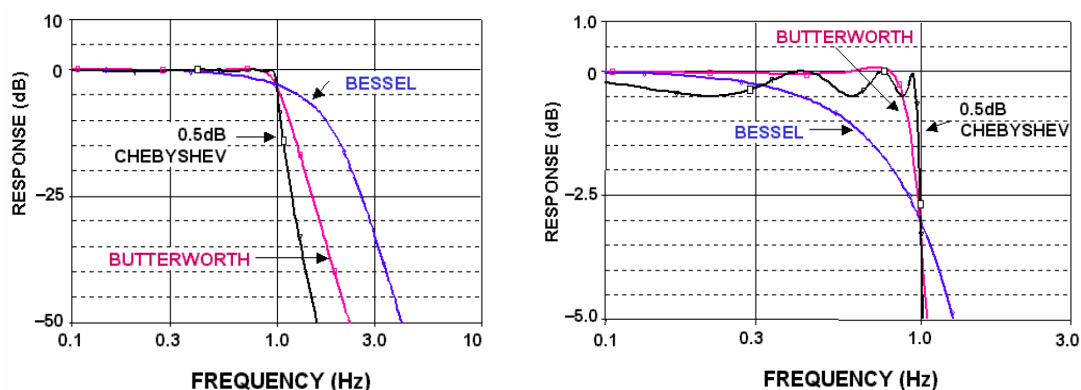




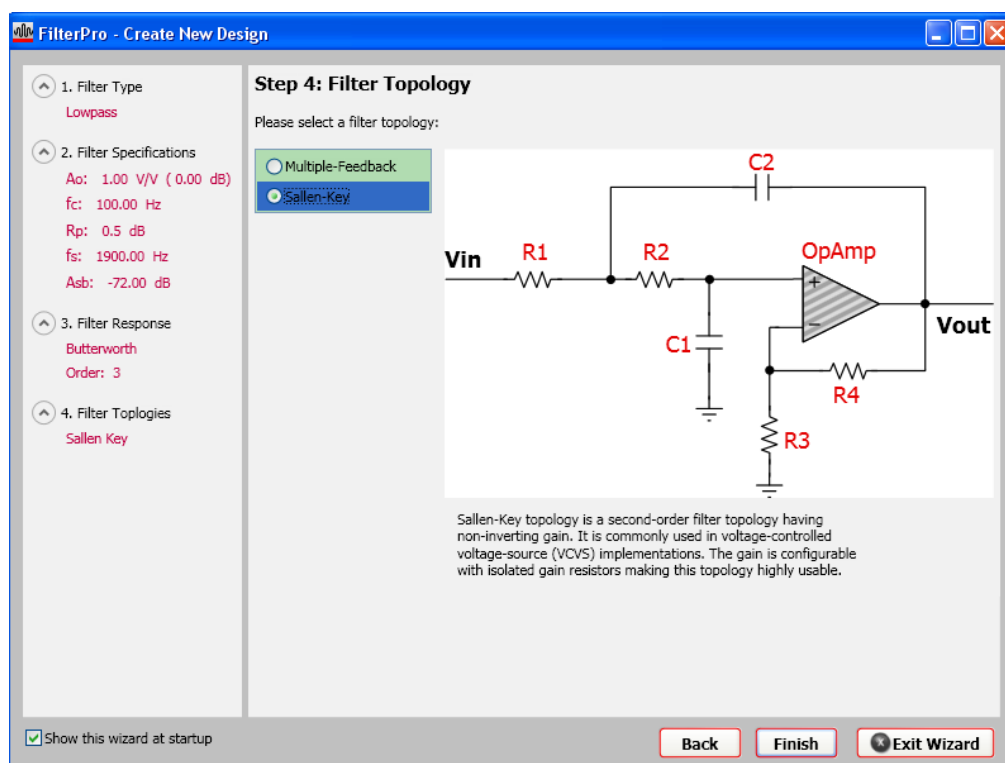
依次键入我们的设计参数，滤波器增益（设为 1）；通带频率（-3dB 截止频率=100Hz）；通带起伏（设为 0.5dB，扫频仪等应用中期望通带起伏越小越好；点频测量则要求较松）；阻带频率（设为 1900Hz），阻带衰减（设为 -72dB），然后下一步：



软件会要求你选择滤波器频率响应的类型，常用的有 Bessel, Butterworth 和 Chebychev, 概括来说, Bessel 拥有最平坦的通带和最缓的截止速率; Chebychev 拥有最陡的截止速率, 但其通带起伏最大; 而 Butterworth 的表现为两者的折中。如下图, 三种滤波器的-3dB 的截止频率均为 1Hz, 从左图看三种滤波器在截止速率上的差异; 而在放大了 Y 轴的右图可以观察到三种滤波器在通带起伏上的差异:

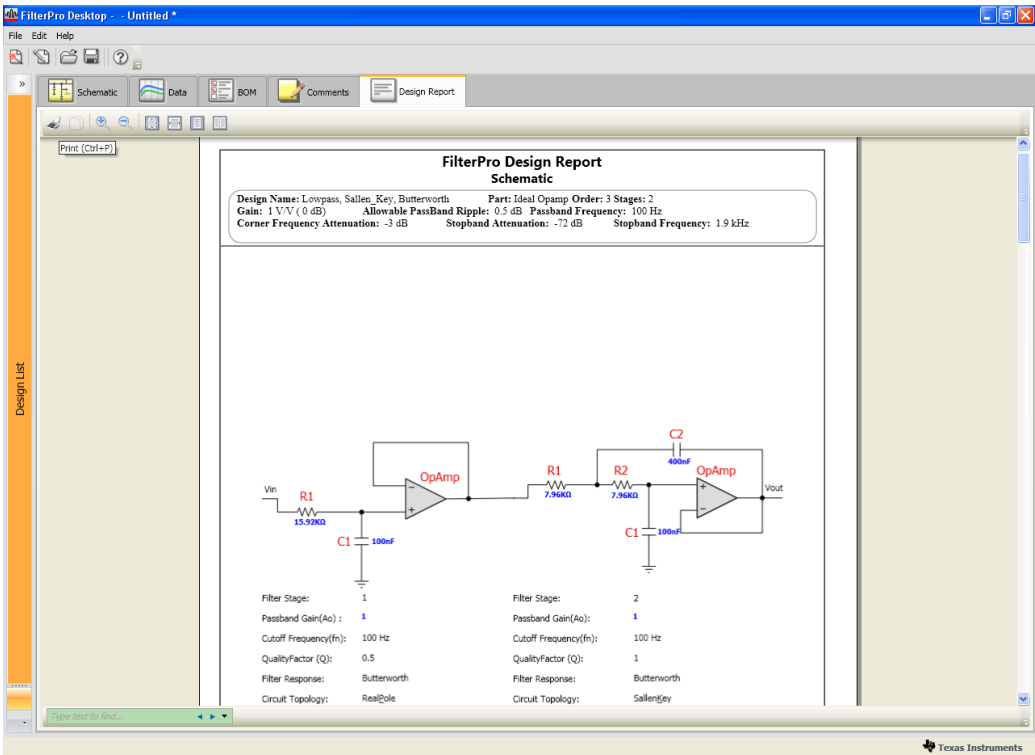


这里我们选择 Butterworth 型滤波器, 软件计算出需要 3 阶滤波器。下一步是选择滤波器的配置方式, MFB 型还是 Sallen-key?



简单来说, 多重反馈 (MFB) 型滤波器是反相滤波器, 其 Q 值、截止频率等对元器件改变的敏感度较低, 量产时有一定优势, 缺点在于输入阻抗低, 增益精度不够好; Sallen-Key 型滤波器是同相滤波器, 其优点在于拥有高输入阻抗、增益设置与滤波器电阻电容元件无关, 所以增益精度极高、且在单位增益时对元器件的敏感度较低。由于我们这里增益为 1,

故选择 Sallen-Key 型。至此，软件会给出最后的结果，给出一个设计结果，你可以导出这个设计结果为 pdf 格式，软件会分析滤波器的增益曲线，相位曲线和群延时。



运放的选择:

这里的滤波器设计是以理想运算放大器来设计的，在实际中，我们还需要为我们的滤波器挑选一个合适的放大器。在挑选放大器时首要需关注其增益带宽积（GBP）、压摆率和直流精度。其中增益带宽积和压摆率需要进行一些计算：

增益带宽积：

对于 MFB 结构：运放的 GBP 最小为 $100 \times \text{Gain} \times f_c$ 。

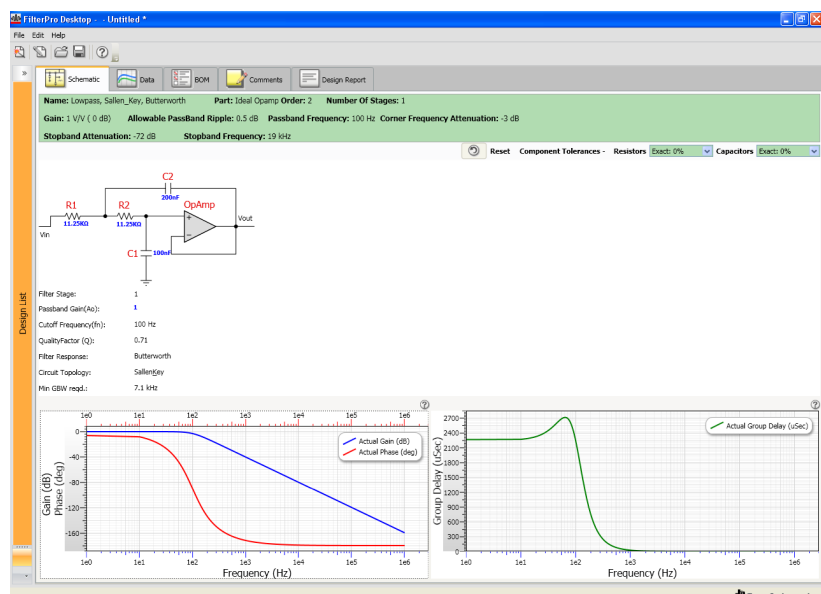
对于 Sallen-key 结构：当 $Q \leq 1$ 时，运放 GBP 至少为 $100 \times \text{Gain} \times f_c$ ；而高 Q 值的 Sallen-key 结构需要更高 GBP 的运放：当 $Q > 1$ 时，运放 GBP 至少为 $100 \times \text{Gain} \times Q^3 \times f_c$ ；

压摆率：

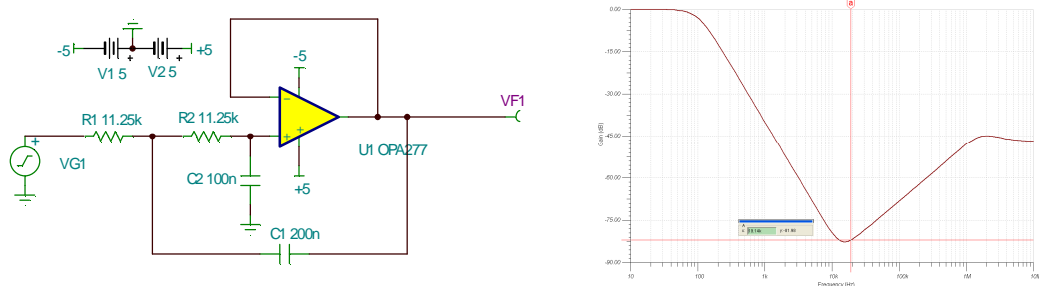
$$\text{SlewRate} > (2 \pi \times V_{\text{OUTP-P}} \times f_c)$$

过采样简化模拟滤波器设计

也许你会对三阶滤波器不满意，多一个元件毕竟多一些成本。为解决这个问题，我们可以提高采样率到 20kHz，这样，我们只需担心 19.9kHz 和 20kHz 之间的信号是否会混叠到 0—100Hz 间。这样，我们拥有了更宽的过渡带。使用 FilterPro 重新设计后，一个两阶滤波器就可以满足甚至超过我们的期望：

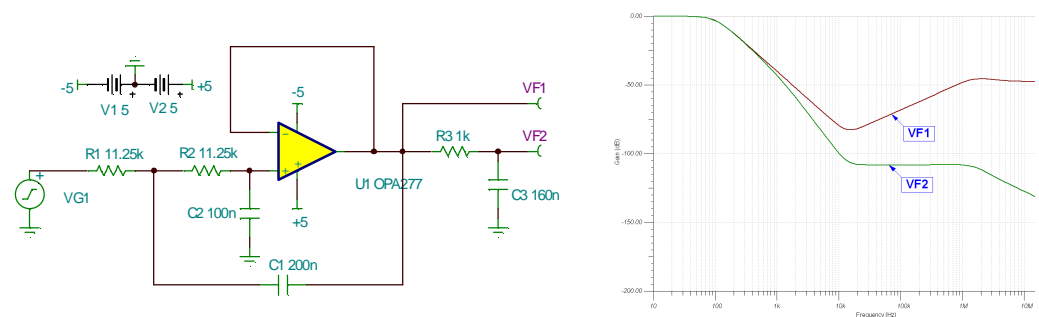


根据运放选择的方法（FilterPro 也会给出相应的运放选择建议），至少需要的带宽为 10kHz，压摆率仅需 0.024V/uS，一只普通的 uA741 就满足这些要求。但为了提高直流精度，我们选择 OPA277，其增益带宽积为 1MHz，压摆率为 0.8/uS，失调电压仅为 20uV。

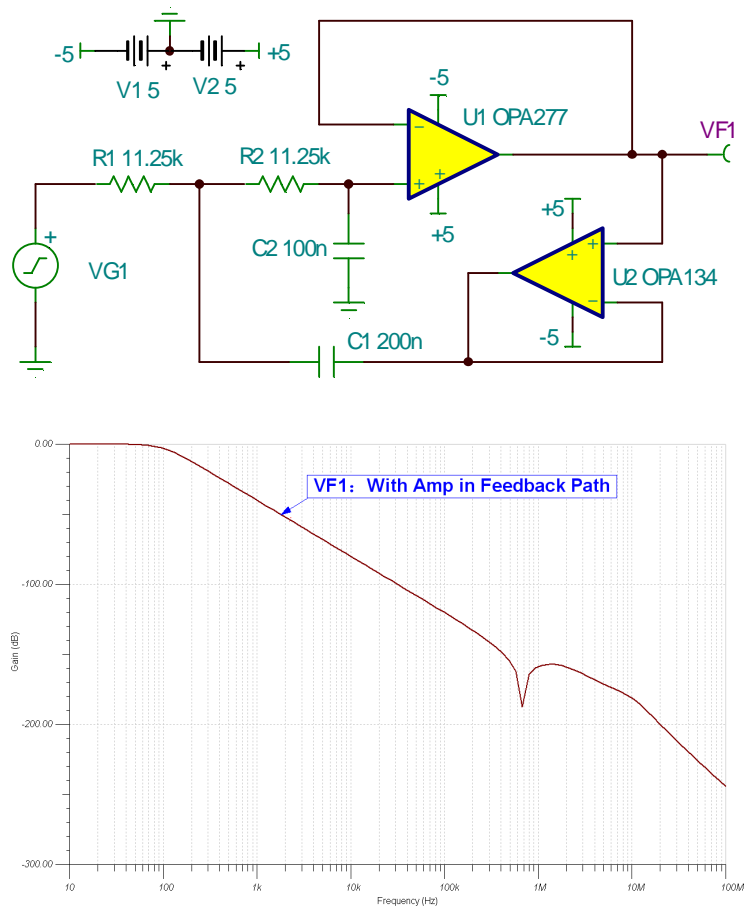


上面我们看到在 19kHz 处，衰减达到了 -80dB，非常好的结果，但是随后增益曲线开始上升，对更高频率处的抑制能力下降，这是 Sallen-Key 型滤波器特有的高频滚通现象，这是由 C1,C2 在高频处逐渐短路带来的，而增益曲线最终将稳定在 R_O / R_1 这个点，其中 R_O 为运放的开环输出阻抗。从图上我们读出增益曲线稳定在 -47dB，既有 $-47 = 20\log(R_O / 11.25k)$ ，得到 R_O 为 50 欧姆，非常符合高精度 Bipolar 运放低开环输出阻抗的特点。

解决这种高频滚通现象常用的方法有两种，一种是在 Sallen-Key 后面加 RC 滤波器，一种是在 C1 和输出间连接隔离运放，两种方法的效果如下图：

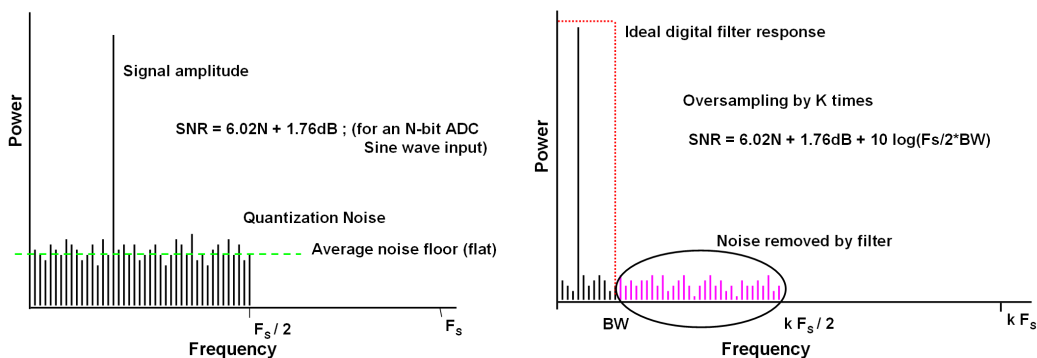


RC 电路可以获得很好的滤波效果，但是大大增加了滤波电路的输出阻抗，并给滤波器带来了附加的相移。这都是值得考虑的因素。

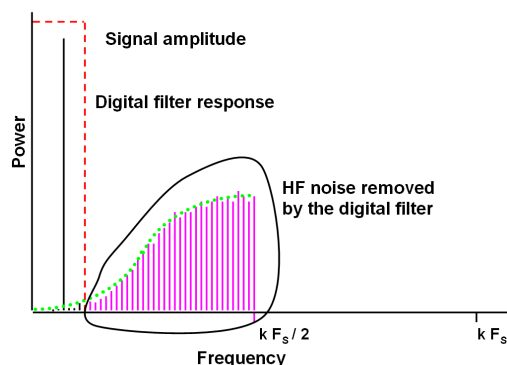


在反馈回路加入隔离运放的方法虽然成本和电路复杂度增加，但是带来了更好的滤波效果

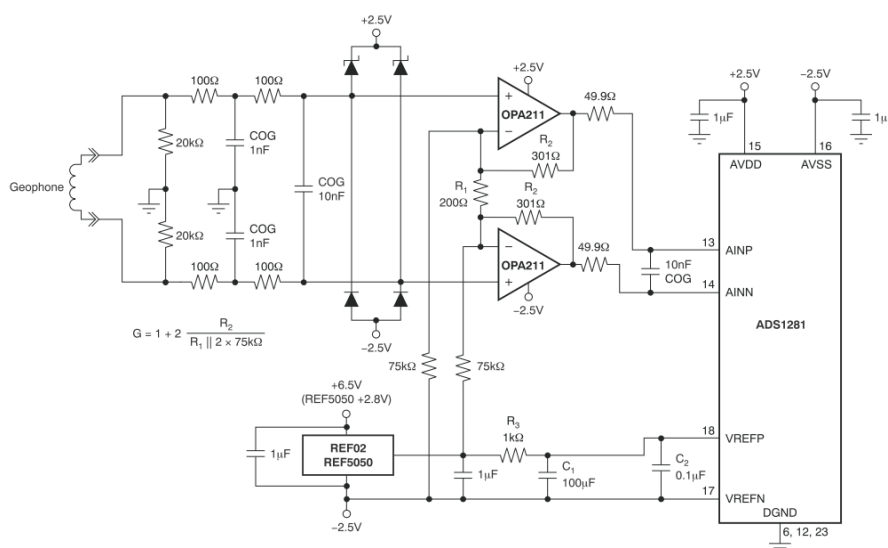
在采样率提高后，你首先需要考虑单片机的处理能力是否能跟上。其次，你需要考虑的问题是虽然通过提高采样率能简化模拟滤波器设计，并很好的抑制高于 $f_s/2$ 的噪声，但是 $f_a - f_s/2$ 内增加的噪声怎么办？不用担心，虽然 $f_a - f_s/2$ 这部分噪声增大了，但它们不会混叠到 $0 - f_a$ 中来，我们只需使用一个数字滤波器就可以完成噪声的滤除工作，同时高采样率还有助于把量化噪声分布到 $k f_s/2$ 上来，从而减少 $0 - f_a$ 中的噪声。所以有结论说每当采样率提高一倍，滤波器带内的信噪比就可以增加 3dB。



Delta-Sigma ADC 就是充分利用了这种过采样技术和数字滤波器，它还通过 Delta-Sigma 调制，把带内噪声推向高频处的方法进一步减小感兴趣的通带内的噪声。



由于 Delta-Sigma ADC 常常用数 MHz 的采样率对数 Hz 的信号进行过采样，因此在模拟滤波器端，Delta-Sigma ADC 通常只需要一个简单的 RC 滤波器，这个 RC 滤波器可能会大大提高你的设计精度：



9.2 POL 电源设计软件：SwitcherPro

在电源方面，特别是开关电源，外部 FET 开关、电感电容等元件的选择，反馈环路的稳定性都是非常重要的设计难点，为简化 TI 的 POL DC/DC 开关电源芯片的应用，TI 推出了一系列设计软件：

SWIFT™ Designer Software Tool: 开发 TPS54000 系列

TPS40K™: DC/DC Controller Designer Software: 开发 TPS40000 系列

TPS62K: Low-Power DC/DC Designer Software: 开发 TPS60000 系列

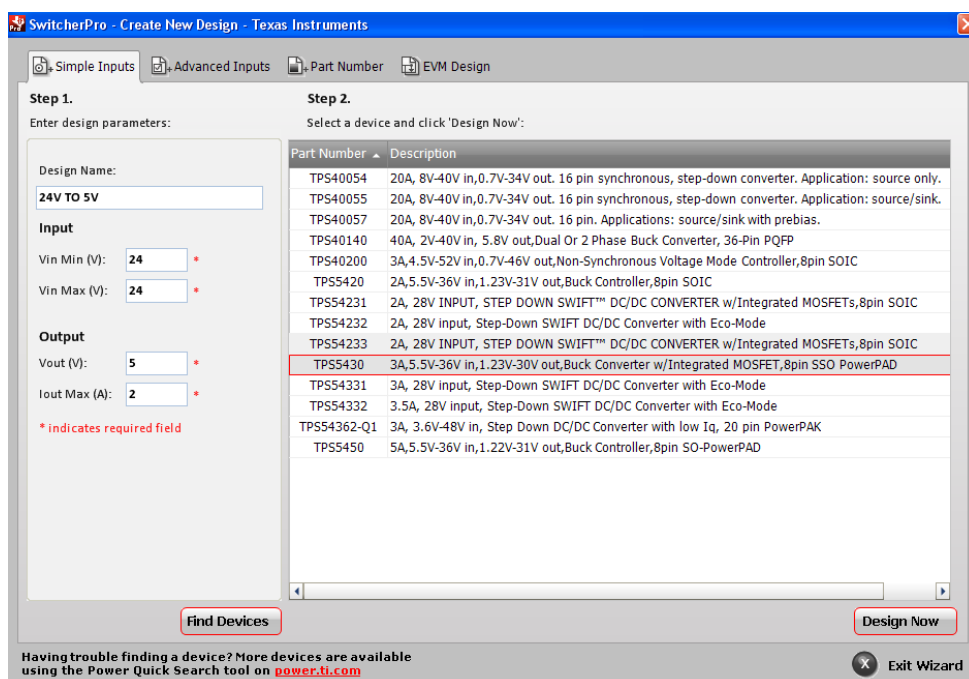
现在，TI 将上面三种软件集成在一起，推出 SwitcherPro 这个可以对业界流行的部分 TPS40K，TPS60K 和 SWIFT 芯片提供参考设计的软件，可以在下面的网址找到它：

<http://www.ti.com/switcherpro>, 我们也在附带光盘中提供了这个软件的桌面版, 同样的, 安装需要一段时间(安装过程中有选项问是否将以前版本 switcherpro 的设计升级到现在版本, 建议选否。如果选是, 安装时间较长, 若安装后不能正常运行, 请选否重新安装一次)。

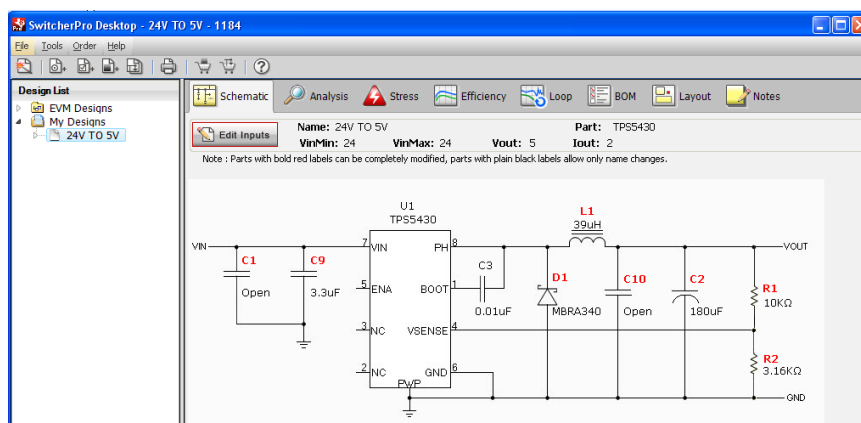
1. 运行 SwitcherPro 后, 选择开始一个新设计还是复制一个旧的设计进行修改。我们选择开始一个新设计。如果你已经知道将要用哪一颗器件, 可以从选择一颗器件开始; 如果还没有开始选型, 可以从输入设计参数开始。我们这里从输入设计参数开始:



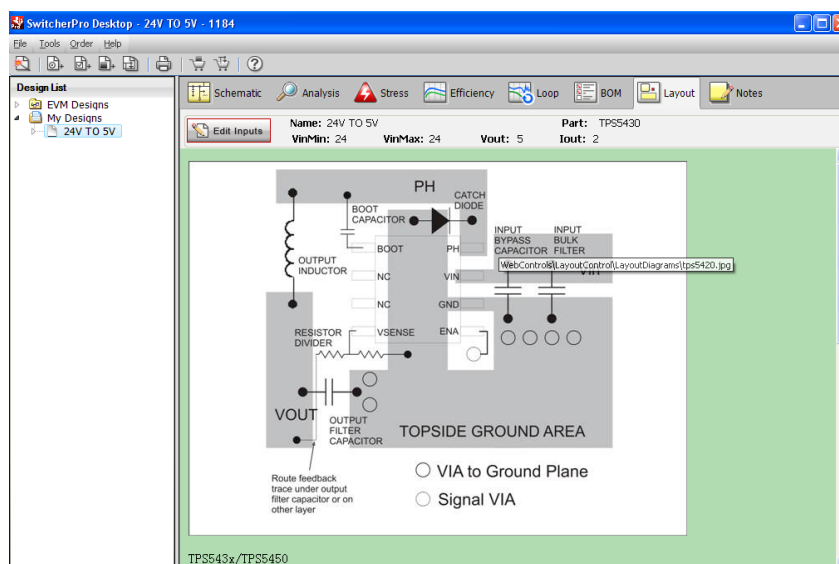
2. 这里我们希望设计一个 24V 到 5V/2A 的电压源, 输入设计参数, 点击 Find Device 后, SwitcherPro 将给出符合设计要求的芯片。我们可以选择老朋友 TPS5430:



3. 选择好器件，点击 **Design Now**，可以得到如下设计结果：



除了给出了电路原理图，**SwitcherPro** 还给出了一系列的分析，包括相位裕量，各器件需承受的功耗等等。还给出了元件清单，你可以照着这个清单买到可以让这个设计顺利运行的器件，特别是在你对电容、电感、二极管等不太熟悉的时候，这个功能特别有用。另一个特别有用的参考就是电源的 **PCB** 设计建议：



目前，**SwitcherPro** 支持绝大部分的 **TPS40K**、**TPS54K** 和 **TPS60K**，在中低功率负载点电源设计中有非常好的应用价值。

9.3 TINA-TI：运算放大器的稳定性判断

TINA-TI，是 **TI** 公司和 **DesignSoft** 公司联合推出的专门为 **TI** 器件进行 **SPICE** 仿真的软件，它基于 **SPICE** 模型，是一款科学而且功能强大的电路仿真软件。它拥有内置信号源，频谱仪，示波器等模块，能分析所设计电路的时域和频域响应。**TI** 公司在其网上免费提供这个软件，并专门为几乎所有的 **TI** 运算放大器，部分特殊功能放大器和一些开关电源芯片制作了 **TINA** 的器件模型，这样用户将不再需要自己从 **SPICE** 模型转换为 **TINA** 模型，节

约了大量的时间。同时，TINA-TI 中还内建了大量的例子，包括 TI 大部分运放的测试电路及一些常用的模拟电路。

本书中的所有运放例子都是用 TINA-TI 设计和仿真。大家可以参照着在 TINA-TI 里搭建自己的电路进行测试，在动手中更能发现问题，这也是为什么我们没有在光盘中附上书中的 TINA-TI 例子的原因。

下面，我们将使用 TINA-TI 分析运放在驱动容性负载时的稳定性问题（略）。

9.4 应用笔记索引

下面提到的所有应用笔记，包括信号链，电源，MSP430，C2000 和 Stellaris，都已经下载并放到了在我们的附带光盘中。敬请留意。

9.4.1 信号链应用笔记索引

Amplifier Basics

Amplifier Specifications

Understanding Basic Analog Passive Devices	SLOA027
Understanding Basic Analog Active Devices	SLOA026
Understanding Operational Amplifier Specifications	SLOA011
Designing Gain and Offset in Thirty Seconds	sloa097
DC Parameters: Input Offset Voltage	SLOA059
Worst-case design of op amp circuits	slyt120

Feedback Theories

Feedback Amplifier Analysis Tools	SLOA017
Frequency response errors in voltage feedback op amps	SLYT146

Choose of Amplifiers

Match Amplifiers to Applications	Slyt213
Integrated logarithmic amplifiers for industrial applications	SLYT088
Matching operational amplifier bandwidth with applications	SLYT181
Selecting High-Speed Operational Amplifiers Made Easy	SLOA051

Stability Analysis

Effect of Parasitic Capacitance in Op Amp Circuits	sloa013a
Stability Analysis of Voltage-Feedback Op Amps, Including Compensation Technique	SLOA020
Using a De-compensated Op Amp for Improved Performance	SLYT174
Op amp attenuators	SLYT093
Op amp stability and input capacitance	SLYT087

High Speed Applications

Designing for low distortion with high-speed op amps	slyt133
RF and IF Amplifiers with Op Amps	SLYT102
Using high-speed op amps for high-performance RF design, Part 1	slyt121
Using high-speed op amps for high-performance RF design, Part 2	slyt112

Amplifier and Noise

Noise Analysis for High-Speed Op Amps	SBOA066
Noise Analysis in Operational Amplifier Circuits	SLVA043
Calculating noise figure in op amps	slyt094

Audio Amplifiers

Audio power amplifier measurements, Part 1	SLYT135
Audio power amplifier measurements, Part 2	SLYT128
An audio circuit collection, Part 1	SLYT155
An audio circuit collection, Part 2	SLYT145
An audio circuit collection, Part 3	SLYT134
Audio Power Amplifier Solutions for New Wireless Phones	SLOA053
Guidelines for Measuring Audio Power Amplifier Performance	SLOA068
Calculating Gain for Audio Amplifiers	SLOA105
Measuring Class-D Amplifiers for Audio Speaker Overstress Testing	SLOA116
Reducing the output filter of a Class-D amplifier	SLYT198
Power supply decoupling and audio signal filtering for the Class-D audio power amplifier	SLYT199

Current-Feedback Amplifiers

The Current-Feedback Op Amp: A High-Speed Building Block	SBOA076
Current Feedback Amps: Review, Stability Analysis, and Applications	SBOA081
Voltage Feedback vs. Current Feedback Op Amps	SLVA051
A Current Feedback Op-Amp Circuit Collection	SLOA066
Expanding the Usability of Current-Feedback Amplifiers	SLYT099
Stabilizing Current-Feedback Op Amp while optimizing circuit performance using Pspice	SBOA095

Fully Differential Amplifiers

Fully-Differential Amplifiers (Rev. D)	SLOA054
Analysis of Fully Differential Amplifiers	SLYT157
Fully Differential Amplifiers Applications	SLYT143
Fully-Differential OP Amps Made Easy	SLOA099
Differential Op Amp Single-Supply Design Techniques	SLOA072
A Differential Operational Amplifier Circuit Collection	SLOA064
Fully differential amplifier design in high-speed data acquisition systems	slyt119
Low-Power, High-Intercept Interface to the ADS5424, 105-MSPS Converter	SLYT223
Active Output Impedance for ADSL Line Drivers	SLOA100

Instrumentation Amplifiers

Signal Conditioning Wheatstone Resistive Bridge Sensors	SLOA034
Getting the Most Out of Your Instrumentation Amplifier Design	SLYT226
Boost Instrument Amp CMR with Common-Mode Driven Supplies	sboa014
Programmable-Gain Instrumentation Amplifiers	SBOA024
AC Coupling Instrumentation and Difference Amplifiers	SBOA003
Precision Absolute Value Circuits	SBOA068

Level Shifting Signals with Differential Amplifiers	sboa038
Layout	
The PCB is a component of op amp design	slyt166
Reducing crosstalk of an op amp on a PCB	slyt190
Reducing PCB design costs: From schematic capture to PCB layout	SLYT167
High-Speed Operational Amplifier Layout Made Easy	SLOA046
High Speed Amplifier PCB Layout Tips	sloa102
How (Not) To Decouple High-Speed Operational Amplifiers	SLOA069
Measuring Board Parasitic in High-Speed Analog Design	SBOA094
PCB layout for the TPA005D1x and TPA032D0x Class-D APAs	slyt182
Rail-to-Rail Amplifiers	
Use of Rail-to-Rail Operational Amplifiers	SLOA039
A Single Supply Op Amp Circuit Collection	SLOA058
Auto-zero amplifiers ease the design of high-precision circuits	SLYT204
Using Op Amps for Filtering	
Analysis of the Sallen-Key Architecture	SLOA024
Design Methodology for MFB Filters in ADC Interface Applications	SBOA114
Active Low-Pass Filter Design	SLOA049
Filter Design in Thirty Seconds	SLOA093
Digitally Programmable, Time-Continuous Active Filter	sbfa005
Handbook of Operational Amplifier Active RC Networks	sboa093a
Fast Setting Low-Pass Filter	sboa011
FilterPro MFB and Sallen-Key Low-Pass Filter Design Program	SBFA001
Active filters using current-feedback amplifiers	SLYT081
Video Amps	
Measuring Differential Gain and Phase	SLOA040
Video Designs Using High-Speed Amplifiers	SLOA057
Video Operational Amplifier	SBOA069
Analog-to-Digital Converters	
Data Converter Basics	
Data Converter Specifications	
Understanding Data Converters	SLAA013
A Glossary of Analog-to-Digital Specifications and Performance Characteristics	SBAA146
Selecting an ADC	SBAA004
Choosing an ADC and Op Amp for Minimum Offset	SLAA064
Calculating noise figure and third-order intercept in ADCs	SLYT090
Dynamic Tests for ADC Performance	SBAA002
Switched-Capacitor ADC Analog Input Calculations	SLAA036
Data Acquisition Basics	

Complete Temp Data Acquisition System from a Single +5V Supply	SBAA050
Signal Acquisition and Conditioning with Low Supply Voltages	SLAA018
Aspects of Data Acquisition System Design	SLYT191
Interface ADC to DSP	
Using Quad and Octal ADCs in SPI Mode	SLYT150
A Methodology of Interfacing Serial A-to-D Converters to DSPs	SLYT175
Efficiently Interfacing Serial Data Converters to High-Speed DSPs	SLYT160
Simple DSP interface for ADS784x/834x ADCs	SLYT210
Using Direct Data Transfer to Maximize Data Acquisition Throughput	SLYT111
New DSP development environment includes data converter plug-ins	SLYT158
Sigma-Delta ADCs	
How to Get 23 bits of Effective Resolution from Your 24-bit Converter	SBAA017
Understanding the ADS1252 Input Circuitry	SBAA082
Understanding the ADS1251, ADS1253, and ADS1254 Input Circuitry	SBAA086
Guide for Delta-Sigma Converters: ADS1210, ADS1211, ADS1212, ADS1213	SBAA016
Programming Tricks for Higher Conversion Speeds Utilizing Sigma-Delta Converters	SBAA005
Giving Delta-Sigma Converters a Gain Boost with a Front-End Analog Gain Stage	SBAA006
Using Ceramic Resonators with the ADS1255/6	SBAA104
Improved 60Hz Performance for ADS1211	SBAA040
Implementing a Direct Thermocouple Interface with MSP430x4xx and ADS1240	SLAA125
Operating the 16-bit, 5MSPS ADS1605 at Double the Output Data Rate	SLAA180
Synchronization of External Analog Multiplexers with Delta-Sigma ADCs	SBAA013
Data Capture with Multiple ADS1244 or ADS1245 Devices in Parallel	SBAA116
Synchronizing the ADS1271	SBAS355
SAR ADCs	
Tips for Using the ADS78xx Family of ADCs	SBAA003
SPI-Based Data Acquisition/Monitor Using the TLC2551 Serial ADC	SLAA108
Interfacing Low Power Serial (SPI) ADCs to the MSP430F449	SLAA234
The Operation of the SAR-ADC Based on Charge Redistribution	SLYT176
Two-Channel, 500-kSPS Operation of the ADS8361	SLYT082
ADS8342 SAR ADC Inputs	SBAA127
Pipelined ADCs	
High-Speed Data Conversion	SBAA045
Clocking High-Speed Data Converters	SLYT075
Implementing a CDC7005 Low Jitter Clock Solution for High Speed High IF ADC Applications	SLWA034
14-Bit, 125-MSPS ADS5500 Evaluation	SLYT074
ADS809 Analog-to-Digital Converter with Large Input Pulse Signal	SLYT083
ADCs Support Multicarrier Systems	SLWY001
ADS82x ADC with Non-Uniform Sampling Clock	SLYT089
Techniques for Sampling High-Speed Graphics with Lower-Speed A/D Converters	SLYT184
LVDS Outputs on the ADS527x	SBAA118

Using the ADSDDeSer-50EVM to Deserialize ADS527x 10-Bit Outputs	SBAA119
Interfacing High-Speed LVDS Outputs of the ADS527x/ADS524x	SBOA104
Standard Procedure Direct Measurement Sub-picosecond RMS Jitter High-Speed ADC	SLWA036
Layout	
ADS5500, OPA695: PC Board Layout for Low Drivers Distortion High-Speed ADC	SBAA113
Analog-to-Digital Converter Grounding Practices Affect System Performance	SBAA052
Voltage Reference	
Voltage Reference Scaling Techniques Increase Converter and Resolution Accuracy	SBAA008
ADC Gain Calibration - Extending the ADC Input Range	SBAA107
Building a Stable DAC External Reference Circuit	SLAA172
Adjusting the A/D Voltage Reference to Provide Gain	SLYT109
The Design and Performance of a Precision Voltage Reference Circuit for 14-bit and 16-bit AD/DA	SLYT168
Precision Voltage References	SLYT183
Digital-to-Analog Converters	
Bipolar Voltage Outputs for the TLV56xx Family of DACs	SLAA113
DAC5686/DAC5687 Clock Generation Using PLL & External Clock Modes	SLWA040
Topology and Noise Using Multiplying DACs	SBAA146
Analog Interfaces	
Buffer Op Amp to ADC Circuit Collection	SLOA098
Interfacing op amps and analog-to-digital converters	SLYT104
Getting the Full Potential from your ADC	SBAA069
Sensor to ADC—analog interface design	SLYT173
Evaluating operational amplifiers as input amplifiers for A-to-D converters	SLYT193
Matching the Noise Performance of the Operational Amplifier to the ADC	SLYT237
Amplifiers and Bits: An Introduction to Selecting Amplifiers for Data Conv.	SLOA035
High-Voltage Signal Conditioning for Low Voltage ADCs	sboa097a
High-Voltage Signal Conditioning for Differential ADCs	SBOA096
Measuring Single-Ended 0V-5V Signals with Differential Delta-Sigma ADCs	SBAA133
RLC Filter Design for ADC Interface	SBAA108
Accurately measuring ADC driving-circuit settling time	slyt262
Interfacing the VCA8617 with High-Speed ADCs	SBAA130
Multiplexing ADS8411	SLAA285
Data Converters for Industrial Power Measurements	SBAA117
Pressure Transducer to ADC Application	SLOA056
Thermistor Temperature Transducer to ADC Application	SLOA052
Wideband Complementary Current Output DAC Single-Ended Interface	SBAA135

9.4.2 电源类应用笔记索引

以下是和电源有关的应用笔记，请利用右侧括号中的文档编号在 TI 网站上查找。

通用文章

Get low-noise, low-ripple, high-PSRR power with the TPS717xx (slyt280)
Power-management solutions for telecom systems improve performance, cost, & size (slyt278)
Simultaneous power-down sequencing with the TPS74x01 family of linear regulators (slyt281)
TPS6108x: A boost converter with extreme versatility (slyt279)
LDO white-LED driver TPS7510x provides incredibly small solution size (slyt260)
Power management for processor core voltage requirements (slyt261)
Selecting the correct IC for power-supply applications (slyt259)
A 3-A, 1.2-V_{out} linear regulator with 80% efficiency and P_{lost} < 1W (slyt254)
Fully integrated TPS6300x buck-boost converter extends Li-ion battery life (slyt256)
bq25012 single-chip, Li-ion charger and dc/dc converter for Bluetooth (slyt255)
Complete battery-pack design for one- or two-cell portable applications (slyt248)
Single-chip bq2403x power-path manager charges battery while powering system
TPS61059 powers white-light LED as photoflash or movie light (slyt245)
TPS65552A powers portable photoflash (slyt246)
Advantages of using PMOS-type low-dropout linear regulators in battery appl. (slyt161)
Comparison of different power supplies for portable DSP solutions working ... (slyt152)
Extended output voltage adjustment (0 V to 3.5 V) using the TI TPS5210 (slyt195)
Low-cost minimum-size solution for powering future-gen Celeron-type processors.. (slyt171)
Optimal output filter design for microprocessor or DSP power supply (slyt162)
Power supply solutions for TI DSPs using synchronous buck converters (slyt177)
Powering Celeron-type microprocessors using TI's TPS5210 and TPS5211 controllers (slyt178)
Simple design of ultra-low-ripple DC/DC boost convert. w/TPS60100 charge pump (slyt170)
Stability analysis of low-dropout linear regulators with a PMOS pass element (slyt194)
Synch. buck regulator design using the TI TPS5211 high-frequency hysteretic ... (slyt186)
TI TPS5602 for powering TI's DSP (slyt185)
Understanding the load-transient response of LDOs (slyt151)
Understanding the stable range of equivalent series resistance of LDO regulator (slyt187)
Optimal design for an interleaved synch. buck converter under high-slew-rate,... (slyt139)
Runtime power control for DSPs using the TPS6200 buck converter (slyt131)
Auto-Track voltage sequencing simplifies simultaneous power-up and power-down (slyt095)
Load-sharing techniques: Paralleling power modules with overcurrent protection (slyt100)
Optimizing the switching frequency of ADSL power supplies (slyt117)
Power conservation options with dynamic voltage scaling in portable DSP designs (slyt106)
SWIFT Designer power supply design program (slyt116)
Soft-start circuits for LDO linear regulators (slyt096)
Understanding piezoelectric transformers in CCFL backlight applications (slyt107)
Using the TPS61042 white-light LED driver as a boost converter (slyt101)
Using the UCC3580-1 controller for highly efficient 3.3-V/100-W isolated supply (slyt105)

Why use a wall adapter for ac input power? (slyt126)
Estimating available applicaiton power for Power-over-Ethernet applications (slyt085)
LED-driver considerations (slyt084)
Tips for successful power-up of today's high-performance FPGAs (slyt079)

AC/DC 和 DC/DC 电源



PWM 电源控制器

Current balancing in four-pair, high-power PoE applications (slyt270)
Flyback Transformer Design for the UCC28600 (slua418)
Design Considerations for the UCC28600 (slua399a)
Bootstrap Circuit for Green Mode Applications (slua373)
Designing Switching Voltage Regulators With the TL494 (slva001d)
Current Doubler Rectifier Offers Ripple Current Cancellation (slua323)
Active Clamp Transformer Reset: High Side or Low Side? (slua322)
UCC2891 Active Clamp (slua303)
Dual Output Boost Converter (slua288)
Low Voltage Feedback in PWM Applications (slua286)
Synchronous Rectifiers of a Current Doubler (slua287)
UCC38C42 25-W Forward Converter (slua276)
UCC3895 CD Output Asymmetric Duty Cycle Operation (slua275)
UCC38C44 12-V Isolated Bias Supply (slua274)
Understanding Buck-Boost Power Stages in Switchmode Power Supplies (slva059a)
UCC38C42 Family of High-Speed BiCMOS Current-Mode PWM Controllers (slua257)
A Power Management Solution for Efficient, Multiple Output Applications (slua255)
Programming the UCC3809 for 90% Maximum Duty Cycle Clamp (slua251)
A Comparison Between the BiCMOS UCC3895 Phase Shift Controller and the UC3875 (slua246)
DN-63 The Current-Doubler Rectifier: An Alternative Rectification Technique (slua121)



功率因数校正 IC

PFC Pre-Regulator Frequency Dithering Circuit (slua424)
350-W, Two Phase Interleaved PFC Pre-Regulator (slua369b)
Bootstrap Circuit for Green Mode Applications (slua373)
DN-44 UC3854A and UC3854B Advanced Power Factor Correction Control ICs (slua177a)
UCC28517 100-W PFC power converter with 12-V, 8-W bias supply, Part 1 (slyt097)
UCC28517 100-W PFC power converter with 12-V, 8-W bias supply, Part 2 (slyt092)
Avoiding Audible Noise at Light Loads When Using Leading Edge Triggered PFC Con (slua309a)
Startup Current transient of the Leading Edge Triggered PFC Controllers (slua321)
UCC38050 100W Critical Conduction (PFC) Reference Design (sluu138a)
UCC3817 Current Sense Transformer Evaluation (slua308)
U-153 UC3855A/B High Performance Power Factor Preregulator (slua146a)
PFC Family Differences UCC3817A/18A/19A and UCC3817/18/19 (slua294)
UCC3819 250-W PFC Boost Follower PreRegulator Design (slua269)

负载共享

Loa Δ - Σ haring TPS40050 Modules Using the UCC39002 Loa Δ - Σ hare Controller (slua311)
48-VIN, 12-VOUT Loadshare System Using the UCC39002 with Three DC-DC Modules (slua270a)

非隔离式开关 DC/DC 调节器

升压充电泵稳压器

Minimizing Ringing at the Switch Node of a Boost Converter (slva255)
TPS60230 WLED Charge Pump (slva217)
TPS6031x Evaluation Using the TPS6030xEVM (slva133)
Improved Start-up Performance for Charge Pumps TPS6030x (slva099)
Additional Negative Output with TPS601xx (slva098)

DC/DC 控制器（外部开关）

Adaptive Constant On-Time (D-CAPTM) Control Study in Notebook Applications (slva281b)
Power for V5's Transceiver using DC/DC Controllers using External FETs (slva283)
Spreadsheet modeling tool helps analyze power- and ground-plane voltage drops (slyt273)
Selecting the correct IC for power-supply applications (slyt259)
High-Power LED Driving Using the TPS40200 (slvu167)
Using Ceramic Output Capacitors w/the TPS6420x & TPS75003 Buck Controllers (slva210a)
5 A Buck Converter Using the TPS6420x Family of Step Down Controllers (slva164)
DDR2 Power Solutions for Notebooks (slua316)
Using Cascodes with the TL1451 (slua315)
TPS4005x TPS4006x Effect of Programmable UVLO (slua310)
Predictive Gate Drive (tm) FAQ (slua285)
Predictive Gate Drive Boosts Converter Efficiency (slua281)
UCC27221/2 Predictive Gate Drive FAQ (slua280)
1-MHz, 3.3-V High-Efficiency Synchronous Buck Converter (slua261a)
2.5V to 5V, 600kHz, High-Eff Synch Boost Converter With TPS43000 PWM Controller (slua268)
3.3-V to 12-V High Efficiency Ceramic Only Non-Synchronous Boost Converter (slua267)
Low-Voltage (1.2-V) High-Efficiency Synchronous Buck Converter With TPS43000 PWM (slua260)

DC/DC 转换器（集成开关）

Ballast Resistors Allow Load Sharing Between Two Paralleled DC/DC Converters (slva250)
Monotonic, Inrush Current Limited Start-Up for Linear Regulators (slva156)
Choosing Inductors and Capacitor for DC/DC Converters (slva157)

升压/降压稳压器

Application of the MC34063 Switching Regulator (slva252b)
TPIC74100-Q1 Buck/Boost Switch Mode Regulator (slia083a)
Fully integrated TPS6300x buck-boost converter extends Li-ion battery life (slyt256)
Minimizing Ringing at the Switch Node of a Boost Converter (slva255)

Dynamically Adjustable Output Using the TPS63000 (slva251)
 Bias Power Supply for TV and Monitor TFT LCD Panels Using the TPS65160 (slvu169)
 Performing Accurate PFM Mode Efficiency Measurements (slva236)
 Customizing your TPS6510x/TPS6514X (slva192)
 Load Disconnect for the TPS6510x and TPS6514x (slva191)
 Designing Switching Voltage Regulators With the TL499A (slva141)



反向稳压器

Application of the MC34063 Switching Regulator (slva252b)
 Minimizing Ringing at the Switch Node of a Boost Converter (slva255)
 Bias Power Supply for TV and Monitor TFT LCD Panels Using the TPS65160 (slvu169)
 TFT LCD Display Power Supply Solutions Using the TPS65100 Triple Output Supply (slvu173)
 TFT-LCD Power Supply Using TPS65120 Single Inductor Quadruple-Output Power Supply (slvu172)
 Minimizing Buck-Boost (Inverting) Converter High Frequency Switching Noise (slva219)
 Limitations of Slew Rate on the REFIN Pin of the TPS54X72 Family (slva212)
 Customizing your TPS6510x/TPS6514X (slva192)
 Load Disconnect for the TPS6510x and TPS6514x (slva191)
 Designing Switching Voltage Regulators with TL497A (slva143)
 Dual Output Power Supply Sequencing for High Performance Processors (slva117)
 Using the TPS54372 in DDR Memory/Active Bus Termination Applications (slua273)
 Understanding Buck-Boost Power Stages in Switchmode Power Supplies (slva059a)
 Understanding Boost Power Stages In Switchmode Power Supplies (slva061)
 Understanding Buck Power Stages In Switchmode Power Supplies (slva057)



降压稳压器

使用 TPS6211x 设计电源时的实际注意事项 (zhct010)
 Chinese Version: Optimizing the Layout of TPS546xx for Thermal Perf (slva215)
 Adding Hysteresis to Low Battery Input on the TPS6205x (slva287a)
 Application of the MC34063 Switching Regulator (slva252b)
 Q4 2007 Issue Analog Applications Journal (slyt282)
 Using a buck converter in an inverting buck-boost topology (slyt286)
 Power for V5's Transceiver using DC/DC Converters with Integrated FETs (slva284)
 Using the TPS5430 As An Inverting Buck Boost Converter (slva257a)
 Simultaneous power-down sequencing with the TPS74x01 family of linear regulators (slyt281)
 TPS6505x Device Comparison (slva276a)
 Enabling high-speed USB OTG functionality on TI DSPs (slyt271)
 Using The TPS6235x Without The I2C Interface (slva277)
 TPS6505x Device Comparison (slva276)
 DaVinci Sequencing Using The TPS65023 (slva273)
 Using TPS5410/20/30/31/50 w/Aluminum/Ceramic Output Capacitors (slva237c)
 Dynamic Power-Path Mgmt & Dynamic Power Mgmt (slua400)
 Selecting the correct IC for power-supply applications (slyt259)

Adjusting Vout of Internal Compensated Low Input Voltage SWIFT DC/DC Converters (slva134a)

Output Voltage Selection for the TPS62400 Family of Buck Converters (slva254)

Minimizing Ringing at the Switch Node of a Boost Converter (slva255)

Differences Between TPS65020/021/022 (slva238)

Differences Between the TPS65800/810/820 PMIC Devices (slva248)

TFT LCD Display Power Supply Solutions Using the TPS65100 Triple Output Supply (slvu173)

Performing Accurate PFM Mode Efficiency Measurements (slva236)

Powering today's multi-rail FPGAs and DSPs, Part 2 (slyt240 307)

TPS6501x Device Comparison (slva165b)

Using TPS54x80 Tracking SWIFT(TM) dc/dc Converters f/Simult. Tkg of Input Supply (slva203)

Thermal Performance of SWIFT(TM) DC/DC Converters in the 28-Pin HTSSOP Package (slva201)

Small Dynamic Voltage Management Solution Based On TPS62300 High Frequency Buck (slva196)

Customizing your TPS6510x/TPS6514X (slva192)

Load Disconnect for the TPS6510x and TPS6514x (slva191)

Using 3.3-V Signals for Spartan-3 Configuration and JTAG Ports (slva159a)

Adjusting Vout of Internal Compensated Low Input Voltage SWIFT DC/DC Converters (slva134)

Sequencing with TPS54x80 and TPS54x73 DC/DC Converters (slva007)

Maximum Output Current of TPS62050 (slva006)

Using Low Voltage SWIFT DC/DC Converters with Ceramic Capacitors (slva126)

DVS For OMAP1510 Using TPS62200 (slva123)

Dual Output Power Supply Sequencing for High Performance Processors (slva117)

Designing With the TPS54610 Synchronous Buck Regulator (slva104a)

Optimizing the Layout of the TPS546xx for Thermal Performance (slva113a)

Designing with the TPS54611 Through TPS54616 Synchronous Buck Regulators (slva105a)

Designing with the TPS54310 Synchronous Buck Regulator (slva109)

Designing with the TPS54311 Through TPS54316 Synchronous Buck Regulators (slva111)

Using TPS54672 in DDR Memory/Active Bus Termination Applications (slva112)

Designing for Small-Size, High-Freq Applications Using TPS546xx DC/DC Converters (slva107)

升压稳压器

TPS6102x 升压转换器的降压转换模式 (zhca023)

通过在 COMP 引脚上添加一个 1M 电阻以修改 TPS61016 的 PFM 操作 (zhca024)

Application of the MC34063 Switching Regulator (slva252b)

Extending the Wide Output Voltage Capability of the TPS6108x Boost Converter (slva279)

TPS6108x: A boost converter with extreme versatility (slyt279)

Powering Multiple WLED Strings Using the TPS61150/50A (slva270)

How to Choose the Appropriate TPS6107x for your Application (slva269)

Drive High Current LEDs (slva265)

White Light LED Driver With Gradual Dimming (slva122a)

Using Ceramic Output Capacitors With The TPS61020 Boost Converter (slva264)

Factors That Determine Light Load PSM Switching Frequency for TPS6101X Boost Conv (slva263)

Using the TPS61150 With $V_{in} > 6V$ (slva258)

TPS61060 Voltage Regulation Mode (slva260)

TPS61060 Dynamic Voltage Adjustment (slva256)

Minimizing Ringing at the Switch Node of a Boost Converter (slva255)

Extending Battery Life With the TPS61040 Low Power DC-DC Boost Converter (slva247)

High Voltage Power Supply Using the Highly Integrated TPS61040 (slva245)

Operating the TPS61042 from Two Li-Ion and Input Voltages Higher than 6V (slva244)

TPS61059 powers white-light LED as photoflash or movie light (slyt245)

Clamshell Phone w/OLED/LCD Screen Using the TPS61140 Dial Output Boost Regulator (slva243)

TPS61150 Dual Output Boost Converter Drive Up to 14 WLED Keypad LCD Backlight (slva241)

Flashlight & Movie-Light Supplies Using TPS61058 & TPS61059 Sync Boost Converter (slvu170)

Powering Multiple White LEDs, PWM & Digital Dimming Control Using TPS61060/1/2 (slvu171)

TFT LCD Display Power Supply Solutions Using the TPS65100 Triple Output Supply (slvu173)

TPS61060/61/62: Single-Wire Digital Brightness Control (slva226)

Factors That Determine Light Load PSM Switch Freq for TPS6102x Boost Converters (slva235)

Performing Accurate PFM Mode Efficiency Measurements (slva236)

Improved Overvoltage Protection for the TPS61040/1 (slva227)

Reducing Output Ripple Voltage of TPS61070 (slva213)

Powering a White LED Flashlight with the TPS61090 (slva211)

Using the TPS61040 in High Voltage Applications (slva209)

Single-cell Battery Discharge Characteristics Using the TPS61070 Boost Converter (slva194)

Customizing your TPS6510x/TPS6514X (slva192)

Load Disconnect for the TPS6510x and TPS6514x (slva191)

High Voltage Power Supply Using a Highly Integrated DC/DC Converter (TPS61040) (slva137)

Single Cell TPS61041 LED Driver (slva136)

TPS61040 Inverter Design (slva008a)

TPS61042 White Light LED Driver Boost Converter (slva125a)

TPS61042 Dual Li-Ion and Higher Input Voltages (slva131)

High Voltage Power Supply Using the TPS61040 (slua272)

Extending Battery Life with the TPS61040 White Light LED Driver (slea004)

线性稳压器

双通道 LDO

Driving a WLED does not always require 4 V (slyt284)

Linear Matched Independent Current Source vs Traditional WLED Driver Solutions (sbva019)

LDO white-LED driver TPS7510x provides incredibly small solution size (slyt260)

Ceramic Capacitors Replace Tantalum Capacitors in LDOs (slva214a)

Recommended Power Solutions for the TMS320x2810/1/2 DSPs (slva204)

Digital Designer's Guide to Linear Voltage Regulators & Thermal Mgmt (LDO) (slva118)

Using the TPS767D325 LDO Regulator (slva089)

Understanding the Terms and Definitions of LDO Voltage Regulators (slva079)

Technical Review Of Low Dropout Voltage Regulator Operation And Performance (slva072)

Fundamental Theory Of PMOS Low-Dropout Voltage Regulators (slva068)

低压降 (LDO) 控制器

Digital Designer's Guide to Linear Voltage Regulators & Thermal Mgmt (LDO) (slva118)

DN-61, A High Performance Linear Regulator for Low Dropout Applications (slua089)

单通道 LDO

TPS79918 RF LDO 支持迁移至 StrataFlash® 嵌入式存储器 (P30) (zhct009)

Saving Valuable Board Space with Dynamic Voltage Scaling in Portable Devices (sbva020)

Driving a WLED does not always require 4 V (slyt284 134)

Host-side gas-gauge-system design considerations for single-cell handheld apps (slyt285)

Simultaneous power-down sequencing with the TPS74x01 family of linear regulators (slyt281)

TPS6505x Device Comparison (slva276a)

Enabling high-speed USB OTG functionality on TI DSPs (slyt271)

TPS6505x Device Comparison (slva276)

DaVinci Sequencing Using The TPS65023 (slva273)

Linear Matched Independent Current Source vs Traditional WLED Driver Solutions (sbva019)

Dynamic Power-Path Mgmt & Dynamic Power Mgmt (slua400)

LDO white-LED driver TPS7510x provides incredibly small solution size (slyt260)

A 3-A, 1.2-Vout linear regulator with 80% efficiency and Plost < 1W (slyt254)

Minimizing Ringing at the Switch Node of a Boost Converter (slva255)

Differences Between TPS65020/021/022 (slva238)

Complete battery-pack design for one- or two-cell portable applications (slyt248)

Differences Between the TPS65800/810/820 PMIC Devices (slva248)

Performing Accurate PFM Mode Efficiency Measurements (slva236)

Powering today's multi-rail FPGAs and DSPs, Part 2 (slyt240 307)

Intel StrataFlash Embedded Memory (P30) Power Solutions (slva218)

Extending VOUT Below 1.2 V Using an External Reference (slva216)

TPS6501x Device Comparison (slva165b)

Understanding LDO Dropout (slva207)

Recommended Power Solutions for the TMS320x2810/1/2 DSPs (slva204)

Using 3.3-V Signals for Spartan-3 Configuration and JTAG Ports (slva159a)

Monotonic, Inrush Current Limited Start-Up for Linear Regulators (slva156)

The TPS71501 External PNP Transistor Boosts LDO Output Current (sbva015)

Extending the Input Voltage Range of an LDO Regulator (slva119)

Digital Designer's Guide to Linear Voltage Regulators & Thermal Mgmt (LDO) (slva118)

ESR, Stability, and the LDO Regulator (slva115)

DMOS Delivers Dramatic Performance Gains to LDO Regulators (EDN mag) (sbvy001)

Using LDOs and Power Managers in Systems with Redundant Power Supplies (slva094)

An Easy Solution to Current Limiting an Op Amp (sbva011)

Voltage Regulator Solutions for Xilinx Virtex E Dual Voltage FPGAs (slva086)

Understanding the Terms and Definitions of LDO Voltage Regulators (slva079)

Technical Review Of Low Dropout Voltage Regulator Operation And Performance (slva072)

Low Power 150-mA LDO Linear Regulators. Extended Output Voltage Adjustment Range (slva071)

Fundamental Theory Of PMOS Low-Dropout Voltage Regulators (slva068)

电压基准

并联电压基准

Designing Switching Voltage Regulators With the TL494 (slva001d)
Implementing a Direct Thermocouple Interface With MSP430x4xx and ADS1240 (slla125a)
ADS121x Analog-Digital Converter Applications Primer (sbaa022)

串联电压基准

High-Voltage Signal Conditioning for Differential ADCs (sboa096)
Improved Voltage Reference Filter Has Several Advantages (sbva010)
Low Power Operation of REF102 10.0V Precision Voltage Reference (sbva008)
Make a Precision ± 10 V Reference (sbva007)
Make a Precision -10 V Reference (sbva006)
Level Shifting Signals with Differential Amplifiers (sboa038)
Make A Precision Current Source or Current Sink (sbva001)
The ACF2101 Used as a Bipolar Switched Integrator (sboa029)
Voltage-Reference Filters (sbva002)

电流基准

Make a Precision -10 V Reference (sbva006)
Boost Instrument Amp CMR With Common-Mode Driven Supplies (sboa014)
Diode-Based Temperature Measurement (sboa019)
Make A Precision Current Source or Current Sink (sbva001)

9.4.3 MSP430 应用笔记索引

关于 MSP430 内部各模块的详细描述和寄存器设置，请在特定器件的页面下载对应的用户手册(USER GUIDE)，以下是和 MSP430 有关的应用笔记，请利用右侧括号中的文档编号在 TI 网站上查找。

Basics

MSP430 Flash Memory Characteristics (slla334)
Efficient Multiplication and Division Using MSP430 (slla329)
Features of the MSP430 Bootstrap Loader (slla089d)
MSP430 Software Coding Techniques (slla294a)
Oversampling the ADC12 for Higher Resolution (slla323)
MSP430 32-kHz Crystal Oscillators (slla322)
Migrating From MSP430F13x/14x to MSP430F23x/24x (slla381a)
Migrating From MSP430F16x to MSP430F261x (slla380)
Application of Bootstrap Loader in MSP430 With Flash Hardware Software Proposal (slla096d)
MSP430 Competitive Benchmarking (slla205b)
Driving Large LCDs with LCD Peripheral of the MSP430 (slla272)
Automatic Baud Rate Detection on the MSP430 (slla215)
Choosing an Ultra Low-Power MCU (slla207)
Controlling the DCO Frequency of the MSP430x11x (slla074)

The MSP430x3xx Clock System (slaa080)
MSP430 Family Mixed-Signal Microcontroller Application Reports (slaa024)
Using Two MSP430F4xx Devices to Drive Additional LCD Segments (slaa293)

Peripherals

PMBus Implementation Using the MSP430 USCI (slaa386)
Using the USCI I2C Master (slaa382)
Implementing SMBus using MSP430 Hardware I2C (slaa249)
Using the USCI I2C Slave (slaa383)
CEC-to-I2C Bridge With the MSP430 (slaa377)
Implementing IrDA with the MSP430 (slaa202a)
MSP430 Capacitive Single-Touch Sensor Design Guide (slaa379)
PCB-Based Capacitive Touch Sensing With MSP430 (slaa363a)
MSP430 USB Connectivity Using TUSB3410 (slaa276a)
Interfacing the MSP430 with MMC / SD Flash Memory Cards (slaa281a)
Software I2C Slave Using the MSP430 (slaa330)
Interfacing an EEPROM to the MSP430 I2C Module (slaa208)
Interfacing the 3-V MSP430 to 5-V Circuits (slaa148)
Implementing a UART Function with Timer_A3 (slaa078a)
Implementing An Ultralow-Power Keypad Interface with MSP430 (slaa139)

Debug MSP430

Programming a Flash-Based MSP430 Using the JTAG Interface (slaa149c)
Advanced Debugging Using the Enhanced Emulation Module (EEM) (slaa263b)
A Flash Monitor for the MSP430 (slaa341)
Mixing C and Assembler with the MSP430 (slaa140)
MSP430 Isolated FET Interface (slaa184)

MSP430 Applications

Audio

Speech and Sound Compression/Decompression with MSP430 (slaa361)
Solid State Voice Recorder Using Flash MSP430 (slaa123)
Pong Video Game Using the MSP430 (slaa177)
A Low-Cost 12-bit Speech CODEC Using the MSP430F13x (slaa131)

Detection

A Simple Glass Breakage Detector Using the MSP430 (slaa351)
Implementing a Smoke Detector With the MSP430F2012 (slaa335)
Ultra-Low Power Motion Detection using the MSP430F2013 (slaa283)
Rotation Detection with the MSP430 Scan IF (slaa222)

Measurement

An Electronic Water Meter Design Using MSP430F41x (slaa138a)
Ultrasonic Distance Measurement with the MSP430 (slaa136a)
MSP430F4270 Altimeter Demo (slaa254)
Implementing a Single-Chip Thermocouple Interface with the MSP430x42x (slaa216)
Implementing an Ultralow-Power Thermostat with Slope A/D Conversion (slaa129b)

Low-Power Tilt Sensor Using the MSP430F2012 (slaa309)

Control

DTMF-Controlled Remote Switching Application Using the MSP430 (slaa178)

Decode TV IR Remote Control Signals Using Timer_A3 (slaa134)

PWM DC Motor Control Using Timer A of the MSP430 (slaa120)

MSP430 Stepper Motor Controller (slaa223 0)

Digital Fan Control with Tachometer using MSP430 (slaa259)

Fuzzy Logic Motor Control with MSP430x14x (slaa235)

Ultra-Low Power TV IR Remote Control Transmitter (slla175)

Power

Li-Ion Battery Charger solution using the MSP430 (slaa287)

HDQ Protocol Implementation with MSP430 (slaa196)

Filter and other algorithm

Efficient MSP430 Code Synthesis for an FIR Filter (slaa357)

Random Number Generation Using the MSP430 (slaa338)

Wave Digital Filtering Using the MSP430 (slaa331)

Spread-Spectrum Clock Source Using an MSP430 (slaa291)

Digital FIR Filter Design Using the MSP430F16x (slaa228)

CRC Implementation with MSP430 (slaa221)

MSP430 Embedded Soft-Modem Demo (slaa204)

MSP430 Internet Connectivity (slaa137a)

Current Transformer Phase Shift Compensation and Calibration (slaa122)

Implementing a Real-Time Clock on the MSP430 (slaa076a)

Using PWM Timer_B as a DAC (slaa116)

Low Power RF

Clear Channel Assessment Using TI MSP430 and CC2500 Radio (slaa365)

MSP430 Interface to CC1100/2500 Code Library (slaa325)

Ultra-Low-Power 27-MHz Wireless Mouse Reference Design (slaa302)

Operating the TRF6903 w/MSP430 Evaluation Kit in the 315-MHz or 433-MHz ISM Band (swra049)

IEEE 802.15.4(TM) and ZigBee(TM) Hardware Platform using MSP430F1612 (slaa264)

Measuring the Packet Error Rate (PER) Using the TRF6903 w/MSP430 Evaluation Kit (swra050)

AN033 -- Porting of RF Blinking LED Software Example to CC2420 - MSP430 (swra059)

Implementing a Bidirectional Frequency Hopping Application W/TRF6903 and MSP430 (swra041)

Implementing a Bidirectional Wireless UART Application w/TRF6903 & MSP430 (swra039)

MSP430 with external AD/DA/DSP

Implementing a Direct Thermocouple Interface With MSP430x4xx and ADS1240 (slaa125a)

Interfacing the DAC8555 to the MSP430F449 (slaa344)

Interfacing the ADS1251/52 to the MSP430 (slaa242)

Using the ADS8361 with the MSP430 USI port (slyt244)

Simple PSE Solution Delivers High Power-Over-Ethernet to 16-18W PD Over Two Pairs (slva224)

PSE Solution Delivers High Power-over-Ethernet to 25-W PD Over Two Pairs (slva221)

Interfacing the MSP430 with a DSP Application (slla174)

9.4.4 C2000 应用笔记索引

关于 C2000 内部各模块的详细描述和寄存器设置，请在特定器件的页面下载对应的用户手册(USER GUIDE)，以下是和 C2000 有关的应用笔记，请利用右侧括号中的文档编号在 TI 网站上查找。

Custom Bootloader Options via One-Time Programmable (OTP) Memory (spraaq3)

Using the eQEP Module in TMS320x280x as a Dedicated Capture (spraah1)

TMS320x281x to TMS320x280x/2801x/2804x Migration Overview (Rev. A) (spraa58a)

TMS320F280x DSC USB Connectivity Using TUSB3410 USB-to-UART Bridge Chip (spraa91)

Microstepping Bipolar Drive of Two-Phase Hybrid Stepping Motor on F2808 DSP (spraa7)

Running an Application from Internal Flash Memory on the TMS320F28xx DSP (spra958h)

Flash Programming Solutions for the TMS320F28xxx DSCs (spraa13)

Hardware Design Guidelines for TMS320F28xx and TMS320F28xxx DSCs (spraa1a)

Configuring Source of Multiple ePWM Trip-Zone Events (spraa4)

Power Line Communication for Lighting Apps using BPSK w/a Single DSP Controller (spraa5)

Copying Compiler Sections from Flash to RAM on the TMS320F28xxx DSCs (spraa8)

Hardware Design Guidelines for TMS320F28xx and TMS320F28xxx DSCs (spraa1a)

An Overview of Designing Analog Interface With TM320F28xx/28xxx DSCs (spraa6a)

Interfacing SD/MMC Cards With TMS320F28xxx DSCs (spraa7)

TMS320F28xx and TMS320F28xxx DSP Power Reference Design (slva296a)

Custom Bootloader Options via One-Time Programmable (OTP) Memory (spraaq3)

PowerPAD Thermally Enhanced Package Application Report (slma002d)

Running an Application from Internal Flash Memory on the TMS320F28xx DSP (spra958h)

Power Line Communication for Lighting Apps using BPSK w/ a Single DSP Controller (spraa5)

3.3 V DSP for Digital Motor Control (spraa550)

TMS320C2000™ DSP Controllers: A Perfect Fit for Solar Power Inverters (spraa3)

TMS320F280x Based Digitally Controlled DC-DC Switching Power Supply (spraa3)

RAMDISK: A Sample User-Defined C I/O Driver (spraa861)

TMS320F2808 Power Controller Board (spraa3)

Using the eQEP Module in TMS320x280x as a Dedicated Capture (spraah1)

TMS320x281x to TMS320x280x/2801x/2804x Migration Overview (spraa58a)

Recommended Power Solutions for the TMS320x2810/1/2 DSPs (slva204)

TMS320F2810, TMS320F2811, TMS320F2812 ADC Calibration (spraa989a)

Controlling the ADS8342 with TMS320 Series DSP's (slaa176)

Interfacing the ADS8361 to the TMS320F2812 DSP (slaa167)
Interfacing the ADS8364 to the TMS320F2812 DSP (slaa163)
Signal Conditioning an LVDT Using a TMS320F2812 DSP (spra946)
TMS320F281x Boot ROM Serial Flash Programming (spraaq2)
TMS320x2833x/2823x to TMS320x2834x Delfino Migration Overview (sprab26)
Configuring the TMS320F280x DSP as an I2C Processor (spraan8)

9.4.5 Stellaris 应用笔记索引

Isolated CAN Reference Design (Rev. B) (PDF 48 KB)
Configuring Stellaris with Pin Multiplexing (Rev. A) (Multiple Files)
Using the Stellaris Ethernet Controller with Lightweight IP (lwIP) (Rev. B) (PDF 122 KB)
Using the Stellaris Ethernet Controller with Micro IP (uIP) (Rev. B) (PDF 128 KB)
Using AES Encryption and Decryption with Stellaris Microcontrollers (Rev. B) (PDF 113 KB)
Using Stellaris Microcontrollers Internal Flash Memory to Emulate EEPROM (Multiple Files)
Programming the On-Chip Flash Memory in a Stellaris Microcontroller (PDF 95 KB)
Creating an Autonomous Car with the Stellaris LM3S316 Microcontroller (Multiple Files)
Using the Stellaris Serial Flash Loader (Multiple Files)
Using the Stellaris Microcontroller Analog-to-Digital Converter (PDF 170 KB)
Using the Stellaris LM3S615 and LM3S316 to Control a CNC Machine (Multiple Files)
Using the IEC 60730 for Safe and Reliable Operation of Stellaris Devices (Multiple Files)
Using Schematic Part Libraries and PCB Footprint Libraries for Stellaris (PDF 178 KB)
Optimizing Code Performance and Size for Stellaris Microcontrollers (PDF 161 KB)
Migrating from Sandstorm-Class to Fury-Class Stellaris Microcontrollers (PDF 194 KB)
Implementing RS-232 Flow Control on a Stellaris Microcontroller (PDF 74 KB)
Flash Protection for Stellaris Microcontrollers (PDF 83 KB)
Evaluating PeerSec Networks MatrixSSL on a Stellaris Microcontroller (Multiple Files)
Clocking options for Stellaris Family Microcontrollers (PDF 95 KB)
Application Update Using the Stellaris USB Device Firmware Upgrade Class (PDF 178 KB)
Adding 32KB of Serial SRAM to a Stellaris Microcontroller (PDF 97 KB)
ADC Oversampling Techniques for Stellaris Microcontrollers (PDF 177 KB)
Using a Stellaris Microcontroller as an I/O Processor (PDF 126 KB)
USB Certification for Stellaris-based USB Peripherals and Embedded Host Systems
Upgrading to Stellaris Microcontrollers from Microchip's PIC Microcontrollers (PDF 112 KB)
Software UART for Stellaris Microcontrollers (Multiple Files)
Serial-to-Ethernet Converter for Stellaris Microcontrollers (PDF 89 KB)

第十章 快速获得 TI 高性能模拟器件

通过前面两章的介绍，我们对 TI 的信号链与电源产品已经有了非常深刻的印象，同时 TI 提供的大量设计和仿真软件也能帮助大家学习和设计模拟电路。相信有的同学已经开始或者跃跃欲试，想利用 TI 的高性能模拟器件来优化和简化他的设计。这时，我们会面临一个非常重要的问题：在大学里，我们如何快速地获得前面介绍的这些 TI 器件？

我们目前针对中国大学对 TI 高性能器件的需求，开通了两个非常便利的渠道：样片申请和特惠价格小批量购买。样片申请，顾名思义，TI 愿意给中国大学提供小批量的免费样片以供大家评估和熟悉 TI 的高性能模拟器件，如果您所在的大学为某次大赛或集中培训需要大量的某些 TI 器件，请不要组织学生进行集中申请，您可以汇总样片需求，由带队教练或负责人向 TI 大学计划部提出统一申请。更多样片申请的详情请参考 3.1 节；或者请考虑我们今年专门为大学生创新活动所开辟的小批量购买渠道，在这个渠道中，所有被 TI 授权的学校将拥有一个特别账号，用此账户登录 WPI 为 TI 开设的小批量购买网站，将获得 TI 网站上公布的千片或百片量的单价，同时，没有最小购买量的限制。目前，为加强管理和效果评估，此特价小批量销售计划仅针对学校或学院，不向个人用户开放。详情请参考 10.2 节。

10.1 如何有效申请 TI 的免费样片

中国大学申请流程和最新规则

运算放大器，数据转换器，电源，接口，单片机，DSP……TI 的众多产品已经被越来越多的中国学生所熟悉和喜爱。为了更有效地让更多的大学、老师和学生能使用到所需要的样片，从 2009 年 12 月起，TI 中国样片中心和 TI 中国大学计划部将试行最新的中国大学样片申请流程和申请规则。

改进的主要措施包括下面两点：1. 我们需要申请者提供足够详细的信息，以便我们分析样片的用途和流向，并在有可能出现问题的时候和学校建立最快捷的联系；2. 减少每单可申请的样片数量，并对本科生及以下学历的教学和实验中提供对应的样片申请。

让我们先从样片申请流程一步步看如何提供所需的详细信息（**在订单提交后的修改收货信息步骤非常重要，请务必仔细阅读并严格按照要求提供尽可能全的信息！**）：

第一步：完善 my.TI 账户信息：登录 my.TI，在左边选择更新配置文件：

欢迎您， 彭 先生 。如果您不是 彭先生 ， 请以其他用户登录。

my.TI 帐户

• 电子邮件警报 • 新闻简报 • 配置文件

您的帐户

TI Home > my.TI > my.TI 帐户

my.TI 帐户

登录信息和个人详细信息

- 更改电子邮件地址
- 更改密码
- 更新配置文件
- 更新感兴趣的领域

警报和订阅

- 管理电子邮件警报
- 管理新闻简报
- 管理常规通信

新产品

开关和多路复用器

TPS22924C: 超低功耗、低输入电压、超低导通电阻负载开关

电源管理

TPS658600: 具有锂电池充电器的多通道电源管理单元

放大器和线性

TAS5611: TAS5611

RSS 源

产品信息更新

新产品

DaVinci™ 技术 (英文内容)

TI Blog 和 Podcast 更新

德州仪器 (TI) Video360 Blog (英文内容)

德州仪器 (TI) Video360 Podcast 和 Vidcast (英文内容)

第二步，编辑您的配置文件：

编辑配置文件

* 为必填字段

登录信息

* 电子邮件地址	<input type="text" value=" @163.com"/>	请提供有效电子邮件地址， 勿使用免费邮箱
* 确认电子邮件地址	<input type="text" value=" @163.com"/>	
* 密码	<input type="password" value="6-12 个字符，区分大小写"/>	
* 确认密码	<input type="password" value=""/>	
<input checked="" type="checkbox"/> 记住密码 这是什么？		

最好使用学校邮箱地址，会比免费邮箱地址提供多一层的在校证明。一个收货人只能使用一个my.TI帐号进行样片申请，TI不支持多帐号同收货人重复申请。

个人详细信息

* 称谓	<input checked="" type="radio"/> 先生 <input type="radio"/> 小姐	
* 姓	<input type="text" value="彭"/>	
* 名	<input type="text" value="洪"/>	
* 公司	<input type="text" value="电子科技大学"/>	请勿使用缩写
英文内容		
* Last Name (姓)	<input type="text" value="Peng"/>	提供真实姓名和学校名称。学校名称的中英文不要使用缩写，英文名字太长的可以对个别词语进行缩写，比如University缩写为U或Univ，Technology缩写为Tech等
* First Name (名)	<input type="text" value="hong"/>	
* Company (公司)	<input type="text" value="University of Electronic Scie"/>	
* 职位	<input type="text" value="学生"/>	请勿使用缩写
* 主要应用领域	<input type="text" value="通信与电信"/>	

联系电话

	国家区号	城市区号	电话	分机
公司电话	86	28	83204363	
传真				
移动电话	86	135	35465788	

除提供座机号码，必须提供能联系到本人的手机号/小灵通号，请将手机号码分段添入方框中。在TI工作人员进行申请人验证时，若存在接听者非本人或连续两天停机、多个帐号使用同一电话号码等情况，TI有权永久屏蔽所涉及的帐号。

邮寄地址（用于邮寄印刷材料）

地址 1	建设北路二段四号，科研楼302房间
地址 2	电子科技大学通信学院本科200720104班
县市	成都
省份	四川省
邮编	610054
国家和地区	中国

地址1中请提供样片送货地址，因为TI采用Fedex快递服务，所以最好提供具体的房间号，绝对不要使用邮政信箱。收货地址必须为学校内地址。

地址2中请提供您的学校，院系，学历和班级号。如果班级号中看不出入学或毕业年份，请提供目前是几年级。如果是教师，直接填入学校，院系和教师即可。学校、院系可适当缩写。若提供虚假信息，比如谎称硕博或教师等，将可能导致帐号被永久屏蔽。

收件地址（用于发运免费样片、网上商店订单、CD/DVD、促销品）

☒ 收件地址与邮寄地址相同

地址 1	建设北路二段四号，科研楼302房
地址 2	电子科技大学通信学院本科2007
县市	成都
省份	四川省
邮编	610054
国家和地区	中国

保存更改

修改完成后，点击保存更改。系统提示配置文件已经成功升级。

Changes to your profile have been saved successfully.

Please login again to proceed.

Log In

第三步，重新登入 my.TI 帐户：

my.TI 帐户

帐户登录

使用您的帐户可以访问免费样片订购、新闻简报、电子邮件警报管理、培训活动注册等。

请输入您的电子邮件地址：	
电子邮件地址	<input type="text" value=" @163.com"/>
请输入您的密码：	
密码	<input type="password" value=""/>
<input type="button" value="登录"/>	
忘记密码？	
<input checked="" type="checkbox"/> 记住密码 这是什么？	
新用户请注册：	
新帐户注册	
国家和地区	<input type="text" value="中国"/>
<input type="button" value="注册"/>	

my.TI 帐户设置优势

- 订购免费样片
- 管理新闻简报和电子邮件警报
- 登记参加活动

[参阅 my.TI 帐户设置示例](#)

帐户帮助

- [帐户常见问题解答](#)
- [忘记密码？](#)
- [隐私权政策](#)

Cookies

请访问您的帐户，您的浏览器必须设置为接受临时 cookie。但是，要查看 TI.com 的其余部分，您则无需接受 cookie。

- [如何设置浏览器以接受 cookie？](#)
- [您的隐私权政策是什么？](#)

点击样片申请：

TEXAS INSTRUMENTS

产品

应用

设计支持

样片 / 购买

my.TI 帐户

申请样片: 登录

定价和供货 (英文内容)

免费样片

合作伙伴

供货渠道

> 查看所有

会看到更新后的信息，点击注册后即会出现购物车：

联系电话

国家区号

城市区号

电话

分机

* 公司电话

86

28

83204363

传真

移动电话

86

135

35465788

邮寄地址 (用于邮寄印刷材料)

* 地址 1

建设北路二段四号, 科研楼302房

地址 2

电子科技大学通信学院本科2007

* 县市

成都

* 省份

四川省

* 邮编

610054

国家和地区

中国

收件地址 (用于发运免费样片、网上商店订单、CD/DVD、促销品)

☐ 收件地址与邮寄地址相同

* 地址 1

建设北路二段四号, 科研楼302房

我们无法向邮政信箱 发送

地址 2

电子科技大学通信学院本科2007

* 县市

成都

* 省份

四川省

* 邮编

610054

* 国家和地区

中国

注册

第四步，样片申请，在您的购物车中添加芯片：

为保证有限的资源支持到更多的大学和学生，减少因每单数量较多而引起的样片浪费和滥用，我们对大学类样片申请规则做如下改进：

1. 每单样片申请的总量限定在 5 种，每种 2 片（对于模拟和 MSP430）或 1 片（对于 DSP 和 Cortex-M3，即 TMS320 和 LM3S）；
2. 对于硕博士和教师，在 TI 样片系统里可查到的所有芯片都可以申请；
3. 对于本科生及以下学历，若需要下列芯片（包括但不限于）：16 位以上的 AD/DA（不包括 Delta-Sigma 型 ADC，主要是 ADS8xxxx（4 位数字）和 DAC8xxxx/9xxxx（4 位数字））；12 位 50MSPS 以上的 ADC（主要包括 ADS5xxx 和 ADS6xxxx；建议先尝试 ADS8xx（3 位数字）系列）；12 位 275MSPS 以上的 DAC（主要包括 DAC5xxxx，建议先尝试 DAC900 和 DAC2900 系列）；电源模块（PTxxxx）；DSP C6000 系列（TMS320C6xxx）；BGA 封装的 C2000 和 C5000（封装后缀为 Gxx，Zxx 等，如

TMS320F2808GZMA, TMS320VC5402AZGU16); 高速数据收发 (TLK) 等; 请先联系 TI 中国大学计划部并提供具有说服力的设计指标和设计方案。若直接在 TI 系统里申请, 样片部将直接拒绝, 并可能指出某款芯片不在本科生的支持范围内;

4. 若在某些特殊时期 (如电赛培训, 开设创新实验), 学校需要集中申请 TI 样片, 请不要直接让学生在 TI 系统集中下单, 这样可能造成不必要的误会。建议先和 TI 大学计划部联系, 在合理的前提下协商并制定样片清单, 并提供本次参与申请的 my.TI 帐号, 在我们知会样片部门后再由学生下单申请。同时, TI 样片只是用于试用和测试的目的, 如果需要的量超过大学计划部门的支持范围, 建议采用购买和样片申请相结合的方式进行。
5. 对于出售和倒卖样片或冒用他人账户等严重行为, 一经查实, 除屏蔽滥用样片的申请帐号外, 还可能会导致整个学校甚至整个地区的样片申请被屏蔽, 从而引起足够的重视。同时, 我们也发现有校外人员盗用学校师生信息进行样片申请并从中获利的状况, 这也是我们要求在样片申请时提供详细信息并和学校进行核查的原因之一。若您发现在您周围有上述两种情况发生, 请积极向 TI 反馈。

第五步, 选择好所需的样片, 在购物车中选取所需的数量:

您有 5 种器件型号在购物车内。(最多提供 8 种不同型号的器件样片)

器件型号	删除	数量
1 TPS73HD301PWP		2
2 SN74LVC16T245DGGR		2
3 TPS79633KTTT		2
4 OPA333AIDR		2
5 MSP430F247TPMR		2
6		
7		
8		

提交

添加器件

搜寻 **搜寻**

或者

[浏览](#) [产品目录](#)

点击提交后必须确认您的收货地址已和 my.TI 账户地址同样进行了修改:

免费样品申请-请确认订单

您的订单				更改器件型号/数量
器件型号	数量	订单状况	预计发货日期	免费样品不可再销售给第三方
TPS73HD301PWP	2	In Stock	2009-12-21	
SN74LVC16T245DGGR	2	Back Ordered*	2010-03-20	
TPS79633KTTT	2	In Stock	2009-12-21	
OPA333AIDR	2	In Stock	2009-12-21	
MSP430F247TPMR	2	In Stock	2009-12-21	

*如果您仍想订购暂时缺货的物品，请继续购物。如果您暂不想订购暂时缺货的物品，请点击更改器件型号/数量按钮，您可以把暂时缺货的物品从这个订单中删除。

送货地址（有错误信息将导致申请被拒；公司名请勿使用缩写）

彭 洪
电子科技大学通信学院140教研室
建设北路2段4号
成都, 四川 610054
中国
h@uestc.edu.cn
028 13518193651
(028 13693443935)

由于my.TI账户与样片送货地址未能同步，这里的送货地址还没有更改，必须进行修改！

更改申请人/客户信息

点击更改申请人/客户信息，可以进入收货地址修改界面：

送货地址

* 必填项

*名: 洪

*姓: 彭

*公司名称: 电子科技大学通信学院本科生200720104班

国家: 中国
(中国样片中心的申请只针对中国大陆用户, 对于台湾的用户请到全球样片中心申请)

*省(直辖市): 四川

*市或县: 成都

*区、街道及门牌号码: 建设北路2段4号, 电子科大科研楼302房间
(不可以使用邮政信箱)

*邮政编码: 610054

*电子邮件: h@163.com

区号 号码 分机号

*电话号码: 028 13535465788

电话号码(2): 028 83204363

继续

非常重要:
请使用中文提交所有信息（包括姓名和学校、院系和班级信息），请提供尽可能全信息。

公司名称中请提供您的学校，院系，学历和班级号。如果班级号中看不出入学或毕业年份，请提供目前是几年级。如果是教师，直接填入学校，院系和教师即可。学校、院系可适当缩写。若提供虚假信息，比如谎称硕博士或教师等，将可能导致帐号被永久屏蔽。

在区、街道及门牌号码中填入收货地址，因为TI采用Fedex快递服务，所以最好提供具体的房间号，绝对不要使用邮政信箱。收货地址必须为学校内地址。

请提供真实有效的移动电话号码，若出现接听电话的非本人或连续两天停机、多个帐号使用同一电话号码等情况，涉及帐号将可能被永久屏蔽。

修改完成后，点击继续，我们看到收货人地址已经修改完毕，这时您可以点击红圈中的“更改”保存新的收货地址：

免费样品申请-请确认订单

您的送货地址 (中国区)已经存档了。
您愿意在今后的样品申请中使用同样的地址吗?

更改

您的订单

更改器件型号/数量

器件型号	数量	订单状况	预计发货日期	免费样品不可再销售给第三方
TPS73HD301PWP	2	In Stock	2009-12-21	
SN74LVC16T245DGGR	2	Back Ordered*	2010-03-20	
TPS79633KTTT	2	In Stock	2009-12-21	
OPA333AIDR	2	In Stock	2009-12-21	
MSP430F247TPMR	2	In Stock	2009-12-21	

*如果您仍想订购暂时缺货的物品, 请继续购物。 如果您暂不想订购暂时缺货的物品, 请点击更改器件型号/数量按钮, 您可以把暂时缺货的物品从这个订单中删除。

送货地址 (有错误信息将导致申请被拒; 公司名请勿使用缩写)

更改申请人/客户信息

彭 洪
电子科技大学通信学院本科生200720104班
建设北路2段4号, 电子科大科研楼302房间
成都, 四川 610054
中国
[REDACTED]@163.com
028 13535465788
(028 83204363)

至此, 申请样片的流程要点已经完成, 请参考上面的步骤和样片申请新规则, 在申请 TI 样片时提供尽可能详细的信息, 帮助我们更好地管理样片和服务中国高校。

下面列举在新规则应用之前, 大学样片申请中最常见的两类问题。请尽量避免在自己的订单中出现类似问题, 更加有效地申请 TI 样片:

1. 一次申请中“专注于”某系列产品:

您的订单

器件型号	数量	订单状况
ADS1213E	4	In Stock
ADS1212P	4	In Stock
ADS1211E	5	In Stock
ADS1212U	5	In Stock
ADS1213U	4	In Stock
RCV420JP	3	In Stock
XTR105U	4	In Stock
XTR105UA/2K5	3	In Stock

这个例子中, 通过我们电话联系, 实际上申请人只需要三款芯片 ADS1212、RCV420 和 XTR105, 但是他爱屋及乌地申请 ADS121x 和不同封装的 XTR105, 这都给足了被拒绝的理由。这样的情况也经常发生在 MSP430, TMS320 的身上, 我们强烈建议在申请样片时以实际情况和需求为基础, 不要重复申请同类芯片, 甚至申请同款芯片的不同封装。

2. 申请性能过高的产品:

最终产品: 数字音频
应用领域: 便携式媒体设备
DWIN 参考号码 #: 未指定
年用量: 25,000-99,999

订购

审批	器件型号	不含铅/绿色环保	数量	DBP	单价
<input checked="" type="checkbox"/>	PT4661C		1		\$99.20
<input checked="" type="checkbox"/>	TLV5619IDW		5		\$2.80
<input checked="" type="checkbox"/>	TMS320F2808PZA		1		\$11.60
<input checked="" type="checkbox"/>	TMS320LF2407APGEA		1		\$8.85
<input checked="" type="checkbox"/>	TMS320VC33PGE150		1		\$13.30
<input checked="" type="checkbox"/>	TPA0152PWPR		5		\$1.80
<input checked="" type="checkbox"/>	TPA2000D2PWPR		5		\$1.45
<input checked="" type="checkbox"/>	TPA6111A2DR		5		\$0.28

申请者目的是用在便携式音频设备上，他所申请的样片中的模拟器件也确实是和音频设计相关的，但是他所申请的 DSP（C2000 系列）却和音频处理关系不大，而且也存在重复申请的情况。最不合理的是 PT4661 是一款支持输出电流高达 30A 的电源模块，这样高功率的产品明显和便携式产品扯不上关系。

在我们的样片规则修改后，其实是非常有利于帮助大学减少这两类情况的发生，从而大大减少被拒绝的几率。

10.2 TI 小批量特惠销售渠道

在这本选型指南中，大家看到每款芯片总是以完整料号（芯片型号+封装信息）的形式出现，同时每款芯片也有一个参考价格。这就是指在得到 TI 的授权后，在 WPI 小批量销售网站上，大家将能以参考价格左右的单价（具体价格请以 WPI 公布的为准），购买到对应的完整料号的芯片。同时应注意的是，可以特惠价格购买的芯片封装是固定的（对应于提供的完整料号），没有可选性。请相信我已经非常努力地在选择 DIP 和 SOIC 等易于使用和焊接的封装。但是由于我们本书中介绍的都是高性能模拟芯片，为了减少寄生效应并满足产业界小型化的趋势，现代的高性能模拟芯片几乎没有 DIP 封装的，站在学校用户的角度来说，这也是所有现代半导体公司的“通病”。因此我们建议学校可以事先做一些 SOIC,MSOP,QFN 和 TSSOP 四种封装的转接板，虽然这样会损失一些性能，但是对学校用户来说这样也不失为一个好的折衷。

言归正传，购买特价销售的 TI 高性能模拟芯片需要经过下面一些步骤：

1. 授权

授权，是为了更好的管理和评估这个针对大学的特价销售计划。与样片申请这种少量获取芯片的方式不同，在小批量购买中，我们允许一次性低价购买上百片的某款芯片。因此，对小批量购买加以严格控制和管理有助于稳定市场，是非常有必要的。

TI 大学计划会向与我们合作举办“TI 杯”的省市和各个学校发放小批量特惠销售的申请表格，在申请表格上我们会要求获得学校大赛的组织机构和负责人的具体信息，以备我们核实芯片的用途。同时，我们要求学校安排一个统一的收货人，提供他的地址和具体联系方式。最终，我们会根据申请表上的信息，帮助各个学校建立一个大赛专用账号（比如以学校英文名称的缩写加上特定的代号做为账户名）和专用密码（TI 和 WPI 负责生成密码，用户不可自行改动），同时，我们会将该账号的收货人固定为申请表上提供的收货人信息，如果需要改动收货人信息，需要向 TI 大学计划部提出申请。目前，本特价销售计划仅面向以学校或院系为单位的申请人，不接收个人用户的申请。我们深知这样会给各位老师带来诸多不便，但请各位老师充分理解和配合我们的审核机制，我们相信通过层层把关和逐步优化，能做到学校用户能非常简单和便宜地获得 TI 高性能模拟芯片，最终给大家带来最大的便利和最好的成绩。在实施过程中，如果大家有好的建议和意见，都可以发送邮

件给 TI 大学计划或 frank-huang@ti.com，我们希望通过自身的努力和大家的帮助和支持，尽我们最大的可能来服务学校和培养学生，这也是 TI 大学计划做事的出发点和准则。

下面我们将简要介绍如何登录 WPI 的小批量销售网站并订购芯片。

2. 登录 WPI 小批量销售网站并生成订单

哪儿能找到 WPI 的这个小程序销售网站？有两个方法，第一个是直接键入网址：http://spp.wpg Holdings.com/ti_home.php；如果觉得这个网址不太好记的话，你可以选择第二种方法：进入 www.ti.com.cn，即 TI 中国的官方网站，在主页面上的右下方，你就可以找到小批量销售的链接：



在 TI 中国的页面上，你可以找到下面几个好东西：

- B. 产品信息，应用指南，包括产品的数据手册，应用框图等；
- C. 设计支持下的：技术文档，包括各种应用笔记，用户手册和知识库；
- D. 设计支持下的培训：众多培训资料；
- E. 设计支持下的：模拟 eLAB 设计中心；
- F. 全新推出的 TI 工程师社区里专门为大学计划开辟了一个专区，大家可以去讨论技术和非技术问题：<http://community.ti.com/cn/forums/default.aspx?GroupID=13>；
- G. 红框标出的中国大学计划页面：在这里你可以找到有关大学计划的最新活动，包括 DSP/模拟大奖赛，创新基金等；你还可以找到专门针对学校的一系列手册（比如本手册），培训资料，历届 TI 杯的优秀论文集锦以及各种题目的 TI 解决方案（比如 MSP430 在小车，控制中的应用）；
- H. 红框标出的联系技术支持：TI 专门为学校和零散客户建立了技术支持通道，你可以通过邮件或拨打免费电话的方式获取帮助；
- I. 红框标出的 my.TI 账户申请：有了这个账户，你才能在 TI 网站上下载到一些 TI 会员独有的资料和文档，还能用此账户来申请样品；

J. 红框标出的小量获取 TI 器件的通道：样片申请和小批量销售，你可以通过点击小批量销售进入 WPI 的 TI 小批量销售专区：



在此页面的右上角，有一个小小的登入按钮，如果要想用 TI 对大学的特惠价格购买小批量芯片，必须用 TI 授权的账户和密码在此登录；登录后，你将进入 WPI 的主页面，在这个页面的左边你可以找到 WPI 关于网上采购的具体步骤的 FLASH 宣传资料和一些相关的优惠措施。在这个页面上，你需要回到 TI 的小批量销售专区：



点击上图中产品专区中的 TI 专区后，你将回到 TI 小批量销售专区，同时，由于你是 TI 大学计划授权的客户，你已经可以查询到 TI 针对学校的优惠价格（TI 对账户管理得如此之严，即使我是 TI 员工，也不能获得和使用这个账户，所以下面你所看到的价格是针对普通用户的）。在 TI 专区中，点击“产品查询”，输入您在本手册中选中的产品料号进行查询：

http://spp.wpg Holdings.com/ti_home.php

Strategic Partners Program

| 关于我们 | 产品专区 | 促销优惠 | 我的帐户 | 订单查询 |

全新版本的 my.TI 登录站点

新用户请现在就登陆, 享受多重服务

旧用户请登陆更新信息!

More

News Menu

[热点连结](#)

[DSP 信号处理](#)

[模拟连接](#)

[线性和逻辑器件](#)

[模拟应用](#)

[微控制器](#)

欢迎来到 TI 小批量专区

TI专区是以销售小量产品作为其主要特色, 让顾客可以以小批量器件来进行交易, 专门对客户在产品开发及研制初期时对小批量产品的需求而设。我们很荣幸获TI授权为3独家的合作伙伴。处理及推广小批量计划, 为顾客提供更全面的服务。

本区特色:

- 只售TI产品
- 没有最低订购金额(MOV)的要求
- 没有原厂标准包装数(SQP)和最小订购数(MOQ)要求

- 如要购买TI-SQS产品, 请先登记为会员!
- 如要查询产品库存, 请到[产品查询](#)。
- 如要查询订单状况, 请到[订单查询](#)。
- 想了解更多, 可浏览[常见问题](#)、[规则及条款](#)。

比如我们输入 OPA365 进行查询:

http://spp.wpg Holdings.com/items_search.php?vendor_code=501

Strategic Partners Program

| 关于我们 | 产品专区 | 促销优惠 | 我的帐户 | 订单查询 | 条款与规则 |

TI-SQS产品查询

专区 TI-SQS 制造商/品牌 --- 全部 --- 原厂零件编号 OPA365 显示笔数 20 查询

专区说明

代码	专区	库存	交易币别
101	WPG	世平库存, 货在香港	美金
501	TI	德州仪器库存, 货在上海	人民币(含税)、美金
601	REI	罗切斯特库存, 货在美国	美金

注意到上面的代码, 这个是非常重要的信息, 501 代表货是 TI 库存, 建议大家都选择 501, 除非 501 库存不足, 请与 TI 大学计划联系, 我们和 WPI 协商。

送出线上订单: 1. 填写发票/寄送地址 2. 检查资料是否正确 3. 完成在线订单作业

帐单资料	
上海市南京西路128号永新广场 11楼	
修改发票地址	新增发票地址
收货资料	
上海市南京西路128号永新广场 11楼	
修改送货地址	新增送货地址
送出	重新填写

备注:

1. 在线订单有效天数7天, 超过期限, 请重新申请。
2. 产品单价将随所订购的数量多少而有所变动。
3. 在线订单合计总额将不包含运费、损失、...等费用, 实际费用将按业务专员根据您送出的在线订单所发出的业务订单为主。
4. 在线订单送出后, 将按专员审核, 并产生业务订单及汇款单。
5. 请于收到汇款单 (P/I) 后2天内安排付款。
6. 汇款费用需由您客户支付。
7. 付款时, 请在单据/备注中注明订单号码, 不然可能导致付款确认时间。
8. 购买TI专区货品并发货发货到海外的订单如超过USD600, 则需要分单出货, 请与负责业务员联系。
9. 购买REI专区货品并发货到中国, 如订单总金额超过USD600, 客户需自行处理报关事宜。

送出线上订单, 会要求提供两个地址, 发票的送达地址和收货人地址, 如果是用 TI 授权的特惠账户登录的话, 收货人地址是不可更改的, 如需更改需由申请表上的负责人向 TI 大学计划部门提出申请。

http://spp.wpgholdings.com/web_ord.php

Yahoo Web Search

Strategic Partners Program

送出线上订单: 1. 填写发票/寄送地址 2. 检查资料是否正确 3. 完成在线订单作业

<p>在线订单: Pending</p> <p>订单日期: 2009-05-05</p> <p>采购单号: 200905051411</p> <p>订单状态: N/A</p> <p>送货方式: Local Delivery</p> <p>发票数据(请仔细填写并核对, 订单送出后将不能修改)</p> <p>发票类型: 不需要发票 (目前仅针对人民币交易提供发票)</p> <p>请选择... 不需要发票 人民币增值税普通发票 人民币增值税专用发票</p> <p>主要产品或所提供的服务: 通信系统</p> <p>客户留言(对我们的服务有任何意见, 请您留下来)</p>	<p>发票抬头: 黄 争 德州仪器半导体技术上海有限公司 上海市南京西路128号永新广场 11楼 上海 200003 中国 frank-huang@ti.com 086-021-1376414999</p> <p>出货地址: 黄 争 德州仪器半导体技术上海有限公司 上海市南京西路128号永新广场 11楼 上海 200003 中国 frank-huang@ti.com 086-021-1376414999</p>
---	---

	SPP零件编号	原厂零件编号	制造商 产品说明 客户零件编号	订购数量	单价	小计
1	501-OPA365AID	OPA365AID	TI OPAMP USING 50HPA07	5	RMB \$59.4	RMB \$297

(提示: 若您购买了多个专区的货品, 系统将按专区分类产生在线定单.)

订单合计: RMB \$297

☒ 我已详细阅读SPP网站关于在线交易的条款与规则 (Standard Terms and Conditions), 并了解这些条款与规则订立的目的, 是为了保护所有在SPP网站进行在线下单采购使用者的利益, 我明确知悉在SPP网站进行在线下单采购时, 即视为已明了、并完全同意接受所有现在或未来SPP网站改订之条款与规则内容。

[完成](#)

在上面的页面中，请留意提供发票类型和采购单号两点：

- A. 发票类型：虽然这里会问道你是否需要发票，但是这里的总价里面已经包涵了增值税的部分，所以无论你是否需要发票，您都已经交付了货物的税款。
- B. 采购单号：你需要自己填写一个数字代码来对应你的订单。比如我这里取名为 200905051411

最后你需要选择你的应用领域并同意 WPI 的服务条款后，即可完成下单，WPI 会生成一个线上订单：

客户订单 - 在线订单									
<p>在线订单: WO-095000010</p> <p>订单日期: 2009-05-05</p> <p>采购单号: 200905051411</p> <p>业务员:</p> <p>联系电话:</p> <p>会员资料: 德州仪器半导体技术上海有限公司 上海 中国 200003 黄 争 frank-huang@ti.com 086-021-1376414999-</p> <p>主要产品: 其它通讯设备/子系统</p> <p style="color: red; font-size: small;">发票数据(定单送出不能修改)</p> <p>发票类型: 不需要发票</p>	<p>发票地址: 德州仪器半导体技术上海有限公司 黄 争 上海市南京西路128号永新广场 11楼 中国 上海 200003 086-021-1376414999- frank-huang@ti.com</p> <p>出货地址: 德州仪器半导体技术上海有限公司 黄 争 上海市南京西路128号永新广场 11楼 中国 上海 200003 086-021-1376414999 frank-huang@ti.com</p> <p>送货方式: Local Delivery</p>								
客户留言:									
原厂料号	SPP料号	说明 客户料号	数量	单价	小计	业务订单	发票号码	备注	状态
OPA365AID	501- OPA365AID	OPAMP USING 50HPA07 OPA365AID	5	RMB:59.4	297.0				New Line
在线订单合计					RMB:297.0				

3. 网上支付或银行汇款

WPI 收到订单后，会由人工处理，比如计算运费（目前对于普通用户，订购金额满 500 元即免运费，对于 TI 授权的特惠客户，订购金额满 250 元即免运费）并生成缴费单。缴费单生成后，WPI 会以邮件和电话的形式通知你，或者你可以自行登录订单状态中查看：

订单查询

在线订单:

日期: 2009-04-05 - 2009-05-05 [查询](#)

[首页](#) [上一页](#) [下一页](#) [尾页](#) 第1页 共1页

订购日	在线订单#	业务订单#	发票号码	TRACKING NO	挂号信号码	出货日期	订单状态
2009-05-05	WO-095000011	SO-095000011					待付款
2009-05-05	WO-095000010	SO-095000010					待付款

点击业务订单下对应的号码以获取最终付款信息

完成的业务订单如下所示, 因为是普通账户, 所以 500 元下会有运费产生, 确认无误后点击缴款单项:

客户订单 - 业务订单

业务订单: SO-095000011 在线订单: WO-095000011 订单日期: 2009-05-05 发票号码: 发票日期: 采购单号: 2006 业务订单币别: RMB 出货单号: 业务员: 郭高峰 Fanney Fan 联系电话: 86-755-26711655 ext. 7507 订单状态: 待付款 发票数据(定单送出不能修改) 发票类型: 不需要发票	发票地址: 德州仪器半导体技术上海有限公司 黄 争 上海市南京西路128号永新广场 11楼 中国 上海 200003 086-021-1376414999- frank-huang@ti.com 出货地址: 德州仪器半导体技术上海有限公司 黄 争 上海市南京西路128号永新广场 11楼 中国 上海 200003 086-021-1376414999 frank-huang@ti.com 出货日期: 送货方式: FEDEX 快递单号:
--	--

[缴款单](#)

客户留言:
 TI大学计划部测试, 请帮助我完成购货流程, 即请发送缴款单给我; TI University Program testing, pls help me finish this order flow, I need the P/I to show U customer how to pay the bill. Thanks for your help

原厂料号	SPP料号	说明 客户料号	订单数量	单价	订单小计	出货数量	出货小计	状态
OPA365AID	501- OPA365AID	OPAMP USING 50HPA07	5	59.4	297.0			New Order
小计(不含运费)			5		297.0			
额外费用(运费/汇费)					35.0			
总额(含运费)					332.0			
订单总额						332.0	2009-05-05	
出货金额						0		
订单状态						待付款		

缴款信息如下:




PROFORMA INVOICE
 INV. NO: PI-095000011
 DATE: 2009-05-05

SOLD TO: 德州仪器半导体技术上海有限公司
上海市南京西路128号永新广场11楼
上海, 200003
中国

Attn: 黄 争

Tel: 086-021-1376414999-

E-mail: frank-huang@ti.com

SHIP TO: 德州仪器半导体技术上海有限公司
上海市南京西路128号永新广场
11楼
上海, 200003
中国

Attn: 黄 争

Tel: 086-021-1376414999

PAYMENT TERMS: T/T In Advance

SHIPPING TERMS: FEDEX

PAYMENT CURRENCY: RMB

网上支付

打印

DEVICE / CUSTOMER PARTS NO. / DESCRIPTION	Brand	Web Order NO.	QTY'(PCS)	UNIT PRICE	AMOUNT
501-OPA365AID / OPAMP USING 50HPA07	TI	WO-095000011	5	59.4000	297.0000
SUBTOTAL					297.0000
SHIPPING AND HANDLING FEE					35.0000
TOTAL(RMB)					332.0000

感谢德长久以来对世平兴业股份有限公司及其关联企业的支持 (以下合称「WPI」)。

当客户进入Strategic Partners Program (SPP) 网站进行下单交易时, 即表示已同意接受SPP网站所记载的交易条件与WPI进行买卖交易。

(实际上代表WPI与客户交易的卖方主体, 将取决于WPI寄发予客户发票(Invoice)上所列的公司)

SALES: 范高峰 Fanney Fan

SHIPMENT FROM: China

OUR BANK:

银行名称: 招商银行

分行名称: 上海天山支行

账号名称: 世平伟业国际贸易(上海)有限公司

账号号码: 096741-49809515001

此时, 你可以选择网上支付或者去银行人工汇款, 这里强烈推荐网上支持方式。点击网上支付后, 即可选择是由银联或者招商银行支付。网上付款的步骤请咨询具体银行, 这里不再一一介绍。

网上银行支付信息:

付款方式:






招商银行
CHINA MERCHANTS BANK

PI单号:	PI-095000011
付款日期:	20090505
付款币别:	RMB
付款金额:	332

确认付款

取消

10.3 本手册中的芯片汇总

精密运算放大器	差动放大器	精密积分/对数放大器	通用型 DAC	电压反馈高速放大器
OPA134PA	INA133UA	IVC102U	TLV5638ID	OPA300AID
OPA2134PA	INA2133UA	DDC112U	TLV5636ID	OPA355UA
OPA4134UA	INA143UA	模拟滤波器	DAC8550IDGKT	OPA3355UA
OPA827AID	INA2143UA	TLC04ID	DAC8552IDGKT	OPA820ID
OPA228PA	INA157UA	UAF42AP	DAC8554IPW	OPA2822U
OPA2228PA	INA117KU	SAR 型 ADC	双极型 MDAC	OPA842ID
OPA4228PA	INA137PA	ADS7882IPFBT	DAC7811IDGS	OPA843ID
OPA227PA	INA2137PA	ADS7818P	DAC7821IPW	OPA690ID
OPA2227PA	仪表放大器	ADS7886SDBDVT	DAC7822IRTAT	OPA890ID
OPA4227PA	INA128PA	ADS8504IBDW	DAC8801IDGKT	OPA2890ID
OPA211AID	INA2128UA	ADS8508IBDW	DAC8802IPW	THS4031ID
OPA340PA	INA118P	ADS7950SDBT	DAC8805QDBT	THS4011ID
OPA2340PA	INA331AIDGKT	ADS7861E	DAC8806IDB	THS4032ID
OPA333AID	INA2331AIPWT	ADS8319IDGST	DAC8811IBDGKT	THS4012ID
OPA2333AID	INA333AIDGKT	ADS8317IDGKT	DAC8820IBDB	THS4271D
OPA335AID	电流检测放大器	ADS8326IDGKT	DAC8812IBPW	电流反馈放大器
OPA2335AID	INA200AID	ADS8371IPFBT	DAC8822QBDBT	OPA684ID
OPA365AID	INA194AIDBVT	ADS8412IPFBT	压控增益放大器	OPA2684ID
OPA2365AID	INA213AIDCKT	ADS8509IDW	VCA820ID	OPA691ID
OPA727AIDGKT	INA209AIPW	ADS8505IDW	VCA822ID	OPA2691ID
OPA2727AID	4-20mA 收发器	ADS8361IDBQ	VCA824ID	OPA695ID
OPA734AID	XTR105PA	ADS8365IPAG	JFET 高速放大器	OPA2695ID
TLV2460IP	XTR106PA	ADS8341E	OPA656U	OPA694ID
TLV2462IP	XTR115UA	Σ-Δ 型 ADC	OPA657U	THS3001ID
TLV2463IN	XTR116UA	ADS1232IPW	THS4631D	THS3091D
TLV2465IN	XTR111AIDGQT	ADS1174IPAPT	音频 ADC 和 DAC	THS3201D
TLC080IP	XTR300AIRGWT	ADS1246IPW	TLV320AIC23BPW	THS3001HVIDGN
TLC082IP	RCV420JP	ADS1247IPW	PCM1753DBQ	PWM 功率驱动器
TLC083IN	精密对数放大器	ADS1248IPW	PCM1804DB	DRV101T
TLC085CN	LOG114RGVT	ADS1252U	PCM1803ADB	DRV102T
OPA129U	音频功放	ADS1255IDBT	全差分放大器	DRV592VFP
精密程控增益放大器	TPA3120D2PWP	ADS1271IPW	OPA1632D	DRV593VFP
PGA280AIPW	TPA3001D1PWP	ADS1274IPAPT	THS4151ID	DRV8801PWP
PGA202KP	TPA751D	ADS1146IPW	THS4521ID	DRV8824PWP
PGA203KP	TPA6211A1DGN	ADS1147IPW	THS4503ID	DRV8813
PGA113AIDGST	TPA2013D1RGPR	ADS1148IPW	THS4501ID	DRV8829
电流基准	V/F, F/V 转换器	ADS1158IRTCT	THS4511RGTT	DRV8832
REF200AU	VFC32KP	ADS1240E	THS4513RGTT	DRV8834
				DRV8835

流水线型 ADC	比较器	线性稳压器	TPS61K BOOST	RGB LED 驱动器
ADS5237IPAG	TLV3501AID	TPS780330220DDCT	TPS61030PWP	TLC5917IN
ADS822E	TL3116ID	TPS78001DDCT	TPS61200DRCT	TLC5924DAP
ADS828E	TLV3701ID	TPS71701DCKT	TPS61100PW	TLC5940NT
ADS803E	TLV3401ID	TPS79601KTTT	TPS61120PW	TLC5942PWP
ADS805E	TLC372IP	TPS78601KTTT	TPS61029DRCT	MSP430 单片机
ADS850Y/250	TLV3011AIDBVT	TPS7A4501KTTR	TPS61170DRV	MSP430F1612IPM
ADS62C15IRGCT	TLV3012AIDBVT	TPS74201KTWT	TPS61081DRCT	MSP430F2274IDA
ADS62C17IRGCT	TLV2302ID	TPS74401KTWT	TPS63000DRCT	MSP430F4270IDL
ADS62P15IRGCT	TLV2702ID	TPS75901KTTT	TPS40K	MSP430F249TPM
ADS5517IRGZT	PFC 电路	TPS70302PWP	TPS40061PWP	MSP430F2618TPN
ADS6124IRHBT	UCC28051P	TPS54K/SWIFT	TPS40057PWP	MSP430F449IPZ
ADS62P24IRGCT	UCC28019P	TPS54160DGQ	TPS40193DRCT	MSP430FG4618IPZ
ADS6123IRHBT	UC2854AN	TPS5430DDA	TPS40009DGQ	MSP430F4793IPZ
ADS62P23IRGCT	UC2853AN	TPS5450DDA	TPS40200D	MSP430F5438IPZ
ADS6122IRHBT	UCC28060D	TPS54350PWP	TPS40210DGQ	Stellaris MCU
ADS62P22IRGCT	UCC28070PW	TPS54550PWP	TPS40211DGQ	LM3S811-IQN50-C2
时钟发生和分配器	功率 PWM 控制器	TPS54331D	电压反向器	LM3S8962-IQC50-A2
CDCE925PW	UCC28600D	TPS54386PWP	TPS63700DRCT	LM3S3748-IQC50-A0
CDCE62002RHBT	UCC2895N	TPS54310PWP	MC33063AP	LM3S9B92-IQC80-C1
CDCM7005RGZT	UCC2806N	TPS54311PWP	TPS60400DBVT	C2000 MCU
CDCE421RGET	UC2825N	TPS54312PWP	Charge Pump	TMS320F2808PZA
CDCM61001RHBT	UCC2808N-1	TPS54316PWP	TPS60110PWP	TMS320F2812PGFA
TRF3750IPW	UCC28220D	TPS54610PWP	TPS60500DGS	TMS320F28235PGFA
TRF3761-GIRHAT	UCC2891D	TPS54611PWP	TPS60100PWP	TMS320F28335PGFA
电流引导型 DAC	UCC28230PW	TPS54612PWP	TPS60210DGS	TMS320F28027PTT
DAC902E	UCC28510N	TPS54616PWP	TPS60310DGS	Other Products
DAC5662IPFB	UCC28517N	TPS54380PWP	TPS60250RTET	SN74LVC8T245PW
DAC904E	UCC29002P	TPS54680PWP	DC/DC LED 驱动器	TUSB3410IVF
DAC5672IPFB	MOSFET 驱动器	TPS54373PWP	TPS61170DRV	TMP275AID
DAC5687IPZP	UCD7201PWP	TPS54673PWP	TPS61081DRCT	SN65HVD1050D
功率放大器/缓冲器	UCD7100PWP	TPS62K, BUCK	TPS61050DRCT	SN65HVD1785D
OPA561PWP	UCC27423P	TPS62110RSAT	TPS61043DRBT	SN65HVD1787D
OPA548T	UCC27434P	TPS62040DGQ	TPS61160DRV	SN65HVD1791D
OPA549T	UCC27425P	TPS62290DRV	TPS61161DRV	SN65HVD1793D
OPA567AIRHGT	UCC27321P	TPS62420DRCT	TPS61165DRV	ISO7221MD
OPA454IDDA	UCC27322P	TPS62410DRCT	TPS61150ADRCT	ISO7220MD
OPA453TA	TPS28225D	TPS62050DGS	TPS61180RTET	ISO7241MD
BUF634P	TPS2838PWP	TPS62260DDCT	TPS54160DGQ	ISO7240MD
BUF602ID	TPS2839PWP	TPS62100D	TPS5430DDA	CC1101RTK
OPA692ID	UCC27200D	TPS62200DBVT	TPS40200D	CC2500RTK
OPA693ID	AC/DC LED 驱动器		TPS40211DGQ	CC2480A1RTC
	UCC28810D			CC2520RHDT
	UCC28811D			CC2591RGVT
				CC430F6137IRGC

德州仪器公司及其大学计划

德州仪器 (Texas Instruments), 简称 TI, 是全球领先的半导体公司, 为现实世界的信号处理提供创新的数字信号处理 (DSP) 及模拟技术。作为全球半导体产业的巨人, TI 领先的 DSP 技术与产品堪称业界翘楚, 并为满足客户在现实世界中信号处理的需要提供了强大的动力引擎。同时在模拟产品领域, TI 也一直占据出货量世界第一的位置, 为现实世界提供种类最齐全的创新型特色模拟芯片, 包括高性能低功耗的数据转换器、放大器、电源管理、接口以及低功耗无线收发器等产品系列。

TI 在中国的大学计划始于 1996 年, 是一项长期的战略性计划, 旨在通过对中国教育和研究的投入, 使中国的大学和研究机构掌握最先进的模拟技术, 数字信号处理技术和单片机技术。自从 1998 年与教育部签订合作备忘录以来, TI 在中国的 180 余所大学里已经建立了 200 余个 DSP 技术实验室, 每年这些 DSP 实验室将培养 24000 余名本科生及硕士研究生。十年以来, 共有 200 余本专门为 TI TMS 系列 DSP 撰写的教材出版, 1000 余篇论文和 500 余项科研成果从实验室里诞生, 可谓硕果累累。除了实验室建设, TI DSP 大学计划还开展全国 DSP 设计大赛, 全国教育者年会, 国际交流和助学基金等活动。

2007 年 10 月, TI CEO 理查德·谭普顿先生来访中国, 宣布核心大学计划在中国正式启动, 这标志着 TI 将继续扩大对中国教育界的投入, 比如 TI 中国大学计划将正式扩展到模拟技术和单片机领域, 与高等学校进行合作, 通过建立学生模拟创新实验室、对教师进行模拟技术相关专业知识培训、支持学生参加各种电子设计竞赛等形式, 强调模拟及模数混合电路的重要性。

2007 年, TI 与五所知名高校在全国大学生电子竞赛中合作, 斩获了 23 个全国一等奖, 占一等奖总数的 20%; 2008 年, TI 大学计划扩大了合作对象, 在江苏, 湖北, 陕西和四川举办了省级的 TI 杯模拟及模数混合电路设计大赛, 总共有 206 所大学超过 9000 名学生参加了竞赛活动; 2009 年, TI 进一步加大了与中国高校的合作力度, 在四川, 湖北, 陕西, 江苏, 天津, 浙江, 上海, 山东共 8 个省市举办了 TI 杯电子设计竞赛, 配合和支持合作省市参加全国大学生电子设计竞赛, 2009 年 TI 杯共有 400 余所学校超过 15000 余名学生参加, 同时, TI 合作省市在本科组竞赛中共获得全国一等奖 49 个, 全国特等奖 1 个, 占本科组一等奖总数的 46%! 通过这些竞赛, 学生们接触到了业界最先进的半导体技术和知识, 帮助他们在未来的学习和工作中轻松应对更复杂的系统设计。

回首过去 10 年, 展望 2009, TI 大学计划将继续不遗余力地推动最新半导体技术在中国大学的应用和创新, 祝愿德州仪器与中国大学共创 DSP 和模拟技术新世纪的辉煌!



德州仪器 中国大学计划

目前，TI在中国的大学计划已经包括了DSP大学计划，模拟技术大学计划和MSP430大学计划三个部分。除了实验室建设和技术支持，TI还通过DSP设计大赛，教育者会议，设立创新项目基金和杰出教育者奖等活动来推动最新半导体技术在大学里的应用和创新。如需更多详情，敬请访问：http://www.ti.com.cn/home_d_univ

DSP大学计划：

- 协助大学/研究机构建立DSPs实验室
- 以优惠的价格提供软、硬件开发工具
- 向大学教授、研究人员和学生提供有关技术资料 and 最新开发工具的信息等
- 对年轻教师提供DSP相关的专业知识、教学方法、讲课技能的培训
- 参加世界性和举办地方性TI DSPs的设计比赛，以鼓励和奖励中国学生的创造性，并促进他们将所学知识应用于实践
- 举办DSP全国性教育者会议

模拟技术大学计划：

- 协助大学建立学生创新实验室，在创新和设计活动中使用TI模拟技术
- 对年轻教师和学生提供模拟技术相关的专业知识培训
- 支持合作实验室参加全国和省级电子设计竞赛
- 对合作实验室提供样片赞助和技术支持
- 鼓励使用TI模拟技术进行理论教学

单片机大学计划：

- 包括 MSP430、Stellaris、C2000
- 联合实验室的建立
- 师资培训
- 开办校内选修课
- 单片机系列讲座
- 支持创新设计
- 组织单片机设计大赛

德州仪器 中国产品信息中心

想缩短研发时间、降低产品成本、并让产品快速投放市场？

TI产品信息中心训练有素的技术支持团队能在线提供您全方位的产品信息
无论是...

- 为您选择最佳的芯片和系统方案
- 为您找到获得样片的最快速度
- 为您分析并解决在开发调试中遇到的问题
- 为您提供产品设计开发的经验和技巧
- 为您推荐最佳授权代理商
- 为您递送免费的产品书籍/CD
- 为您所想，不遗余力.....

立刻拨免费热线：**800-820-8682** 获取免费的技术支持。

服务时间：星期一至五·上午 9:00 ~ 下午 6:00

欢迎您注册成为**my.TI**会员，以获得更快捷的服务和更全面的产品资料。

网站：<http://www.ti.com.cn/contactus>

my. TI

TI 创建了全新版本的 my.TI，提供全新的外观和新型的用户友好特性并为中国客户提供本地语言功能。

帐户设置优势：

- my.ti 主页上提供每周新闻稿摘要
- 订购免费样片
- 管理新闻简报和电子邮件警报
- 登记参加活动
- 注册电子邮件警报
- 更方便的电子邮件管理与订阅

网站：http://www.ti.com.cn/hdr_my_ti

新用户请现在就登录，享受多重服务，旧用户请登录更新信息！

SQS 小批量销售

TI于2007年与半导体代理商世平集团合作推出全新TI小批量器件销售服务，专门针对产品开发及研制初期对小批量IC产品需求而设，为顾客提供更全面的服务。

- 超过6000种器件，任君选购
- 网络订单，快捷方便
- 小批量销售，没有最低订购金额(MOV)的要求
- 没有原厂标准包装数(SPQ)和最小订购数(MOQ)要求
- 订购热线：**+86-755-83580555**
- 电子信箱：spp@wpgchina.com
- 网站：<http://spp.wpgchina.com/sqs>